



(12) 등록특허공보(B1)

(24) 등록일자 2023년09월05일

- (73) 특허권자
에스케이하이닉스 주식회사
경기도 이천시 부발읍 경충대로 2091
서울대학교산학협력단
서울특별시 관악구 관악로 1 (신림동)
- (72) 발명자
김석준
서울특별시 서초구 사평대로26길 30(반포동) 201
민상렬
서울특별시 서초구 남부순환로 2343-10(서초동,
서초3차대림이편한세상) 503-1002
- (74) 대리인
김선중

심사관 : 안지현

(54) 발명의 명칭 저장 공간을 동적으로 할당하는 제어 장치 및 이를 포함하는 데이터 저장 장치

본 발명의 일 실시예에 의한 제어 장치는 다수의 호스트로부터의 요청을 처리하기 위하여 메모리 장치를 제어하는 제어 장치로서, 메모리 장치 중에서 다수의 호스트 각각에 할당된 저장 공간을 나타내는 셋을 관리하고 다수의 호스트 중 어느 하나의 호스트로부터 제공되는 요청이 수행될 타겟 물리 주소를 선택하는 요청 제어기; 및 요청을 감시하며 셋의 크기를 제어하는 셋 제어기를 포함하되, 요청 제어기는 요청이 쓰기 요청인 경우 어느 하나의 호스트에 할당된 셋에 포함된 저장 공간 중에서 타겟 물리 주소를 선택한다.

The diagram illustrates a network system (1) architecture. On the left, a host (11) is connected to a network interface (120) through a request limiter (110). The request limiter (110) is connected to a utility connection (132), which is part of a utility connection unit (130). The utility connection unit (130) also includes a request counter (131) and a rate limiter (133). The request counter (131) is connected to the utility connection (132) and the network interface (120). The rate limiter (133) is connected to the utility connection (132). The network interface (120) is connected to a response buffer (140) and a set of servers (2). The response buffer (140) is connected to the request limiter (110) and the network interface (120). The servers (2) are connected to the network interface (120) and provide a service (2).

(52) CPC특허분류

G06F 3/064 (2013.01)

G06F 3/0656 (2013.01)

G06F 3/0659 (2013.01)

G06F 2212/7211 (2013.01)

공지예외적용 : 있음

명세서

청구범위

청구항 1

다수의 호스트로부터의 요청을 처리하기 위하여 메모리 장치를 제어하는 제어 장치로서,

상기 제어 장치는

상기 메모리 장치 중에서 상기 다수의 호스트 각각에 할당된 저장 공간을 나타내는 셋을 관리하고 상기 다수의 호스트 중 어느 하나의 호스트로부터 제공되는 요청이 수행될 타겟 물리 주소를 선택하는 요청 제어기; 및

상기 요청을 감시하며 상기 셋의 크기를 제어하는 셋 제어기

를 포함하되,

상기 요청 제어기는 상기 요청이 쓰기 요청인 경우 상기 어느 하나의 호스트에 할당된 셋에 포함된 저장 공간 중에서 상기 타겟 물리 주소를 선택하고,

상기 셋 제어기는

일정한 주기 동안 호스트별로 상기 요청의 횟수를 산출하는 요청 카운터;

상기 요청 카운터의 출력을 참조하여 호스트의 셋에 대한 활용도를 나타내는 유틸리티 값을 산출하는 유틸리티 연산기; 및

상기 유틸리티 연산기에서 산출된 유틸리티 값을 참조하여 상기 호스트의 셋에 대한 활용도의 격차가 감소하도록 호스트에 할당된 셋의 크기를 조절하는 셋 조절기

를 포함하는 제어 장치.

청구항 2

청구항 1에 있어서, 상기 요청 제어기는

물리 주소와 논리 주소의 관계를 저장하는 맵핑 테이블;

셋에 대응하는 저장 공간의 정보를 저장하는 셋 테이블; 및

상기 맵핑 테이블 또는 상기 셋 테이블을 참조하여 요청이 수행될 타겟 물리 주소를 선택하는 주소 제어기

를 포함하는 제어 장치.

청구항 3

청구항 2에 있어서, 상기 메모리 장치는 다수의 블록을 포함하고, 상기 요청 제어기는 블록의 상태를 저장하는 블록 정보 테이블을 더 포함하되, 상기 블록 정보 테이블은 블록에 포함된 데이터를 소유하는 호스트의 정보를 저장하는 제어 장치.

청구항 4

청구항 3에 있어서, 상기 요청 제어기는 상기 메모리 장치의 가비지 콜렉션 동작을 제어하는 가비지 콜렉션 제어기를 더 포함하되, 상기 가비지 콜렉션 제어기는 상기 블록 정보 테이블, 상기 맵핑 테이블 또는 상기 셋 테이블을 참조하여 희생 블록의 유효 페이지를 이동하는 제어 장치.

청구항 5

청구항 4에 있어서, 상기 주소 제어기는 상기 셋 테이블 또는 상기 블록 정보 테이블을 참조하여 상기 희생 블록을 소유하는 호스트에 대응하는 셋에 포함된 타겟 물리 주소를 선택하고, 상기 가비지 콜렉션 제어기는 상기 타겟 물리 주소에 상기 희생 블록의 유효 페이지를 복사하는 요청을 생성하는 제어 장치.

청구항 6

청구항 3에 있어서, 상기 요청 제어기는 상기 메모리 장치의 웨어레벨 동작을 제어하는 웨어레벨 제어기를 더 포함하되, 상기 웨어 레벨 제어기는 상기 블록 정보 테이블, 상기 맵핑 테이블 또는 상기 셋 테이블을 참조하여 선택된 대상 블록을 이동하는 제어 장치.

청구항 7

청구항 6에 있어서, 상기 주소 제어기는 상기 셋 테이블 또는 상기 블록 정보 테이블을 참조하여 상기 대상 블록을 소유하는 호스트에 대응하는 셋에 포함된 타겟 물리 주소를 선택하고, 상기 웨어레벨 제어기는 상기 타겟 물리 주소에 상기 대상 블록의 유효 페이지를 복사하는 요청을 생성하는 제어 장치.

청구항 8

삭제

청구항 9

청구항 1에 있어서, 상기 셋 조절기는 유틸리티가 최대인 호스트의 셋에 포함된 일부의 저장 공간을 유틸리티가 최소인 호스트의 셋으로 재할당하는 제어 장치.

청구항 10

청구항 1에 있어서, 상기 셋 조절기는 상기 다수의 호스트에서 입력되는 목표 성능값을 추가로 참조하여 호스트에 할당된 셋의 크기를 조절하는 제어 장치.

청구항 11

청구항 1에 있어서, 상기 요청 제어기에서 전달된 요청을 스케줄링하는 스케줄러와 상기 스케줄러에서 출력되는 요청에 대응하는 명령 신호를 생성하여 상기 메모리 장치를 제어하는 명령 제어기를 더 포함하는 제어 장치.

청구항 12

청구항 1에 있어서, 상기 메모리 장치로부터 출력되는 데이터를 저장하는 응답 버퍼를 더 포함하는 제어 장치.

청구항 13

다수의 호스트가 공유하여 데이터를 읽고 쓰는 데이터 저장 장치로서,

상기 데이터 저장 장치는 메모리 장치와 상기 다수의 호스트로부터의 요청을 처리하기 위해 상기 메모리 장치를 제어하는 제어 장치를 포함하고,

상기 제어 장치는

상기 메모리 장치 중에서 상기 다수의 호스트 각각에 할당된 저장 공간을 나타내는 셋을 관리하고 상기 다수의 호스트 중 어느 하나의 호스트로부터 제공되는 요청이 수행될 타겟 물리 주소를 선택하는 요청 제어기; 및

상기 요청을 감시하며 상기 셋의 크기를 제어하는 셋 제어기

를 포함하되,

상기 요청 제어기는 상기 요청이 쓰기 요청인 경우 상기 어느 하나의 호스트에 할당된 셋에 포함된 저장 공간 중에서 상기 타겟 물리 주소를 선택하고,

상기 셋 제어기는

일정한 주기 동안 호스트별로 상기 요청의 횟수를 산출하는 요청 카운터;

상기 요청 카운터의 출력을 참조하여 호스트의 셋에 대한 활용도를 나타내는 유틸리티 값을 산출하는 유틸리티 연산기; 및

상기 유틸리티 연산기에서 산출된 유틸리티 값을 참조하여 상기 호스트의 셋에 대한 활용도의 격차가 감소하도록 호스트에 할당된 셋의 크기를 조절하는 셋 조절기

를 포함하는 데이터 저장 장치.

청구항 14

청구항 13에 있어서, 상기 요청 제어기는

물리 주소와 논리 주소의 관계를 저장하는 맵핑 테이블;

셋에 대응하는 저장 공간의 정보를 저장하는 셋 테이블; 및

상기 맵핑 테이블 또는 상기 셋 테이블을 참조하여 요청이 수행될 타겟 물리 주소를 선택하는 주소 제어기

를 포함하는 데이터 저장 장치.

청구항 15

청구항 14에 있어서, 상기 메모리 장치는 다수의 블록을 포함하고, 상기 요청 제어기는 블록의 상태를 저장하는 블록 정보 테이블을 더 포함하되, 상기 블록 정보 테이블은 블록에 포함된 데이터를 소유하는 호스트의 정보를 저장하는 데이터 저장 장치.

청구항 16

청구항 15에 있어서, 상기 요청 제어기는 상기 메모리 장치의 가비지 콜렉션 동작을 제어하는 가비지 콜렉션 제어기를 더 포함하되, 상기 가비지 콜렉션 제어기는 상기 블록 정보 테이블, 상기 맵핑 테이블 또는 상기 셋 테이블을 참조하여 희생 블록의 유효 페이지를 이동하는 데이터 저장 장치.

청구항 17

청구항 16에 있어서, 상기 주소 제어기는 상기 셋 테이블 또는 상기 블록 정보 테이블을 참조하여 상기 희생 블록을 소유하는 호스트에 대응하는 셋에 포함된 타겟 물리 주소를 선택하고, 상기 가비지 콜렉션 제어기는 상기 타겟 물리 주소에 상기 희생 블록의 유효 페이지를 복사하는 요청을 생성하는 데이터 저장 장치.

청구항 18

청구항 15에 있어서, 상기 요청 제어기는 상기 메모리 장치의 웨어레벨 동작을 제어하는 웨어레벨 제어기를 더 포함하되, 상기 웨어 레벨 제어기는 상기 블록 정보 테이블, 상기 맵핑 테이블 또는 상기 셋 테이블을 참조하여 선택된 대상 블록을 이동하는 데이터 저장 장치.

청구항 19

청구항 18에 있어서, 상기 주소 제어기는 상기 셋 테이블 또는 상기 블록 정보 테이블을 참조하여 상기 대상 블록을 소유하는 호스트에 대응하는 셋에 포함된 타겟 물리 주소를 선택하고, 상기 웨어레벨 제어기는 상기 타겟 물리 주소에 상기 대상 블록의 유효 페이지를 복사하는 요청을 생성하는 데이터 저장 장치.

청구항 20

삭제

청구항 21

청구항 13에 있어서, 상기 셋 조절기는 유틸리티가 최대인 호스트의 셋에 포함된 일부의 저장 공간을 유틸리티가 최소인 호스트의 셋으로 재할당하는 데이터 저장 장치.

청구항 22

청구항 13에 있어서, 상기 셋 조절기는 상기 다수의 호스트에서 입력되는 목표 성능값을 추가로 참조하여 호스트에 할당된 셋의 크기를 조절하는 데이터 저장 장치.

청구항 23

청구항 13에 있어서, 상기 요청 제어기에서 전달된 요청을 스케줄링하는 스케줄러와 상기 스케줄러에서 출력되는 요청에 대응하는 명령 신호를 생성하여 상기 메모리 장치를 제어하는 명령 제어기를 더 포함하는 데이터 저장 장치.

장 장치.

청구항 24

청구항 13에 있어서, 상기 메모리 장치로부터 출력되는 데이터를 저장하는 응답 버퍼를 더 포함하는 데이터 저장 장치.

발명의 설명

기술 분야

[0001] 본 발명은 다수의 호스트에게 저장 공간을 동적으로 할당하는 제어 장치와 이를 포함하는 데이터 저장 장치에 관한 것이다.

배경 기술

- [0002] 다수의 호스트가 동일한 데이터 저장 장치를 공유하여 사용할 수 있다.
- [0003] 이때 호스트는 데이터 저장 장치에 읽기 또는 쓰기 요청을 제공하는 주체로서 하나의 컴퓨터 장치에 포함된 다수의 프로세서를 의미할 수도 있고 네트워크로 연결된 다수의 컴퓨터 장치 또는 네트워크 장치 등을 의미할 수 있다.
- [0004] 데이터 저장 장치로 널리 사용되고 있는 SSD 장치는 다수의 플래시 칩을 포함한다.
- [0005] 예를 들어 8개의 플래시 칩이 있는 SSD 장치를 호스트 A, B, C가 동시에 사용하는 경우를 가정한다.
- [0006] 종래의 경우 호스트 A, B, C가 8개의 플래시 칩 전체를 공유하거나 호스트 A, B, C에 8개의 칩을 고정적으로 할당하는 방식을 사용하였다.
- [0007] 전자의 경우 호스트 A, B, C 각각이 제공하는 다수의 요청이 서로 간섭을 일으켜 성능이 저하될 수 있다.
- [0008] 예를 들어 플래시 칩 X에서 호스트 A가 제공한 쓰기 요청을 처리하는 경우 플래시 칩 X에 대해서 호스트 B가 읽기를 요청하면 호스트 B의 읽기 요청은 지연될 수밖에 없다. 이러한 문제는 호스트 A에서 제공한 쓰기 요청을 다수의 플래시 칩에서 병렬적으로 처리하는 경우 더욱 악화될 수 있다.
- [0009] 후자의 경우는 예를 들어 호스트 A에게는 4개의 플래시 칩을 할당하고 호스트 B, C에게는 각각 2개의 플래시 칩을 할당하는 방식이다.
- [0010] 이는 전자의 경우 발생하는 호스트 사이의 간섭 문제를 해소할 수 있으나 새로운 문제를 야기한다.
- [0011] 예를 들어 호스트 A에 많은 용량이 할당되어 있으나 호스트 A가 데이터 저장 장치를 활용하는 빈도가 적은 경우 저장 공간을 낭비하는 문제가 있고, 적은 용량이 할당된 호스트 B가 임의 쓰기를 많이 발생시키는 경우 가비지 콜렉션이 빈번하게 발생하여 성능이 저하되며, 적은 용량이 할당된 호스트 C가 읽기 요청을 많이 발생시키는 경우 소수의 자원에서 읽기 처리를 수행하게 되어 역시 성능이 저하되는 문제가 있다.

선행기술문헌

특허문헌

- [0012] (특허문헌 0001) US 8639871 B2
(특허문헌 0002) US 9207985 B2

발명의 내용

해결하려는 과제

- [0013] 본 기술은 다수의 호스트에게 데이터 저장 장치의 저장 공간을 할당하되 할당된 공간의 크기를 동적으로 조절하

는 제어 장치와 이를 포함하는 데이터 저장 장치를 제공한다.

과제의 해결 수단

[0014] 본 발명의 일 실시예에 의한 제어 장치는 다수의 호스트로부터의 요청을 처리하기 위하여 메모리 장치를 제어하는 제어 장치로서, 메모리 장치 중에서 다수의 호스트 각각에 할당된 저장 공간을 나타내는 셋을 관리하고 다수의 호스트 중 어느 하나의 호스트로부터 제공되는 요청이 수행될 타겟 물리 주소를 선택하는 요청 제어기; 및 요청을 감시하며 셋의 크기를 제어하는 셋 제어기를 포함하되, 요청 제어기는 요청이 쓰기 요청인 경우 어느 하나의 호스트에 할당된 셋에 포함된 저장 공간 중에서 타겟 물리 주소를 선택한다.

[0015] 본 발명의 일 실시예에 의한 데이터 저장 장치는 다수의 호스트가 공유하여 데이터를 읽고 쓰는 것으로서 메모리 장치와 다수의 호스트로부터의 요청을 처리하기 위해 메모리 장치를 제어하는 제어 장치를 포함하고, 제어 장치는 메모리 장치 중에서 다수의 호스트 각각에 할당된 저장 공간을 나타내는 셋을 관리하고 다수의 호스트 중 어느 하나의 호스트로부터 제공되는 요청이 수행될 타겟 물리 주소를 선택하는 요청 제어기; 및 요청을 감시하며 셋의 크기를 제어하는 셋 제어기를 포함하되, 요청 제어기는 요청이 쓰기 요청인 경우 어느 하나의 호스트에 할당된 셋에 포함된 저장 공간 중에서 타겟 물리 주소를 선택한다.

발명의 효과

[0016] 본 기술은 다수의 호스트에게 데이터 저장 장치의 저장 공간을 할당하고 할당된 저장 공간의 크기를 동적으로 조절함으로써 다수의 호스트가 데이터 저장 장치를 공유하는 환경에서 데이터 저장 장치의 효율성을 향상시킬 수 있다.

도면의 간단한 설명

[0017] 도 1 및 도 2는 본 발명의 일 실시예에 의한 데이터 저장 장치를 나타내는 블록도.
 도 3은 본 발명의 일 실시예에 의한 요청 제어기의 상세 블록도.
 도 4는 본 발명의 일 실시예에 의한 맵핑 테이블의 구조를 나타내는 도면.
 도 5는 본 발명의 일 실시예에 의한 셋 테이블의 구조를 나타내는 도면.
 도 6은 본 발명의 일 실시예에 의한 인터페이스 회로를 나타내는 블록도.
 도 7 및 도 8은 본 발명의 일 실시예에 의한 셋 조정 방법을 나타낸 순서도.

발명을 실시하기 위한 구체적인 내용

[0018] 이하에서는 첨부한 도면을 참조하여 본 발명의 실시예를 개시한다.

[0019] 도 1은 본 발명의 일 실시예에 의한 데이터 저장 장치(1)를 나타내는 블록도이다.

[0020] 본 실시예에서 데이터 저장 장치(1)는 제어 장치(100)와 다수의 플래시 칩(2)을 포함한다.

[0021] 플래시 칩(2)은 메모리 장치의 일 예로서 실시예에 따라 다른 종류의 메모리 장치가 사용될 수 있다. 예를 들어 상변이 메모리 장치, 자기 메모리 장치, 디스크 저장 장치 등이 사용될 수 있다.

[0022] 다수의 호스트(11, 12, 13)는 데이터 저장 장치(1)를 공유하며 각각 데이터 저장 장치(1)에 대해서 읽기 또는 쓰기 요청을 제공한다.

[0023] 본 실시예에서 호스트의 개수는 3개이고 플래시 칩의 개수는 8개인 것으로 가정한다.

[0024] 제어 장치(100)는 요청 제어기(110), 인터페이스 회로(120), 셋 제어기(130) 및 응답 버퍼(140)를 포함한다.

[0025] 요청 제어기(110)는 호스트(11, 12, 13)에서 제공한 읽기 또는 쓰기 요청을 제어한다.

[0026] 본 실시예에서 데이터 저장 장치(10)는 다수의 플래시 칩(2)을 포함한다. 이에 따라 요청 제어기(110)는 웨어 레벨링이나 가비지 콜렉션 등과 같이 플래시 칩에서 필요로 하는 동작을 추가로 제어할 수 있다.

[0027] 요청 제어기(110)는 논리 주소와 물리 주소 사이의 관계를 저장한다.

[0028] 요청 제어기(110)는 호스트(11, 12, 13)에게 할당된 저장 공간에 대한 정보 예를 들어 물리 주소의 범위를 저장

한다. 호스트에게 할당된 물리 주소 범위를 셋으로 지칭할 수도 있다.

- [0029] 셋을 구성하는 물리 주소의 단위는 실시예에 따라 다양하게 변경될 수 있다. 예를 들어 페이지, 블록, 칩에 포함된 다이, 칩, 다수의 칩을 포함하는 채널 등을 셋을 구성하는 단위로 사용할 수 있다.
- [0030] 본 실시예에서는 하나의 칩을 셋의 최소 단위로 한다.
- [0031] 도 3은 본 발명의 일 실시예에 의한 요청 제어기(110)를 나타내는 블록도이다.
- [0032] 본 실시예에서 요청 제어기(110)는 맵핑 테이블(111), 셋 테이블(112), 주소 제어기(113), 가비지 콜렉션 제어기(114), 웨어레벨 제어기(115) 및 블록 정보 테이블(116)을 포함한다.
- [0033] 맵핑 테이블(111)은 도 4와 같이 논리 주소와 물리 주소 사이의 관계를 저장하는 테이블이다.
- [0034] 맵핑 테이블(111)은 종래의 기술을 참조하여 다양한 형태로 설계될 수 있다.
- [0035] 예를 들어 논리 주소와 물리 주소를 블록 단위, 페이지 단위 등으로 다양하게 구성할 수 있고, 블록 단위의 맵핑 테이블과 페이지 단위의 맵핑 테이블을 하이브리드 형태로 구성할 수 있다.
- [0036] 셋 테이블(112)은 호스트마다 할당되는 셋과 물리 주소의 관계를 나타내는 데이터 구조이다.
- [0037] 본 실시예에서는 테이블 구조를 사용하나 셋과 물리 주소의 관계를 나타내는 데이터 구조로서 테이블 구조 대신 비트벡터 구조를 사용할 수도 있다.
- [0038] 하나의 셋에는 연속된 또는 불연속된 물리 주소가 할당될 수 있는데 예를 들어 하나의 셋에는 하나의 칩에 포함된 물리 주소 또는 다수의 칩에 포함된 물리 주소가 할당될 수 있다.
- [0039] 도 5는 셋 테이블(112)의 구조를 나타내는 블록도이다.
- [0040] 셋 테이블(112)은 셋 번호를 나타내는 필드와 물리 주소를 나타내는 필드를 포함한다.
- [0041] 셋은 호스트와 1:1 대응하도록 미리 결정될 수 있다. 이에 따라 셋 번호는 호스트 번호와 같은 의미로 사용될 수 있다.
- [0042] 본 실시예에서는 칩 단위로 셋의 크기를 조정하므로 물리 주소 필드에 셋 번호에 대응하는 하나 또는 둘 이상의 칩 번호가 저장될 수 있다.
- [0043] 예를 들어 호스트(11)에 대응하는 셋 번호에는 1번에서 4번 플래시 칩의 번호가 저장되고, 호스트 (12)에 대응하는 셋 번호에는 5번에서 6번 플래시 칩의 번호가 저장되며, 호스트 (13)에 대응하는 셋 번호에는 7번 및 8번 플래시 칩의 번호가 저장될 수 있다.
- [0044] 셋 테이블(112)은 셋 제어기(130)에 의해 동적으로 제어되어 호스트에 할당되는 셋의 크기를 동적으로 조절할 수 있다.
- [0045] 주소 제어기(113)는 쓰기 동작이 필요한 경우 쓰기 동작이 수행될 물리 주소를 선택하는 역할을 한다. 쓰기 동작이 수행될 물리 주소를 타겟 물리 주소로 지칭할 수 있다.
- [0046] 예를 들어 주소 제어기(113)는 어느 하나의 호스트로부터 쓰기 요청이 입력되면 쓰기 요청이 수행될 타겟 물리 주소를 선택한다.
- [0047] 주소 제어기(113)는 셋 테이블(112)을 참조하여 호스트에 대응하는 셋 번호로부터 셋에 포함된 플래시 칩의 번호를 확인한 후 해당 칩에 포함된 프리 블록 중에서 쓰기 동작을 수행할 물리 주소를 선택할 수 있다.
- [0048] 선택된 물리 주소는 쓰기 요청된 논리 주소와 함께 맵핑 테이블의 정보를 갱신하는데 사용될 수 있다.
- [0049] 본 실시예에서 셋의 크기는 동적으로 조절될 수 있다. 이에 따라 예를 들어 호스트(12)가 소유하는 칩 내부에는 호스트(11)가 소유하는 데이터를 저장한 블록이 존재할 수 있다.
- [0050] 본 실시예에서는 쓰기 동작을 요청하는 호스트와 다른 호스트가 소유하는 데이터가 저장된 블록에 쓰기 요청된 데이터를 쓰지 않는 것을 가정한다.
- [0051] 예를 들어 위의 경우에 호스트(12)가 쓰기 요청을 제공하는 경우 호스트(11)가 소유하는 데이터를 저장한 블록에 빈 페이지가 있더라도 주소 제어기(113)는 이를 선택하지 않는다.

- [0052] 이를 위해 본 실시예에서는 블록 정보 테이블(116)을 포함할 수 있다.
- [0053] 블록 정보 테이블(116)은 유효한 데이터를 저장하는 블록에 대해서 해당 데이터를 소유하는 호스트 또는 셋의 정보를 저장한다.
- [0054] 이에 따라 주소 제어기(113)는 쓰기 요청을 수행할 블록을 선택할 때 셋 테이블(112)과 블록 정보 테이블(116)을 함께 참조하여 서로 다른 호스트가 소유하는 데이터가 하나의 블록에 저장되지 않도록 할 수 있다.
- [0055] 블록 정보 테이블(116)은 블록에 대응하는 메타 정보를 더 저장할 수 있다. 예를 들어 블록에 마지막으로 데이터를 쓴 시간, 유효 페이지 수, 소거 횟수, 프로그램 횟수 등이 메타 정보에 포함될 수 있다.
- [0056] 가비지 콜렉션 제어기(115)는 플래시 칩(2)에 대해서 가비지 콜렉션 동작을 제어하고, 웨어레벨 제어기(115)는 플래시 칩(2)에 대해서 웨어레벨 동작을 제어한다.
- [0057] 가비지 콜렉션 동작 및 웨어레벨 동작 자체는 잘 알려진 기술이므로 이에 대해서는 기본적인 동작 방법에 대해서는 설명을 생략한다.
- [0058] 가비지 콜렉션 동작 시 희생 블록을 선택하는 방법은 종래에 알려진 기술을 포함한 다양한 기술을 사용할 수 있다.
- [0059] 희생 블록을 선택하는 경우 해당 블록이 저장된 플래시 칩을 소유하는 호스트와 해당 블록을 소유하는 호스트가 다른 지 여부를 추가로 고려할 수 있다.
- [0060] 이를 통해 어느 하나의 호스트가 소유한 셋에 대해서 다른 호스트가 미치는 영향을 다소 줄일 수 있다.
- [0061] 아울러 가비지 콜렉션 동작 시 희생 블록에 속한 유효 페이지를 이동하는 경우 해당 희생 블록을 소유하는 호스트에 할당된 플래시 칩 중에서 가용한 물리 주소를 선택하는 것이 바람직하다.
- [0062] 이를 위하여 주소 제어기(113)는 쓰기 요청을 수행하는 경우와 마찬가지로 셋 테이블(112)과 블록 정보 테이블(116)을 참조할 수 있다.
- [0063] 웨어레벨 동작을 통해 쓰기 횟수 또는 소거 횟수를 균등하게 분포시켜 플래시 칩의 수명 감소를 방지한다.
- [0064] 본 실시예에서는 소거 횟수가 임계점을 넘는 대상 블록을 선택하고 해당 블록의 유효 데이터를 소거 횟수가 임계점 미만인 타겟 블록으로 이동하여 저장한다.
- [0065] 본 실시예에서는 타겟 블록을 선택할 때 대상 블록을 소유하는 셋에 포함된 프리 블록을 선택할 수 있다. 이후 맵핑 테이블(111)과 블록 정보 테이블(116)을 갱신할 수 있다.
- [0066] 인터페이스 회로(120)는 요청 제어기(110)에서 제공되는 읽기 또는 쓰기 요청, 웨어레벨 요청, 가비지 콜렉션 요청들을 스케줄링하고 선택된 요청에 대응하는 명령을 제공하여 플래시 칩(2)을 제어한다.
- [0067] 도 6은 본 발명의 일 실시예에 의한 인터페이스 회로(120)의 블록도이다.
- [0068] 인터페이스 회로(120)는 다수의 요청을 스케줄링하여 선택된 요청을 출력하는 스케줄러(121)와 선택된 요청에 대응하는 명령을 생성하여 다수의 플래시 칩(2)에 제공하는 명령 제어기(122)를 포함한다.
- [0069] 스케줄러(121)에서 선택된 요청에 대한 정보는 셋 제어기(130)에 제공될 수 있다.
- [0070] 셋 제어기(130)는 다수의 호스트에게 할당된 셋의 크기를 동적으로 조절한다.
- [0071] 본 실시예에서 셋 제어기(130)는 일정한 주기마다 셋의 크기를 조절하는데 셋의 크기를 조절하는 시점이나 빈도는 실시예에 따라 다양하게 변경될 수 있다.
- [0072] 본 실시예에서 셋 제어기(130)는 요청 카운터(131), 유틸리티 연산기(132) 및 셋 조절기(133)를 포함한다.
- [0073] 본 실시예에서 요청 카운터(131)는 일정한 주기마다 단위 물리 주소 및 호스트별로 요청 개수를 추적한다.
- [0074] 본 실시예에서는 물리 주소의 단위를 플래시 칩으로 구분하여 플래시 칩 및 호스트별로 요청의 개수를 추적하나 이러한 기준은 실시예에 따라 변경될 수 있다.
- [0075] 본 실시예에서 유틸리티 연산기(132)는 호스트별로 할당된 셋에 대해서 유틸리티(utility)를 산출한다.
- [0076] 본 실시예에서 유틸리티는 수학적 1을 이용하여 산출하며 0과 1 사이의 값을 가진다.

수학식 1

$$Util(t,S)=\frac{\sum_{c=1}^8 N_r(t,c)}{\sum_{c=1}^8 \frac{N_r(t,c)}{1-Traffic(c,S)}}$$

[0077]

[0078] 수학식 1에서 c 는 플래시 칩을 나타내는 변수이고, t 는 호스트를 나타내는 변수이며, S 는 셋을 나타내는 변수이다.

[0079] 수학식 1에서 $N_r(t,c)$ 는 호스트 t 가 칩 c 에 보내는 읽기 요청 개수의 예상 값을 나타낸다.

[0080] 본 실시예에서는 요청 카운터(131)에서 과거 일정한 주기 동안 축적한 읽기 요청의 개수를 $N_r(t,c)$ 의 값으로 사용한다.

[0081] 수학식 1에서 $Traffic(c, S)$ 는 셋 S 에 대해서 칩 c 에서의 트래픽의 예상 값을 나타내며 0과 1 사이의 값을 가진다.

[0082] 수학식 1에서 분모 부분은 읽기 요청의 개수에 가중치를 부여하여 합하는 것을 의미한다.

[0083] 이때 가중치는 전술한 트래픽의 예상값을 이용하여 산출된다.

[0084] 예를 들어 주어진 셋에 대해서 칩에 대한 트래픽이 증가하는 경우 해당 칩에 대한 유틸리티 값은 감소하고 칩에 대한 트래픽이 감소하는 경우 해당 칩에 대한 유틸리티의 값은 증가하는 관계를 가진다.

[0085] 트래픽은 수학식 2를 이용하여 산출한다.

수학식 2

$$Traffic(c,S)=\frac{\sum_{t=1}^3 [N_r(t,c) \times L_r + N_p(t,c,S) \times L_p]}{T_{window}}$$

[0086]

[0087] 수학식 2에서 L_r 은 플래시 칩에서의 읽기 레이턴시를 나타내고 L_p 는 프로그램 레이턴시를 나타내고, T_{window} 는 셋의 크기를 조정하는 일정한 주기에 대응한다.

[0088] 본 실시예에서는 전체 동작 중 소거 동작의 비중이 낮은 점을 고려하여 소거 레이턴시를 무시하였다. 특히 블록당 페이지가 증가하는 경우 소거 레이턴시의 영향은 더욱 감소할 수 있다.

[0089] 수학식 2에서 $N_r(t,c)$ 는 수학식 1에서 살펴본 바와 같다.

[0090] 수학식 2에서 $N_p(t,c,S)$ 는 주어진 셋 S 에 대해서 칩 c 에서 수행되는 프로그램 동작 개수의 예상 값을 나타낸다.

[0091] 프로그램 동작의 개수는 호스트 t 가 셋 S 에 속한 칩 c 에 보내는 쓰기 요청의 개수와 셋 S 에 속한 칩 c 에 보내는 기타 프로그램 동작의 개수를 포괄한다.

[0092] 본 실시예에서 $N_p(t,c,S)$ 는 수학식 3과 같이 산출된다.

수학식 3

$$N_p(t, c, S) = \begin{cases} \frac{N_w(t) \times WAF(t)}{|S_t|} & \text{if } c \text{ is in } S_t \\ 0 & \text{otherwise} \end{cases}$$

[0093]

[0094] 수학식 3에서 S_t 는 호스트 t에게 할당된 셋을 나타내며 $|S_t|$ 는 호스트 t에게 할당된 셋의 크기를 나타낸다.

[0095] 수학식 3에서 $N_w(t)$ 는 가비지 콜렉션을 제외하고 호스트 t의 쓰기 요청으로 인한 칩 c에 대한 쓰기 요청 개수의 예상값이다.

[0096] 본 실시예에서는 요청 카운터(131)에서 과거 일정한 주기 동안 추적한 쓰기 요청의 개수를 $N_w(t)$ 의 값으로 사용한다.

[0097] 가비지 콜렉션 동작은 간헐적으로 발생하므로 일정한 주기마다 가비지 콜렉션으로 인한 프로그램 회수는 크게 변할 수 있다.

[0098] 이에 따라 본 실시예에서는 가비지 콜렉션 동작을 고려한 증폭비 WAF(t)를 $N_w(t)$ 에 곱한다.

[0099] 수학식 3에서 WAF(t)는 요청 연산기(131)에서 가비지 콜렉션 동작시 유효 페이지를 이동하여 저장하는 횟수를 추적하여 근사한다.

[0100] 셋 조절기(133)는 일정한 주기마다 추적한 호스트의 유틸리티를 이용하여 호스트별로 할당되는 셋의 크기를 조정한다.

[0101] 셋의 크기에 대한 정보는 요청 제어기(110)에 포함되는 셋 테이블에 저장된다.

[0102] 도 7은 본 발명의 일 실시예에 의한 셋 조정 방법을 나타낸 순서도이다.

[0103] 도 7의 동작은 셋 조절기(133)에서 제어될 수 있다.

[0104] 먼저 모든 호스트의 유틸리티를 계산한다(S100). 유틸리티는 수학식 1 내지 3을 이용하여 계산할 수 있다.

[0105] 다음으로 최대 유틸리티를 TH, 최소 유틸리티를 TL, TH를 갖는 호스트에 대응하는 셋을 SH, TL을 갖는 호스트에 대응하는 셋을 SL로 지정한다(S200).

[0106] 다음으로 SH의 크기가 1인지 확인한다(S300).

[0107] 본 실시예에서는 칩을 기준으로 셋의 크기를 지정한다. 예를 들어 셋의 크기가 1인 것은 셋에 하나의 칩이 할당된 것을 나타낸다. 또한 본 실시예에서는 칩 하나의 크기를 셋의 최소 크기로 한다.

[0108] 이에 따라 SH의 크기가 1 이하인 경우는 셋의 크기를 조정하지 않고 종료한다.

[0109] SH의 크기가 1보다 크면 SH에 속한 칩 중 호스트의 읽기 요청 개수가 최소인 칩(X)을 선택한다.

[0110] SH의 크기가 1보다 크므로 SH는 적어도 둘 이상의 칩과 연관된다.

[0111] 이들 중 호스트로부터의 읽기 요청 개수가 최소인 칩(X)을 선택할 수 있다.

[0112] SH에서 X를 제외한 셋을 SNH로 지정하고 SL에 X를 더한 셋을 SNL로 지정한다(S500). 이는 셋을 가상적으로 조정하는 것으로 셋의 조정 여부는 추후에 확정된다.

[0113] 단계(S400)와 단계(S500)는 유틸리티가 높은 셋에서 상대적으로 활용도가 낮은 칩을 유틸리티가 낮은 셋으로 이동시킴으로써 유틸리티를 균등하게 조정하기 위한 방법이다.

[0114] 다음으로 셋을 SNH와 SNL로 조정한 것을 가정하여 유틸리티를 다시 계산한다(S600).

[0115] 이후 SNH에 대응하는 유틸리티를 TNH, SNL에 대응하는 유틸리티를 TNL로 지정한다(S700).

- [0116] 이후 TH와 TL의 차이가 TNH와 TNL의 차이보다 큰지 확인한다(S800).
- [0117] TH와 TL의 차이가 더 크지 않다는 것은 셋을 변경하여도 유틸리티의 차이가 줄어들지 않게 됨을 의미하므로 셋의 크기를 조정하지 않고 종료한다.
- [0118] TH와 TL의 차이가 더 크면 새로운 셋 SNH와 SNL을 확정한다(S900).
- [0119] 이후 SNH를 TH를 갖는 호스트의 셋으로 지정하고 SNL을 TL을 갖는 호스트의 셋으로 지정한다(S910). 이에 따라 셋 테이블(112)의 값이 조정된다.
- [0120] 도 1로 돌아가 응답 버퍼(140)는 읽기 요청에 대응하여 수신한 데이터를 저장한다.
- [0121] 플래시 칩(2)으로부터 출력된 데이터는 인터페이스 회로(120)를 경유하거나 별도의 데이터 버스를 통해 응답 버퍼에 수신될 수 있다.
- [0122] 응답 버퍼(140)는 데이터 수신 여부를 요청 제어기(110)에 제공할 수 있다.
- [0123] 응답 버퍼(140)에 저장된 데이터는 요청 제어기(110)를 경유하거나 별도의 데이터 버스를 통해 호스트에 제공될 수 있다.
- [0124] 응답 버퍼(140)를 포함하는 데이터페이스는 종래의 기술을 참조하여 다양하게 설계 변경될 수 있으므로 이에 대한 구체적인 설명은 생략한다.
- [0125] 도 2는 본 발명의 다른 실시예에 의한 데이터 저장 장치(1-1)를 나타낸다.
- [0126] 기본적으로 도 2의 데이터 저장 장치(1-1)는 도 1의 데이터 저장 장치(1)와 실질적으로 동일하다.
- [0127] 다만 도 2의 데이터 저장 장치(1-1)에서 제어 장치(100-1)는 호스트(11 ~ 13)에서 지정하는 목표 성능값을 수신할 수 있다.
- [0128] 목표 성능값은 셋 제어기(130-1)에서 수신할 수 있다.
- [0129] 본 실시예에서는 셋 조절기(133-1)에서 수신한 각 호스트의 목표 성능값을 고려하여 셋의 조절 여부를 결정할 수 있다.
- [0130] 각 호스트에서 제공하는 목표 성능값은 미리 정해진 규칙에 따라 셋의 크기로 환산될 수 있다.
- [0131] 이에 따라 각 호스트에서는 목표 성능값 대신 각 호스트에서 요구하는 최소 셋의 크기를 제공할 수 있다.
- [0132] 셋 조절기(133-1)는 도 7의 방법을 이용하여 셋의 크기를 조절하기 전에 각 호스트의 셋 크기를 변경하여도 각 호스트에서 요구하는 최소 셋의 크기 조건을 만족시키는 지를 먼저 판단할 수 있다.
- [0133] 도 8은 본 발명의 일 실시예에 의한 셋 조정 방법을 나타낸 순서도로서 도 7의 순서도와 실질적으로 동일하다.
- [0134] 다만 도 8은 단계(S600) 직전에 SHN와 SNL이 각 호스트에서 요구하는 최소 셋 크기 조건을 충족시키는지 판단하는 단계(S510)를 더 포함한다.
- [0135] 이때 최소 셋 크기 조건을 충족시킨다면 후속 단계를 진행하고 그렇지 않다면 그대로 종료할 수 있다.
- [0136] 본 발명의 권리범위는 이상의 개시로 한정되는 것은 아니다. 본 발명의 권리범위는 청구범위에 문언적으로 기재된 범위와 그 균등범위를 기준으로 해석되어야 한다.

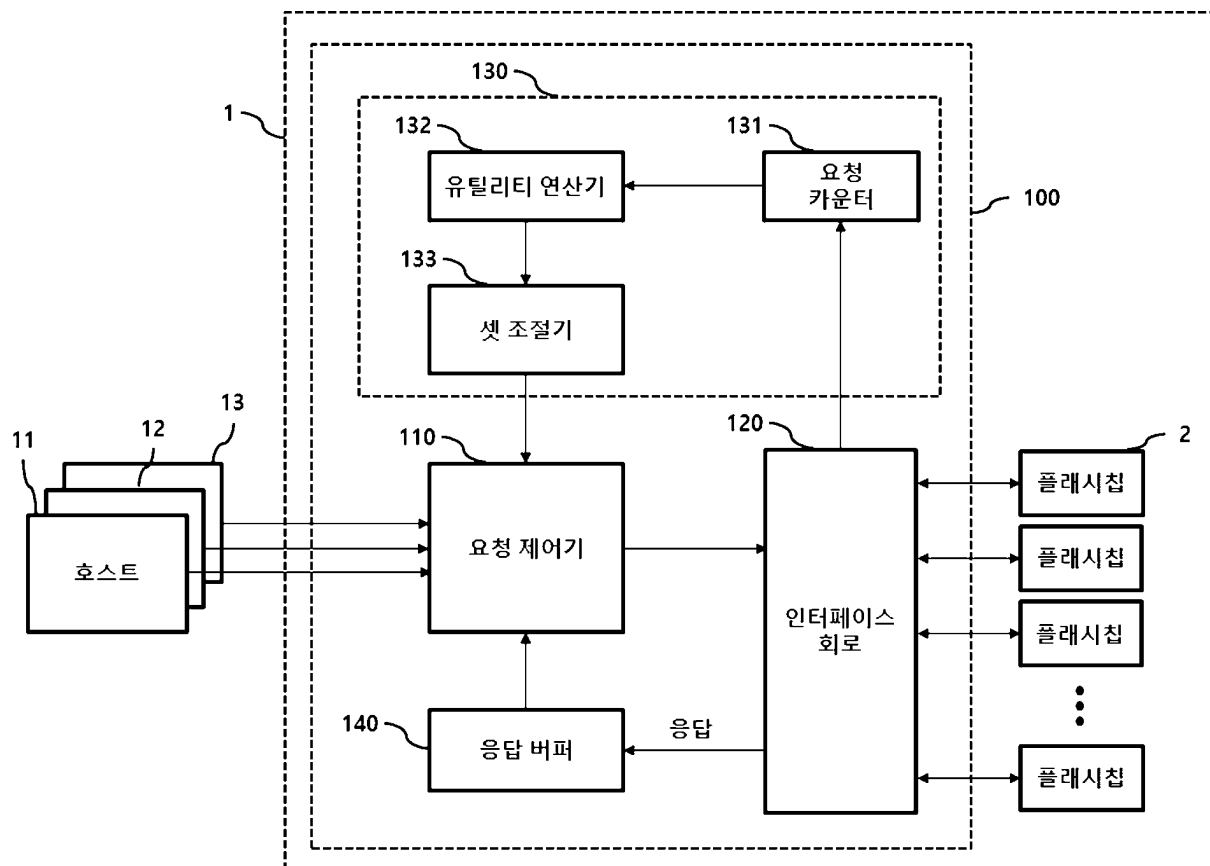
부호의 설명

- [0137] 1, 1-1: 데이터 저장 장치
- 2: 플래시 칩
- 11, 12, 13: 호스트
- 100, 100-1: 제어 장치
- 110: 요청 제어기
- 111: 맵핑 테이블

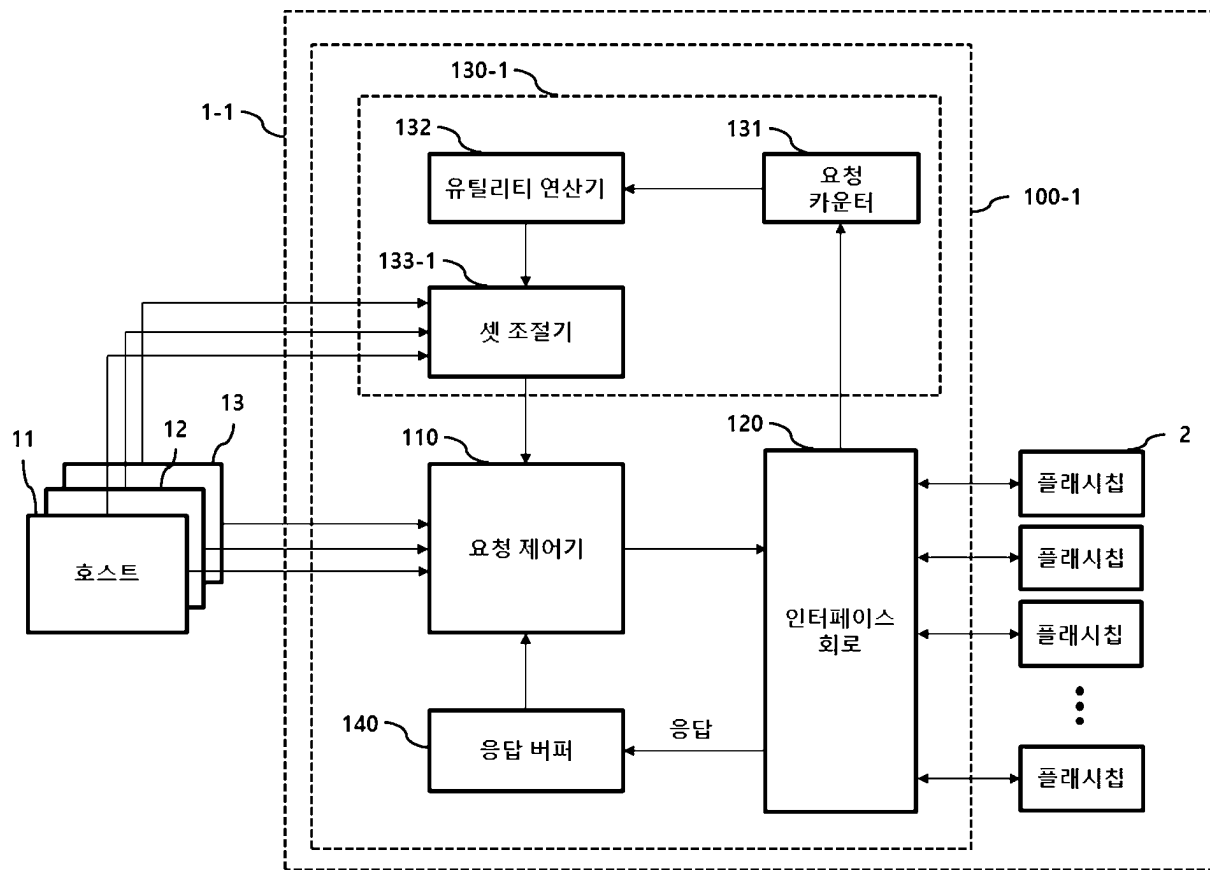
- 112: 셋 테이블
- 113: 주소 제어기
- 114: 가비지 콜렉션 제어기
- 115: 웨어레벨 제어기
- 120: 인터페이스 회로
- 121: 스케줄러
- 122: 명령 제어기
- 130: 셋 제어기
- 131: 요청 카운터
- 132: 유틸리티 연산기
- 133, 133-1: 셋 조절기
- 140: 응답 버퍼

도면

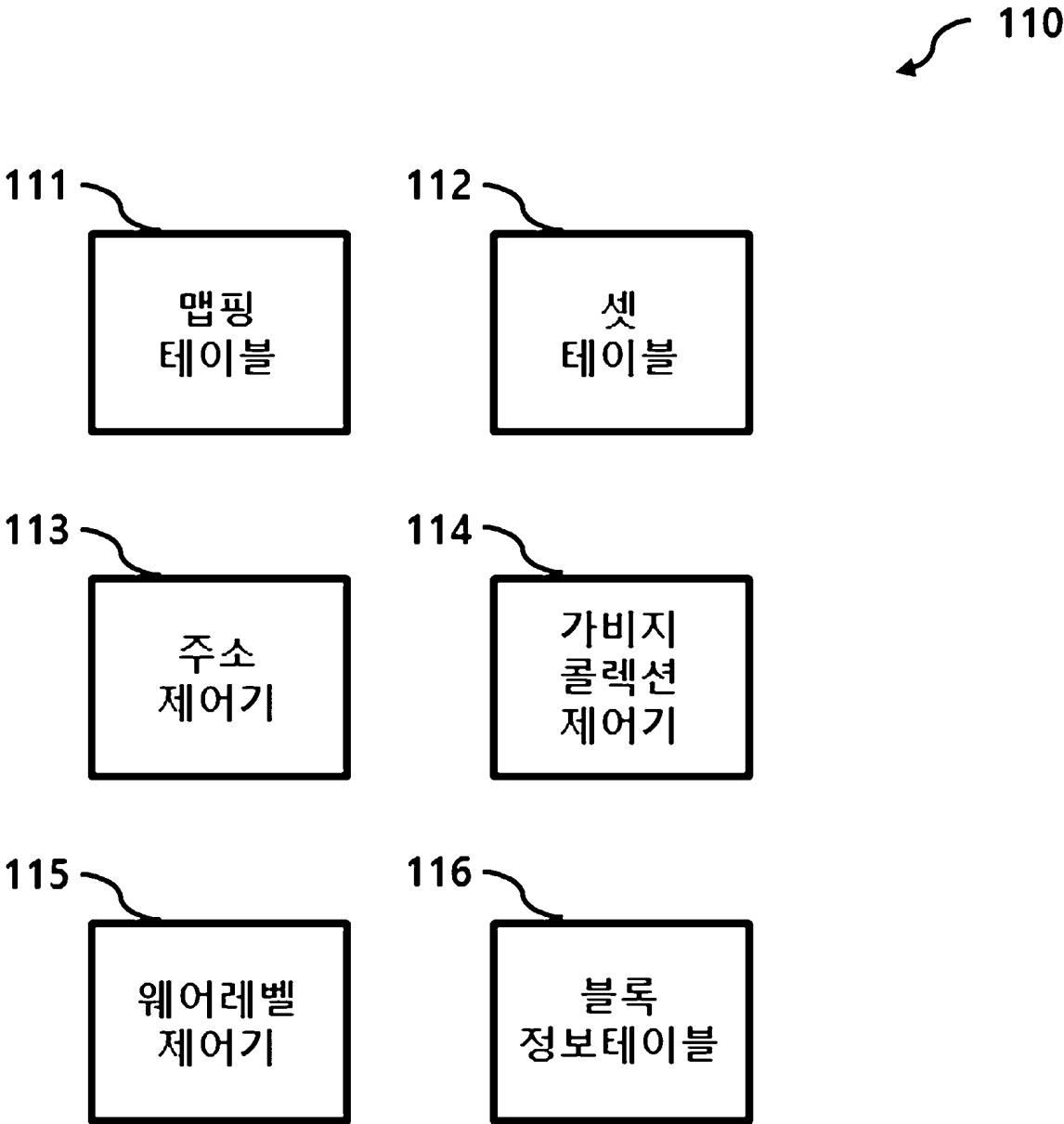
도면1



도면2



도면3



도면4

111
↙

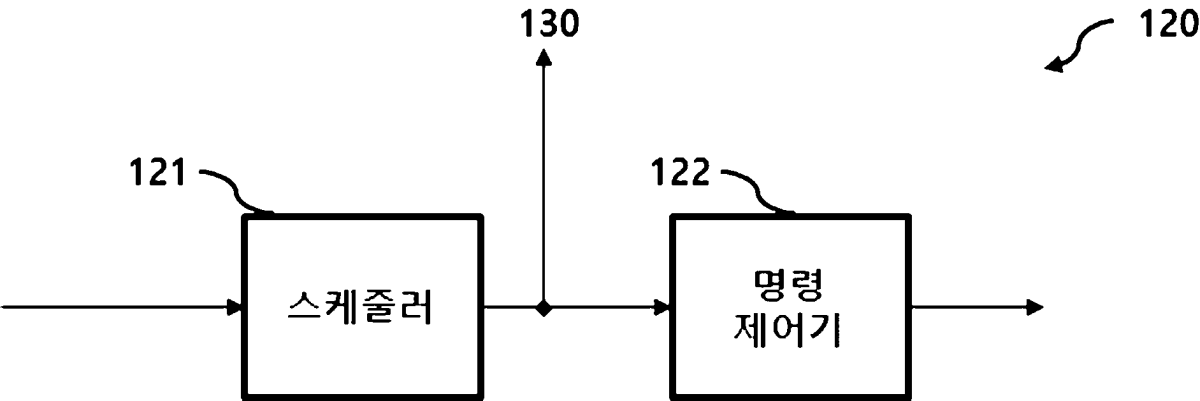
논리 주소	물리 주소

도면5

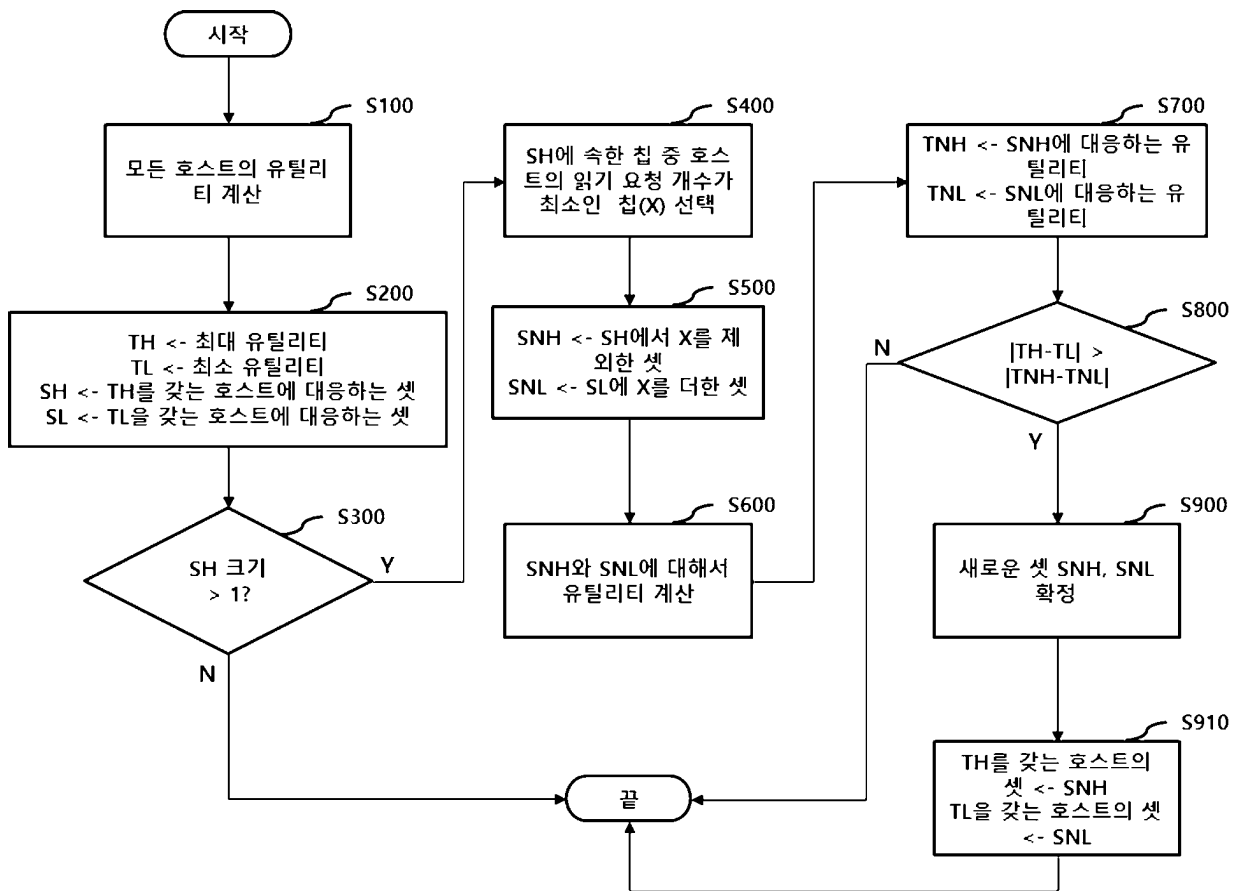
112 ↙

셋 번호	물리 주소

도면6



도면7



도면8

