

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第4665286号
(P4665286)

(45) 発行日 平成23年4月6日 (2011.4.6)

(24) 登録日 平成23年1月21日 (2011.1.21)

(51) Int. Cl.

F I

HO 1 L 21/205 (2006.01)

HO 1 L 33/22 (2010.01)

HO 1 S 5/323 (2006.01)

HO 1 L 21/205

HO 1 L 33/00 1 7 2

HO 1 S 5/323

請求項の数 6 (全 8 頁)

(21) 出願番号	特願2000-83324 (P2000-83324)	(73) 特許権者	000005968
(22) 出願日	平成12年3月24日 (2000. 3. 24)		三菱化学株式会社
(65) 公開番号	特開2001-274093 (P2001-274093A)		東京都港区芝4丁目14番1号
(43) 公開日	平成13年10月5日 (2001. 10. 5)	(72) 発明者	只友 一行
審査請求日	平成19年2月21日 (2007. 2. 21)		兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内
前置審査		(72) 発明者	岡川 広明
			兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内
		(72) 発明者	湖東 雅弘
			兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内
		(72) 発明者	大内 洋一郎
			兵庫県伊丹市池尻4丁目3番地 三菱電線工業株式会社伊丹製作所内
			最終頁に続く

(54) 【発明の名称】 半導体基材及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

基板の結晶成長面が凹凸面とされ、該凹凸面における凸部の上方部を結晶成長核としたラテラル成長により形成された低転位領域を含む第 1 半導体層が該凹凸面上に形成され、その上に S i を含む化合物をガス状として供給する方法で接触させることによりアンチサーファクタント材料が固定化された界面又は領域を介して第 2 半導体層が形成されていることを特徴とする半導体基材。

【請求項 2】

基板上に半導体結晶を気相成長させるにあたり、予め基板表面に凹凸面加工を施した後に該基板に対して原料ガスを供給し、前記凹凸面における凸部の上方部を結晶成長核としたラテラル成長により形成された低転位領域を含む第 1 の半導体層を形成する工程と、前記第 1 の半導体層の表面状態を S i を含む化合物をガス状として供給する方法で接触させることで形成されるアンチサーファクタント材料により変化させ、しかる後原料ガスを供給することで第 2 の半導体層を形成する工程とを有することを特徴とする半導体基材の製造方法。

【請求項 3】

基板上に半導体結晶を気相成長させるにあたり、

(イ) 予め基板表面に凹凸面加工を施した後に該基板に対して原料ガスを供給し、前記凹凸面における凸部の上方部を結晶成長核としたラテラル成長により形成された低転位領域を含む第 1 の半導体層を形成する工程と、

(ロ) 前記第 1 の半導体層の表面にアンチサーファクタント材料を接触させて、該表面にアンチサーファクタント材料が作用した領域と作用していない領域とを形成する工程と、
(ハ) しかる後原料ガスを供給することで前記第 1 の半導体層表面に第 2 の半導体層を形成する工程と

を有し、

前記第 1 の半導体層を前記 (イ) の工程に用いたエピタキシャル成長装置から一旦外部に取り出すことなく前記 (ロ) の工程を行うことを特徴とする半導体基材の製造方法。

【請求項 4】

前記エピタキシャル成長装置が MOCVD 装置である請求項 3 記載の半導体基材の製造方法。

10

【請求項 5】

前記アンチサーファクタント材料が Si であることを特徴とする請求項 3 又は 4 記載の半導体基材の製造方法。

【請求項 6】

前記 (ロ) の工程において、エピタキシャル成長装置内にテトラエチルシラン又はシランをガス状として供給することによって、第 1 の半導体層の表面に前記アンチサーファクタント材料が作用した領域と作用していない領域とを形成することを特徴とする請求項 3 又は 4 記載の半導体基材の製造方法。

【発明の詳細な説明】

【0001】

20

【発明が属する技術分野】

本発明は、半導体基材及びその製造方法に関し、特に用いる材料が GaN 系化合物半導体の場合に好適な半導体基材及びその製造方法に関するものである。

【0002】

【従来の技術】

GaN 系化合物半導体結晶のエピタキシャル成長は、格子整合する基板の入手が困難であるため、一般にサファイア基板などの上にバッファ層を介して行われている。この場合、エピタキシャル膜と基板との格子不整合のため、成長界面から転位などの格子欠陥が導入され、エピタキシャル膜の表面には約 10^{10} cm^{-2} オーダーの転位が存在する。前記エピタキシャル膜中の転位は、デバイスにおいてリーク電流、非発光センターや電極材料の拡散の原因となるため、転位密度を減らす方法が試みられている。

30

【0003】

その一つとして、例えば特開平 10 - 312971 号公報に記載されているような、選択成長を用いた方法がある。この方法は、 SiO_2 などのマスク材料を用いて基板上にパターニングを施与して選択成長を行い、さらにこのマスク材料を埋め込むまで成長を続けることで、マスク材料により転位が遮断され、或いはマスク上における結晶成長過程で転位の伝搬方向が曲げられるなどの効果により、転位密度の低減がなされるものである。

【0004】

【発明が解決しようとする課題】

しかしながら上記の方法では、マスク材料を埋め込む際に、マスク上を成長面に対して横方向に成長した結晶が、成長が進むにつれその結晶軸が傾く (Tilt; チルト) という現象がおこる。マスク上ではチルトした結晶同士が合体するのでそこで新たな欠陥が発生する。結晶軸がチルトする原因は定かではないが、マスク材料が影響しているものと考えられる。また、マスクを作製する工程はエピタキシャル結晶成長装置から一旦外部に取り出してから行う必要があるため、工程の複雑化、基板の汚染、又は基板表面が損傷を受ける可能性がある等の問題を有している。

40

特に上記のマスクを使った選択成長プロセスを多重化する場合の、エピタキシャル成長装置から一旦外部に取り出す工程の煩雑さと汚染・表面損傷の可能性の問題は大きい。

【0005】

近年、ハライド気相エピタキシャル法 (HVPE) 等を使って高品質の GaN 基板が得ら

50

れるようになってきてはいる。しかし、それでも $10^5 \sim 10^7 \text{cm}^{-2}$ の転位密度の基板であり、デバイスの高性能化には更に転位密度を下げることが要求され、また不可欠でもある。

【0006】

従って本発明は、GaN系化合物半導体結晶のエピタキシャル成長において、従来の選択成長に用いられる SiO_2 などのマスク材料を用いること無しに転位密度を低減させた、従って成長が進むにつれその結晶軸が傾くチルト現象が著しく改善された高品質なエピタキシャル膜を備える半導体基材、及びエピタキシャル成長装置に基板を装填してから外部に取り出すことなく低転位密度のエピタキシャル膜が得られる成長方法を提供することを目的とし、特に、比較的高品質なGaN基板を、更に転位密度を低減させ、より高品質なエピタキシャル膜を得るための成長方法を提供することを目的とする。

10

【0007】

【課題を解決するための手段】

本発明の半導体基材は、基板の結晶成長面が凹凸面とされ、該凹凸面における凸部の上方部から専ら結晶成長させて第1半導体層が形成され、その上にアンチサーファクタント材料が固定化された界面又は領域を介して第2半導体層が形成されていることを特徴とするものである。

【0008】

また、本発明の半導体基材の製造方法は、基板上に半導体結晶を気相成長させるにあたり、予め基板表面に凹凸面加工を施した後に該基板に対して原料ガスを供給し、前記凹凸面における凸部の上方部から専ら結晶成長させて第1の半導体層を形成する工程と、前記第1の半導体層の表面状態をアンチサーファクタント材料により変化させ、しかる後原料ガスを供給することで前記第1の半導体層表面に成長される半導体結晶からなるドット構造を新たな結晶成長核として生成される第2の半導体層を形成する工程とを有することを特徴とする。

20

【0009】

上記の場合において、アンチサーファクタント材料としてはSiを用いることが好ましい。また、第1の半導体層の成長を、基板の凹部を第1の半導体層が覆う前に停止し、次いでその表面状態をアンチサーファクタント材料により変化させるようにすることは、好ましい態様である。

【0010】

30

【作用】

基板の結晶成長面が凹凸面とし、該凹凸面における凸部の上方部から専ら結晶成長させて第1半導体層を形成する過程は、当該凸部からの結晶成長部だけから発生した、或いは凸部に存する転位線を承継つつ成長するモードと、ラテラル方向成長をなし実質的に無転位状態の成長モードとを有し、約1桁の転位密度低減効果を生む。本発明においては、このようにして形成した第1の半導体層の表面状態をアンチサーファクタント材料により変化させ、しかる後第2の半導体層を形成する。アンチサーファクタント材料を供給によって改質された表面には、アンチサーファクタント材料が固定化されることになるのであるが、当該固定化されたアンチサーファクタント材料が転位線の延伸を阻止する作用をなす。これにより、第1の半導体層中に残留している転位線の延伸が遮断され、その上に成長される第2の半導体層はさらなる低転位密度化が図られるものである。

40

【0011】

【発明の実施の態様】

以下図面に基づいて本発明の実施態様を説明する。

図1は本発明にかかる半導体基材の製造プロセスを示す図である。図において、先ず(a)に示す通り、基板1の結晶成長面に凸部11と凹部12とを設ける。その後、この基板に例えばGaN系化合物半導体などの半導体結晶成長用の原料ガスを供給し、凸部11の上方部から専ら結晶成長させることで第1の半導体層2を形成する(図1(b))。この際、ラテラル方向成長が生じることで凹部12が空洞部13となって残留する。そして第1の半導体層2の表面に、表面状態を変化させる物質(アンチサーファクタント材料)を

50

作用させ、アンチサーファクタント材料 3 を固定化させる（図 1（c））。しかる後、原料ガスを供給し、半導体結晶からなるドット構造を新たな結晶成長核として生成される第 2 の半導体層 4 を形成して（図 1（d））、本発明の半導体基材が完成する。

【 0 0 1 2 】

上記した半導体基材について詳述する。

基板 1 の結晶成長面に形成される凸部 1 1 は、その上方部から専ら結晶成長が行われるような形状とされる。「上方部から専ら結晶成長が行われる」とは、凸部 1 1 の頂点ないし頂面及びその近傍での結晶成長が優勢に行い得る状態をいい、成長初期には凹部 1 2 での成長が生じてよいが最終的には凸部 1 1 の結晶成長が優勢となることを指す。つまり上方部を新たな結晶成長核としたラテラル成長により低転位領域が形成されれば、従来のマスクを要する選択成長と同様の効果がある。これが基板への凹凸部施与によりマスクレスで成長可能となる。

10

【 0 0 1 3 】

この実施例では凸部 1 1 をストライプ状に形成した場合を示しており、凹凸の形状にもよるが、この場合第 1 の半導体層 2 の原料ガスが凹部 1 2 及びその近傍に十分至らず、凸部 1 1 の上方部からしか結晶成長が起こらない。従って、結晶成長初期は凸部 1 1 の上方部にその断面形状がキノコ状の結晶単位が生成される。このような状況下、結晶成長が続けられると凸部 1 1 の上方部を起点とし横方向に成長した膜がつながって、やがて図 1（b）のように凹部に空洞部 1 3 を残したまま、基板 1 の凹凸面を第 1 の半導体層 1 2 が覆うことになる。この場合、横方向に成長した部分、つまり凹部 1 2 上部には低転位領域が形成され、作製した膜の高品質化が図れているのである。

20

【 0 0 1 4 】

ついで第 1 の半導体層 2 の表面にアンチサーファクタント材料を固定化させるのであるが、その方法としては表面とアンチサーファクタント材料を接触させる手法が挙げられる。接触の方法は限定されないが、例えば有機金属気相成長法（MOCVD 法）を用いる場合であれば、MOCVD 装置内に前記第 1 の半導体層 2 を成長させた基板を据え付け、装置内にアンチサーファクタント材料を供給すればよい。その供給方法としては、例えばテトラエチルシラン（TESi）、シラン（SiH₄）等の Si を含む化合物をガス状として供給する方法が挙げられる。

30

【 0 0 1 5 】

アンチサーファクタント材料を表面に作用させることにより、表面エネルギーが高い、微小な領域が表面に多数存在するようになる。すなわち、アンチサーファクタント材料 3 が基板表面に固定化されることになる（図 1（c））。

【 0 0 1 6 】

その後連続して第 2 の半導体層 4 の材料としての、例えば GaN 系化合物半導体材料を供給すると、表面エネルギーの高い領域からは GaN 系化合物半導体は成長しにくく、ドット構造が形成される。この現象は、アンチサーファクタント材料が基板上に吸着又は化学結合により固定化されて結晶表面を覆い、GaN 系結晶の二次元成長を阻害すると解釈される。即ち、あたかも選択成長に用いる SiO₂ マスクの如く作用するものであって、このような作用は、Ge、Mg、Zn 等のアンチサーファクタント材料でも得られる。しかしながら、結晶の汚染の問題を回避するという点において、Si を用いることが望ましい。

40

【 0 0 1 7 】

本発明におけるドット構造とは、アンチサーファクタント材料が作用していない領域、或いは GaN の成長を阻害しない領域から発生する微小構造体を指し、その形状は多面構造、ドーム状、棒状など、様々な形態を呈し、かかる形態は結晶成長条件、下地の結晶性、アンチサーファクタント材料の分布密度などにより異なることになる。

【 0 0 1 8 】

アンチサーファクタント材料が作用する領域の密度は、アンチサーファクタント材料の供給量、供給時間または基板の温度などにより制御できる。

50

【0019】

ドット構造が形成されたあと、さらに連続してGaN系化合物半導体の成長を行うと、ドット構造を新たな結晶成長核としてエピタキシャル成長が起こり、第2の半導体層4が形成される(図1(d))。ドット構造は微小開口領域からのエピタキシャル成長によって形成されるため、転位線がこの開口を通して延伸する確率は極めて低くなり、また下地から伸びた転位線はアンチサーファクタント材料のマスクとしての作用で遮断されるため、エピタキシャル膜表面での転位密度は低減されることになる。

【0020】

本発明によれば、基板1への凹凸面形成によるラテラル方向成長にて第1の半導体層2を成長し、その表面上へのアンチサーファクタント材料3の固定化(原子レベルのマスクといえる)によるラテラル方向成長にて第2の半導体層4を成長するので、転位線の遮断を2段階で行うことができるので、成長結晶層の一層の低転位密度化が図られる。このような多段階の転位線遮断は、基板1へ施与した凹凸面を第1の半導体層2の表面に施与することでも達成できるが、この場合は一旦基板を成長炉から取り出して凹凸加工をせねばならず、作業性の観点からは不都合があるが、本発明の方法では連続的にこれらの工程を行えるので好ましい。

10

【0021】

なお、第1の半導体層2の成長において、該層が凹部12を覆う前に、即ち上述したキノコ状の結晶単位の段階で第1の半導体層2の成長を停止し、アンチサーファクタント材料3を前記キノコ状の結晶単位の表面に固定化するようにしてもよい。転位線は成長条件によってはラテラル方向に延伸する場合があります、そしてこのような転位線の複数が互いに合流して大きな転位欠陥を生起する場合がありますが、キノコ状の結晶単位の段階でアンチサーファクタント材料3を固定化して転位線の延伸を遮断すれば、このような転位欠陥の生成を低減できる意味において有用である。

20

【0022】

上記した基板1とは、各種の半導体結晶層を成長させるためのベースとなる基板であって、格子整合のためのバッファ層等も未だ形成されていない状態のものを言う。このような基板としては、サファイア(C面、A面、R面)、SiC(6H、4H、3C)、GaN、Si、スピネル、ZnO、GaAs、NGOなどを用いることができるが、発明の目的に対応するならばこのほかの材料を用いてもよい。なお、基板の面方位は特に限定されなく、ジャスト基板でも良いしオフ角を付与した基板であっても良い。更に、サファイア基板などに数 μm のGaN系半導体をエピタキシャル成長してある基板を用いても良い。

30

【0023】

基板1上に成長される半導体結晶としては種々の半導体材料を用いることができ、 $\text{Al}_x\text{Ga}_{1-x-y}\text{In}_y\text{N}$ ($0 \leq x \leq 1$ 、 $0 \leq y \leq 1$ 、 $0 \leq x+y \leq 1$)ではx、yの組成比を変化させたGaN、 $\text{Al}_{0.5}\text{Ga}_{0.5}\text{N}$ 、 $\text{In}_{0.5}\text{Ga}_{0.5}\text{N}$ などが例示できる。

【0024】

中でも、AlGaN等のAlを含有する半導体材料の場合、従来のマスク方式では SiO_2 マスク層上に成長するという問題があったが、本発明によるとマスクレス化によりかかる問題が解消されるため、従来できなかったAlGaNのラテラル成長が可能となり低転位で高品質な膜の成長が基板直上から可能となる。このため紫外線発光素子等で問題となるGaN層による光吸収がなくなり応用上特に好適である。

40

【0025】

【実施例】

以下具体的な実施例につき説明する。

[実施例1]

c面サファイア基板の上にフォトリソのパターニング(幅: $2\mu\text{m}$ 、周期: $4\mu\text{m}$ 、ストライプ方位: ストライプ延伸方向がサファイア基板の $\langle 11-20 \rangle$ 方向)を行い、RIE(Reactive Ion Etching)装置で $5\mu\text{m}$ の深さまで断面方形型にエッチングした。この時のアスペクト比は2.5であった。フォトリソを除去後、MOVPE装置に基板

50

を装着した。その後、水素雰囲気下で 1100 まで昇温し、サーマルエッチングを行った。その後温度を 500 まで下げ、3 族原料としてトリメチルガリウム（以下 T M G ）を、N 原料としてアンモニアを流し、G a N 低温バッファー層を成長した。つづいて温度を 1000 に昇温し原料として T M G ・アンモニアを、ドーパントとしてシランを流し、第1の半導体層としての n 型 G a N 層を成長した。その時の成長時間は、通常の凹凸の施していない場合の G a N 成長における 4 μ m に相当する時間とした。これにより、図 1 (b) に示すように凹部に空洞部 1 3 を残したまま凹凸部を覆い、平坦になった G a N 膜からなる第1の半導体層 2 が得られた。

【 0 0 2 6 】

次に T M G 、アンモニアの供給を止め、成長温度をそのままとして、続いて H 2 をキャリアガスとして、アンチサーファクタント材料としての S i を含む化合物であるテトラエチルシランを供給し、第 1 の半導体層 2 の表面に 10 秒間接触させた。

10

【 0 0 2 7 】

テトラエチルシランの供給を止め、再び第 2 の半導体層 4 形成のための原料としての T M G 、アンモニアを供給し、G a N からなるドット構造を形成した。その後連続して原料を供給し、ドット同士が合体し、表面が平坦に埋め込まれるまで成長を続けた。これにより、厚さ 2 μ m の G a N からなる第 2 の半導体層 4 を形成した。

【 0 0 2 8 】

このようにして成長した第 2 の半導体層 4 表面の転位密度を測定したところ、 10^5 cm^{-2} であった。また断面 T E M 観察から、空洞上部での新たな欠陥の発生は観察されなかった。

20

【 0 0 2 9 】

[実施例 2]

上記実施例 1 で得られた半導体基材における第 2 の半導体層 4 の表面に、上記と同様にしてアンチサーファクタント材料の供給源としてのテトラエチルシランを供給し、その後結晶成長させる工程を繰り返し、アンチサーファクタント材料が固定化された界面を 5 つ多重化した G a N 半導体結晶を作製した。

5 つ目の界面上に成長した G a N 半導体結晶層の転位密度を測定したところ、 10^2 cm^{-2} まで低下した。

【 0 0 3 0 】

30

【発明の効果】

以上説明した通りの本発明の半導体基材及びその製造方法によれば、マスク材料を用いること無しに転位密度の低減させることができる。これにより高品質な G a N 系化合物半導体結晶の作製が可能となる。この上に L E D や L D などの半導体発光素子や受光素子、電子デバイスを作製すれば、その特性は飛躍的に向上することが期待される。

【図面の簡単な説明】

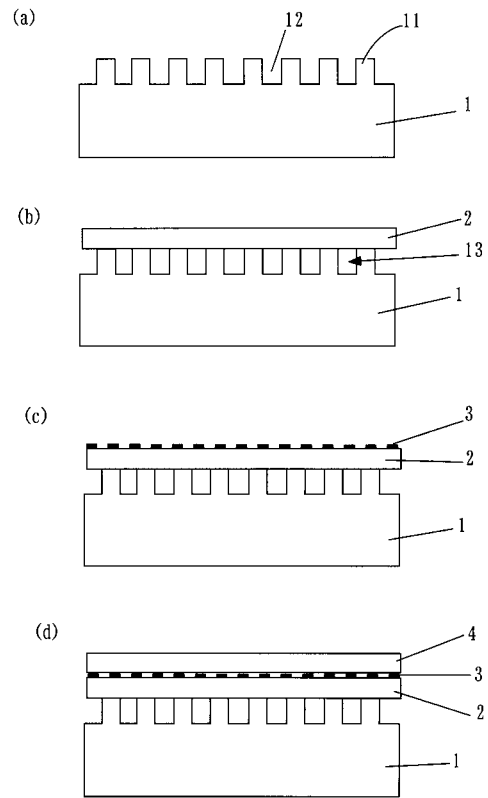
【図 1】本発明の半導体基材の製造工程を示す概略図である。

【符号の説明】

- 1 基板
- 1 1 凸部
- 1 2 凹部
- 1 3 空洞部
- 2 第 1 の半導体層
- 3 アンチサーファクタント材料
- 4 第 2 の半導体層

40

【図 1】



フロントページの続き

審査官 大塚 徹

(56)参考文献 国際公開第99/065068(WO, A1)

特開平10-079501(JP, A)

特開平11-354839(JP, A)

特開2000-077336(JP, A)

特表2001-519603(JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/205

H01L 21/31

H01L 21/365

H01L 21/469

C23C 16/00~16/56