

發明專利說明書

595128

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92108166

※申請日期：92-04-09

※IPC 分類：H04B 1/00

※壹、發明名稱：(中文/英文)

射頻資料通信裝置/RADIO FREQUENCY DATA
COMMUNICATION DEVICE IN CMOS PROCESS

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

晨星半導體股份有限公司

MSTAR SEMICONDUCTOR, INC.

代表人：(中文/英文) 梁公偉 / WAYNE LIANG

住居所或營業所地址：(中文/英文)

新竹縣竹北市台元街 26 號 4 樓之 1

4F-1, No.26, Tai-Yuan St., Chu-Pei, HsinChu Hsien, Taiwan 302, R.O.C.

國籍：(中文/英文) 中華民國 / TW

參、發明人：(共 2 人)

姓名：(中文/英文)

1. 史德立 / STERLING SMITH

2. 容天行 / HENRY TIN-HANG YUNG

住居所地址：(中文/英文)

1. 新竹縣寶山鄉明湖路 51 巷 2 弄 21 號 / No. 21, Alley 2, Lane 51,
Ming-Hu Road, Pao-Shan Hsiang, HsinChu Hsien, Taiwan 308, R.O.C.

2. 新竹縣寶山鄉明湖路 51 巷 2 弄 16 號 / No.16, Alley 2, Lane 51,
Ming-Hu Road, Pao-Shan Hsiang, HsinChu Hsien, Taiwan 308, R.O.C.

國籍：(中文/英文)

1. 美國 / USA

2. 美國 / USA

肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：有

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國 US；2002/04/09；60/371,363

2.

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

捌、發明說明：

【發明所屬之技術領域】

本發明係關於一種射頻識別晶片，特別是有關於使用 CMOS 製程所製之射頻識別晶片。

【先前技術】

對於與貨物或服務相關的行業，每隔一陣子就必須清查存貨。就傳統而言，這必須仰賴人力去進行貨架上、店中或倉庫中的物項清點工作。為了簡化如此費時與耗費人力的工作，一種射頻識別的技術便應運而生，而其具備了在一特定範圍內監管物項的能力。

基於射頻識別技術，可在欲監管的物項上附上射頻識別晶片，同時可利用射頻讀取器去檢測和監管射頻識別晶片及其所附著之物項，射頻讀取器可以藉由無線詰問 (wireless interrogation) 的方式監管射頻識別晶片所附著之物項所在位置，典型而言，每一晶片都有一獨一無二的識別碼以供射頻讀取器識別，為了有效地避免射頻識別晶片所發射的訊號相互衝突，如二元檢測協定 (binary traversal protocol) 之類的詰問協定 (interrogation protocol) 便可用於射頻讀取器與射頻識別晶片之間的訊號交換，二元檢測協定的範例已詳述於美國專利 20020167405A1、20020152044A1、20020149483A1、20020149482A1、20020149481A1、20020149480A1 以及 20020149416A1。

由於許多物項可能需要監管，便需要許多晶片去追蹤這些物項，因此需要盡量減低射頻識別晶片的單位成本，但是，現行的射頻識別晶片需搭配外部電池，以致成本居高不下，基於上述理由，便有需要製

備不需外部電池的射頻識別晶片，此射頻識別晶片具備可接受讀取範圍的同時，仍具便宜與短小的優點。

【發明內容】

本發明之主要目的係在提供一種射頻資料通信裝置，此射頻資料通信裝置可用成熟的CMOS製程製造並應用於被動式射頻識別晶片，使在具可接受讀取範圍的前提下將成本降至最低。

為達成上述之目的，本發明提供一種自我穩壓的電源供應包括一RF-DC轉換器、一電壓感測器以及一旁路元件。RF-DC轉換器係用以將輸入節點的射頻訊號轉換成輸出節點的電源訊號；電壓感測器係用以監視電源訊號並產生控制訊號；與輸入節點相連的旁路元件係用以依據控制訊號去減弱射頻訊號；電壓感測器以第一轉換率(slew rate)驅動控制訊號，或在第二轉換率高於第一轉換率時，以第二轉換率驅動控制訊號。

此外，本發明提供一種調幅資料回復(data recovery)電路，包括一解調器、一低通濾波器、一比較器、重設裝置(reset)以及一開關。解調器係用以將輸入節點的射頻訊號轉換成輸出節點的基頻(base-band)訊號；低通濾波器係用以產生一參考訊號，該參考訊號隨基頻訊號而變，但落後該基頻訊號一個時間差；比較器係用以比較基頻訊號和參考訊號，而據以產生數位資料訊號；重設裝置係用以依據數位資料訊號的切換產生重設訊號；開關係用以依據重設訊號將參考訊號予以重設。

本發明亦提供一種調幅資料回復電路，包括一解調器以及一電流式資料偵測器(current-mode data detector)。解調器係用以將輸入節點的入射射頻訊號轉

換成輸出節點和電流式資料偵測器的電壓訊號；電流式資料偵測器係用以將電壓訊號轉換成電流源，此電流式資料偵測器有一電流輸出，該電流輸出正比於該解調器的輸出節點訊號強度，使解調訊號得以產生。

【實施方式】

為能讓貴審查委員能更瞭解本發明之技術內容，特舉較佳具體實施例說明如下。

請先參考圖一係本發明一較佳實施例被動式射頻識別晶片之方塊圖。所謂「被動」表示射頻識別晶片之電源係來自於內建RF-DC轉換器將入射射頻能量轉成晶片所需電力，本發明之被動式射頻識別晶片具有第一焊墊(pad)130和第二焊墊132，此二焊墊於操作時分別與第一天線100和第二天線102相連以分別接收射頻訊號RF1及RF2，第一天線100和第二天線102經過適當安排，可使所有方位的平均訊號要比個別天線所能接收的要高，較佳而言，第一天線100和第二天線102在相同平面以90度角相交的對偶(dipole)天線設計為較佳選擇。

本發明之被動式射頻識別晶片可以概分為一類比部份和一數位部份。如圖一所示，類比部份主要包括一對RF-DC轉換器104和106、一電壓感測器108、一對解調器114和116以及一調幅資料偵測器118。數位部份主要包括一狀態機數位邏輯控制器120以及一識別碼編程單元122。天線接收的入射射頻訊號RF1及RF2分別傳送至RF-DC轉換器104和106，由於第一天線100和第二天線102有不同的方向，RF-DC轉換器104和106的其中之一可能比另一個接收到更多的射頻能量(視入射射頻訊號RF1與RF2而定)，因此電壓感測器108係由RF-DC轉換

器 104 和 106 之一予以提供 VOUT 電源電壓，為了避免較弱的 RF-DC 轉換器從 VOUT 電源電壓汲取電能，RF-DC 轉換器設計引入了一預防回流的機制，以將較弱的 RF-DC 轉換器與 VOUT 電源節點斷開，有關 RF-DC 轉換器 104 和 106 的建構細節說明如下。

射頻訊號 RF1 和 RF2 的能量經由 RF-DC 轉換器 104 和 106 以及電壓感測器 108 轉換成直流電壓 VDD，直流電壓 VDD 提供所有晶片上的元件所需能量，因此晶片不需要外部電源供應，由直流電壓 VDD 供電的狀態機 120 負責控制邏輯訊號和編程資料，而時序控制單元 124 係用以提供時序訊號，舉例而言，以功耗作考量，時序控制單元 124 可以內建振盪器建構。此外，電壓感測器 108 產生控制訊號 CTRL 以控制旁路元件 110 和 112，旁路元件 110 和 112 根據控制訊號 CTRL 決定是否導通以減弱入射射頻訊號 RF1 和 RF2，如此便形成一對於電源電壓 VDD 有穩壓效果的負回授迴路，當此回授迴路啟動時，電壓感測器 108 可用以穩定電源電壓 VDD。

除此之外，入射射頻訊號 RF1 和 RF2 經由解調器 114 和 116 所解調，並於解調器中偵測封包訊號的切換 (envelope transitions)。解調器 114 和 116 的細部電路可與 RF-DC 轉換器 104 和 106 類似 (除了元件尺寸比外)，根據本發明，RF-DC 轉換器 104 和 106 的尺寸較解調器 114 和 116 為大，由於第一天線 100 和第二天線 102 有不同的方向，解調器 114 和 116 其中之一可能比另一個接收到更多的射頻能量 (視入射射頻訊號 RF1 與 RF2 而定)，因此調幅資料偵測器 118 係由解調器 114 和 116 之一提供封包電壓 EOUT，相同地，電荷泵浦設計引入了一預防回流的機制，以將較弱的電荷泵浦與 EOUT 訊號節點斷開，有關解調器 114 和 116 的建構細節說明如下。

解調器 114 和 116 產生正比於射頻訊號 RF1 和 RF2 之振幅的基頻訊號 EOUT，此基頻訊號 EOUT 經由調幅資料偵測器 118 產生資料訊號 RFSS，狀態機 120 依據資料訊號 RFSS 讀取識別碼編程單元 122 內部資料以決定射頻識別晶片是傳送邏輯「1」或「0」。更明確地說，狀態機 120 讀取識別碼的一或多個位元，此識別碼儲存於識別碼編程單元 122 中，所讀取的識別碼位元再傳送到旁路回散器 (shunt backscatters) 126 和 128，並依據 RFSS 訊號選擇性地以選定頻率執行回散調變 (backscatter modulation)，然後，旁路回散器 126 和 128 利用由天線 100 和 102 所得回散能量 (backscatter energy) 形式的能量產生調變訊號。

自我穩壓電源供應器

請參考圖二係本發明一較佳實施例中自我穩壓電源供應之示意圖。如圖二所示，本發明之自我穩壓電源供應包括 RF-DC 轉換器 104 和 106、旁路元件 110 和 112 以及電壓感測器 108。入射射頻訊號 RF1 和 RF2 由天線 100 和 102 接收而進入自我穩壓電源供應，更明確地說，RF-DC 轉換器 104 和 106 分別由第一天線 100 和第二天線 102 接收射頻訊號 RF1 和 RF2，然後再將射頻訊號 RF1 和 RF2 轉換成直流電壓 VOUT。由於射頻訊號 RF1 和 RF2 是由不同方位的天線 100 和 102 接收，一 RF-DC 轉換器可能會比另一個獲取更多的訊號，因此，VOUT 節點是由 RF-DC 轉換器 104 和 106 之一來提供電力，為了避免較弱的 RF-DC 轉換器從 VOUT 節點電源汲取電能，RF-DC 轉換器設計引入了一預防回流的機制，以將較弱的 RF-DC 轉換器與 VOUT 節點斷開，有關 RF-DC 轉換器 104 和 106 的建構細節說明如下。

如圖二所示，電壓感測器108藉由使用低通濾波器將VOUT電源的高頻成分濾除以產生直流穩壓電壓VDD。低通濾波器包括一連接VOUT節點和VDD節點的電阻200以及一連接VDD節點和VSS節點的電容202(VSS節點通常為一接地節點)，一連接VDD節點和VSS節點的偏壓單元204提供一參考電壓VREF，此參考電壓值不受VDD節點的電壓所影響。一p-通道金氧半(MOS)電晶體206之閘極接VREF節點，源極和基底一起接到VOUT節點，而汲極(INC節點)接到負載單元208，連接INC節點和VSS節點的負載單元208提供p-通道金氧半電晶體206所須之負載阻抗。由於偏壓單元204提供不受VDD所影響的參考電壓VREF，p-通道金氧半電晶體206將導通，使得VDD節點的電壓越來越高時，INC節點的電壓亦同時提昇，INC節點的電壓為濾波器210的輸入，濾波器210有一輸出CTRL，係用以控制旁路元件110和112，如圖二所示，旁路元件110和112為n-通道金氧半電晶體所構成。n-通道金氧半電晶體110之閘極接CTRL節點，汲極接到RF1節點，而源極接到VSS節點；n-通道金氧半電晶體112之閘極接CTRL節點，汲極接到RF2節點，而源極接到VSS節點；當導通時，n-通道金氧半電晶體110和112會減弱射頻訊號RF1和RF2，並形成對電源供應VDD有穩壓效果的負回授迴路；基於穩定性和時間常數控制的考量，一電阻218和一電容220串接於CTRL節點和VSS節點之間，電容220可由金氧半電容構成；除此之外，濾波器210有接於FASTZ節點的另一輸入端，當有較高轉換率的需求時，狀態機120會傳送一FASTZ訊號至此FASTZ節點，有關濾波器210的建構說明如下。

此外，電壓感測器108有一過壓(over-voltage)旁路單元，此過壓旁路單元連接於VDD節點和VSS節點之間，並由兩個p-通道金氧半電晶體212、214與一n-通道金氧半電晶體216所構成，p-通道金氧半電晶體212之源極和基底一起接到VDD節點，閘極接VREF節點，而汲極接到p-通道金氧半電晶體214的源極；p-通道金氧半電晶體214之閘極接到FASTZ端，基底端接VDD端，而汲極端接到n-通道金氧半電晶體216的汲極；n-通道金氧半電晶體216之閘極接CTRL節點，而源極接VSS節點；當VDD節點的電壓超出一先決值，此過壓旁路單元便會提供限壓(clamping)效果，當FASTZ使得p-通道金氧半電晶體214導通，n-通道金氧半電晶體216亦會被CTRL訊號所啟動導通，迅速地達到VDD節點的限壓效果。

圖三係本發明中RF-DC轉換器104或106之電路圖。RF-DC轉換器104或106將輸入節點302所接收的射頻訊號RF予以整流、增壓，再產生輸出節點304的直流電壓VOUT，此輸出電壓相當地穩定，並足以作為晶片其他部份的電源供應，更明確地說，一旦達到一穩態電壓，射頻訊號的強度再增加也只會造成輸出直流電壓VOUT的微幅增加，這是因為此設計的作用在於使射頻訊號的強度達到一臨界值時，RF-DC轉換器104或106的轉換效率便會降低。

RF-DC轉換器104或106涵蓋了數級：300(1)、300(2)、...、300(N-1)以及300(N)，設計上可以使用任意多級，為了討論方便，圖三中僅顯示了若干級，每一級都包括三個二極體306-310與兩個電容312、314，每級300中的電容312連接於中央端316與輸入節點302之間，如此每一級300皆可同時接收輸入節點302所得之射

頻輸入訊號，每級300中的電容314連接於輸出端318與VSS節點之間，每級300中的二極體306連接於輸入端320與中央端316之間，更明確地說，二極體306之陽極接到前一級的輸出端318(第一級300(1)中的二極體306之陽極320接到VSS節點)，而二極體306之陰極接到中央端316；每一級中的二極體308連接於中央端316與輸出端318之間，此輸出端和下一級300相接(最後一級300(N)中的二極體308之陰極接到開關322的閘極)，更明確地說，二極體308之陽極接到中央端316，而二極體308之陰極接到輸出端318；每一級中的二極體310連接於輸出端318與VOUT節點304之間，更明確地說，二極體310之陽極接到輸出端318，二極體310之陰極接到VOUT節點304。

如圖四所示，二極體306-308可用似二極體操作的二極體式金氧半場效電晶體(diode-connected MOSFET)406-408所建構。當使用n型井(n-well)/p型基板(p-sub)製程時，二極體310能以p-通道金氧半電晶體410之p/n結面所建構，並達到較佳的限壓效果；為了在較低強度的射頻訊號下仍能導通，可將用以建構二極體306-308的二極體式金氧半場效電晶體406及408之臨界電壓降低($|V_T| < 0.2V$)，以增加二極體結構的導電性，低臨界電壓電晶體406及408可以讓設計簡化，並使在微弱的射頻訊號下(峰值 $\sim 150\mu W$)，射頻識別晶片仍可產生足夠的電力，此外，電容312及314可以金絕金(MIM)電容建構，此金絕金電容具低寄生效應之下極板，可降低射頻輸入節點302所見到的電容，其中，下極板之寄生電容 C_p 比金絕金電容314的0.04倍($0.04C_{rf}$)還低。

RF-DC轉換器104或106之操作如後所述。射頻訊號RF透過電容312為每級300所接收，在射頻訊號RF的一正週期中，每級300中的電容312將電荷轉送到中央端316之上，中央端316之上的電荷會使二極體308順偏導通，並將中央端316之上的電荷轉送到輸出端318，輸出端318之上的電荷儲存在電容314，直到下個射頻訊號RF的正週期到來；二極體306在正週期會逆偏，而不會導通。在射頻訊號RF的負週期中，二極體306會順偏導通，並將輸出端320之上的電荷轉送到鄰級300之中央端316(第一級300(1)是將電荷由VSS節點轉送到中央端316)，二極體308會逆偏，而不會導通，在下一個正週期，二極體308又會順偏導通，並將每級的中央端316之上的電荷轉送到輸出端318，此電荷包括在正週期中與負週期中累積於中央端316之上的電荷，在經過射頻訊號的數個週期之後，電荷在從300(1)運行到300(N)的過程中累積增加，而其相對應之電壓也會串加於電容314之上，300(N-1)和300(N)在輸出端318之上所累積的電荷會被電容314轉換成直流電壓VDD。

此外，本發明在每級300中使用連接於輸出端318與VOUT端304之間之二極體310，確保當射頻輸入強度太高時，電荷泵浦電壓不會超過場效電晶體406及408的可靠度極限；舉例而言，若輸出端318的電壓超出VOUT端304的電壓約0.6V，電流會由輸出端318流到VOUT端304，以防止電容314充電至二極體式場效電晶體408所無法承受的電壓；此外，本發明於最後一級使用開關322，當射頻輸入訊號很弱時，若一電荷泵浦較其他電荷泵浦要弱，則此開關可防止VOUT端304之上的電荷反向回流，開關322可以由低臨界電壓值的n-通道金氧半電晶體所建構，其汲極接到300(N-1)級的輸出

端 318，閘極接到 300(N) 級的輸出端 318，而源極則接到 VOUT 節點 304。

圖五係本發明中濾波器 210 之示意圖。濾波器 210 有兩個單一增益緩衝器 (unity-gain buffer) 500-502 及一 p-通道金氧半電晶體 504，單一增益緩衝器 500 有一非反相輸入 (non-inverting input) 接到 INC 節點，一反相輸入與輸出一起接到 CTRL 節點；相同地，單一增益緩衝器 502 有一非反相輸入接到 INC 節點，一反相輸入與輸出一起接到 CTRL 節點。此外，緩衝器 502 有一接到 FASTZ 節點的致能 (enable) 輸入 ENZ，FASTZ 為邏輯「高 (high)」時，緩衝器 502 就會關閉，FASTZ 為邏輯「低 (low)」時，緩衝器 502 就會開啟，p-通道金氧半電晶體 504 之汲極接到 INC 端，源極接到 CTRL 端，基底接到 VDD 端，而閘極則由 FASTZ 訊號所控制。

根據本發明，緩衝器 502 的驅動速度比緩衝器 500 要高，較高速的緩衝器 502 意味著較高的轉換率 (slew rate)、較廣的頻寬、較高的驅動電流、較高的驅動能力等。當 VDD 電源供應隨接收的射頻訊號而平順地變動時，此被動式射頻識別晶片操作於正常驅動模式，則 FASTZ 訊號維持在邏輯「高 (high)」，緩衝器 502 和 p-通道金氧半電晶體 504 亦隨之關閉；但是當需要高速驅動模式時，狀態機就會使 FASTZ 變為邏輯「低 (low)」，如此緩衝器 502 和 p-通道金氧半電晶體 504 隨之導通，以提供較高的驅動能力。

調幅資料回復電路

請參考圖六，圖六係本發明中調幅資料回復電路之示意圖。如圖六所示，本發明之調幅資料回復電路包括解調器 114 和 116 以及調幅資料偵測器 118，天線 100

和 102 接收入射射頻訊號 RF1 和 RF2，再將訊號傳送至調幅資料回復電路，更明確地說，解調器 114 和 116 分別由第一天線 100 和第二天線 102 接收射頻訊號 RF1 和 RF2，並將其解調為基頻訊號 EOUT，由於射頻訊號 RF1 和 RF2 係由不同的方向的天線 100 和 102 所接收，解調器其中之一可能比另一個接收到更多的射頻能量，因此 EOUT 節點係由解調器 114 和 116 其中之一提供 EOUT 電源電壓，為了避免較弱的解調器從 EOUT 節點汲取基頻訊號電能，解調器設計引入了一預防回流的機制，以將較弱的解調器與 EOUT 節點斷開，有關解調器 114 及 116 的建構細節說明如下。

如圖六所示，資料偵測器 118 包括一介面單元 610、一低通濾波器 620、一比較器 630、一緩衝器 640、一重設單元 650 以及一開關 660；其中，介面單元 610 有一電阻 612、一個二極體 614 及一電容 616，而低通濾波器 620 有一電阻 622 及一電容 624；介面單元 610 之電阻 612 連接於 EOUT 節點和 VSS 節點之間，作為解調器 114 及 116 的負載，而電容 616 則連接於 EOUT 節點和 VSS 節點之間，用以移除 EOUT 訊號的高頻成分，此外，二極體 614 之陽極接到 EOUT 端且陰極接到 VDD 端以提供過壓保護，電阻 612 及二極體 614 可用金氧半電晶體建構，簡而言之，介面單元 610 將 EOUT 訊號轉換成另一基頻訊號 EOUTD。

EOUTD 訊號透過電阻 622 及電容 624 所形成的低通濾波器 620 產生一參考訊號 EOUTR，此訊號隨基頻訊號 EOUTD 而變動，但其間具有一個時間差 (time constant)，EOUTD 和 EOUTR 分別傳送到比較器 630 的非反相輸入節點與反相輸入節點，當解調訊號 EOUTD 由「1」切換為「0」時，EOUTR 訊號會根據低通濾波器所

形成的較長時間常數而跟隨EOUTD而改變，因此解調訊號EOUTD位準比EOUTR參考訊號低，如此比較器630便可偵測到EOUTD由「1」切換為「0」；當解調訊號EOUTD由「0」切換為「1」時，EOUTR訊號會根據低通濾波器所形成的較長時間常數而跟隨EOUTD而改變，因此解調訊號EOUTD位準比EOUTR參考訊號高，如此比較器630便可偵測到EOUTD由「0」切換為「1」，簡而言之，比較器630藉由比較解調訊號EOUTD和參考訊號EOUTR之位準，產生代表比較結果的數位輸出訊號632，數位訊號632透過緩衝器640產生狀態機120所需的資料訊號RFSS。

重設單元650連接到比較器630的輸出以接收其數位輸出訊號632，當數位訊號於「0」與「1」之間切換時，重設單元650會產生一控制訊號652，而開關660會因此而導通，將EOUTD和EOUTR短路，而短暫地將參考訊號EOUTR重設成與EOUTD相等。

較佳而言，比較器630會有磁滯(hysteresis)特性以確保EOUTD和EOUTR有足夠的差異使得可以做適當的比較，例如，磁滯特性能藉由使比較器630的不同輸入端之輸入電晶體互有差異而產生，舉例而言，磁滯偏移(hysteresis offset)可以設為約零點幾毫伏，以確保EOUTD和EOUTR有足夠的差異。

圖七係本發明中解調器114或116之電路圖。解調器114或116會依據射頻訊號的強度產生的基頻訊號EOUT，解調器114或116涵蓋了數級：700(1)、700(2)、...、700(N-1)以及700(N)，設計上可以使用任意多級，為了討論方便，圖七中僅顯示若干級，每一級都包括三個二極體706-710與兩個電容712、714，每級700中的電容712連接於中央端716與輸入節點702之

間，如此每一級700皆可同時接收輸入節點702所得之射頻輸入訊號，每級700中的電容714連接於輸出端718與VSS節點之間，每級700中的二極體706連接於輸入端720與中央端716之間，更明確地說，二極體706之陽極接到前一級700的輸出端718(第一級700(1)中的二極體706之陽極720接到VSS節點)，而二極體706之陰極接到中央端716；每一級700中的二極體708連接於中央端716與輸出端718之間，此輸出端和下一級700相接(最後一級700(N)中的二極體708之陰極接到開關722的閘極)，更明確地說，二極體708之陽極接到中央端716，而二極體708之陰極接到輸出端718；每一級700中的二極體710連接於輸出端718與EOUT端704之間，更明確地說，二極體710之陽極接到輸出端718，二極體710之陰極接到EOUT端704。

如圖八所示，二極體706-708可用似二極體操作的二極體式金氧半場效電晶體(diode-connected MOSFET)806-808所建構。當使用n型井(n-well)/p型基板(p-sub)製程時，二極體710能以p-通道金氧半電晶體810之p/n結面所建構，並達到較佳的限壓效果；為了在較低強度的射頻訊號下仍能導通，可將用以建構二極體306-308的二極體式金氧半場效電晶體806及808之臨界電壓降低($|V_T| < 0.2V$)，增加二極體結構的導電性，低臨界電壓電晶體806及808可以讓設計簡化，並使在微弱的射頻訊號下(峰值 $\sim 150 \mu W$)，射頻識別晶片仍可產生足夠的電力，此外，電容712及714可以金絕金(MIM)電容建構，此金絕金電容具低寄生效應之下極板，可降低射頻輸入端702所見到的電容，其中，下極板之寄生電容 C_p 比金絕金電容714的0.04倍($0.04C_{rf}$)還低。

圖七中解調器114或116之操作如後所述。射頻訊號透過電容712為每級700所同時接收，在射頻訊號的一正週期中，每級700中的電容712將電荷轉送到中央端716之上，中央端716之上的電荷會使二極體708順偏導通，並將中央端716之上的電荷轉送到輸出端718，輸出端718之上的電荷儲存在電容714，直到下個射頻訊號的正週期到來，二極體706在正週期會逆偏，而不會導通；在射頻訊號的負週期中，二極體706會順偏導通，並將每級700中輸出端720之上的電荷轉送到鄰級700中央端716之上(第一級700(1)是將電荷由VSS節點轉送到中央端716)，二極體708會逆偏，而不會導通，在下一個正週期時，二極體708又會順偏導通，並將每級的中央端716之上的電荷轉送到輸出端718，此電荷包括在正週期中與負週期中累積於中央端716之上的電荷，在經過射頻訊號的數個週期當中，電荷在從700(1)運行到700(N)的過程中累積增加，而其相對應之電壓也會串加於電容714之上，700(N-1)和700(N)在輸出端718之上所累積的電荷會被電容714轉換成直流電壓VDD。

此外，本發明在每級700中使用連接於輸出端718與EOUT節點704之間的二極體710，確保當射頻輸入強度太高時，電荷泵浦電壓不會超過場效電晶體806及808的可靠度極限；舉例而言，若輸出端718的電壓超出EOUT節點704的電壓約0.6V，電流會由輸出端718流到EOUT節點704，以防止電容714充電至二極體式場效電晶體408無法承受的電壓；此外，本發明於最後一級輸出使用開關722，當射頻輸入訊號很弱時，若一電荷泵浦較其他電荷泵浦要弱，則此開關可防止EOUT節點704之上的電荷反向回流，開關722可以由低臨界電壓值的n-通道金氧半電晶體所建構，其汲極接到700(N-1)級的

輸出端 718，閘極接到 700(N) 級的輸出端 718，而源極則接到 EOUT 節點 704。

雖然圖三中的 RF-DC 轉換器 104 或 106 和圖七的解調器 114 或 116 之電路架構類似，前者的金氧半電晶體和電容尺寸大部份會比後者大一個數量級，例如：金氧半電晶體 406 和 408 可能尺寸比 W/L 為 $10\ \mu\text{m}/0.6\ \mu\text{m}$ ，而金氧半電晶體 806 和 808 可能尺寸比 W/L 為 $1\ \mu\text{m}/0.6\ \mu\text{m}$ ；此外，電容 312 與 314 之電容值可能為 1pF，而電容 712 與 714 之電容值約為 0.1pF，如此，解調器 114 和 116 便可迅速隨入射射頻訊號 RF1 和 RF2 的變化而作出反應。

電流式資料偵測器與位準控制電路

由於圖六中的調幅資料偵測器 118 並無直接的能量回授，所以爆裂雜訊 (burst noise) 有可能是隱憂，因此，調幅資料偵測器 118 可由一電流式偵測器 900 與一低通濾波器 902 取代，以解決此問題。電流式偵測器 900 之詳細電路圖如圖九所示，電流式偵測器 900 有一 p-通道金氧半電晶體 904，此 p-通道金氧半電晶體依據參考電壓 VR 將解調器輸出 EOUT 轉換成電流源，如此，由於解調器 114 和 116 的輸出 EOUT 因電晶體 904 導通而大約固定於 $(VR + V_{gs})$ ，則電流輸出將正比於輸入強度，使得在 RFSS 節點產生解調訊號，此外，電流式偵測器 900 亦產生 CTRL 訊號，並傳送到低通濾波器 902，低通濾波器 902 的輸出係用以控制旁路元件 110 和 112，旁路元件 110 和 112 依據控制訊號 CTRL 決定是否啟動以減弱入射射頻訊號 RF1 和 RF2，如此便形成解調器 114 和 116 的電流回授迴路。電流式回授較有利於低功耗晶片的建構，既不需操作放大器又可達成低電流功耗，在本較佳實施例中，僅需數十 nA 即可。

需注意的是，上述僅為實施例，而非限制於實施例。譬如 此不脫離本發明基本架構者，皆應為本專利所主張之權利範圍，而應以專利申請範圍為準。

【圖式簡單說明】

圖一係本發明一較佳實施例被動射頻識別晶片之方塊圖；

圖二係本發明實施例中自我穩壓電源供應之示意圖；

圖三係本發明中 RF-DC轉換器 104 或 106 之電路圖；

圖四係本發明中 RF-DC轉換器 104 或 106 之另一電路圖；

圖五係本發明中濾波器 210 之示意圖；

圖六係本發明中調幅資料回復電路之示意圖；

圖七係本發明中解調器 114 或 116 之電路圖；

圖八係本發明中解調器 114 或 116 之另一電路圖；

以及

圖九係本發明中電流式偵測器 900 之詳細電路圖。

【圖號說明】

100~第一天線；102~第二天線；104~RF-DC轉換器；

106~ RF-DC轉換器；108~電壓感測器；110~旁路元件；

112~旁路元件；114~解調器； 116~解調器；118~調幅

資料偵測器；120~狀態機；122~識別碼編程單元；124~

時序控制單元；126~旁路回散器；128~旁路回散器；

130~RF1焊墊；132~ RF2焊墊；200~電阻；202~電容；

204~偏壓單元；206~p-通道金氧半電晶體；208~負載單

元；210~濾波器；212~ p-通道金氧半電晶體；214~ p-通道金氧半電晶體；216~ n-通道金氧半電晶體；218~電阻；220~電容；302~輸入節點；304~輸出節點；306~二極體；308~二極體；310~二極體；312~電容；314~電容；316~中間端；318~輸出端；322~開關；406~二極體式金氧半場效電晶體；408~二極體式金氧半場效電晶體；410~二極體式金氧半場效電晶體；500~單一增益緩衝器；502~單一增益緩衝器；504~ p-通道金氧半電晶體；612~電阻；614~二極體；616~電容；620~低通濾波器；622~電阻；624~電容；630~比較器；640~緩衝器；650~重設裝置；702~輸入節點；704~輸出節點；706~二極體；708~二極體；710~二極體；712~電容；714~電容；716~中間端；718~輸出端；722~開關；806~二極體式金氧半場效電晶體；808~二極體式金氧半場效電晶體；810~二極體式金氧半場效電晶體；900~電流式偵測器；902~低通濾波器；以及 904~ p-通道金氧半電晶體；

伍、中文發明摘要：

本發明係提供一具有內建電荷泵浦(charge pump)的被動式射頻識別(RFID)晶片，電荷泵浦係用以利用射頻訊號產生晶片所需的電力。此被動射頻識別晶片包括一類比部份和一數位部份，類比部份主要包括一電壓感測器和一調幅(AM)資料偵測器；數位部份主要包括一狀態機(state machine)數位邏輯控制器。外部天線接收入射射頻訊號，具有電壓感測器的 RF-DC 轉換器再將其轉換成穩壓 DC 訊號，RF-DC 轉換器提供所有晶片上元件所需的電力，因此不須有外部電源供應。接收到的入射射頻訊號經由解調器作解調，然後再傳送到調幅資料偵測器，封包訊號的切換可於此調幅資料偵測器之中偵測。一電壓警示器係用以確保電壓準位不會低於晶片的操作電壓準位。狀態機數位邏輯控制器負責控制邏輯訊號和編程資料(programming data)，而內建振盪器係用以提供時序訊號。

陸、英文發明摘要：

The present invention provides a passive RFID chip with on-chip charge pumps for generating electrical power for the chip from radio frequencies. The passive RFID chip comprises an analog portion and a digital portion. The analog portion primarily comprises a voltage sensor and an AM data detector. The digital portion comprises a state machine digital logic controller. Incoming RF signals enter the chip via external antennas. The RF signals are converted into regulated DC signals by RF-DC converters with the voltage sensor. The RF-DC converters provide

power for all the on-chip components and hence the chip does not require external power supply. The incoming RF signals are demodulated by demodulators and enter the AM data detector where the envelope transitions are detected. A voltage alarm is provided to ensure the voltage level does not drop below an operational level of the chip. The logic signals and programming data are controlled by the state machine digital logic controller and the timing signals are provided by an on-chip oscillator.

柒、指定代表圖：

(一)本案指定代表圖為：第一圖。

(二)本代表圖之元件代表符號簡單說明：

100~第一天線；102~第二天線；104~RF-DC 轉換器；
106~ RF-DC 轉換器；108~電壓感測器；110~旁路元件
(shunt element)；112~旁路元件；114~解調器；116~
解調器；118~調幅資料偵測器；120~狀態機；122~識別
碼編程單元；124~時序控制單元；126~旁路回散器
(shunt backscatter)；128~旁路回散器；130~RF1 焊墊；
以及 132~ RF2 焊墊。

玖、申請專利範圍：

1. 一種射頻資料通信裝置，包括一自我穩壓之電源供應，該自我穩壓之電源供應包括：
 - 一 RF-DC 轉換器，係用以將輸入節點之射頻訊號轉換成輸出節點之一電源訊號；
 - 一電壓感測器，係用以監視該電源訊號以產生一控制訊號；以及
 - 一旁路元件，該旁路元件連接於該輸入節點，並根據該控制訊號減弱該射頻訊號；其中，該電壓感測器以第一轉換率驅動該控制訊號，並於第二轉換率高於該第一轉換率時，以該第二轉換率驅動該控制訊號。
2. 如申請專利範圍第1項所述的射頻資料通信裝置，其中，該電壓感測器包括一濾波器，且該電壓感測器依據該電源訊號及一模式控制訊號，決定以該第一轉換率和該第二轉換率中之一者驅動該控制訊號。
3. 如申請專利範圍第2項所述的射頻資料通信裝置，其中，該濾波器包括：
 - 一第一單一增益緩衝器，該單一增益緩衝器有一與該電源訊號耦合之第一輸入，並另有一第一輸出；以及
 - 一第二單一增益緩衝器，該單一增益緩衝器有一與該電源訊號耦合之第二輸入，還有一與該第一輸出相連接之第二輸出，以產生該控制訊號，並另有一與該模式控制訊號相連接之致能輸入；

- 其中，該第二單一增益緩衝器之轉換率較該第一單一增益緩衝器為高，且當該模式控制訊號生效時，該第二單一增益緩衝器便會啟動。
4. 如申請專利範圍第3項所述的射頻資料通信裝置，其中，該濾波器更包括一金氧半電晶體，該金氧半電晶體與該第二單一增益緩衝器並聯，且其閘極與該模式控制訊號相連。
 5. 如申請專利範圍第1項所述的射頻資料通信裝置，其中，該RF-DC轉換器由複數級所串接，每一級包括
 - 一第一二極體，其陽極與一輸入端相連，其陰極與一中央端相連；
 - 一第二二極體，其陽極與該中央端相連，其陰極與一輸出端相連；
 - 一第一電容，其連接於該中央端與該輸入節點之間；
 - 一第二電容，其連接於該輸出端與該參考節點之間；以及
 - 一第三二極體，其陽極與該輸出端相連，其陰極與一輸出節點相連。
 6. 如申請專利範圍第5項所述的射頻資料通信裝置，其中，該第一二極體與第二二極體由具低臨界電壓之二極體式金氧半電晶體所建構。
 7. 如申請專利範圍第5項所述的射頻資料通信裝置，其中，該第一與第二電容由金絕金電容所建構。
 8. 如申請專利範圍第5項所述的射頻資料通信裝置，其中，該RF-DC轉換器更包括一開關，該開關連接

於倒數第二級之該輸出端與該輸出節點之間，且該開關由最後一級的該輸出端所控制。

9. 一種射頻資料通信裝置，包括一調幅資料回復電路，該調幅資料回復電路包括：
 - 一解調器，係用以將輸入節點之入射射頻訊號轉換成一輸出節點之基頻訊號；
 - 一低通濾波器，係用以產生一參考訊號，該參考訊號以一個時間常數隨該基頻訊號而變；
 - 一比較器，係用以比較該基頻訊號與該參考訊號，而產生一數位資料訊號；
 - 一重設裝置，係用以依據該數位資料訊號的切換產生一重設訊號；以及
 - 一開關，係用以依據該重設訊號將該參考訊號予以重設。
10. 如申請專利範圍第9項所述的射頻資料通信裝置，其中，該濾波器更包括：
 - 一電阻，該電阻連接至該解調器之輸出節點；以及
 - 一電容，該電容連接至該電阻，以形成一參考訊號節點，而該參考訊號會於該參考訊號節點產生。
11. 如申請專利範圍第10項所述的射頻資料通信裝置，其中，該開關為一金氧半電晶體，且與該電阻並聯，而該金氧半電晶體之閘極為該重設訊號所控制。
12. 如申請專利範圍第9項所述的射頻資料通信裝置，其中，該比較器具有磁滯特性。
13. 如申請專利範圍第9項所述的射頻資料通信裝置，其中，該解調器由複數級所串接，每一級包括

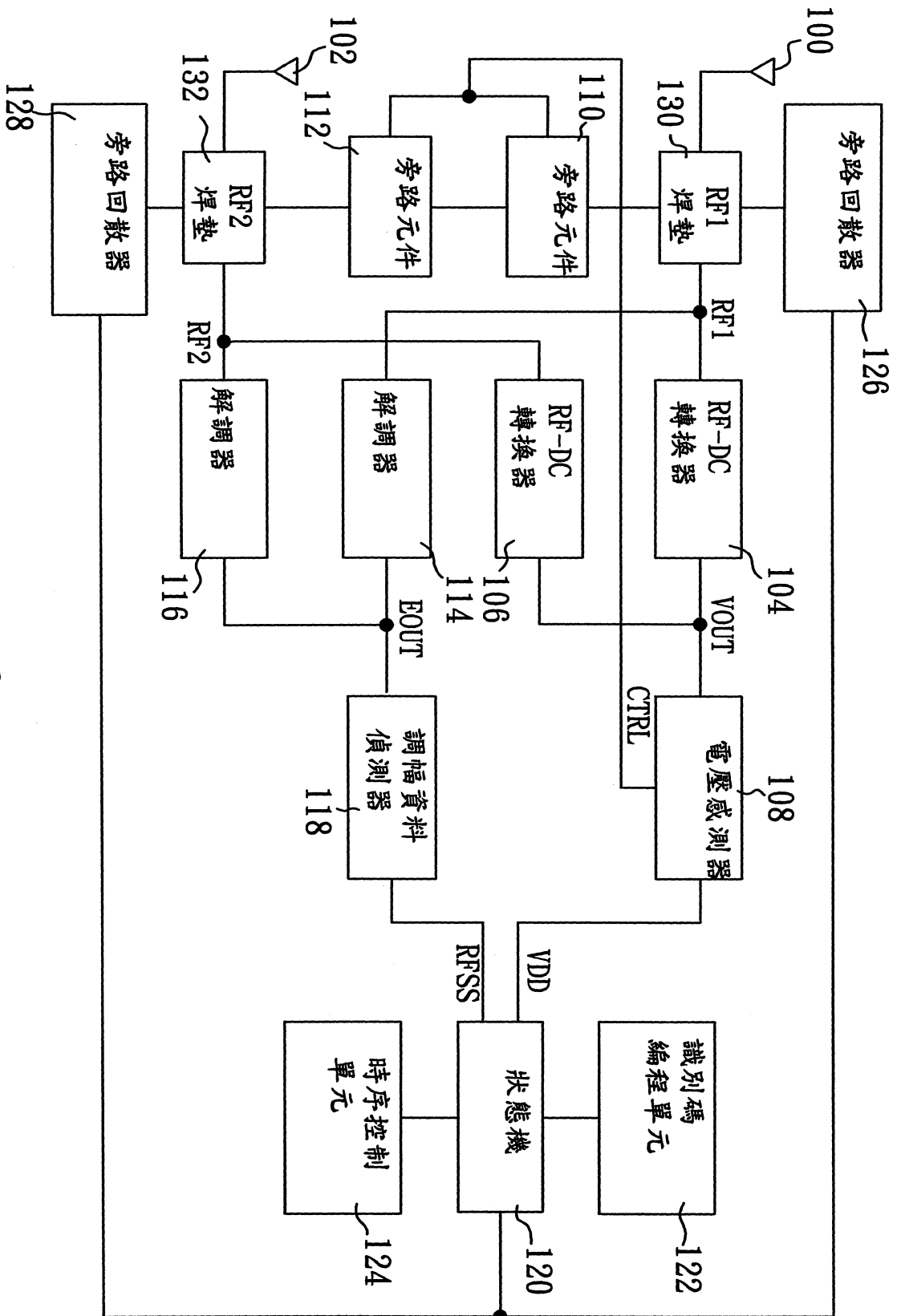
- 一第一二極體，其陽極與一輸入端相連，其陰極與一中央端相連；
 - 一第二二極體，其陽極與該中央端相連，其陰極與一輸出端相連；
 - 一第一電容，其連接於該中央端與該輸入節點之間；
 - 一第二電容，其連接於該輸出端與一參考節點之間；以及
 - 一第三二極體，其陽極與該輸出端相連，其陰極與一輸出節點相連。
14. 如申請專利範圍第13項所述的射頻資料通信裝置，其中，該第一二極體與第二二極體由具低臨界電壓之二極體式金氧半電晶體所建構。
15. 如申請專利範圍第13項所述的射頻資料通信裝置，其中，該第一與第二電容由金絕金電容所建構。
16. 如申請專利範圍第13項所述的射頻資料通信裝置，其中，該解調器更包括一開關，該開關連接於倒數第二級之該輸出端與輸出節點之間，且該開關由最後一級的該輸出端所控制。
17. 一種射頻資料通信裝置，包括一調幅資料回復電路，該調幅資料回復電路包括：
- 一解調器，係用以將輸入節點的入射射頻訊號轉換成一輸出節點的電壓訊號；以及
 - 一電流式資料偵測器，係用以將該電壓訊號轉換為一電流源，該電流式資料偵測器有一電流輸出，該電流輸出正比於該解調器的輸出節點訊號強度，使解調訊號得以產生。

18. 如申請專利範圍第17項所述的射頻資料通信裝置，更包括：

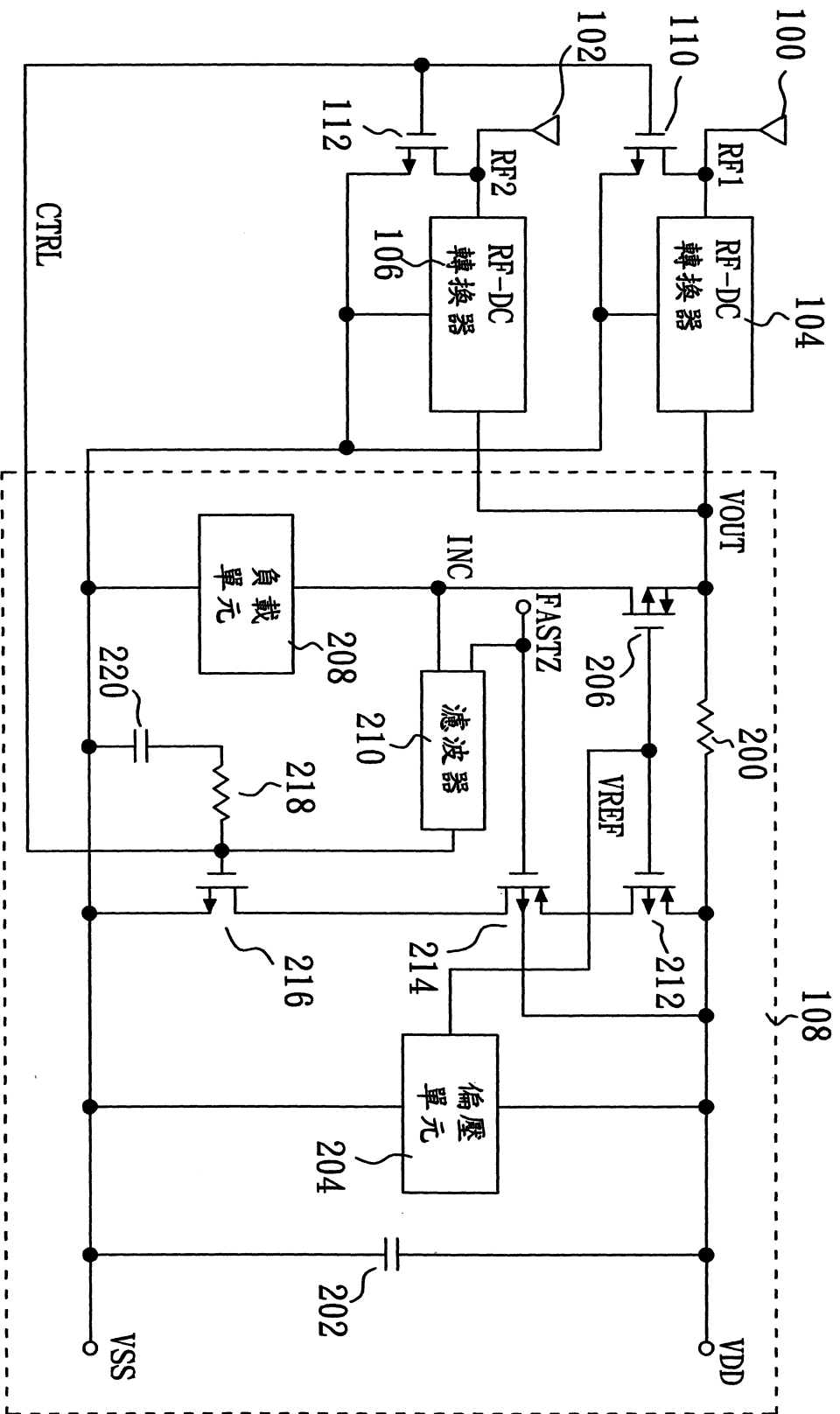
該電流式資料偵測器，係用以產生一控制訊號；

一低通濾波器，係用以依據該控制訊號產生另一訊號；以及

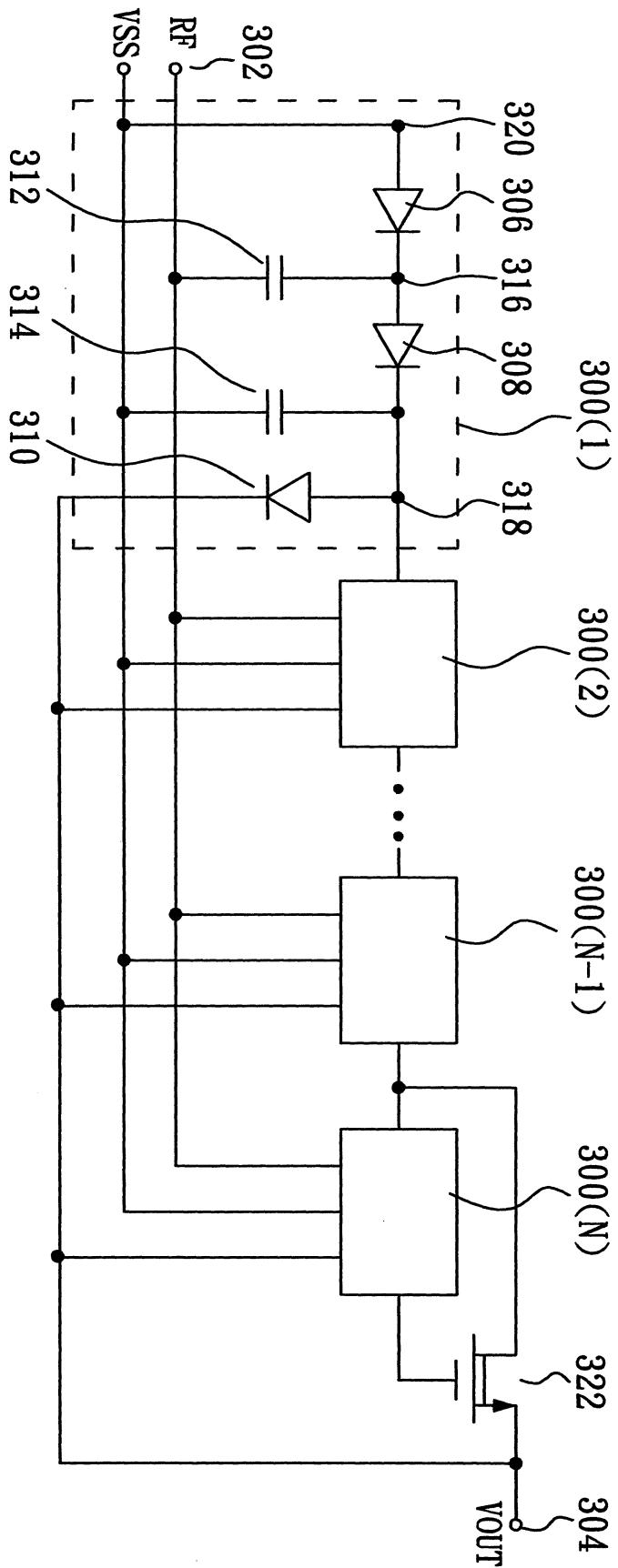
一旁路元件，該旁路元件連接至該解調器的該輸入節點，以減弱該射頻訊號。



圖一

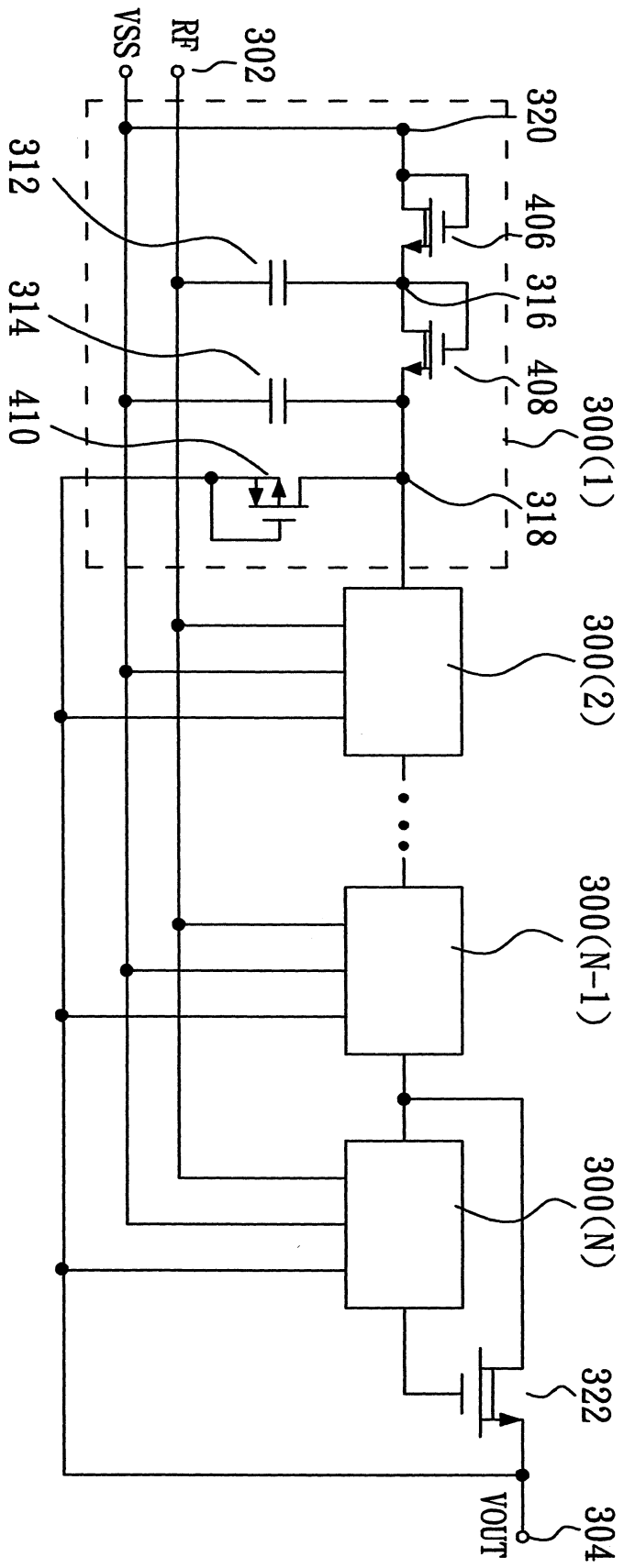


圖二

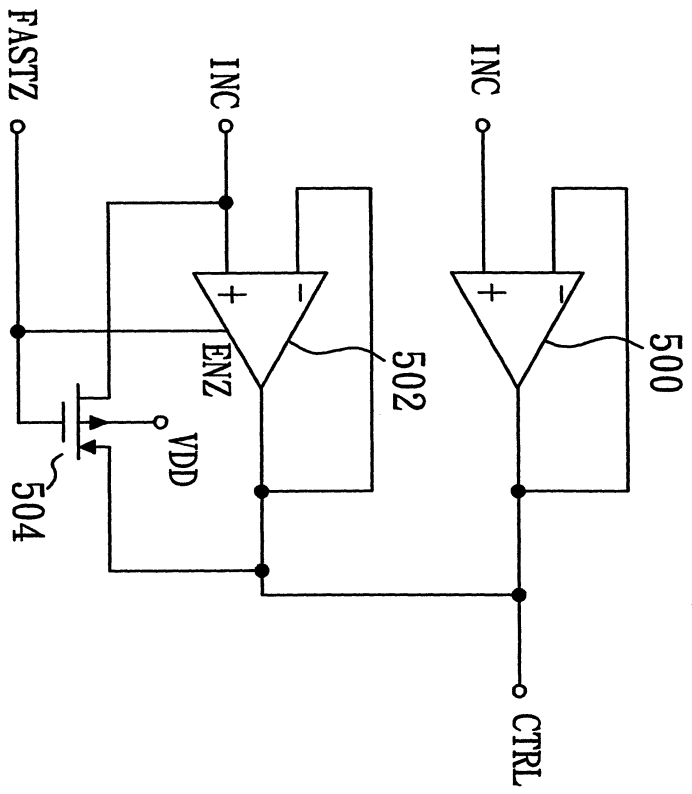


104/106

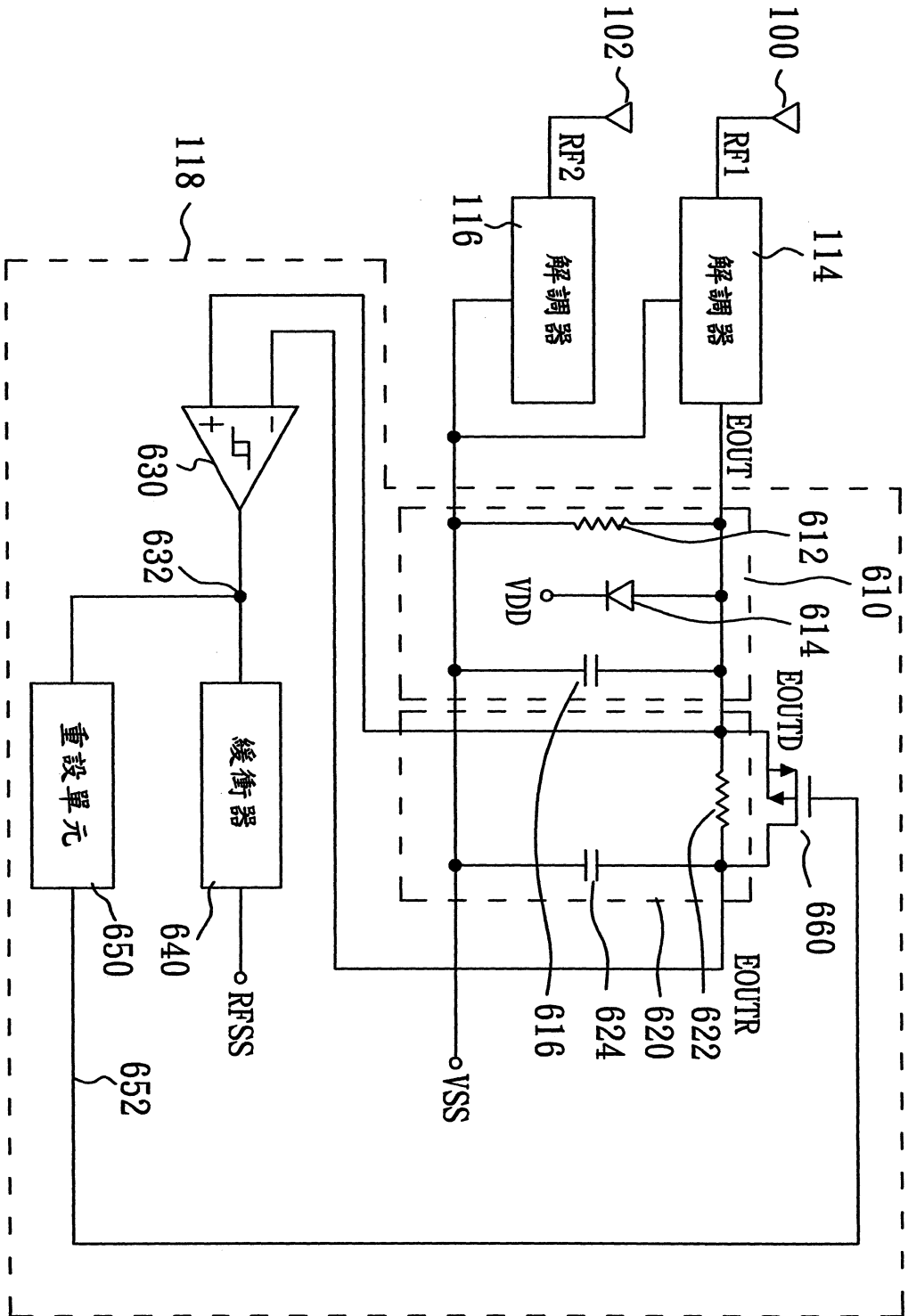
圖三



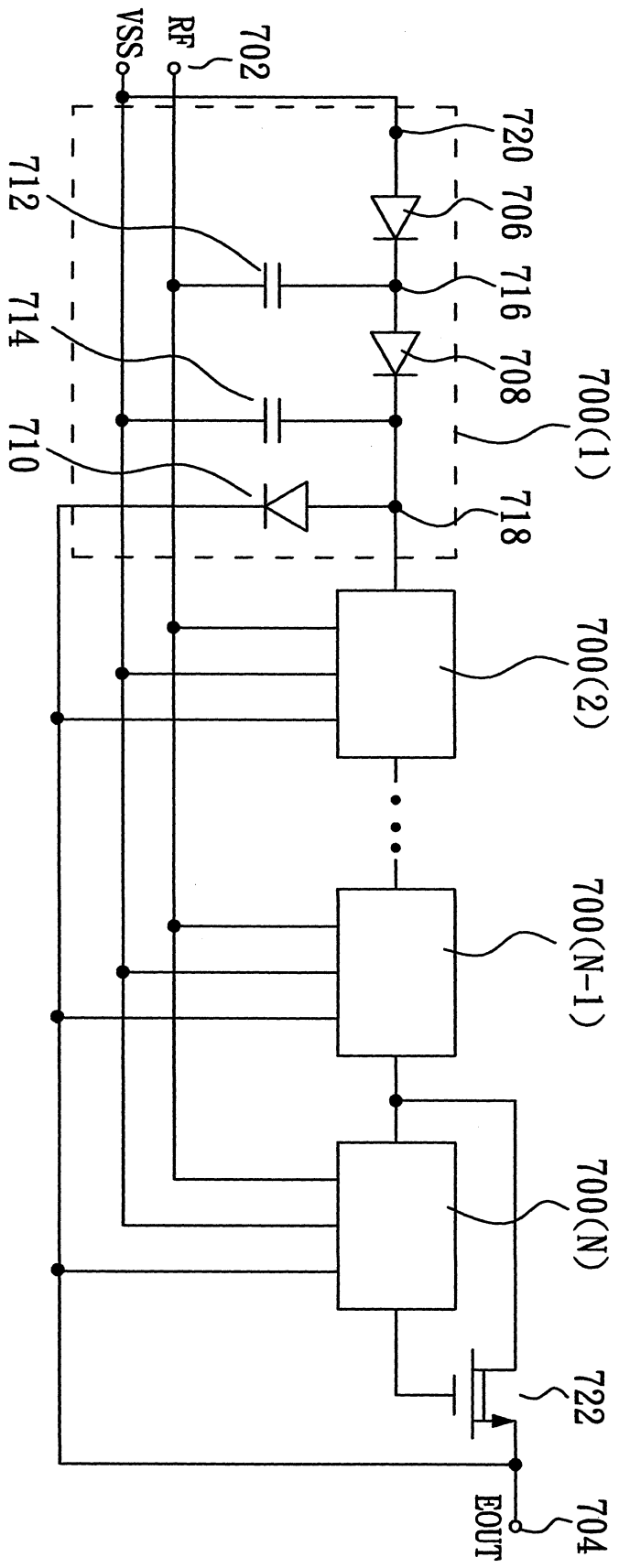
圖四



圖五

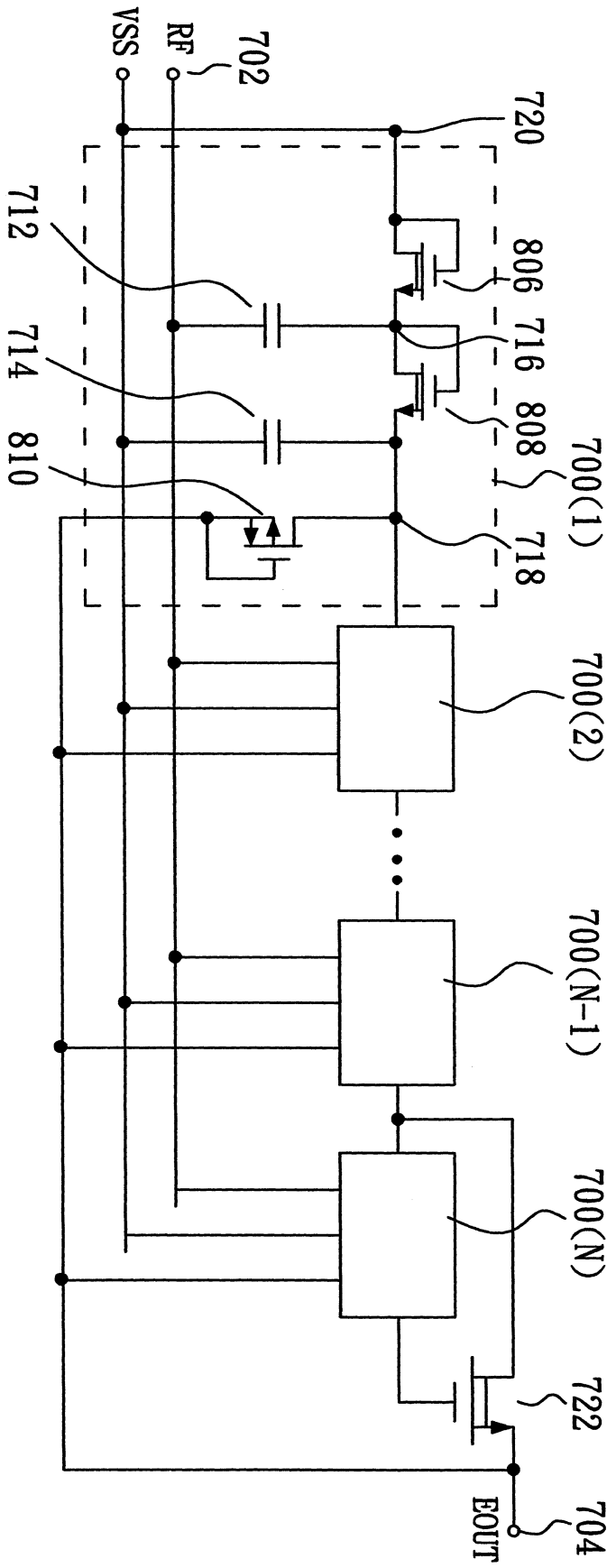


圖六

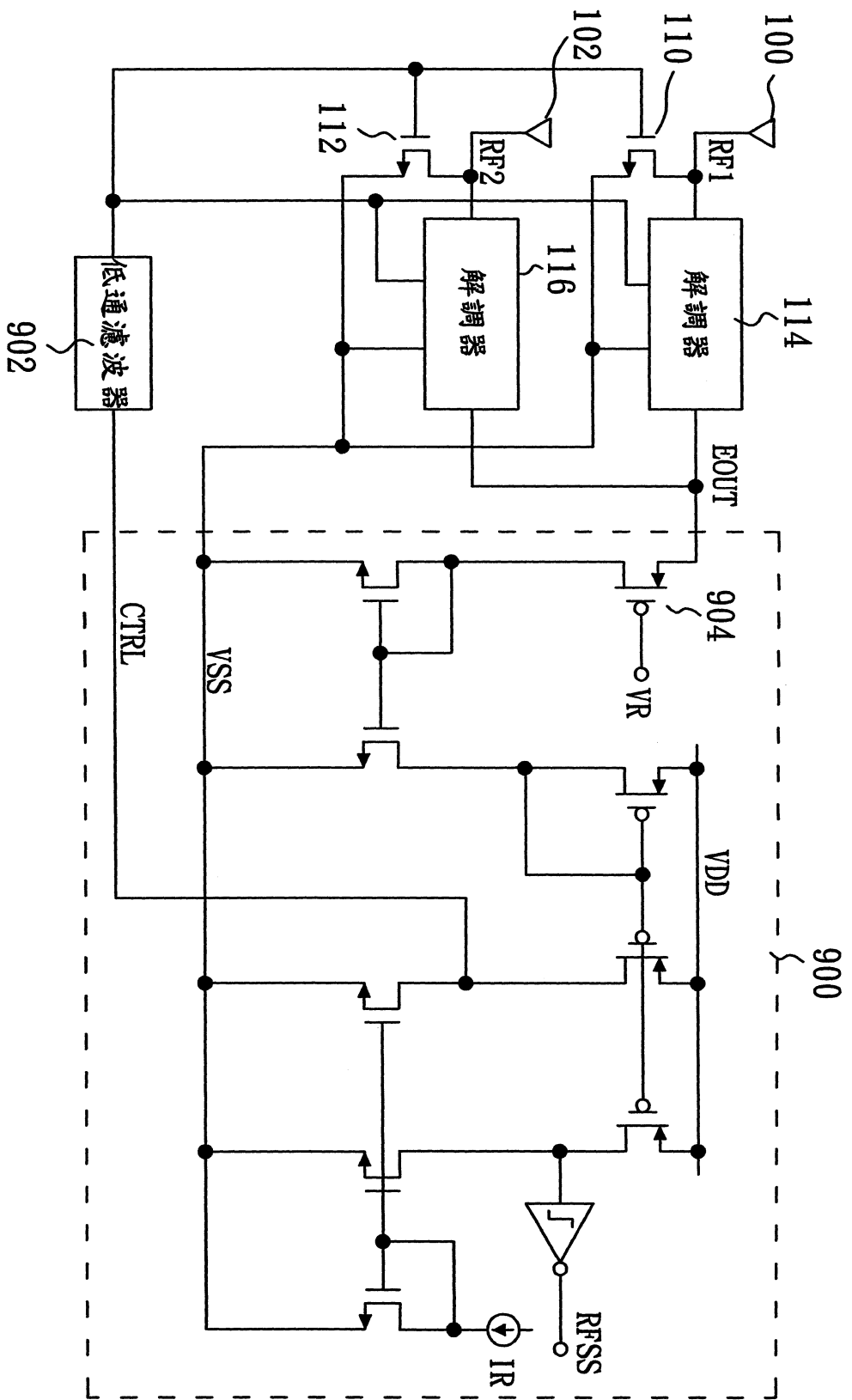


114/116

圖七



圖八



圖九