



(19)  
**Bundesrepublik Deutschland**  
**Deutsches Patent- und Markenamt**

(10) **DE 10 2005 010 821 B4 2007.01.25**

(12)

## Patentschrift

(21) Aktenzeichen: **10 2005 010 821.0**  
 (22) Anmeldetag: **07.03.2005**  
 (43) Offenlegungstag: **14.09.2006**  
 (45) Veröffentlichungstag  
 der Patenterteilung: **25.01.2007**

(51) Int Cl.<sup>8</sup>: **H01L 33/00 (2006.01)**  
**H01L 21/338 (2006.01)**  
**H01L 31/105 (2006.01)**  
**H01S 5/026 (2006.01)**  
**H01S 5/20 (2006.01)**  
**H01S 5/40 (2006.01)**  
**G02B 6/00 (2006.01)**

Innerhalb von drei Monaten nach Veröffentlichung der Patenterteilung kann nach § 59 Patentgesetz gegen das Patent Einspruch erhoben werden. Der Einspruch ist schriftlich zu erklären und zu begründen. Innerhalb der Einspruchsfrist ist eine Einspruchsgebühr in Höhe von 200 Euro zu entrichten (§ 6 Patentkostengesetz in Verbindung mit der Anlage zu § 2 Abs. 2 Patentkostengesetz).

(73) Patentinhaber:  
**Technische Universität Berlin, 10623 Berlin, DE**

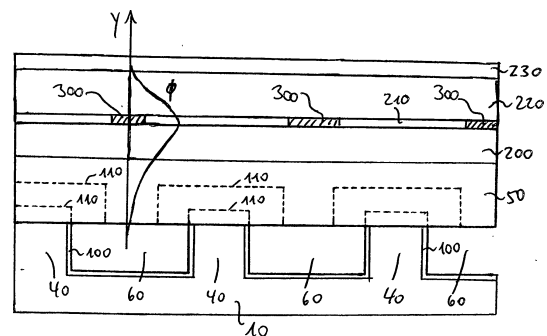
(74) Vertreter:  
**Fischer, U., Dipl.-Ing. Dr.-Ing., Pat.-Anw., 13597  
 Berlin**

(72) Erfinder:  
**Strittmatter, André, Dr., 13187 Berlin, DE;**  
**Reißmann, Lars, 12587 Berlin, DE; Bimberg,**  
**Dieter, Prof. Dr., 14089 Berlin, DE**

(56) Für die Beurteilung der Patentfähigkeit in Betracht  
 gezogene Druckschriften:  
**US2004/02 32 496 A1**  
**US2004/01 24 446 A1**  
**US 53 89 571 A**  
**WO 03/0 62 133 A2**

(54) Bezeichnung: **Verfahren zum Herstellen eines Bauelements**

(57) Hauptanspruch: Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements (70, 300, 405), bei dem  
 – in ein Substrat (10) zumindest ein Graben (30) geätzt wird,  
 – der Graben mit mindestens einer Halbleiterschicht (50) lateral derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten Hohlraums (60) vollständig abgedeckt wird und  
 – das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert wird, wobei  
 – der aktive Bereich des Bauelements oberhalb des Hohlraums angeordnet wird.



**Beschreibung**

**[0001]** Die Erfindung bezieht sich auf ein Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements – beispielsweise eines elektrischen Transistors, eines Lasers, einer Leuchtdiode, eines Photodetektors oder eines optischen Wellenleiters.

**Stand der Technik**

**[0002]** Ein derartiges Verfahren ist beispielsweise aus der US-Patentschrift US 5,389,571 A bekannt. Bei diesem Verfahren wird auf einem Silizium-Substrat zunächst eine AlN-Zwischenschicht aufgebracht. Auf dieser AlN-Zwischenschicht werden anschließend GaN-Schichten abgeschieden, aus denen eine Leuchtdiode gebildet wird. Die Funktion der AlN-Zwischenschicht besteht darin, dreidimensionales Wachstum der GaN-Schichten zu vermeiden; GaN und Silizium weisen nämlich unterschiedliche Gitterkonstanten auf, so dass es bei einem unmittelbaren Aufwachsen der GaN-Schichten auf dem Silizium-Substrat zu dreidimensionalem Wachstum kommen würde.

**[0003]** Die internationale Patentanmeldung WO 03/062133 A2 offenbart verschiedene Verfahren zur Herstellung von geschlossenen und offenen Mikrokammern in Bauelementen, die für die Mikroelektronik vorgesehen sind.

**[0004]** Die US-Patentanmeldung US 2004/0124446 A1 beschreibt ein Verfahren zur effizienten Herstellung von Strukturen für mikroelektronische Bauelemente. Die Strukturen werden mit luftgefüllten Zwischenräumen versehen, die leitfähige Schichten gegeneinander isolieren.

**[0005]** In der US-Patentanmeldung US 2004/0232496 A1 wird beschrieben, wie gasgefüllte Hohlräume in Halbleiterstrukturen dazu beitragen können, die kapazitive Kopplung zwischen Speicherelementen zu reduzieren und damit die Zahl auftretender Speicherfehler zu verringern.

**Aufgabenstellung**

**[0006]** Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements anzugeben, bei dem eine besonders gute Qualität des Bauelements erreicht wird. Insbesondere sollen Kristallversetzungen in den Materialschichten des Bauelements zuverlässig vermieden werden.

**[0007]** Diese Aufgabe wird erfindungsgemäß durch ein Verfahren mit den Merkmalen gemäß Patentanspruch 1, 49 und 58 gelöst. Vorteilhafte Ausgestaltungen des erfindungsgemäßen Verfahrens sind in Un-

teransprüchen angegeben.

**[0008]** Danach ist erfindungsgemäß ein Verfahren vorgesehen, bei dem in ein Substrat zumindest ein Graben geätzt wird. Der Graben wird mit mindestens einer Halbleiterschicht lateral derart überwachsen, dass er durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird. Anschließend wird das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert, wobei der aktive Bereich des Bauelements oberhalb des Hohlraumes angeordnet wird.

**[0009]** Ein wesentlicher Vorteil des erfindungsgemäßen Verfahrens besteht darin, dass aufgrund des Ätzens eines oder mehrerer Gräben ein besonders versetzungsarmes Aufwachsen der Halbleiterschichten ermöglicht wird. Durch das Ätzen von Gräben wird nämlich ein nichtplanares Substrat erzeugt, auf dem anschließend auch solche Halbleiterschichten versetzungsarm abgeschieden werden können, deren Kristall-Gitterabstände nicht zu den Kristall-Gitterabständen des Substrats passen. Dies ist darauf zurückzuführen, dass im Bereich der Gräben die abgeschiedenen Halbleiterschichten keinen Kontakt zum Substrat aufweisen, so dass in diesen Bereichen keine Gitterspannungen auftreten können.

**[0010]** Ein weiterer wesentlicher Vorteil des erfindungsgemäßen Verfahrens besteht in verbesserten Eigenschaften des Bauelements, da dieses über dem gasgefüllten Hohlraum platziert wird. Sowohl bei optischen als auch bei elektrischen Bauelementen ist es nämlich regelmäßig von Vorteil, wenn die von den Bauelementen erzeugten elektrischen und/oder elektromagnetischen Felder bzw. Wellen nicht in das Substrat eindringen können, weil ein solches Eindringen zur Ausbildung zusätzlicher Dämpfung und/oder zur Ausbildung zusätzlicher kapazitärer Effekte führen kann; solche parasitären Effekte werden bei dem erfindungsgemäßen Verfahren vermieden, weil die Bauelemente gezielt in einem Bereich platziert werden, der durch ein Gas, beispielsweise Luft, von dem Substrat entfernt ist, so dass eine elektrische und optische Entkopplung vom Substrat erreicht wird.

**[0011]** Im Ergebnis tritt bei dem erfindungsgemäßen Verfahren ein Synergieeffekt auf: Durch das Überwachsen der zuvor geätzten Gräben wird einerseits das Kristallwachstum der aufzuwachsenden Halbleiterschichten verbessert. Andererseits werden dadurch außerdem Bereiche geschaffen, in denen die Bauelemente unter Verbesserung ihrer elektrischen und/oder optischen Eigenschaften platziert werden können.

**[0012]** Silizium ist bekanntermaßen ein für die Herstellung elektrischer Komponenten sehr geeignetes

Material, so dass es als vorteilhaft angesehen wird, wenn als Substrat ein Silizium-Substrat verwendet wird.

**[0013]** Zur Bildung elektrooptischer Bauelemente wird vorzugsweise als Halbleiterschicht eine Nitrid-Schicht, insbesondere auf Basis eines oder mehrerer Elemente der Gruppe III des Periodensystems, abgeschieden. Beispielsweise können als Halbleiterschicht GaN-Schichten oder GaN-haltige Schichten auf dem Substrat abgeschieden werden.

**[0014]** Ein besonders versetzungsarmes Wachstum von GaN-Schichten oder GaN-haltigen Schichten auf einem Silizium-Substrat wird beispielsweise erreicht, wenn die Oberfläche des Silizium-Substrats eine (111)-Orientierung aufweist und die Längsrichtung des Hohlraumes entlang einer (1-10)-Substratorientierung oder einer (11-2)-Substratorientierung angeordnet wird.

**[0015]** Handelt es sich bei dem Bauelement um ein optoelektronisches Bauelement, so wird die optisch aktive Zone des optoelektronischen Bauelements vorzugsweise oberhalb des Hohlraumes angeordnet.

**[0016]** Im Falle eines optoelektronischen Bauelements mit einem optischen Wellenleiter wird die Längsrichtung des Wellenleiters bevorzugt parallel zur Längsrichtung des Hohlraumes angeordnet.

**[0017]** Als optoelektronisches Bauelement kann beispielsweise ein lichtemittierendes Element, insbesondere eine Leuchtdiode oder ein Laser, oder ein Detektorelement, insbesondere eine Photodiode, hergestellt werden. Handelt es sich bei dem optoelektronischen Bauelement um einen kantenemittierenden Laser, so wird dessen Emissionsrichtung vorzugsweise parallel zur Längsrichtung des Hohlraumes angeordnet.

**[0018]** Als Bauelement kann beispielsweise auch ein Transistor, insbesondere ein Feldeffekttransistor hergestellt werden. In diesem Falle wird der Kanalbereich des Transistors bevorzugt oberhalb des Hohlraumes angeordnet. Der Kanalbereich kann senkrecht, parallel oder in jedem beliebigen anderen Winkel zur Längsrichtung des Hohlraumes angeordnet werden.

**[0019]** Im Übrigen kann oberhalb des Hohlraumes sowohl ein Transistor als auch ein optoelektronisches Bauelement hergestellt werden, wobei die beiden Bauelemente elektrisch unter Bildung einer optoelektronischen Baueinheit miteinander verbunden werden.

**[0020]** Um zu vermeiden, dass es während des Aufwachsens der Halbleiterschicht zu Wachstumsstörungen kommt, die auf ein Ausdiffundieren von Atomen

aus dem Substrat zurückzuführen sind, wird nach dem Ätzen des Grabens das Substrat bevorzugt mit einer Passivierungsschicht versehen und die Halbleiterschicht wird erst danach mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden.

**[0021]** Besonders zuverlässig wird ein Ausdiffundieren störender Substrat-Atome vermieden, wenn das Abscheiden der Passivierungsschicht vorzugsweise derart erfolgt, dass alle Seitenwandbereiche des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden. Somit wird sichergestellt, dass auch aus diesen Seitenwandbereichen keine Verunreinigungen austreten können.

**[0022]** Die Passivierungsschicht kann beispielsweise unmittelbar als Nukleationsschicht für das Aufwachsen der Halbleiterschicht verwendet werden. Im Übrigen kann die Passivierungsschicht durch eine Umwandlung der Oberfläche des Substrates gebildet werden.

**[0023]** Um eine Kontaktierung des Bauelements über das Substrat zu ermöglichen, wird die Passivierungsschicht vorzugsweise elektrisch leitfähig ausgebildet.

**[0024]** Die Passivierungsschicht kann beispielsweise durch eine einzige Schicht oder alternativ durch ein Schichtpaket bestehend aus mehreren Einzel-Passivierungsschichten gebildet werden. Vorzugsweise wird als Passivierungsschicht eine AlN- oder eine  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht oder ein Schichtpaket mit mindestens einer AlN- und mindestens einer  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht auf dem Substrat abgeschieden.

**[0025]** Zur Bildung der Passivierungsschicht kann beispielsweise zunächst auch eine AlAs-Schicht abgeschieden werden; diese AlAs-Schicht wird anschließend vorzugsweise unter Bildung einer AlN-Schicht nitriert.

**[0026]** Zur Bildung des Bauelements kann auf die AlN-Passivierungsschicht beispielsweise eine  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht als weitere Passivierungsschicht oder als Halbleiter- bzw. „Nutzschicht“ abgeschieden werden.

**[0027]** Um zu vermeiden, dass es bei dickeren GaN-Halbleiterschichten oder bei dickeren GaN-haltigen Halbleiterschichten zu Kristallversetzungen kommt, wird während des Aufwachsens der GaN-Halbleiterschicht bzw. der GaN-haltigen Halbleiterschicht das Wachstum vorzugsweise zumindest einmal unterbrochen und bei jeder Unterbrechung wird jeweils eine Zwischenschicht aufgewachsen. Diese Zwischenschicht ist bevorzugt derart beschaffen, dass sie eine kompressive Verspannung erzeugt.

**[0028]** Als Zwischenschichten können beispielsweise AlN-Schichten aufgewachsen werden. Die Dicke jeder Zwischenschicht beträgt beispielsweise zwischen 7 nm und 9 nm, vorzugsweise ca. 8 nm.

**[0029]** Das Wachstum der Zwischenschichten wird bevorzugt bei einer Temperatur zwischen 900 und 1100 Grad Celsius, vorzugsweise bei 1000 Grad Celsius, durchgeführt. Nachfolgend beziehen sich alle Temperaturangaben auf Grad Celsius, sofern im Einzelfall nichts anderes angegeben ist.

**[0030]** Im Hinblick auf ein besonders gutes Kristallwachstum wird es als vorteilhaft angesehen, wenn eine Mehrzahl paralleler Gräben in das Substrat geätzt wird, wobei der Abstand der Gräben zueinander kleiner als die Breite der Gräben gewählt wird. Die Tiefe der Gräben beträgt beispielsweise mindestens 1 µm, vorzugsweise 2–4 µm. Die Breite der Gräben liegt bevorzugt bei mindestens 2 µm, vorzugsweise bei 5 µm bis 10 µm. Die Breite der Stege, die jeweils zwischen zwei benachbarten Gräben gebildet werden, beträgt beispielsweise maximal 2 µm und ist vorzugsweise kleiner als 1 µm.

**[0031]** Im Falle, dass sehr kleine Bauelemente wie beispielsweise Transistoren oberhalb des Hohlraumes angeordnet werden, ist es vorteilhaft, diese Bauelemente am äußeren Rand des Hohlraumes anzuordnen, um eine Ableitung von Abwärme der Bauelemente in das Substrat zu erleichtern. Außerdem ist zu erwägen, die Breite der Gräben kleiner als die erwähnten Mindestbreiten zu wählen, um einen Wärmeabfluss zu beiden Hohlraumrändern zu ermöglichen; eine optimale Wärmeabfuhr wird erreicht, wenn die Breite des Hohlraumes nur wenig größer als die Breite des Bauelements ist.

**[0032]** Im Hinblick auf eine besonders geringe Kristallversetzungsdichte wird es als vorteilhaft angesehen, wenn die Gräben derart angeordnet werden, dass die zwischen den Gräben stehen bleibenden Stege eine Säulenstruktur, beispielsweise ein hexagonales Gitter, bilden.

**[0033]** Als Substrat kann beispielsweise ein SOI(SOI:silicon-on-insulator)-Substrat verwendet werden; der Graben bzw. die Gräben können in diesem Falle beispielsweise bis zur vergrabenen Isolationsschicht geätzt werden, die als Ätzstopp fungieren würde. SOI-Material bewirkt eine besonders gute Isolation insbesondere für Transistoren.

**[0034]** Die Erfindung bezieht sich außerdem auf ein elektrisches und/oder optisches Bauelement.

**[0035]** Der Erfindung liegt bezüglich eines solchen Bauelements die Aufgabe zugrunde, ein besonders gutes Bauelementverhalten zu erhalten.

**[0036]** Diese Aufgabe wird erfindungsgemäß durch ein Bauelement mit den Merkmalen gemäß Patentanspruch 37 gelöst. Vorteilhafte Ausgestaltungen des erfindungsgemäßen Bauelements sind in Unteransprüchen angegeben.

**[0037]** Danach ist erfindungsgemäß ein Bauelement mit einem Substrat mit zumindest einem Graben vorgesehen, wobei der Graben mit mindestens einer Halbleiterschicht lateral derart überwachsen ist, dass er von der Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt ist. Der aktive Bereich des Bauelements ist in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert und- vorzugsweise ausschließlich – oberhalb des Hohlraumes angeordnet. Unter dem Begriff „aktiver Bereich“ ist beispielsweise bei einem lichtemittierenden Element wie z. B. einem Laser oder einer Leuchtdiode der lichterzeugende Bereich, bei einem Feldeffekttransistor der Kanalbereich und bei einem Wellenleiter der wellenführende Bereich zu verstehen.

**[0038]** Bezüglich der Vorteile des erfindungsgemäßen Bauelements wird auf die obigen Ausführungen im Zusammenhang mit dem erfindungsgemäßen Verfahren verwiesen. Entsprechendes gilt für die in den Unteransprüchen definierten vorteilhaften Ausgestaltungen des Bauelements.

**[0039]** Das bereits oben im Detail beschriebene Abscheiden einer Passivierungsschicht stellt im Übrigen einen selbständigen Erfindungsgedanken dar. Durch das Abscheiden der Passivierungsschicht wird ein Austreten von Verunreinigungen aus dem Substrat während des Aufwachsens der Halbleiterschicht verhindert, so dass das Aufwachsen der Halbleiterschicht nicht gestört wird und ein versetzungsarmes Überwachsen des Grabens zuverlässig erreicht wird. Demgemäß wird also ein Verfahren als erfinderisch angesehen, bei dem in ein Substrat zumindest ein Graben geätzt wird, nach dem Ätzen des Grabens das Substrat mit einer Passivierungsschicht versehen wird, wobei das Abscheiden der Passivierungsschicht derart erfolgt, dass alle Seitenwandbereiche des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden, mindestens eine Halbleiterschicht mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden wird, wobei der Graben mit der Halbleiterschicht lateral derart überwachsen wird, dass er durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird, und das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert wird.

**[0040]** Das Abscheiden von Zwischenschichten während des Abscheidens einer GaN-Halbleiter-

schicht oder einer GaN-haltigen Halbleiterschicht stellt einen weiteren selbständigen Erfindungsaspekt dar. Durch das Abscheiden von Zwischenschichten werden Kristallspannungen in der Halbleiterschicht verhindert, zumindest reduziert, so dass ein versetzungsärmeres Überwachsen des Grabens erreicht wird. Es wird demgemäß also auch ein Verfahren als erfinderisch angesehen, bei dem in ein Substrat zumindest ein Graben geätzt wird und der Graben mit mindestens einer GaN-Halbleiterschicht oder einer GaN-haltigen Halbleiterschicht lateral derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten, insbesondere luftgefüllten Hohlraums vollständig abgedeckt wird, wobei während des Aufwachsens der Halbleiterschicht auf dem Substrat das Wachstum zumindest einmal unterbrochen wird und bei jeder Unterbrechung jeweils eine Zwischenschicht aufgewachsen wird, und bei dem das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgebrauchten weiteren Halbleiterschicht integriert wird.

#### Ausführungsbeispiel

**[0041]** Die Erfindung wird nachfolgend anhand von Ausführungsbeispielen erläutert. Dabei zeigen

**[0042]** [Fig. 1](#) ein erstes Ausführungsbeispiel für ein erfindungsgemäßes Bauelement, anhand dessen eine erste Variante des erfindungsgemäßen Verfahrens erläutert wird,

**[0043]** [Fig. 2](#) ein zweites Ausführungsbeispiel der Erfindung, bei dem die Substratoberfläche passiviert wird,

**[0044]** [Fig. 3](#) ein drittes Ausführungsbeispiel der Erfindung, bei dem Zwischenschichten abgeschieden werden,

**[0045]** [Fig. 4](#) ein viertes Ausführungsbeispiel der Erfindung mit einer Laserstruktur und

**[0046]** [Fig. 5](#) ein fünftes Ausführungsbeispiel der Erfindung mit einer Feldeffekttransistorstruktur.

**[0047]** In den [Fig. 1](#) bis [Fig. 5](#) werden für identische oder vergleichbare Komponenten dieselben Bezugszeichen verwendet.

**[0048]** In der [Fig. 1](#) erkennt man ein Siliziumsubstrat **10**, dessen Substratoberfläche **20** eine (111) Orientierung aufweist. Zur Herstellung der in der [Fig. 1](#) dargestellten Struktur wird auf die Oberfläche **20** des Siliziumsubstrats **10** zunächst eine fotolithographisch definierte Fotolackmaske in Form paralleler, in Silizium [1-10]-Richtung orientierter Streifen aufgebracht. Bei der Darstellung gemäß der [Fig. 1](#) würden sich diese Streifen in Z-Richtung erstrecken. Die Breite dieser Streifen beträgt  $2\ \mu\text{m}$  und der Abstand zwi-

schen den Streifen jeweils  $3\ \mu\text{m}$ . Durch Trockenätzung mit einem  $\text{SF}_6:\text{O}_2$ -Plasma wird die Siliziumoberfläche **20** zwischen den Fotolackstreifen bis zu einer Tiefe von  $T = 2\ \mu\text{m}$  geätzt. Die Oberfläche **20** des Siliziumsubstrats **10** weist dann Gräben auf, die in der [Fig. 1](#) mit dem Bezugszeichen **30** gekennzeichnet sind. Die Breite  $b$  der Gräben beträgt ca.  $b = 3\ \mu\text{m}$ . Die zwischen den Gräben **30** befindlichen Stege **40** weisen eine Breite  $B = 2\ \mu\text{m}$  auf.

**[0049]** Nach dem Ätzen der Gräben **30** wird das Siliziumsubstrat **10** in Aceton und Propanol gereinigt und einer Ätzung mit einem  $\text{H}_2\text{SO}_4:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ -Gemisch und gepufferter HF-Lösung unterzogen, wobei zwischen jedem einzelnen Schritt eine ausreichende Spülung mit deionisiertem Reinstwasser erfolgt.

**[0050]** Anschließend wird auf das so gereinigte Siliziumsubstrat **10** eine Halbleiterschicht, beispielsweise eine Galliumnitrit-Halbleiterschicht **50** abgeschieden. Als Ausgangsstoffe für die Epitaxie können alle geeigneten chemischen Verbindungen mit Gruppe-III bzw. Gruppe-V Elementen verwendet werden, die zum Abscheiden der gewünschten Galliumnitrit-Halbleiterschicht führen. Geeignet heißt in diesem Zusammenhang, dass die Verbindungen bei Raumtemperatur stabil sind, sich aber bei den für Nitrit-Epitaxie üblichen Temperaturen  $T > 100^\circ\text{C}$  zerlegen lassen. Verwendet werden können beispielsweise Trimethylgallium, Trimethylaluminium, Ammoniak und Arsin. Für die Epitaxie kann beispielsweise eine metallorganische Gasphasen-Epitaxie (MOCVD) oder eine andere Epitaxie-Methode, wie MBE oder HVPE, verwendet werden.

**[0051]** Das Abscheiden der Galliumnitrit-Halbleiterschicht **50** erfolgt dabei derart, dass die Gräben **30** lateral überwachsen werden. Durch dieses laterale Überwachsen bildet sich auf dem nichtplanaren Siliziumsubstrat **10** eine geschlossene, planare Deckschicht, unter der sich gas-, insbesondere luftgefüllte Hohlräume **60** ausbilden. Auf die derart abgeschiedene Halbleiterschicht **50** können in üblicher, bekannter Weise elektrische, elektronische oder elektrooptische Bauelemente **70**, beispielsweise im Rahmen weiterer Abscheideprozesse, angeordnet werden. Die Anordnung der Bauelemente **70** auf der Halbleiterschicht **50** erfolgt dabei derart, dass diese oberhalb der gasgefüllten Hohlräume **60** liegen. Die Anordnung der Bauelemente **70** oberhalb der Hohlräume **60** führt nämlich zu einem besonders günstigen elektrischen und/oder optischen Verhalten der Bauelemente, was weiter unten im Zusammenhang mit den Ausführungsbeispielen gemäß [Fig. 4](#) und [Fig. 5](#) noch näher im Detail erläutert werden wird.

**[0052]** In der [Fig. 2](#) ist ein zweites Ausführungsbeispiel der Erfindung gezeigt. Man erkennt, dass auf dem Siliziumsubstrat **10** nach dem Ätzen der Gräben **30** zunächst eine Passivierungsschicht **100** aufge-

bracht wird, bevor die Galliumnitrit-Halbleiterschicht **50** ganzflächig auf dem Substrat **10** abgeschieden wird.

**[0053]** Die Bildung der Passivierungsschicht **100** wird wie folgt durchgeführt: Zunächst wird auf dem nichtplanaren Siliziumsubstrat **10** bei einer Temperatur von ca. 430°C eine ca. 2 nm dicke Aluminiumarsenit (AlAs)-Schicht abgeschieden. Anschließend erfolgt das Wachstum einer ca. 30 nm dicken AlAs-Schicht bei einer Temperatur von 825°C. Das so gebildete Aluminiumarsenit-Schichtpaket wird durch Zufuhr von Ammoniak bei einer Temperatur von ca. 960°C nitriert, so dass eine Aluminiumnitrit(AIN)-Schicht bzw. Oberfläche erhalten wird.

**[0054]** Danach wird auf der so gebildeten Aluminiumnitrit-Oberfläche eine ca. 50 nm dicke  $Al_xGa_{1-x}N$ -Schicht ( $x > 0$ ) bei einer Temperatur von ca. 1150°C abgeschieden; der Reaktordruck beträgt vorzugsweise ca. 50 mbar, und die Wachstumsrate ist vorzugsweise größer als 0,3  $\mu\text{m}/\text{h}$ . Das Abscheiden dieser Schicht erfolgt durch ein Zuschalten von TMAI (Trimethyl-Aluminium) und TMGa (Trimethyl-Gallium) sowie Ammoniak. Die Wachstumsrate der  $Al_xGa_{1-x}N$ -Schicht ergibt sich aus dem entsprechenden Angebot von TMAI und TMGa. Solche Schichten besitzen einen hohen Haftungsgrad an der Siliziumoberfläche **20** des Siliziumsubstrats **10**, wodurch die gesamte Oberfläche, insbesondere auch die Seitenwände **105** der Gräben **30**, vollständig bedeckt werden.

**[0055]** Das in dieser Weise gebildete Schichtpaket aus Aluminiumnitrit und der darauf aufgesetzten  $Al_xGa_{1-x}N$ -Schicht ist in der [Fig. 2](#) als Passivierungsschicht **100** bezeichnet. Auf diese Passivierungsschicht **100** wird anschließend als Halbleiterschicht eine GaN-Schicht **50** durch Zufuhr von TMGa und Ammoniak bei einer Temperatur von 1125°C mit einer vertikalen Wachstumsrate von 0,5  $\mu\text{m}/\text{h}$  und einem Reaktordruck von 200 mbar gewachsen. Nachdem sich die lateralen Wachstumsfronten geschlossen haben und die Gräben **30** unter Bildung der gasgefüllten Hohlräume **60** geschlossen sind, kann eine gebräuchliche Halbleiterstruktur für Transistoren, Leuchtdioden oder Laserdioden aus (In,Ga,Al)N-Schichten als Halbleiterbauelemente abgeschieden werden.

**[0056]** In der [Fig. 3](#) ist ein drittes Ausführungsbeispiel der Erfindung dargestellt. Man erkennt, dass beim Abscheiden der Galliumnitrat-Halbleiterschicht **50** zusätzliche Zwischenschichten **110** abgeschieden werden.

**[0057]** Die Herstellung der Struktur gemäß [Fig. 3](#) erfolgt in folgenden Schritten: Das Substrat **10** wird unter Stickstoffatmosphäre zunächst auf eine Temperatur von 720°C aufgeheizt. Der Wachstums-Start er-

folgt durch Vorströmen mit TMAI für 10 Sekunden und anschließendem Zuschalten von Ammoniak mit einem Fluss von 1,5 l/min bei einem Reaktordruck von ca. 50 mbar. Die resultierende AlN-Nukleationsschicht dient gleichzeitig als Passivierungsschicht **100** und wird daher 50 nm dick gewachsen.

**[0058]** Anschließend beginnt das Wachstum der Galliumnitrit-Halbleiterschicht **50** durch Zufuhr TMGa und Ammoniak bei einer Temperatur von 125°C und einem Reaktordruck von 200 mbar sowie einer vertikalen Wachstumsrate von 0,5  $\mu\text{m}/\text{h}$ . Das Wachstum der GaN-Schicht wird nach jeweils 0,5  $\mu\text{m}$  – also einer Wachstumszeit von ca. 60 min vertikalen GaN-Wachstums – unterbrochen und es wird eine ca. 8 nm dicke AlN-Schicht als Zwischenschicht **110** bei einer Temperatur von 1000°C und einem Reaktordruck von 50 mbar sowie einer Wachstumsrate von 160 nm/h auf die GaN-Oberfläche gewachsen. Anschließend wird wieder eine GaN-Schicht für 60 min aufgewachsen. Diese GaN/AlN-Abscheidung wird so oft wiederholt, bis sich eine geschlossene GaN-Oberfläche **120** ergibt, auf die dann geeignete Bauelemente **70** aufgebracht bzw. abgeschieden werden können.

**[0059]** Bei dem Ausführungsbeispiel gemäß der [Fig. 3](#) sind zwei Zwischenschichten **110** in der Halbleiterschicht **50** untergebracht. Selbstverständlich ist die Anzahl der Zwischenschichten **110** so zu wählen, dass ein möglichst versetzungsarmes Wachstum der Galliumnitrit-Halbleiterschicht **50** erreicht wird.

**[0060]** In der [Fig. 4](#) ist ein viertes Ausführungsbeispiel der Erfindung gezeigt; bei diesem Beispiel werden auf der Galliumnitrit-Halbleiterschicht **50** optische Bauelemente in Form dreier Laser **300** aufgebracht.

**[0061]** Zur Herstellung der in der [Fig. 4](#) dargestellten Laserstruktur wird das Siliziumsubstrat **10** zunächst mit den Gräben **30** versehen und anschließend mit der Passivierungsschicht **100** passiviert. Nachfolgend wird auf der passivierten Siliziumoberfläche **20** eine Galliumnitrit-Halbleiterschicht **50** abgeschieden, wodurch die Gräben **30** unter Bildung gasgefüllter Hohlräume **60** überwachsen werden. Während des Abscheidens der Galliumnitrit-Halbleiterschicht **50** werden jeweils Zwischenschichten **110** abgeschieden, um Kristallversetzungen beim Wachstum der Galliumnitrit-Halbleiterschicht **50** zu vermeiden. Nachdem die Gräben **30** vollständig geschlossen sind, wird auf der Galliumnitrit-Halbleiterschicht **50** zunächst eine n-dotierte Kontaktschicht **200** aufgebracht. Auf der n-dotierten Kontaktschicht **200** wird eine lichtemittierende Schicht **210** und darauf eine Wellenleitermantelschicht **220** abgeschieden. Nachfolgend wird auf die Wellenleitermantelschicht **220** eine p-dotierte Kontaktschicht **230** abgeschieden, die eine obere Elektrodenschicht der Laserstruktur bil-

det.

**[0062]** Die Laserstruktur gemäß [Fig. 4](#) umfasst insgesamt drei kantenemittierende Laser **300**, die das Licht jeweils parallel zur Längsrichtung der Gräben **30** bzw. parallel zur Längsrichtung der gasgefüllten Hohlräume **60** emittieren. Die optische Feldverteilung – in y-Richtung – der drei Laser **300** ist in der [Fig. 4](#) ebenfalls schematisch dargestellt. Man erkennt, dass sich die optische Feldverteilung  $\Phi$  bis in die gasgefüllten Hohlräume **60** hinein erstreckt, jedoch aufgrund des hohen Brechzahlspungs zwischen Halbleitermaterial und Gas von dem Siliziumsubstrat **10** getrennt bleibt. Dadurch, dass die optische Feldverteilung sich nicht bis in das Siliziumsubstrat hinein erstrecken kann, wird eine zusätzliche Lichtdämpfung bzw. Wellenleiterdämpfung durch das Siliziumsubstrat **10** verhindert.

**[0063]** Zur Herstellung der Laserstruktur gemäß [Fig. 4](#) im Einzelnen:

Das Abscheiden der lateral überwachsenen Galliumnitrit-Halbleiterschicht **50** erfolgt entsprechend den im Zusammenhang mit den [Fig. 1](#), [Fig. 2](#) und [Fig. 3](#) beschriebenen Verfahren, wobei eine Passivierung der Oberfläche **20** des Siliziumsubstrats **10** durch eine Passivierungsschicht **100** in Form einer 50 nm dicken AlN-Nukleationsschicht erfolgt. Auf dieser Passivierungsschicht **100** wird die Galliumnitrit-Halbleiterschicht **50** abgeschieden, wobei zusätzlich jeweils eine 8 nm dünne AlN-Zwischenschicht **110** genau dann abgeschieden wird, wenn jeweils 500 nm Galliumnitrit in vertikaler Richtung gewachsen worden sind. Diese Prozedur wird wiederholt, bis die resultierende Galliumnitrit-Halbleiterschicht **50** die Gräben **30** lateral vollständig abschließt und die gasgefüllten Hohlräume **60** komplett abgedeckt sind.

**[0064]** Auf die so erhaltene, defektarme Galliumnitrit-Halbleiterschicht werden anschließend die bereits erläuterten Laser **300** aufgewachsen, die die genannten Schichten **200** bis **230** umfassen. Für die Herstellung der Laserdioden **300** sind nach Abschluss der Epitaxie weitere Prozesse notwendig, die den vertikalen Stromfluss und/oder die laterale, optische Wellenführung auf den Bereich oberhalb der gasgefüllten Hohlräume **60** begrenzen – dies ist in der [Fig. 4](#) durch schraffierte Zonen **300** angedeutet. Diese weiteren Prozesse können z. B. Ätzprozesse zur Definition eines Rippenwellenleiters umfassen oder Implantationsprozesse zur Definition entsprechender Strompfade. Wichtig ist jedoch, dass die Laser **300** sowie die ggf. mit den Lasern **300** in Verbindung stehenden optischen Wellenleiter derart ausgerichtet sind, dass sich das Licht oberhalb und ggf. innerhalb der gasgefüllten Hohlräume **60** ausbreitet, und zwar entlang der Längsrichtung der Hohlräume **60**. Durch die entsprechende Anordnung der Laser **30** sowie die entsprechende Anordnung der Lichtausbreitungsrichtung ist sichergestellt, dass sich

das Licht nicht innerhalb des Siliziumsubstrats **10** ausbreiten kann; dadurch, dass eine Ausbreitung des Lichts innerhalb des Siliziumsubstrats **10** vermieden wird, wird eine zusätzliche Wellenleiterdämpfung durch das Siliziumsubstrat **10** verhindert. Im Zusammenhang mit der zu vermeidenden zusätzlichen Lichtdämpfung durch das Siliziumsubstrat **10** sei insbesondere darauf hingewiesen, dass Silizium für Wellenlängen unterhalb von 1,1  $\mu\text{m}$  stark absorbierend ist. Wird also bei der Struktur gemäß [Fig. 4](#) Licht mit Wellenlängen unterhalb von 1,1  $\mu\text{m}$  erzeugt und/oder durch Wellenleiter geführt, so ist es besonders wichtig, dass die optische Wellenführung von dem Siliziumsubstrat **10** räumlich getrennt bleibt; dies wird durch die entsprechende Anordnung der optischen Komponenten – wie beispielsweise Laser, Leuchtdioden und Wellenleiter – oberhalb der gasgefüllten Hohlräume **60** erreicht.

**[0065]** Ein weiterer Vorteil der Anordnung der Laser **300** oberhalb der gasgefüllten Hohlräume **60** ist außerdem darin zu sehen, dass Spiegelfacetten der Laser **300** auch durch Kristallspalten anstelle aufwendiger Ätzverfahren erzeugt werden können. Darüber hinaus wird aufgrund des relativ versetzungsarmen Aufwachsens der Galliumnitrit-Halbleiterschicht **50** ein sehr versetzungsarmes und hochwertiges Aufwachsen der Laserschichten ermöglicht, so dass die elektrischen Eigenschaften des Lasers ebenfalls sehr gut sind.

**[0066]** In der [Fig. 5](#) ist ein fünftes Ausführungsbeispiel der Erfindung gezeigt; bei diesem fünften Ausführungsbeispiel wird eine Feldeffekttransistorstruktur **400** mit mehreren Feldeffekttransistoren **405** auf der Galliumnitrit-Halbleiterschicht **50** abgeschieden. Die Herstellung der lateral überwachsenen Halbleiternitritschicht **50** erfolgt entsprechend den Ausführungsbeispielen gemäß den [Fig. 1](#) bis [Fig. 4](#), wobei eine Passivierung der Oberfläche **20** des nichtplanaren Siliziumsubstrats **10** nach Deposition der Nukleationsschicht mittels einer 50 nm dicken AlN-Schicht erfolgt. Dann wird eine GaN-Schicht vertikal bis zu einer Dicke von 500 nm auf den Stegen **40** gewachsen, und anschließend wird eine 8 nm dünne AlN-Zwischenschicht **110** abgeschieden. Die nun folgende GaN-Schicht wird hauptsächlich lateral gewachsen, bis sich die GaN-Schicht schließt, so dass die GaN-Dicke über der AlN-Zwischenschicht **110** kleiner als ca. 1  $\mu\text{m}$  bleibt. Auf die so erhaltene defektarme Galliumnitrit-Halbleiterschicht **50** wird eine undotierte, ca. 30 nm dicke AlGaN-Deckschicht **410** ganzflächig aufgewachsen. Die Grenzschicht zwischen der Galliumnitrit-Halbleiterschicht **50** und der AlGaN-Deckschicht **410** ist die elektrisch aktive Zone der Feldeffekttransistorstruktur **400**. Die Leitfähigkeit der Feldeffekttransistorstruktur **400** wird durch Polarisationsladungen erzeugt.

**[0067]** Für die Herstellung der Transistorstruktur

**400** gemäß der [Fig. 5](#) sind nach Durchführung bzw. Abschluss der Epitaxie weitere Prozesse nötig, die den Ladungsträgerkanal der Feldeffekttransistoren **405** auf den Bereich oberhalb der gasgefüllten Hohlräume **60** begrenzen. Hierzu müssen die fotolithographischen Definitionen der Kontaktbereiche (Source-Gate-Drain) auf die entsprechenden lateral überwachsenen Bereiche bzw. die gasgefüllten Hohlräume **60** eingeschränkt werden – dies ist in der [Fig. 5](#) durch die schraffierten Bereiche **405** angedeutet.

**[0068]** Ein wesentlicher Vorteil der Anordnung der Transistoren **405** oberhalb der gasgefüllten Hohlräume **60** besteht darin, dass durch die Gasfüllung eine elektrische Trennung zu dem Siliziumsubstrat **10** erreicht wird, so dass parasitäre Kapazitäten durch eine elektrische Ankopplung an das Siliziumsubstrat **10** vermieden werden; denn die gasgefüllten Hohlräume **60** rufen eine hohe elektrische Isolation hervor. Dadurch, dass die gasgefüllten Hohlräume **60** parasitäre Kapazitäten zu dem und in dem Siliziumsubstrat **10** vermeiden, wird beispielsweise die üblicherweise RC-begrenzte Grenzfrequenz der Transistoren **405** deutlich erhöht. Trotzdem liegen die Transistoren **405** noch nahe genug an dem als thermische Masse fungierenden Siliziumsubstrat **10**, so dass thermische Verluste bzw. Abwärme der Transistoren **405** in das Substrat **10** abgeführt werden können.

**[0069]** Durch das sehr versetzungsarme Wachsen der Galliumnitrit-Schicht **50** wird im Übrigen auch erreicht, dass im Kanalbereich der Transistoren **405** relativ wenige Kristallversetzungen auftreten; eine zusätzliche Ladungsträgerstreuung durch Versetzungen wird somit ebenfalls vermieden, wodurch die transitzeitbegrenzte Grenzfrequenz der Transistoren **405** deutlich erhöht wird.

**[0070]** Da Transistoren sehr kleine Bauelemente sind, werden die Gräben **30** und damit die Hohlräume **60** vorzugsweise möglichst schmal gewählt, beispielsweise nur wenig größer als die Transistoren **405**, um eine möglichst gute Wärmeabführung sicherzustellen.

#### Bezugszeichenliste

<b>10</b>	Siliziumsubstrat
<b>20</b>	Substratoberfläche
<b>30</b>	Gräben
<b>40</b>	Stege
<b>50</b>	Galliumnitrit-Halbleiterschicht
<b>60</b>	Hohlräume
<b>70</b>	Bauelemente
<b>100</b>	Passivierungsschicht
<b>105</b>	Seitenwände
<b>110</b>	Zwischenschichten
<b>120</b>	GaN-Oberfläche
<b>200</b>	n-dotierte Kontaktschicht

<b>210</b>	lichtemittierende Schicht
<b>220</b>	Wellenleitermantelschicht
<b>230</b>	p-dotierte Kontaktschicht
<b>300</b>	Laser
<b>400</b>	Feldeffekttransistorstruktur
<b>405</b>	Feldeffekttransistoren
<b>410</b>	AlGaN-Deckschicht

#### Patentansprüche

1. Verfahren zum Herstellen eines elektrischen und/oder optischen Bauelements (**70**, **300**, **405**), bei dem

- in ein Substrat (**10**) zumindest ein Graben (**30**) geätzt wird,
- der Graben mit mindestens einer Halbleiterschicht (**50**) lateral derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten Hohlraums (**60**) vollständig abgedeckt wird und
- das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgebrauchten weiteren Halbleiterschicht integriert wird, wobei
- der aktive Bereich des Bauelements oberhalb des Hohlraumes angeordnet wird.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass als Bauelement ein optoelektronisches Bauelement hergestellt wird.

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass eine optisch aktive Zone des optoelektronischen Bauelements oberhalb des Hohlraumes angeordnet wird.

4. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als Bauelement ein optoelektronisches Bauelement mit einem Wellenleiter hergestellt wird.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, dass die Längsrichtung des Wellenleiters parallel zur Längsrichtung des Hohlraumes angeordnet wird.

6. Verfahren nach einem der voranstehenden Ansprüche 2 bis 5, dadurch gekennzeichnet, dass als optoelektronisches Bauelement ein lichtemittierendes Element oder ein Detektorelement hergestellt wird.

7. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass das lichtemittierende Element eine Leuchtdiode oder ein Laser ist.

8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, dass als optoelektronisches Bauelement ein kantenemittierender Laser hergestellt wird, dessen Emissionsrichtung parallel zur Längsrichtung des Hohlraumes verläuft.

9. Verfahren nach Anspruch 6, dadurch gekennzeichnet, dass das Detektorelement eine Photodiode ist.

10. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als Bauelement ein Transistor hergestellt wird.

11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, dass als Transistor ein Feldeffekttransistor hergestellt wird und der Kanalbereich des Transistors oberhalb des Hohlraums angeordnet wird.

12. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass oberhalb des Hohlraumes sowohl ein Transistor als auch ein optoelektronisches Bauelement hergestellt wird und dass die beiden Bauelemente elektrisch unter Bildung einer optoelektronischen Baueinheit miteinander verbunden werden.

13. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als Substrat ein Silizium-Substrat verwendet wird.

14. Verfahren nach Anspruch 13, dadurch gekennzeichnet, dass die Oberfläche des Substrats eine (111)-Orientierung aufweist und die Längsrichtung des Hohlraumes entlang einer (1-10)-Substratorientierung oder einer (11-2)-Substratorientierung angeordnet wird.

15. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als die mindestens eine Halbleiterschicht eine Nitrid-Schicht gebildet wird.

16. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass als Halbleiterschicht eine GaN-Schicht oder eine GaN-haltige Schicht auf dem Substrat abgeschieden wird.

17. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass nach dem Ätzen des Grabens das Substrat mit einer Passivierungsschicht (**100**) versehen wird und die Halbleiterschicht mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden wird.

18. Verfahren nach Anspruch 17, dadurch gekennzeichnet, dass das Abscheiden der Passivierungsschicht derart erfolgt, dass alle Seitenwandbereiche (**105**) des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden.

19. Verfahren nach einem der voranstehenden Ansprüche 17 oder 18, dadurch gekennzeichnet, dass die Passivierungsschicht als Nukleationsschicht für das Aufwachsen der Halbleiterschicht verwendet wird.

20. Verfahren nach einem der voranstehenden Ansprüche 17 bis 19, dadurch gekennzeichnet, dass die Passivierungsschicht durch eine Umwandlung der Oberfläche des Substrates gebildet wird.

21. Verfahren nach einem der voranstehenden Ansprüche 17 bis 21, dadurch gekennzeichnet, dass die Passivierungsschicht derart gebildet wird, dass sie elektrisch leitfähig ist.

22. Verfahren nach einem der voranstehenden Ansprüche 17 bis 21, dadurch gekennzeichnet, dass die Passivierungsschicht durch ein Schichtpaket bestehend aus mehreren Einzel-Passivierungsschichten gebildet wird.

23. Verfahren nach einem der voranstehenden Ansprüche 17 bis 22, dadurch gekennzeichnet, dass als Passivierungsschicht eine AlN- oder eine  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht oder ein Schichtpaket mit mindestens einer AlN- und mindestens einer  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht auf dem Substrat abgeschieden wird.

24. Verfahren nach einem der voranstehenden Ansprüche 17 bis 23, dadurch gekennzeichnet, dass zur Bildung der Passivierungsschicht zunächst eine AlAs-Schicht abgeschieden wird und diese AlAs-Schicht anschließend unter Bildung einer AlN-Schicht nitriert wird.

25. Verfahren nach einem der voranstehenden Ansprüche 23 bis 24, dadurch gekennzeichnet, dass auf der AlN-Schicht eine  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht abgeschieden wird.

26. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass während des Aufwachsens der GaN-Halbleiterschicht oder der GaN-haltigen Halbleiterschicht auf dem Substrat das Wachstum zumindest einmal unterbrochen wird und bei jeder Unterbrechung jeweils eine Zwischenschicht (**110**) aufgewachsen wird.

27. Verfahren nach Anspruch 26, dadurch gekennzeichnet, dass die Zwischenschicht derart beschaffen ist, dass sie eine kompressive Verspannung erzeugt.

28. Verfahren nach einem der voranstehenden Ansprüche 26 oder 27, dadurch gekennzeichnet, dass als Zwischenschicht eine AlN-Schicht aufgewachsen wird.

29. Verfahren nach einem der voranstehenden Ansprüche 26 bis 28, dadurch gekennzeichnet, dass die Dicke jeder Zwischenschicht zwischen 7 nm und 9 nm, vorzugsweise 8 nm, beträgt.

30. Verfahren nach einem der voranstehenden

Ansprüche 26 bis 29, dadurch gekennzeichnet, dass das Wachstum der Zwischenschichten bei einer Temperatur zwischen 900 und 1100 Grad Celsius, vorzugsweise bei 1000 Grad Celsius, durchgeführt wird.

31. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass eine Mehrzahl paralleler Gräben in das Substrat geätzt wird, wobei der Abstand der Gräben kleiner als die Breite der Gräben gewählt wird.

32. Verfahren nach Anspruch 31, dadurch gekennzeichnet, dass die Tiefe der Gräben mindestens 1 µm, vorzugsweise 2–4 µm beträgt.

33. Verfahren nach einem der voranstehenden Ansprüche 31 oder 32, dadurch gekennzeichnet, dass die Breite der Gräben mindestens 2 µm, vorzugsweise 5 µm bis 10 µm, beträgt.

34. Verfahren nach einem der voranstehenden Ansprüche 31 bis 33, dadurch gekennzeichnet, dass die Breite zwischen jeweils zwei benachbarten Gräben befindlicher Stege (40) maximal 2 µm beträgt und vorzugsweise kleiner als 1 µm ist.

35. Verfahren nach einem der voranstehenden Ansprüche, dadurch gekennzeichnet, dass der Hohlraum (60) luftgefüllt ist.

36. Verfahren nach einem der voranstehenden Ansprüche 13 bis 35, dadurch gekennzeichnet, dass die Nitrid-Schicht auf Basis eines oder mehrerer Elemente der Gruppe III des Periodensystems gebildet wird.

37. Elektrisches und/oder optisches Bauelements, mit  
 – einem Substrat (10) mit zumindest einem Graben (30),  
 – wobei der Graben mit mindestens einer Halbleiterschicht lateral derart überwachsen ist, dass er von der Halbleiterschicht unter Bildung eines gasgefüllten Hohlraums (60) vollständig abgedeckt ist,  
 – wobei der aktive Bereich des Bauelements in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren Halbleiterschicht integriert ist und  
 – wobei der aktive Bereich des Bauelements oberhalb des Hohlraumes (60) angeordnet ist.

38. Bauelement nach Anspruch 37, dadurch gekennzeichnet, dass das Bauelement ein optoelektronisches Bauelement ist.

39. Bauelement nach einem der voranstehenden Ansprüche 37 bis 38, dadurch gekennzeichnet, dass das Bauelement einen Wellenleiter aufweist.

40. Bauelement nach Anspruch 39, dadurch ge-

kennzeichnet, dass die Längsrichtung des Wellenleiters parallel zur Längsrichtung des Hohlraumes angeordnet ist.

41. Bauelement nach einem der voranstehenden Ansprüche 37 bis 40, dadurch gekennzeichnet, dass das Bauelement ein lichtemittierendes Element oder ein Detektorelement ist.

42. Bauelement nach Anspruch 41, dadurch gekennzeichnet, dass das lichtemittierende Element eine Leuchtdiode oder ein Laser ist.

43. Bauelement nach Anspruch 42, dadurch gekennzeichnet, dass das Bauelement ein kantenemittierender Laser ist, dessen Emissionsrichtung parallel zur Längsrichtung des Hohlraumes verläuft.

44. Bauelement nach Anspruch 41, dadurch gekennzeichnet, dass das Detektorelement eine Photodiode ist.

45. Bauelement nach einem der voranstehenden Ansprüche 37 bis 41, dadurch gekennzeichnet, dass das Bauelement ein Transistor ist.

46. Bauelement nach Anspruch 45, dadurch gekennzeichnet, dass der Transistor ein Feldeffekttransistor ist und der Kanalbereich des Transistors oberhalb des Hohlraums angeordnet ist.

47. Bauelement nach einem der voranstehenden Ansprüche 37 bis 46, dadurch gekennzeichnet, dass oberhalb des Hohlraumes sowohl ein Transistor als auch ein optoelektronisches Bauelement angeordnet ist und dass diese beiden Bauelemente elektrisch unter Bildung einer optoelektronischen Baueinheit miteinander verbunden sind.

48. Bauelement nach einem der voranstehenden Ansprüche 37–47, dadurch gekennzeichnet, dass der Hohlraum (60) luftgefüllt ist.

49. Verfahren zum Herstellen eines Bauelements, bei dem  
 – in ein Substrat zumindest ein Graben geätzt wird,  
 – nach dem Ätzen des Grabens das Substrat mit einer Passivierungsschicht versehen wird, wobei das Abscheiden der Passivierungsschicht derart erfolgt, dass alle Seitenwandbereiche des geätzten Grabens vollständig mit der Passivierungsschicht abgedeckt werden,  
 – mindestens eine Halbleiterschicht mittelbar oder unmittelbar auf der Passivierungsschicht abgeschieden wird, wobei der Graben mit der Halbleiterschicht lateral derart überwachsen wird, dass er durch die Halbleiterschicht unter Bildung eines gasgefüllten Hohlraums vollständig abgedeckt wird und  
 – das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgetragenen weiteren

Halbleiterschicht integriert wird.

50. Verfahren nach Anspruch 49, dadurch gekennzeichnet, dass die Passivierungsschicht eine Nukleationsschicht für das Aufwachsen der Halbleiterschicht bildet.

51. Verfahren nach einem der voranstehenden Ansprüche 49 oder 50, dadurch gekennzeichnet, dass die Passivierungsschicht durch eine Umwandlung der Oberfläche des Substrates gebildet wird.

52. Verfahren nach einem der voranstehenden Ansprüche 49 bis 51, dadurch gekennzeichnet, dass die Passivierungsschicht derart gebildet wird, dass sie elektrisch leitfähig ist.

53. Verfahren nach einem der voranstehenden Ansprüche 49 bis 52, dadurch gekennzeichnet, dass die Passivierungsschicht durch ein Schichtpaket bestehend aus mehreren Einzel-Passivierungsschichten gebildet wird.

54. Verfahren nach einem der voranstehenden Ansprüche 49 bis 53, dadurch gekennzeichnet, dass als Passivierungsschicht eine AlN oder eine  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht oder ein Schichtpaket mit mindestens einer AlN und mindestens einer  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht auf dem Substrat abgeschieden wird.

55. Verfahren nach Anspruch 54, dadurch gekennzeichnet, dass zur Bildung der Passivierungsschicht zunächst eine AlAs-Schicht abgeschieden wird und diese AlAs-Schicht anschließend unter Bildung einer AlN-Schicht nitriert wird.

56. Verfahren nach einem der voranstehenden Ansprüche 54 oder 55, dadurch gekennzeichnet, dass auf die AlN-Schicht eine  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ -Schicht abgeschieden wird.

57. Verfahren nach einem der voranstehenden Ansprüche 49 bis 56, dadurch gekennzeichnet, dass der Hohlraum **(60)** luftgefüllt ist.

58. Verfahren zum Herstellen eines Bauelements, bei dem

– in ein Substrat zumindest ein Graben geätzt wird und

– der Graben mit mindestens einer GaN-Halbleiterschicht oder einer GaN-haltigen Halbleiterschicht lateral derart überwachsen wird, dass der Graben durch die Halbleiterschicht unter Bildung eines gasgefüllten Hohlraums vollständig abgedeckt wird,

– wobei während des Aufwachsens der Halbleiterschicht auf dem Substrat das Wachstum zumindest einmal unterbrochen wird und bei jeder Unterbrechung jeweils eine Zwischenschicht aufgewachsen wird und

– das Bauelement in der Halbleiterschicht oder in einer auf der Halbleiterschicht aufgebracht weiteren Halbleiterschicht integriert wird.

59. Verfahren Anspruch 58, dadurch gekennzeichnet, dass die Zwischenschicht derart beschaffen ist, dass sie eine kompressive Verspannung erzeugt.

60. Verfahren nach einem der voranstehenden Ansprüche 58 oder 59, dadurch gekennzeichnet, dass als Zwischenschicht eine AlN-Schicht aufgewachsen wird.

61. Verfahren nach einem der voranstehenden Ansprüche 58 bis 60, dadurch gekennzeichnet, dass die Dicke jeder Zwischenschicht zwischen 7 nm und 9 nm, vorzugsweise 8 nm beträgt.

62. Verfahren nach einem der voranstehenden Ansprüche 58 bis 61, dadurch gekennzeichnet, dass das Wachstum der Zwischenschichten bei einer Temperatur zwischen 900 und 1100 Grad Celsius, vorzugsweise bei 1000 Grad Celsius durchgeführt wird.

63. Verfahren nach einem der voranstehenden Ansprüche 58 bis 62, dadurch gekennzeichnet, dass der Hohlraum **(60)** luftgefüllt ist.

64. Verfahren nach einem der voranstehenden Ansprüche 1 bis 36 oder 49 bis 63, dadurch gekennzeichnet, dass die Gräben **(30)** derart angeordnet werden, dass die zwischen den Gräben stehenden Stege **(40)** eine Säulenstruktur bilden.

65. Verfahren nach Anspruch 64, dadurch gekennzeichnet, dass die Säulenstruktur ein hexagonales Gitter bildet.

66. Verfahren nach einem der voranstehenden Ansprüche 1 bis 36 oder 49 bis 65, dadurch gekennzeichnet, dass das Substrat aus SOI-Material besteht und der Graben bzw. die Gräben **(30)** bis zur vergrabenen Isolationsschicht geätzt werden.

Es folgen 2 Blatt Zeichnungen

Anhängende Zeichnungen

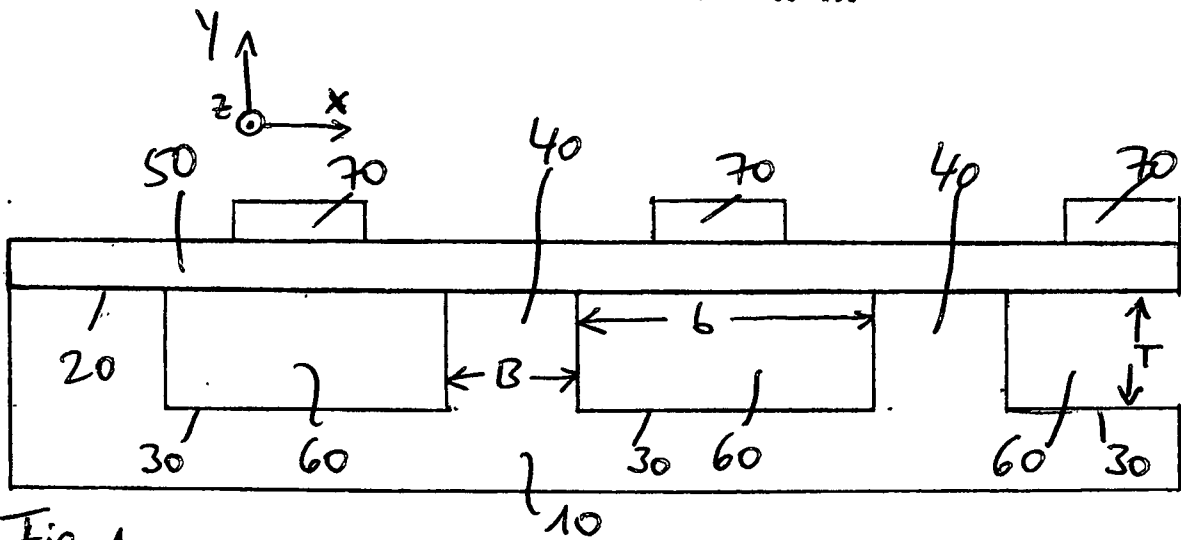


Fig. 1

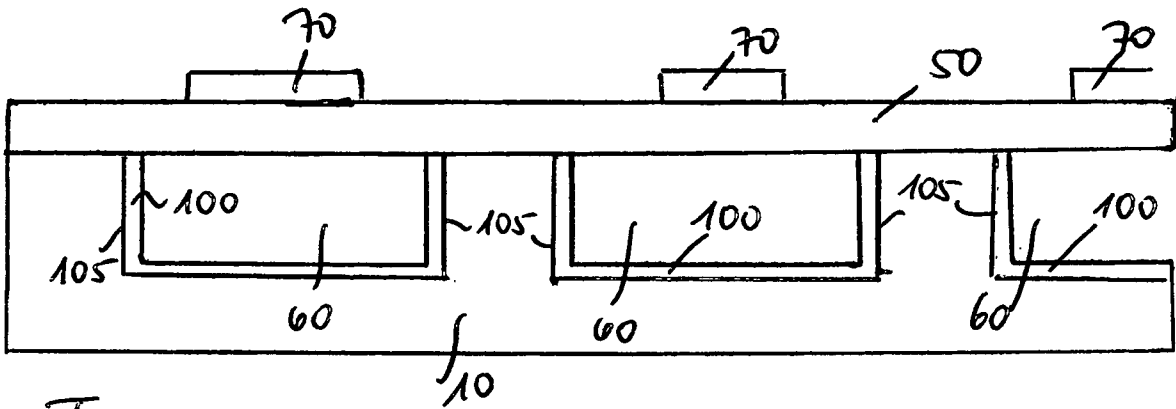


Fig. 2

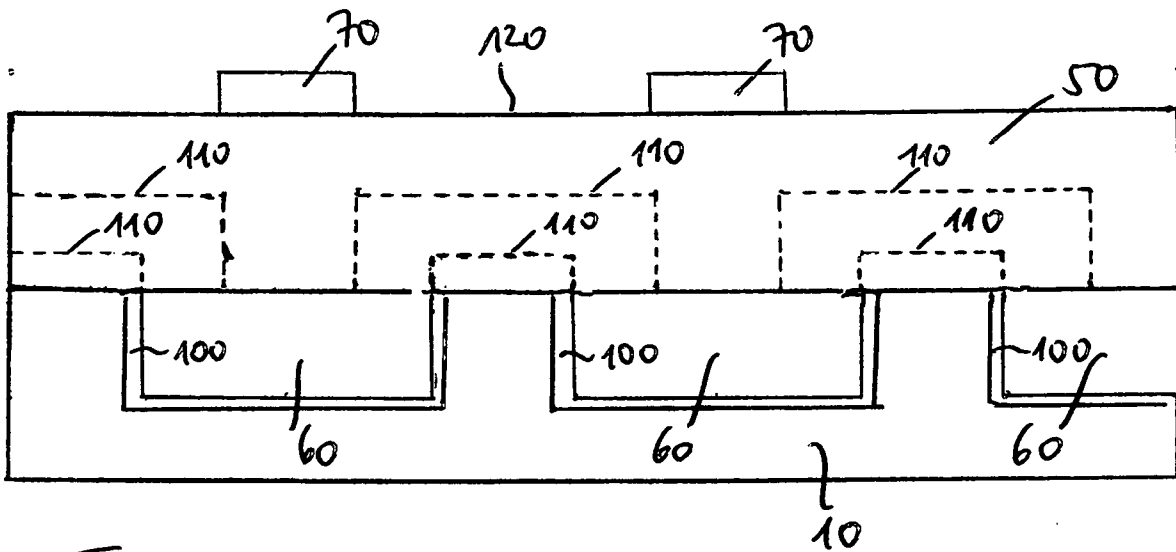


Fig. 3

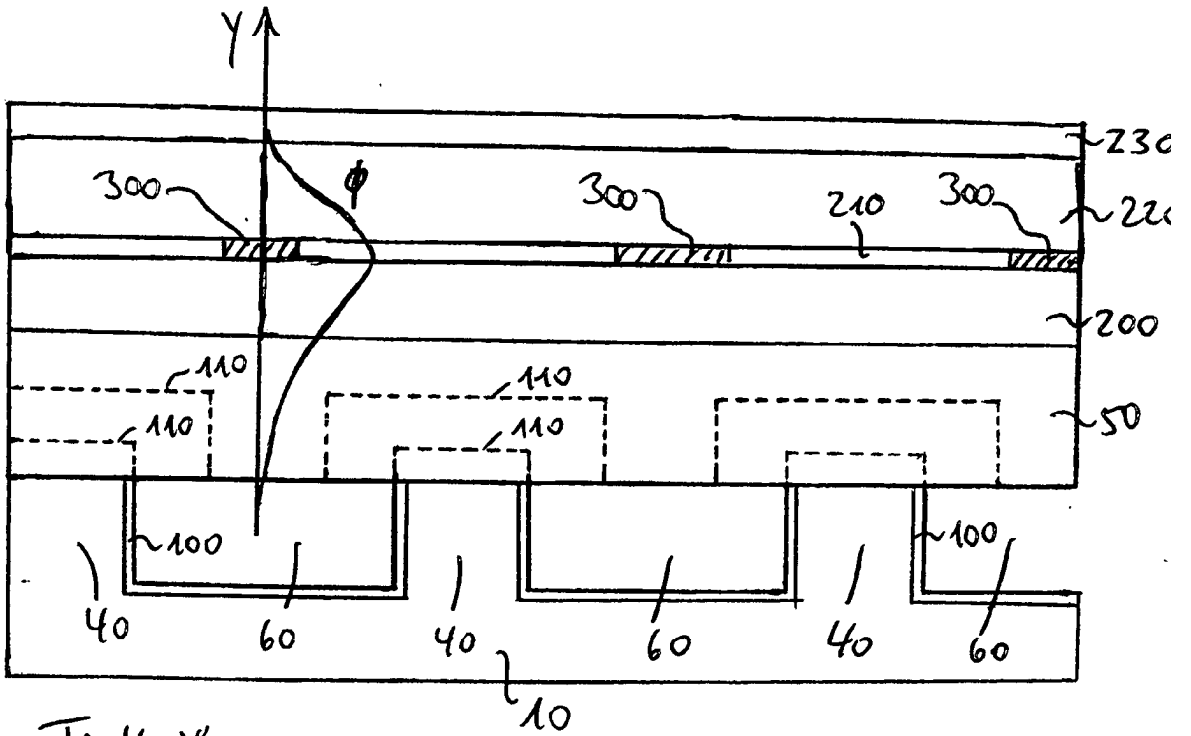


Fig. 4 \*

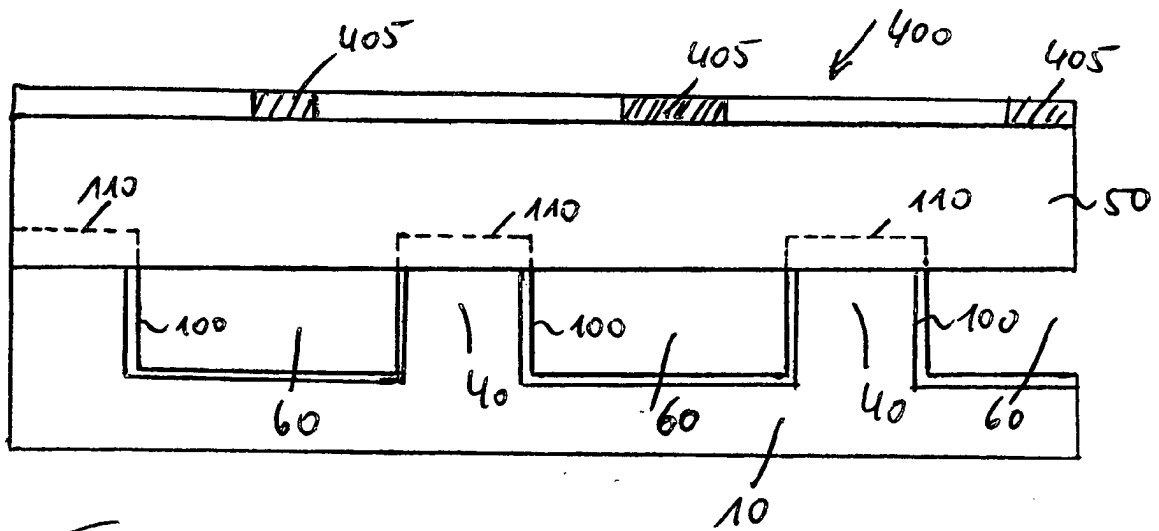


Fig. 5