

公告

409204

申請日期: 8.15 案號: 87113469

類別: G06F12/02

(以上各欄由本局填註)

發明專利說明書

一、發明名稱	中文	擴充界面轉換裝置和轉換方法
	英文	409204

二、發明人	姓名(中文)	1. 陸怡全 2. 王政治
	姓名(英文)	1. 2.
	國籍	1. 中華民國 2. 中華民國
	住、居所	1. 新竹縣竹北市縣政三街55號4樓 2. 新竹縣竹北市新庄里8鄰110-9號

三、申請人	姓名(名稱)(中文)	1. 華邦電子股份有限公司
	姓名(名稱)(英文)	1.
	國籍	1. 中華民國
	住、居所(事務所)	1. 新竹科學工業園區研新三路四號
	代表人姓名(中文)	1. 焦佑鈞
	代表人姓名(英文)	1.

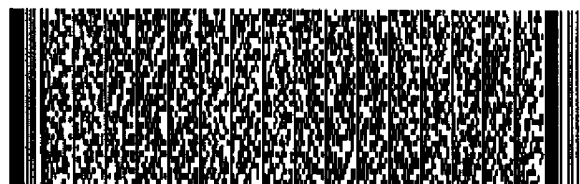


五、發明說明 (1)

本發明係有關於一種擴充界面轉換裝置和轉換方法，特別是針對低接腳數(low pin count，以下稱為LPC)界面和工業標準架構(industry standard architecture，以下稱為ISA)界面間的轉換裝置和轉換方法。

目前仍有相當多的IBM相容型(IBM-compatible)電腦採用ISA界面做為擴充卡(expansion card)的界面，特別是像多功能I/O卡(super-I/O card，內含軟碟控制器、鍵盤控制器、並列/串列埠等等)。不過，由於近年來電腦系統技術的快速演進，ISA界面無論在速度上或是可控制性上，都已經無法充分發揮系統應用上的效能。

由於ISA界面不適合於運作在較新電腦系統中，所以已有部分商廠提出其他界面來取代ISA界面。例如英特爾(Intel)公司即提出一種新的擴充界面標準-低接腳數(low pin count，LPC)界面，試圖取代原有ISA界面的地位。LPC界面在許多特性上都相當優異。例如，LPC界面是採用串列方式傳送位址和資料等相關訊息，所以實際上所需要的接腳數量可以大幅減少，在一般情況下，LPC界面所需要的訊號線數量大約比ISA界面少30條左右。這種方式不僅可以減輕佈線的複雜度，同時也可以解除將更多功能整合在同一顆IC內的限制(亦即腳位數的限制)。另一方面，LPC界面雖然是以串列方式傳送位址和資訊，但是由於其操作頻率(時脈頻率)在33MHz(相當於PCI界面的時脈頻率)，因此在資料(位址)傳輸速度上並不會降低。由此可知，LPC界面無論在市場上(英特爾的晶片組會支援LPC)或



五、發明說明 (2)

是在技術層次上，都很有可能取代傳統的ISA界面。

問題在於，ISA界面是一個高度標準化的界面，同時也已經被採用了相當長的時間，所以目前市面上仍有相當多的週邊裝置IC採用了ISA界面。所以在界面規格轉換之際，會產生許多問題。例如，較新設計的主機板和其晶片組可能已經採用了LPC界面來設計，但是在這些新主機板上，就無法使用在採用ISA界面週邊裝置IC所組成的界面卡，因此造成許多應用上的不相容問題。

有鑑於此，本發明的主要目的，在於提出一種擴充界面轉換裝置和轉換方法，能夠用來轉換ISA界面和LPC界面之間所需要的相關訊息，藉此可將不同界面間的元件(例如擴充槽和週邊裝置晶片)應用於同一電腦系統中，並且解決界面不相容的問題。

根據上述之目的，本發明提出一種擴充界面轉換裝置，其置於一擴充卡上，用以橋接LPC界面元件和ISA界面元件。此擴充界面轉換裝置根據LPC界面的工作週期指示信號(LFRAME#)開始啟動，依序將LPC界面的指令/位址/資料線(LAD[3:0])中各相關指令訊息、位址訊息和資料訊息，解譯出來，並且產生ISA界面所對應的位址信號、資料信號和控制信號。藉此，控制/位址/資料訊息便可以在LPC界面和ISA界面之不同信號格式間進行轉換，而達到本發明之目的。

此擴充界面轉換裝置包括一計數狀態元件和一解碼元件。計數狀態元件接收LPC界面的工作週期指示信號



五、發明說明 (3)

(LFRAME#)。當該工作週期指示信號指出某一工作週期 (cycle) 開始時，計數狀態元件就根據一時脈信號進行計數動作，並且依序輸出一序列的狀態信號。當工作週期指示信號指出此工作週期結束後，就停止計數及輸出狀態信號。解碼元件則是接收計數狀態元件所輸出的各狀態信號、LPC 界面之指令/位址/資料線(LAD[3:0])以及其他信號線。根據這些狀態信號，解碼元件可以分離出指令/位址/資料線中所包含的指令訊息、位址訊息和資料訊息，同時轉換成為ISA界面對應的位址信號、資料信號和控制信號。藉此，利用LPC界面上的工作週期指示信號，可以將LPC界面之指令/位址/資料線中相關訊息轉換成ISA界面中相關的信號，而達到本發明界面轉換的目的。

另外在本發明的擴充界面轉換方法中，當利用計數狀態元件產生一序列的狀態信號後，解碼元件可以根據這些狀態信號中的第一組狀態信號(對應於指令/位址/資料線中位址區(address field))，栓鎖住指令/位址/資料線中之位址訊息，再以平行輸出方式輸出取得的位址訊息，藉此產生ISA界面的位址信號。另外，根據第二組狀態信號(對應於指令/位址/資料線中資料區(data field))，栓鎖住該指令/位址/資料線中的資料訊息，再以平行輸出方式輸出取得的資料訊息，藉此產生ISA界面之資料信號。因此，可以轉換不同界面(LPC/ISA)間信號，藉此解決界面不相容的問題。



五、發明說明 (4)

圖式之簡單說明：

為使本發明之上述目的、特徵和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

第1圖表示本發明實施例中擴充界面轉換裝置之系統架構圖。

第2圖表示本發明實施例中LPC/ISA橋接器的週邊線路圖。

第3圖表示LPC界面之典型工作週期中，時脈信號LCLK、指令/位址/資料線LAD[3:0]以及工作週期指示信號LFRAME#的時序圖。

第4圖表示本發明實施例中LPC/ISA橋接器的方塊示意圖。

第5圖表示本發明實施例之解碼電路中，在進行I/O讀取動作時用來轉換位址訊息之邏輯方塊流程圖。

第6圖表示本發明實施例中，在進行I/O讀取動作時之信號時序圖。

符號說明：

1~電腦主機；2~擴充卡；21~多功能I/O晶片；
22~LPC/ISA橋接器；23~晶片組；24~LPC匯流排；22a~計數狀態電路；22b~解碼電路；51~邏輯函數A；52~邏輯函數B；53~串列/平行轉換。



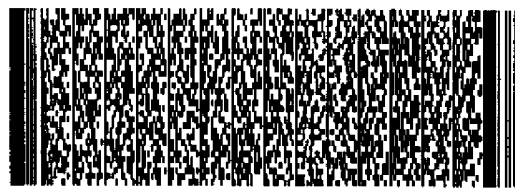
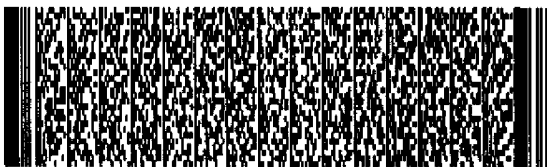
五、發明說明 (5)

實施例：

本發明之擴充界面轉換裝置的目的是橋接(bridge)LPC界面和ISA界面。第1圖表示本發明實施例中擴充界面轉換裝置之系統架構圖。在第1圖中，1表示主機端(host)，2表示擴充卡端。擴充卡端2中的多功能I/O晶片21，在本實施例中是具有ISA界面之週邊裝置IC(舊式)。而在主機端1的晶片組23所提供之界面，則是LPC界面24。換言之，本實施例的目的是設計一個LPC/ISA橋接器，用來將採用舊式ISA界面的週邊裝置應用在採用新式LPC界面的主機板上。所以LPC/ISA橋接器(擴充界面轉換裝置)22即可用來橋接ISA界面和LPC界面。

第2圖表示本發明實施例中LPC/ISA橋接器22的週邊線路圖。其中，圖中左半部信號表示LPC界面的信號，包括LAD[3:0]、LFRAME#、LCLK、LRESET#和LDRQ#。另外，圖中右半部信號則表示ISA界面的信號，包括SA[15:0]、SD[7:0]、IOR#、IOW#、DACK#[3:0]、TC、IOCHRDY和DRQ[3:0]。其中符號"#"表示低位準致能(active low)信號。以下說明各信號之意義。

在LPC界面的信號中，LAD[3:0]表示指令/位址/資料線(4位元寬)，其中各指令訊息、位址訊息和資料訊息是以串列的方式，依序傳送，此點是與ISA界面差別最大的部分。LFRAME#為工作週期(cycle)指示信號，用以指示一個工作週期的開始或結束之訊息。當LFRAME#被拉下到低準位(active low)後再被拉上高準位時，即表示工作週期



五、發明說明 (6)

的開始。LCLK表示時脈信號(頻率33MHz)，是用來同步指令/位址/資料線LAD[3:0]，藉此分離出其中所包含的各項訊息。LRESET#是重置信號。LDRQ#是DMA(direct memory access)和bus master的請求信號，此為由週邊元件輸入主控元件的請求信號。

LPC界面的最大特徵在於利用串列的方式，由指令/位址/資料線LAD[3:0]輸入各項指令、位址和資料訊息。第3圖表示LPC界面之典型工作週期中，時脈信號LCLK、指令/位址/資料線LAD[3:0]以及工作週期指示信號LFRAME#的時序圖。如圖所示，當LFRAME#下拉至低準位時，表示預備進入一個工作週期的開始，而在LFRAME#上拉至高準位時，就必須開始利用LCLK來解析LAD[3:0]。在LFRAME#上拉前的一個時脈時間，LAD[3:0]送出開始區(start field)3a。在開始區3a中，如果LAD[3:0]為0000，表示一個工作週期的開始；如果LAD[3:0]為1111，表示一個工作週期的結束。另外，開始區3a也可以用來指示bus master協定。在開始區3a之後的是工作形態區(cycle type)3b，用來指示此工作週期所進行的讀寫動作，例如I/O讀寫動作、記憶體讀寫動作和DMA讀寫動作。為方便說明起見，第3圖和以下說明係針對I/O讀取動作進行說明，至於記憶體讀寫動作和DMA讀寫動作則在適當處加入說明。

3c表示位址區(address field)，表示此讀寫動作所要處理的位址。位址區3c在I/O讀寫動作中佔用4個時脈時間(亦即16位元寬的I/O位址)，而在記憶體讀寫動作中佔



五、發明說明 (7)

用8個時脈時間(亦即32位元寬的記憶體位址)。3d和3g表示回轉時間(turn around time)，用來在主控元件和週邊元件間轉換控制權的時間，一般佔用兩個時脈時間。3e表示同步時間，用以提供等待時間，長度不定，但是在結束前會在LAD[3:0]上送一同步終止信號(0000)。3f為資料區(data field)，一般佔用兩個時脈時間(即1個位元組)。3h也是開始區，用以表示下一工作週期的開始。對於DMA工作週期中，則尚包括長度區(size field)，用以表示後續傳輸的位元數；以及通道區(channel field)，用來指定DMA傳輸的通道。

由於ISA界面為目前標準的工業匯流排界面，因此不再詳細說明，僅解釋其中部分信號的意義。SA[15:0]表示位址線，為16位元寬。SD[7:0]表示資料線，為8位元寬(此為8位元ISA，另外亦有16位元ISA，具有16條資料線)。IOR#和IOW#表示I/O讀取和I/O寫入的控制指令(另有記憶體讀取和寫入指令，使用於記憶體存取動作中)。DACK#[3:0]表示DMA確認(DMA acknowledge)信號。TC表示終止計數(terminal count)信號(使用於DMA)。IOCHRDY表示I/O通道預備(I/O channel ready)信號。DRQ[3:0]則是DMA請求信號。另外，ISA尚有許多信號線，而大多數是屬於某一工作形態下的控制信號，此處則不再贅述。

以下則說明本實施例如何進行LPC/ISA界面信號間的轉換。第4圖表示本發明實施例中LPC/ISA橋接器22的方塊示意圖。如圖所示，LPC/ISA橋接器22包括計數狀態電路



五、發明說明 (8)

22a和解碼電路22b。計數狀態元件22a接收LPC界面的工作週期指示信號LFRAME#和時脈信號LCLK，其作用是當工作週期指示信號LFRAME#指示出工作週期開始時(亦即由高準位至低準位，再由低準位回到高準位)，根據時脈信號LCLK進行計數動作，也就是每隔一個時脈時間就增加計數值，並且輸出這一序列的狀態信號(4)。此計數動作和輸出動作會一直持續到正常工作週期結束或工作週期指示信號LFRAME#指示出工作週期結束為止。換言之，狀態信號(4)包括了狀態信號0至狀態信號n(n為正整數)，分別代表一個工作週期內的連續時序關係。另一方面，解碼元件22b則可以根據這些表示連續時序關係的狀態信號(4)，將LPC界面的指令/位址/資料線LAD[3:0]中的指令訊息、位址訊息和資料訊息，抽離出來，並且轉換成為ISA界面對應的位址信號、資料信號和控制信號，藉此便可以達到本發明的目的。在以下說明中，係以I/O讀取動作為例，而對於其他的讀寫動作(例如記憶體讀寫動作或DMA讀寫動作)亦可以類似之方式實施，其間差異僅在於部分信號的產生，例如在DMA讀寫動作中需要產生ISA界面的控制信號DACK#[3:0]和DRQ[3:0]等等。另外，在界面間信號的轉換中，最主要的是位址和資料部分的轉換。

第5圖表示本發明實施例之解碼電路22b中，在進行I/O讀取動作時用來轉換位址訊息之邏輯方塊流程圖。根據先前所述，計數狀態電路22a在一個工作週期開始後，會持續地依照時脈信號LCLK的每個脈波，產生各狀態信



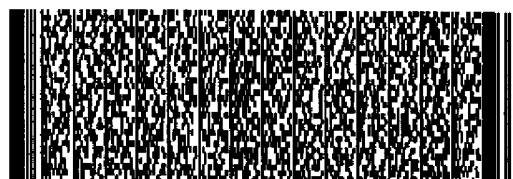
五、發明說明 (9)

號，依序標示為狀態信號0、狀態信號1、...、狀態信號n(n為正整數)。利用各狀態信號和第3圖所示之指令/位址/資料線LAD[3:0]，即可產生對應的ISA界面位址線SA[15:0]。

在第5圖所示之邏輯處理流程中，主要包括邏輯函數A51、邏輯函數B52和串列/平行轉換53等處理部分。當出現狀態信號0時，表示目前指令/位址/資料線LAD[3:0]上所傳遞的是工作形態區3b，也就是指示此一工作週期中所進行的動作。當此工作週期動作為I/O讀取(I/O read)動作時，根據目前LPC界面的規定，LAD[3:0]上的資料為0000(b)。因此，邏輯函數A51的作用是將狀態信號0和LAD[3:0]進行及(AND)運算，產生I/O讀取指令信號LIOR。亦即，當目前狀態為0並且LAD[3:0]="0000"時，表示此一工作週期所需要的動作為I/O讀取動作。

接著，當此工作週期是進行I/O讀取動作(亦即LIOR=1)，根據I/O讀取動作時的LAD[3:0]時序，可決定出在狀態信號1~4的四個週期內，LAD[3:0]上所傳送的是位址訊息。因此邏輯函數B52是進行LIOR和狀態信號1~4之間的及運算，產生用來栓鎖位址訊息的觸發信號LTRG。最後根據觸發信號LTRG，由串列/平行轉換53依序栓鎖住LAD[3:0]在四個時脈週期內的資料，再以平行方式輸出ISA界面的位址線信號SA[15:0]。

依據相同的方式，也可以將串列形式的資料訊息，轉換成ISA界面中對應的資料線信號SD[7:0]。然而必須說明



五、發明說明 (10)

的是，在I/O讀取動作中的資料區之前，LAD[3:0]上會出現不特定長度的同步資料區，因此無法預先決定LAD[3:0]傳送資料訊息的時脈週期。但是此一訊息位置的不確定性可以利用同步資料中之同步終止信號來解決。在同步過程中需要繼續等待時，同步資料一般是0101(b)或是0110(b)，當不再需繼續等待時，同步資料則是0000(b)。利用此同步終止信號0000(b)，可以判斷出LAD[3:0]接下來的兩個週期內所傳送者，即為資料區，藉此便可依照類似於第5圖所示之串列/平行轉換功能，產生ISA界面對應的資料線信號SD[7:0]。至於其他控制信號，例如IOR#，亦可根據ISA界面的時序關係加以產生。

以上所述的方式也同樣可以應用在I/O寫入動作中。其與I/O讀取動作之處理方式的差異點，僅在於LAD[3:0]在工作形態區的資料不同(即狀態信號0時的LAD[3:0])和資料區位置不同。亦即，在I/O寫入動作中，LAD[3:0]在工作形態區的資料為0010(b)。所以，邏輯函數A必須根據此一資料來判斷是否產生I/O寫入指令信號LIOW，而其他處理則與第5圖所示者相同。另外，對於其他的處理動作，例如記憶體讀取/寫入動作或是DMA讀取/寫入動作，也可以依此方式實施。另外，5圖所示之邏輯方塊流程，可以利用個別的邏輯電路和串列/平行轉換電路加以實施，或是利用微控制器加以實施，或是利用固定狀態機器(finite state machine)架構加以實施。第6圖表示本發明實施例中，在進行I/O讀取動作時之信號時序圖。如圖



五、發明說明 (II)

所示，當工作週期指示信號LFRAME#由高準位至低準位，再由低準位至高準位，表示一個工作週期的開始。當出現狀態信號0時，LAD[3:0]上為工作形態區，其值(此時為0)表示I/O讀取動作。當出狀態信號1~4時，LAD[3:0]上為位址區，其值表示位址037A(H)。因此，利用串列/平行轉換功能，可以產生ISA界面上的位址信號SA[15:0]。另一方面，在後續狀態中(本圖為狀態信號8和9)，LAD[3:0]上為資料區，其值表示資料FF(H)。因此，再利用串列/平行轉換功能，也可以產生ISA界面上的資料信號SD[7:0]。而控制信號IOR#則是被拉低位準表示ISA界面中的I/O讀取動作，控制信號IOW#則不改變。至於其他讀取/寫入動作時各信號間的時序關係則可依此類推，此處不再贅述。

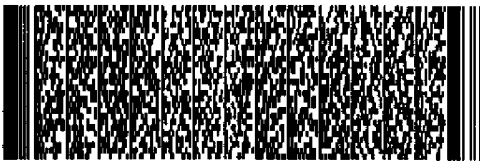
本發明雖以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可做些許的更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



四、中文發明摘要 (發明之名稱：擴充界面轉換裝置和轉換方法)

一種擴充界面轉換裝置和轉換方法，用以橋接低接腳數(LPC)界面元件和工業標準架構(ISA)界面元件。此擴充界面轉換裝置根據LPC界面的工作週期指示信號(LFRAME#)開始啟動，依序將LPC界面的指令/位址/資料線(LAD[3:0])中各相關指令訊息、位址訊息和資料訊息，解譯出來，並且產生ISA界面所對應的位址信號、資料信號和控制信號。藉此，能夠解決界面不相容的問題。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

1. 一種擴充界面轉換裝置，置於一擴充卡上，用以橋接一具有低接腳數(LPC)界面之元件和一具有工業標準架構(ISA)界面之元件，該擴充界面轉換裝置根據該LPC界面之一工作週期指示信號(LFRAME#)啟動，用以依序轉換該LPC界面之指令/位址/資料線(LAD[3:0])中指令訊息、位址訊息和資料訊息，成為該ISA界面對應之位址信號、資料信號和控制信號。

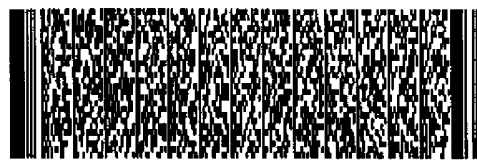
2. 一種擴充界面轉換裝置，用以橋接一低接腳數(LPC)界面和一工業標準架構(ISA)界面之間，該擴充界面轉換裝置包括：

一計數狀態元件，其接收該LPC界面之工作週期指示信號(LFRAME#)，用以當該工作週期指示信號指示一工作週期開始時，根據一時脈信號進行計數動作並且輸出一序列之複數狀態信號，當該工作週期正常結束或該工作週期指示信號指示該工作週期結束時，停止計數及輸出；以及

一解碼元件，其接收該計數狀態元件所輸出之該等狀態信號以及該LPC界面之指令/位址/資料線(LAD[3:0])，並且根據該等狀態信號分離出該指令/位址/資料線之指令訊息、位址訊息和資料訊息，轉換成為該ISA界面對應之位址信號、資料信號和控制信號。

3. 如申請專利範圍第2項所述之擴充界面轉換裝置，其中該解碼元件係由複數邏輯電路和串列/平行轉換電路所構成。

4. 如申請專利範圍第2項所述之擴充界面轉換裝置，



六、申請專利範圍

其中該解碼元件係由微控制器所構成。

5. 如申請專利範圍第2項所述之擴充界面轉換裝置，其中該計數狀態元件係由固定狀態機器架構所構成。

6. 一種擴充界面轉換方法，用以橋接一低接腳數(LPC)界面和一工業標準架構(ISA)界面之間，該擴充界面轉換方法包括下列步驟：

利用一計數狀態元件，其接收該LPC界面之工作週期指示信號(LFRAME#)，用以當該工作週期指示信號指示一工作週期開始時，根據一時脈信號進行計數動作並且輸出一序列之複數狀態信號，當該工作週期指示信號指示該工作週期結束時，停止計數及輸出；

根據該等狀態信號中之第一組狀態信號，栓鎖住該指令/位址/資料線(LAD[3:0])中之位址訊息；

以並列方式輸出取得之位址訊息，用以產生該ISA界面之位址信號；

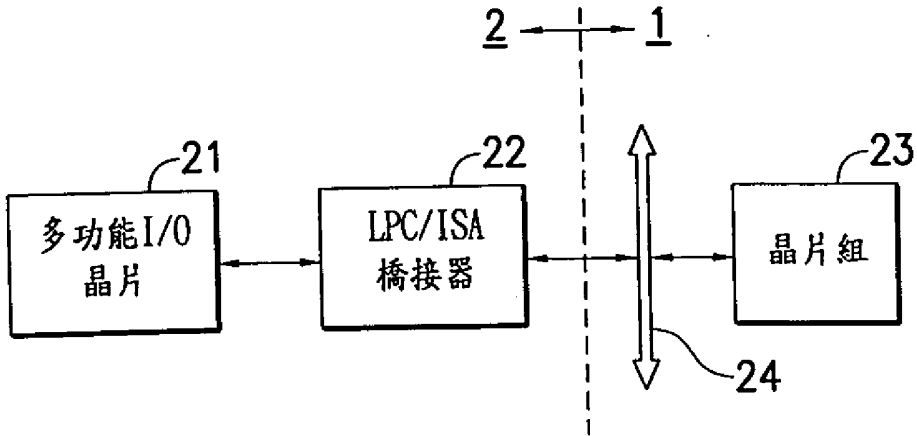
根據該等狀態信號中之第二組狀態信號，栓鎖住該指令/位址/資料線中之資料訊息；以及

以並列方式輸出取得之資料訊息，用以產生該ISA界面之資料信號。

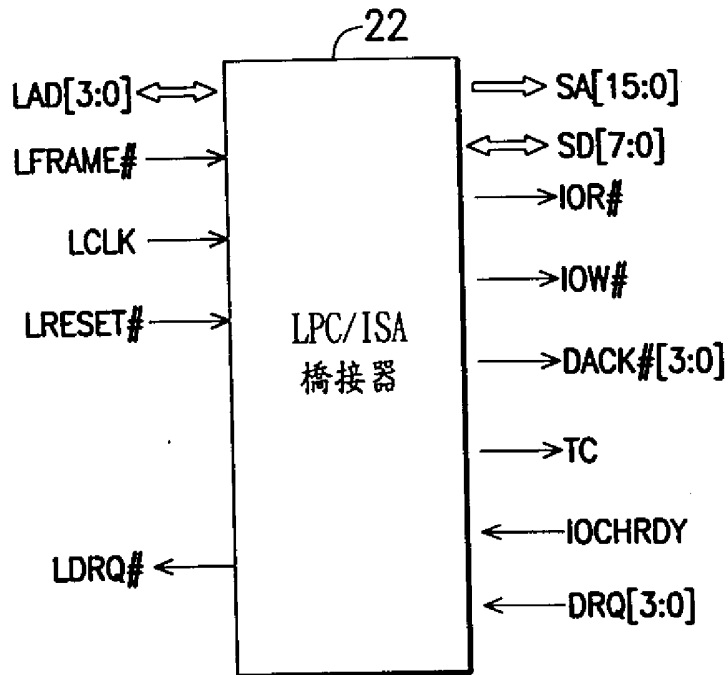
7. 如申請專利範圍第6項所述之擴充界面轉換方法，其中該計數狀態元件係由固定狀態機器架構所構成。



圖式

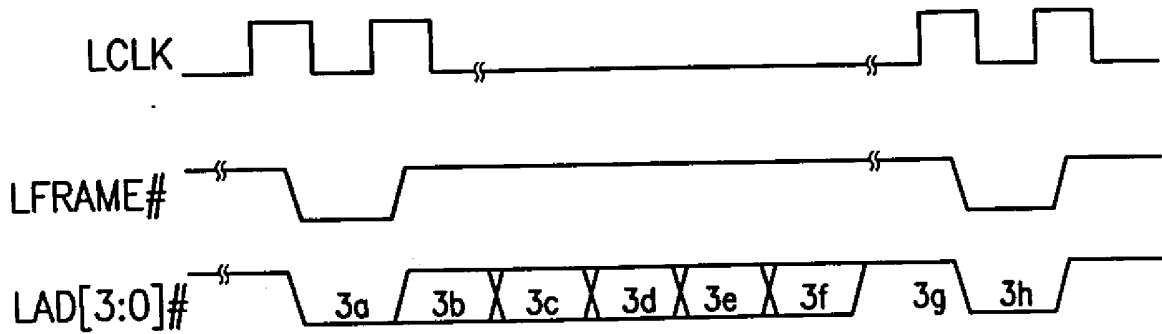


第 1 圖

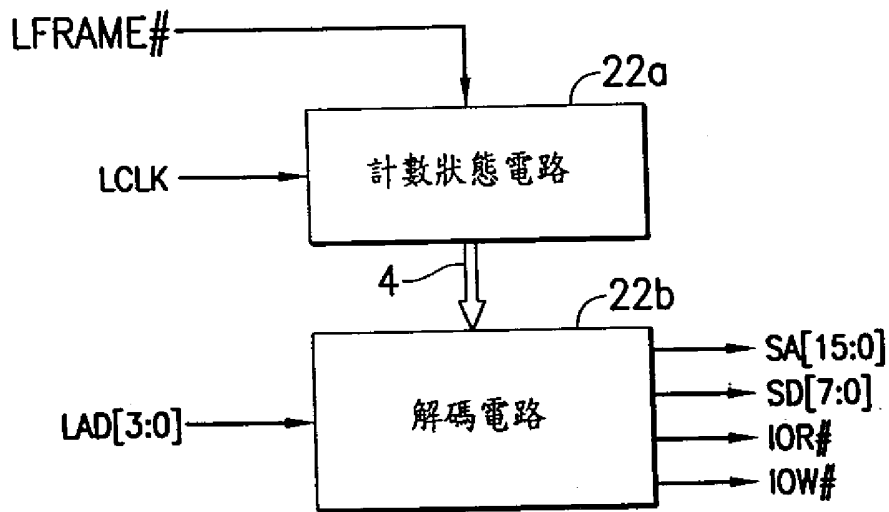


第 2 圖

圖式

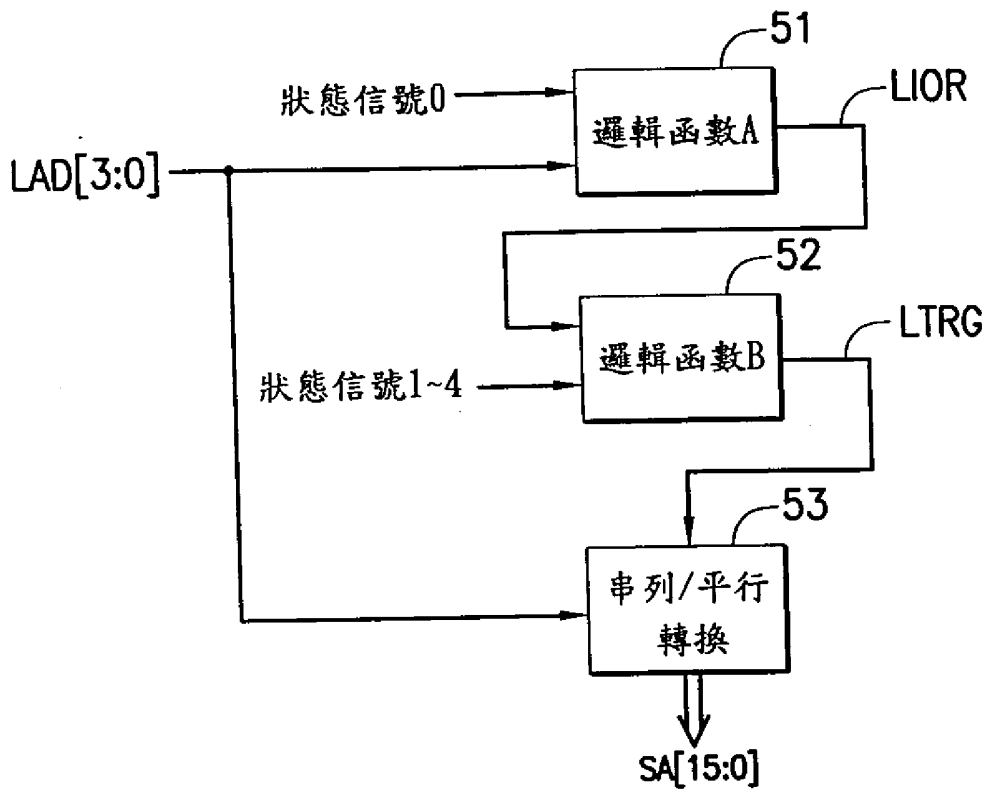


第 3 圖



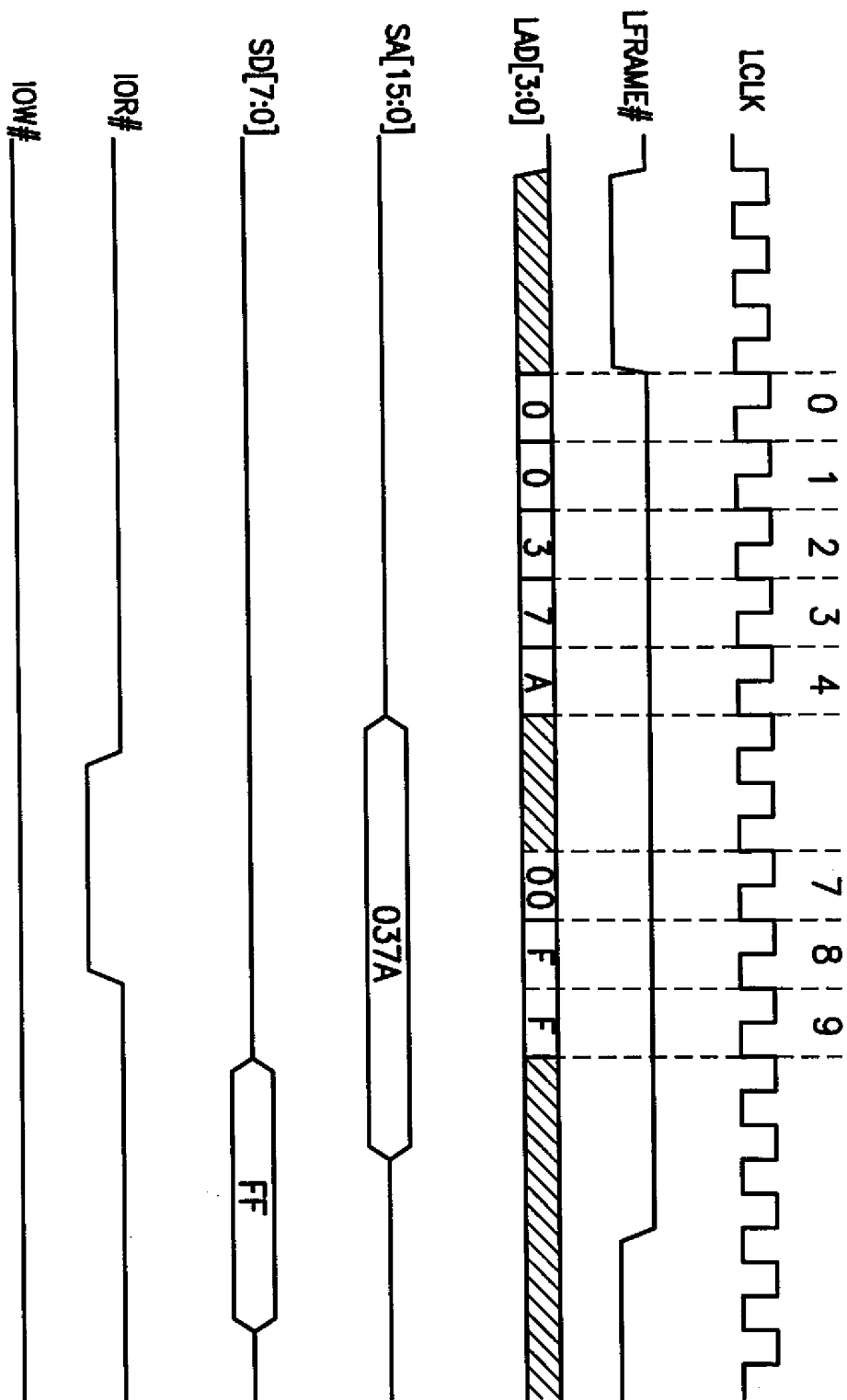
第 4 圖

圖式



第 5 圖

圖式



第 6 圖