



(12)发明专利申请

(10)申请公布号 CN 106411136 A

(43)申请公布日 2017. 02. 15

(21)申请号 201610733674.1

(22)申请日 2016.08.25

(71)申请人 浙江大学

地址 310027 浙江省杭州市西湖区浙大路
38号

申请人 无锡硅动力微电子股份有限公司

(72)发明人 冷亚辉 奚剑雄 何乐年 朱勤为
黄飞明

(74)专利代理机构 杭州天勤知识产权代理有限
公司 33224

代理人 胡红娟

(51) Int. Cl.

H02M 3/335(2006.01)

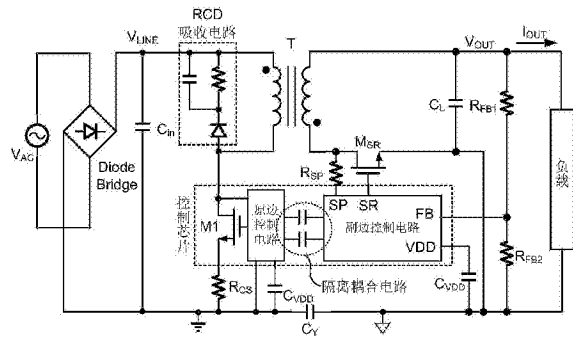
权利要求书2页 说明书7页 附图8页

(54)发明名称

一种隔离型功率变换器基于高压电容耦合的控制芯片

(57)摘要

本发明公开了一种隔离型功率变换器基于高压电容耦合的控制芯片,包括副边控制电路、高压电容隔离耦合电路以及原边控制电路。本发明由于采用了片上高压电容隔离耦合电路,在保证控制和检测精度的同时,简化了系统外围电路,从而无需辅助绕组、分立隔离电路或片外偏置和补偿电路,从而减小了电路板面积,降低了分立器件的成本,提高系统的可靠性。本发明由于采用了与现有工艺相兼容的电容结构,从而能够在无需对现有IC制造工艺进行改造的情况下,直接将电容与控制电路制作在同一片晶片上,从而在不增加芯片制造成本的情况下获得上述性能改进。



1. 一种隔离型功率变换器基于高压电容耦合的控制芯片,其特征在于,包括副边控制电路、高压电容隔离耦合电路以及原边控制电路;其中:

所述的副边控制电路通过检测功率变换器的输出电压及输出电流,经相应控制逻辑运算得到功率变换器原边主功率开关管的开关控制信号;

所述的高压电容隔离耦合电路用于对副边控制电路和原边控制电路进行电气隔离,同时将副边控制电路生成的开关控制信号传输给原边控制电路;

所述的原边控制电路通过高压电容隔离耦合电路接收所述的开关控制信号,用以对主功率开关管进行开关控制。

2. 根据权利要求1所述的控制芯片,其特征在于:所述的高压电容隔离耦合电路包括反相放大器、高压电容以及电压比较器;其中,所述反相放大器的输入端与副边控制电路相连以接收所述的开关控制信号,输出端通过引线 with 高压电容的上极板相连;高压电容的下极板与电压比较器的同相输入端相连,电压比较器的反相输入端接参考电平,电压比较器的输出端与原边控制电路相连,所述的反相放大器作为发送器,所述的电压比较器作为接收器;

或所述的高压电容隔离耦合电路包括反相放大器、高压电容、偏置电阻以及电压比较器;其中,所述反相放大器的输入端与副边控制电路相连以接收所述的开关控制信号,输出端通过引线 with 高压电容的上极板相连;高压电容的下极板与电压比较器的同相输入端以及偏置电阻的一端相连,偏置电阻的另一端接偏置电压,电压比较器的反相输入端接参考电平,电压比较器的输出端与原边控制电路相连,所述的反相放大器作为发送器,所述的偏置电阻和电压比较器组成作为接收器;

或所述的高压电容隔离耦合电路包括两个反相放大器、两个高压电容、两个偏置电阻以及电压比较器;其中一反相放大器的输入端与副边控制电路相连以接收所述的开关控制信号,输出端与另一反相放大器的输入端相连同时通过引线 with 其中一高压电容的上极板相连;另一反相放大器的输出端通过引线 with 另一高压电容的上极板相连,其中一高压电容的下极板与一偏置电阻的一端以及电压比较器的同相输入端相连,另一高压电容的下极板与另一偏置电阻的一端以及电压比较器的反相输入端相连,两个偏置电阻的另一端共连并接偏置电压,电压比较器的输出端与原边控制电路相连;所述的两个反相放大器组成作为发送器,所述的两个偏置电阻和电压比较器组成作为接收器。

3. 根据权利要求2所述的控制芯片,其特征在于:所述的控制芯片内包含有互相隔离的两个晶片,其中原边控制电路、主功率开关管、接收器 and 高压电容封装于其中一个晶片上,副边控制电路 and 发送器封装于另一个晶片上。

4. 根据权利要求1所述的控制芯片,其特征在于:所述功率变换器中跨接原副两边地线之间的跨接电容封装于所述的控制芯片内。

5. 根据权利要求2所述的控制芯片,其特征在于:所述的高压电容包括嵌设于P衬底上的一圈P+有源区以及一块N+有源区且N+有源区位于P+有源区圈内,所述的N+有源区上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线 with 发送器相连,所述的P+有源区接原边地,所述的N+有源区作为高压电容的下极板与接收器相连。

6. 根据权利要求2所述的控制芯片,其特征在于:所述的高压电容包括嵌设于P衬底上

的一圈P+有源区以及一块N阱且N阱位于P+有源区圈内,所述的N阱上嵌设有一圈N+有源区,位于N+有源区圈内的N阱上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线 with 发送器相连,所述的P+有源区接原边地,所述的N+有源区作为高压电容的下极板与接收器相连。

7. 根据权利要求2所述的控制芯片,其特征在于:所述的高压电容包括嵌设于P衬底上的一圈P+有源区以及一块N阱且N阱位于该P+有源区圈内;所述的N阱上嵌设有一圈N+有源区和一块P+有源区且该P+有源区位于N+有源区圈内,该P+有源区上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线 with 发送器相连,外围的一圈P+有源区接原边地,内围的一块P+有源区作为高压电容的下极板与接收器相连,所述的N+有源区接原边电源电压。

8. 根据权利要求2所述的控制芯片,其特征在于:所述的高压电容包括嵌设于P衬底上的一块P阱,所述的P阱上嵌设有一圈P+有源区和一块N+有源区且N+有源区位于P+有源区圈内,所述的N+有源区上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线 with 发送器相连,所述的P+有源区接原边地,所述的N+有源区作为高压电容的下极板与接收器相连。

9. 根据权利要求2所述的控制芯片,其特征在于:所述的高压电容包括嵌设于P衬底上的一圈P+有源区,位于P+有源区圈内的P衬底上设有第一氧化层,所述的第一氧化层上设有中间层金属,所述的中间层金属上设有第二氧化层,所述的第二氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线 with 发送器相连,所述的P+有源区接原边地,所述的中间层金属作为高压电容的下极板与接收器相连。

10. 根据权利要求2所述的控制芯片,其特征在于:所述的高压电容包括设于P衬底上的两组顶层金属,顶层金属与P衬底之间通过氧化层隔离,两组顶层金属采用插指状结构,使得两者之间的寄生电容即构成所述的高压电容,其中一组顶层金属作为高压电容的上极板通过引线 with 发送器相连,另一组顶层金属作为高压电容的下极板与接收器相连。

一种隔离型功率变换器基于高压电容耦合的控制芯片

技术领域

[0001] 本发明属于功率变换器技术领域,具体涉及一种隔离型功率变换器基于高压电容耦合的控制芯片。

背景技术

[0002] 目前,在隔离型功率变换电路中,使用变压器实现输入与输出的电气隔离。功率控制开关在输入侧对输出进行控制。为了构成负反馈控制环路,需要采样输出侧电学信号,经过控制运算,将输出侧信号转换为控制信号送给输入侧功率开关。为了实现隔离,该反馈环通路信号需要进行电气隔离传输。隔离型功率变换电路的隔离需要在2KV以上。为了解决隔离问题,目前有两类解决方法。第一类解决隔离问题的方法是采用输入侧反馈检测,如图1(a)所示,在功率变压器的原边对输出电压电流进行检测,对应采用原边峰值电流控制方式的控制器,此种检测方式需要在开关周期的特定部分,通过功率变压器的电压感应来检测输出电压大小,其控制精度有限;如图1(b)所示,在功率变压器中添加了一个辅助绕组,通过变压器的电磁感应来检测输出电压,此种方式需要在变压器中添加额外的绕组,需要占用额外的印刷电路板面积并增加变压器的成本。

[0003] 另一类解决隔离问题的方法是在反馈通路中添加隔离电路,根据隔离电路的原理,隔离方式分为磁隔离、光耦隔离、电感耦合隔离等;图1(c)所示了现有采用光耦隔离方式的功率变换器,该变换器能够获得较好的输出电压采样精度,提高变换器的输出特性;但是该种方案要求额外的光耦及其配套的采样补偿电路,需要额外占用电路板的面积并增加成本。

[0004] 由此可见,磁隔离方式以及光耦隔离方式需要利用额外的隔离元件实现隔离,难以集成到单颗控制芯片内部;电感耦合隔离方式能够利用芯片封装引线框架,将隔离通路集成在单个封装内,但需要特殊的封装框架,此外电感耦合隔离方式还对外部电磁环境较为敏感,容易出现误触发。

发明内容

[0005] 针对现有技术所存在的上述技术问题,本发明提供了一种隔离型功率变换器基于高压电容耦合的控制芯片,通过采用片上高压隔离反馈通路,在保证控制和检测精度的同时,简化了系统外围电路,从而减小了电路板面积,降低了分立器件的成本,提高系统的可靠性。

[0006] 一种隔离型功率变换器基于高压电容耦合的控制芯片,包括副边控制电路、高压电容隔离耦合电路以及原边控制电路;其中:

[0007] 所述的副边控制电路通过检测功率变换器的输出电压及输出电流,经相应控制逻辑运算得到功率变换器原边主功率开关管的开关控制信号;

[0008] 所述的高压电容隔离耦合电路用于对副边控制电路和原边控制电路进行电气隔离,同时将副边控制电路生成的开关控制信号传输给原边控制电路;

[0009] 所述的原边控制电路通过高压电容隔离耦合电路接收所述的开关控制信号,用以对主功率开关管进行开关控制。

[0010] 所述功率变换器原边的主功率开关管封装于所述的控制芯片内;所述功率变换器中跨接原副两边地线之间的跨接电容封装于所述的控制芯片内。

[0011] 所述的高压电容隔离耦合电路包括反相放大器、高压电容以及电压比较器;其中,所述反相放大器的输入端与副边控制电路相连以接收所述的开关控制信号,输出端通过引线与高压电容的上极板相连;高压电容的下极板与电压比较器的同相输入端相连,电压比较器的反相输入端接参考电平,电压比较器的输出端与原边控制电路相连,所述的反相放大器作为发送器,所述的电压比较器作为接收器。

[0012] 所述的高压电容隔离耦合电路包括反相放大器、高压电容、偏置电阻以及电压比较器;其中,所述反相放大器的输入端与副边控制电路相连以接收所述的开关控制信号,输出端通过引线与高压电容的上极板相连;高压电容的下极板与电压比较器的同相输入端以及偏置电阻的一端相连,偏置电阻的另一端接偏置电压,电压比较器的反相输入端接参考电平,电压比较器的输出端与原边控制电路相连,所述的反相放大器作为发送器,所述的偏置电阻和电压比较器组成作为接收器。

[0013] 所述的高压电容隔离耦合电路包括两个反相放大器、两个高压电容、两个偏置电阻以及电压比较器;其中一反相放大器的输入端与副边控制电路相连以接收所述的开关控制信号,输出端与另一反相放大器的输入端相连同时通过引线与其中一高压电容的上极板相连;另一反相放大器的输出端通过引线与另一高压电容的上极板相连,其中一高压电容的下极板与一偏置电阻的一端以及电压比较器的同相输入端相连,另一高压电容的下极板与另一偏置电阻的一端以及电压比较器的反相输入端相连,两个偏置电阻的另一端共连并接偏置电压,电压比较器的输出端与原边控制电路相连;所述的两个反相放大器组成作为发送器,所述的两个偏置电阻和电压比较器组成作为接收器。

[0014] 所述的控制芯片内包含有互相隔离的两个晶片,其中原边控制电路、主功率开关管、接收器和高压电容封装于其中一个晶片上,副边控制电路和发送器封装于另一个晶片上。

[0015] 作为一种实现形式,所述的高压电容包括嵌设于P衬底上的一圈P+有源区以及一块N+有源区且N+有源区位于P+有源区圈内,所述的N+有源区上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线与发送器相连,所述的P+有源区接原边地,所述的N+有源区作为高压电容的下极板与接收器相连。

[0016] 作为另一种实现形式,所述的高压电容包括嵌设于P衬底上的一圈P+有源区以及一块N阱且N阱位于P+有源区圈内,所述的N阱上嵌设有一圈N+有源区,位于N+有源区圈内的N阱上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线与发送器相连,所述的P+有源区接原边地,所述的N+有源区作为高压电容的下极板与接收器相连。

[0017] 作为又一种实现形式,所述的高压电容包括嵌设于P衬底上的一圈P+有源区以及一块N阱且N阱位于该P+有源区圈内;所述的N阱上嵌设有一圈N+有源区和一块P+有源区且该P+有源区位于N+有源区圈内,该P+有源区上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线与发送器相连,外围的一圈P+有源区接原

边地,内围的一块P+有源区作为高压电容的下极板与接收器相连,所述的N+有源区接原边电源电压。

[0018] 作为又一种实现形式,所述的高压电容包括嵌设于P衬底上的一块P阱,所述的P阱上嵌设有一圈P+有源区和一块N+有源区且N+有源区位于P+有源区圈内,所述的N+有源区上设有氧化层,所述的氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线与发送器相连,所述的P+有源区接原边地,所述的N+有源区作为高压电容的下极板与接收器相连。

[0019] 作为又一种实现形式,所述的高压电容包括嵌设于P衬底上的一圈P+有源区,位于P+有源区圈内的P衬底上设有第一氧化层,所述的第一氧化层上设有中间层金属,所述的中间层金属上设有第二氧化层,所述的第二氧化层上设有顶层金属,所述的顶层金属作为高压电容的上极板通过引线与发送器相连,所述的P+有源区接原边地,所述的中间层金属作为高压电容的下极板与接收器相连。

[0020] 作为又一种实现形式,所述的高压电容包括设于P衬底上的两组顶层金属,顶层金属与P衬底之间通过氧化层隔离,两组顶层金属采用插指状结构,使得两者之间的寄生电容即构成所述的高压电容,其中一组顶层金属作为高压电容的上极板通过引线与发送器相连,另一组顶层金属作为高压电容的下极板与接收器相连。

[0021] 本发明由于采用了片上高压电容隔离耦合电路,在保证控制和检测精度的同时,简化了系统外围电路,从而无需辅助绕组、分立隔离电路或片外偏置和补偿电路,从而减小了电路板面积,降低了分立器件的成本,提高系统的可靠性。本发明由于采用了与现有工艺相兼容的电容结构,从而能够在无需对现有IC制造工艺进行改造的情况下,直接将电容与控制电路制作在同一片晶片上,从而在不增加芯片制造成本的情况下获得上述性能改进。

附图说明

[0022] 图1 (a) 为采用原边检测的功率变换器结构示意图。

[0023] 图1 (b) 为采用辅助绕组进行电压检测的功率变换器结构示意图。

[0024] 图1 (c) 为采用光耦隔离进行电压反馈的功率变换器结构示意图。

[0025] 图2 (a) 为利用功率变换控制器中的跨接电容及芯片上集成的高压电容构成的耦合电路结构示意图。

[0026] 图2 (b) 为利用芯片上集成的高压电容和集成的跨接电容构成的耦合电路结构示意图。

[0027] 图2 (c) 为无需跨接电容参与利用芯片上集成的高压电容构成的差分式耦合电路结构示意图。

[0028] 图3 (a) 为与现有工艺兼容的一种基本的片上高压耦合电容截面示意图。

[0029] 图3 (b) 为改进型可偏置以减小寄生电容的一种高压耦合电容截面示意图。

[0030] 图3 (c) 为改进型可偏置以减小寄生电容的第二种高压耦合电容截面示意图。

[0031] 图3 (d) 为改进型可偏置以减小寄生电容的第三种高压耦合电容截面示意图。

[0032] 图3 (e) 为无需偏置电压的高压耦合电容截面示意图。

[0033] 图3 (f) 为只需要使用顶层金属的高压耦合电容结构俯视图。

[0034] 图4为在封装中利用封装引线连接高压耦合电容的俯视示意图。

- [0035] 图5为在封装中利用封装引线连接高压耦合电容的截面示意图。
- [0036] 图6(a)为单端高压耦合电路的结构示意图。
- [0037] 图6(b)为带电压偏置的高压耦合电路的结构示意图。
- [0038] 图6(c)为带电压偏置的差分型高压耦合电路的结构示意图。
- [0039] 图7为使用高压耦合隔离电路进行隔离反馈的反激式功率变换器结构示意图。

具体实施方式

[0040] 为了更为具体地描述本发明,下面结合附图及具体实施方式对本发明的技术方案进行详细说明。

[0041] 本发明基于高压电容耦合的控制芯片包含了与现有工艺相兼容的高压隔离电容,该电容利用顶层金属和衬底作为电容的两个极板,或使用顶层金属和带偏置的阱来作为电容的两个极板,通过对阱进行偏置进一步减小寄生电容对信号传输的影响。控制电路包括原边控制电路和副边控制电路,其中原边控制电路与原边功率开关管集成于单片晶片上,主要功能是接受副边发送的功率管开关控制信号,并驱动功率管开通和关断。副边控制电路包含主要的控制逻辑,通过检测输出电压电流,得到功率管的控制信号,并发送到原边控制电路。原边控制电路与副边控制电路相隔离,控制信号通过高压隔离电容进行传递,由副边控制电路中的发送驱动电路驱动,由原边控制电路中的检测电路恢复控制信号,并送给原边功率管。原边控制晶片和副边控制晶片在单个封装内部通过封装引线相连,无需额外的处理即可实现隔离。

[0042] 图2(a)所示了隔离耦合的基本实现形式。集成于同个芯片封装内的两个部分,包含互相隔离的两个晶片。发送器位于相互隔离的第一个晶片上,高压电容和接收器位于相互隔离的第二个晶片上。发送器上包含一个信号源,该信号源由功率变换电路的控制逻辑产生,根据功率变换电路的状态发生变化,如给出脉冲、正跳变或负跳变。发送器上还包含一个驱动放大电路DRV,该电路将信号源的信号进行放大,以使得发送信号达到一定的强度。放大电路的输出与片上高压电容 C_H 相连,高压电容的另一端与接收器的输入相连。接收器包含一个电压比较器,用于对接收到的信号进行恢复,该比较器具有一个阻值较大的输入电阻 R_{in} 。该电路还包含了在功率变换电路中所需要的原边与副边的地线之间跨接的电容 C_Y ,该电容为传统隔离型功率变换电路中所必需的电容,而非为实现本发明需要额外添加的元件。从而,由片上高压电容 C_H 、输入电阻 R_{in} 和片外跨接电容 C_Y 构成了一个完整的回路。输入信号发生变化时,会在电容 C_H 的一个极板上产生一个充电电流 I_T ,对应地在输入电阻 R_{in} 上产生一个瞬时的电压跳变 V_R 。该电压跳变会被比较器检测到,并恢复为一个逻辑信号,从而实现信号从发送器到接收器的传递。

[0043] 图2(b)所示了相对于图2(a)的一种改进方案,即将隔离功率变换电路所需的 C_Y 电容使用片上方式实现,置于封装内部。该方案的基本工作原理与图2(a)中电路的工作原理相同。

[0044] 图2(c)所示了相对于图2(a)的另一种改进方案,该方案采用了差分式的信号传输方法,而无需跨接电容 C_Y 的参与。该方案包含集成于同一个封装内的两个相互隔离的晶片上的电路。发送器位于相互隔离的第一个晶片上,发送器包含一个信号源和一个差分放大电路。该信号源由功率变换电路的控制逻辑产生,根据功率变换电路的状态发生变化,如给

出脉冲、正跳变或负跳变。该差分放大电路用于依据信号源信号产生两个幅度相等,相位相反的差分信号,并送给高压隔离电容。发送器的差分放大电路的输出分别与两个高压隔离电容 C_{H1} 和 C_{H2} 相连。高压隔离电容 C_{H1} 和 C_{H2} 分别接比较器的同相输入端和反相输入端。比较器的两个输入端对地均有较大的输入电阻 R_{in1} 和 R_{in2} 。该电路在工作时,信号源的信号经过差分放大电路放大,在高压电容 C_{H1} 和 C_{H2} 上产生方向相反大小相等的电流 I_{T1} 和 I_{T2} ,该电流流经输入电阻 R_{in1} 和 R_{in2} 即在比较器的输入端产生电压跳变 V_R ,该电压跳变被比较器检测到,作为逻辑电平输出给其它控制电路。

[0045] 图3(a)所示了一种基本的片上高压隔离电容的结构,该高压电容的上极板 C_p 由工艺中的顶层金属构成,下极板 C_n 由制作在P-sub上的N+有源区构成,两个极板之间为二氧化硅介质层Oxide,通过调整二氧化硅介质层的厚度可以对电容的击穿电压进行调整。由于上极板使用了顶层金属,上极板可以直接通过封装引线与外部进行连接。在N+有源区外围还有一圈与地相连的P+有源区,用于将电容的下极板与电路的其他部分隔离,以减少与电路其他部分的互相干扰。

[0046] 图3(b)所示了一种改进型的片上高压电容结构,该高压电容的上极板 C_p 由工艺中的顶层金属构成,下极板 C_n 由制作在P-sub上的N阱构成,N阱经由N+有源区与外部相连,两个极板之间为二氧化硅介质层Oxide,通过调整二氧化硅介质层的厚度可以对电容的击穿电压进行调整。由于上极板使用了顶层金属,上极板可以直接通过封装引线与外部进行连接。在N+有源区外围还有一圈与地相连的P+有源区,用于将电容的下极板与电路的其他部分隔离,以减少与电路其他部分的互相干扰。该结构的改进之处在于,其使用的N阱可以通过下极板 C_n 进行单独的电压偏置。使用低掺杂的N阱有助于减小寄生PN结电容,在有电压偏置的状态下,可以使得N阱到P-sub衬底的寄生PN结电容进一步减小,从而减小寄生电容对信号传输的影响。

[0047] 图3(c)所示了一种改进型的片上高压电容结构,该高压电容的上极板 C_p 由工艺中的顶层金属构成,下极板 C_n 由制作在N阱中的P+有源区构成,N阱经由N+有源区与外部电源vdd相接,两个极板之间为二氧化硅介质层Oxide,通过调整二氧化硅介质层的厚度可以对电容的击穿电压进行调整。由于上极板使用了顶层金属,上极板可以直接通过封装引线与外部进行连接。在N+有源区外围还有一圈与地相连的P+有源区,用于将电容与电路的其他部分隔离,以减少与电路其他部分之间的互相干扰。该结构的改进之处在于,其使用的N阱直接与电源相接,可以对下极板 C_n 进行单独的电压偏置。在有电压偏置的状态下,可以使得N阱到P+有源区之间的寄生PN结电容减小,从而减小寄生电容对信号传输的影响。此外,由于使用了与电源相接的N阱,该电容能够获得更好的隔离效果。该结构电路还提高了电路的安全性,由于电源到地之间的PN结的存在,该电路还能够对电路中的ESD事件起到保护作用。同时,由于电源到电容下极板 C_n 的PN结的存在,电容下极板 C_n 的电位也会被限制在合理的范围内,以避免其上耦合的信号过大,造成其它电路失效。

[0048] 图3(d)所示了一种改进型的片上高压电容结构,该高压电容的上极板 C_p 由工艺中的顶层金属构成,下极板 C_n 由制作在P阱中的N+有源区构成,P阱经由外围的P+有源区与地相接,两个极板之间为二氧化硅介质层Oxide,通过调整二氧化硅介质层的厚度可以对电容的击穿电压进行调整。由于上极板使用了顶层金属,上极板可以直接通过封装引线与外部进行连接。P阱用于将电容与电路的其他部分隔离,以减少与电路其他部分的互相干扰。该

结构的改进之处在于,下极板使用N+有源区能够进行单独的电压偏置,使得N+有源区到P阱之间的寄生PN结电容减小,从而减小寄生电容对信号传输的影响。

[0049] 图3(e)所示了一种片上高压电容结构,该高压电容的上极板 C_p 由工艺中的顶层金属构成,下极板 C_n 由工艺中的第一层金属M1构成,顶层金属与第一层金属之间为二氧化硅介质层Oxide,第一层金属与衬底之间也由二氧化硅介质层Oxide隔离,该电容周围的衬底由P+有源区实现与电路其他部分的隔离。该电容的优点是无需偏置电压,可以根据需要进行合理的串联以提高耐压。

[0050] 图3(f)给出了一种只需要使用顶层金属的高压电容结构。为了说明的方便,图3(f)为俯视图,该高压电容的上下极板 C_p 及 C_n 均使用顶层金属TM实现,两个极板使用插指状结构,通过顶层金属之间的寄生电容来构成高压电容。该种高压电容结构的优点是结构简单,易于实现。

[0051] 图4给出了高压电容及其所在的控制电路的封装示意图。由于要实现隔离,封装引线框架分为互不相接的两部分。两颗晶片分别置于这两部分互相隔离的框架之上。其中原边控制电路及功率管、高压隔离电容所在晶片置于原边框架上,并通过封装引线及框架相连,副边控制电路所在晶片置于副边框架上,并通过封装引线及副边框架相连。两个晶片之间通过封装引线进行相连。根据隔离耦合方案,可选地使用单根或双根引线将原边晶片与副边晶片相连。图5为芯片连接的界面示意图,隔离耦合电路的发送器位于副边控制电路所在晶片上。其包含一个使用顶层金属构成的引线PAD,即信号发送引线端口TX PAD,隔离耦合电路的高压电容及接收器位于原边控制电路所在晶片上,电容的上极板为顶层金属,构成一个引线PAD,即信号接收RX PAD。两个PAD之间通过封装引线相连。高压电容的下极板接电容输出信号 RX_i ,送给检测比较器。

[0052] 图6(a)所示了无需偏置的高压电容进行隔离时的原理图,该方案采用非差分发送方式。发送信号TS经过反相器INV1放大,与发送PAD TX相接, TX PAD经过引线及接收PAD RX相接, RX PAD为高压电容的上极板,高压电容的下极板与信号 RX_i 相接,并接入比较器CMP1的同相输入端,比较器CMP1的反相输入端接参考电平 V_{ref} ,比较器的输出即为接收到的信号 RX_o 。节点 RX_i 对地接大电阻 R_B 以为 RX_i 提供直流电位。本行业内的从业人员应当了解,为保证电路正常工作,比较器CMP1应设计有一定的滞回。

[0053] 图6(b)所示了使用改进型高压电容的电路原理图,该方案采用非差分发送方式。发送信号TS经过反相器INV2放大,与发送PAD TX相接, TX PAD经过引线及接收PAD RX相接, RX PAD为高压电容的上极板,高压电容的下极板与信号 RX_i 相接,并接入比较器CMP1的同相输入端,同时 RX_i 经由较大阻值的偏置电阻 R_{BIAS} 与偏置电压 V_b 相连。比较器CMP2的反相输入端接参考电平 V_{ref} ,比较器的输出即为接收到的信号 RX_o 。本行业内的从业人员应当了解,为保证电路正常工作,比较器CMP2应设计有一定的滞回。

[0054] 图6(c)所示了使用改进型高压电容及差分传输方案的电路原理图,发送信号TS与反相器INV3的输入相连,反相器INV3的输出与反相器INV4的输入和发送PAD TX2相连,反相器INV4的输出与发送PAD TX1相连。TX1PAD经过引线及接收PAD RX1相接, RX1PAD为高压电容的上极板,高压电容的下极板与信号 RX_{i1} 相接,并接入比较器CMP3的同相输入端,同时 RX_{i1} 经由较大阻值的偏置电阻 R_{BIAS1} 与偏置电压 V_b 相连。TX2PAD经过引线及接收PAD RX2相接, RX2PAD为高压电容的上极板,高压电容的下极板与信号 RX_{i2} 相接,并接入比较器CMP3的

反相输入端,同时RXi2经由较大阻值的偏置电阻 R_{BIAS2} 与偏置电压 V_b 相连。反相器CMP3的输出即为接收到的信号RXo。本行业内的从业人员应当了解,为保证电路正常工作,比较器CMP3应设计有一定的滞回。

[0055] 图7给出了高压耦合隔离电路进行隔离反馈的反激变换器的实施方案。该反激变换器为传统同步整流拓扑结构,包含一个输入交流电源,输入交流电源与输入二极管整流桥相连,二极管整流桥的输出正端为原边母线,二极管整流桥的输出负端为原边地,原边母线与原边地之间跨接整流电容 C_{in} ,原边母线与变压器原边同名端相连,变压器原边非同名端与隔离控制芯片相连,芯片内部接功率开关管M1的漏端。变压器原边绕组与RCD吸收电路相连,以吸收电路工作过程中产生的电压尖峰,保护功率开关管。隔离控制芯片内的功率开关管的源端与外部电流采样电阻 R_{cs} 相连,采样电阻 R_{cs} 的另一端接原边地。变压器的副边绕组的非同名端接输出的正端口,变压器副边绕组的同名端接同步整流晶体管的漏端,同步整流晶体管的源端接输出负端口,输出负端口也即副边地,同步整流晶体管的栅极接副边控制电路。隔离控制芯片的副边控制电路经由采样电阻 R_{sp} 与变压器副边同名端相连,用于对电路工作状态进行采样。输出正端口与副边地之间跨接滤波电容 C_L ,输出正端口与副边地之间还跨接两个串联的反馈电阻 R_{FB1} 和 R_{FB2} ,反馈电阻 R_{FB1} 和 R_{FB2} 的中间点与副边控制电路的反馈输入相连,用于对输出电压进行检测。副边地与原边地之间跨接电容 C_Y 。副边控制电路与原边控制电路之间通过前述的高压隔离耦合电路传输控制信号。

[0056] 该电路正常工作时,副边控制电路通过反馈电阻采样得到输出电压。若输出电压小于预定值,则副边控制电路经过高压隔离耦合电路向原边电路发送功率管开通信号。原边控制电路接收到功率管开通信号后,控制功率管导通一定的时间。副边电路在此过程中通过采样电阻 R_{sp} 监测变压器副边同名端的电压变化。当检测到变压器副边同名端的电压大于零时,表明原边功率管导通,副边控制电路控制同步整流管关断。此时,能量存储与变压器之中。当检测到电压由大于零变为小于零时,表明原边功率管关断,副边控制电路控制同步整流管导通,此时,变压器中存储的能量释放给输出滤波电容和负载。当副边控制电路检测到输出电压超过预定值时,则停止向原边控制电路发送功率管导通控制信号,原边功率管不做开关动作。

[0057] 该控制芯片实现了将原边和副边控制电路集成于同一个封装内,且无需增加额外的成本。由于使用了副边控制方案,使得电路能够有更好的响应速度。

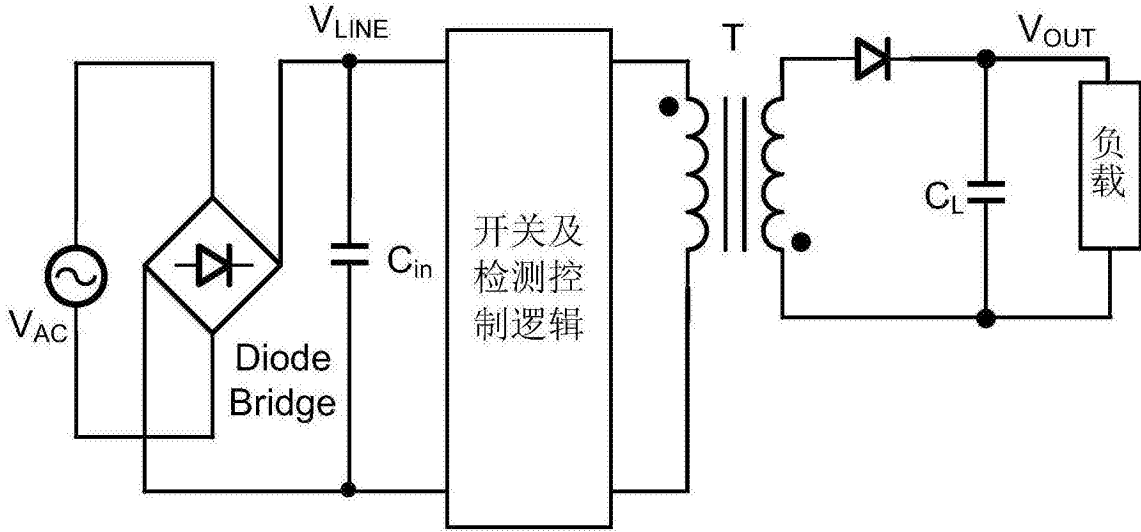


图1 (a)

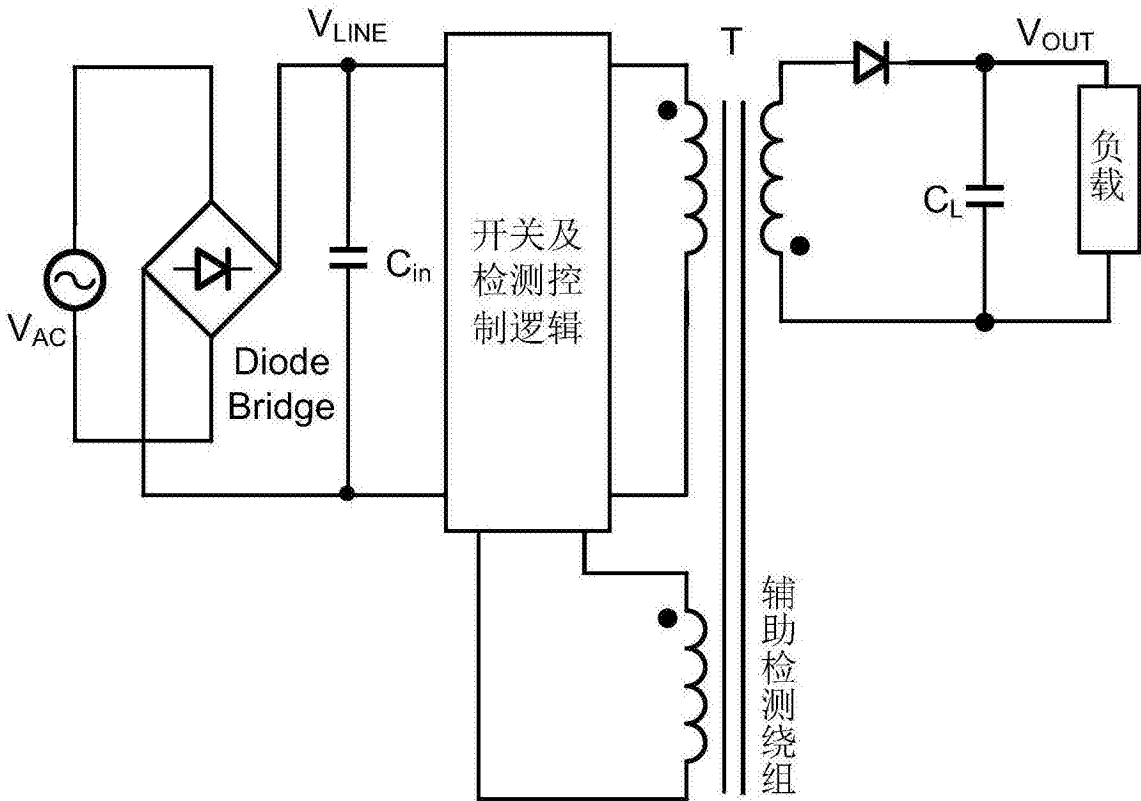


图1 (b)

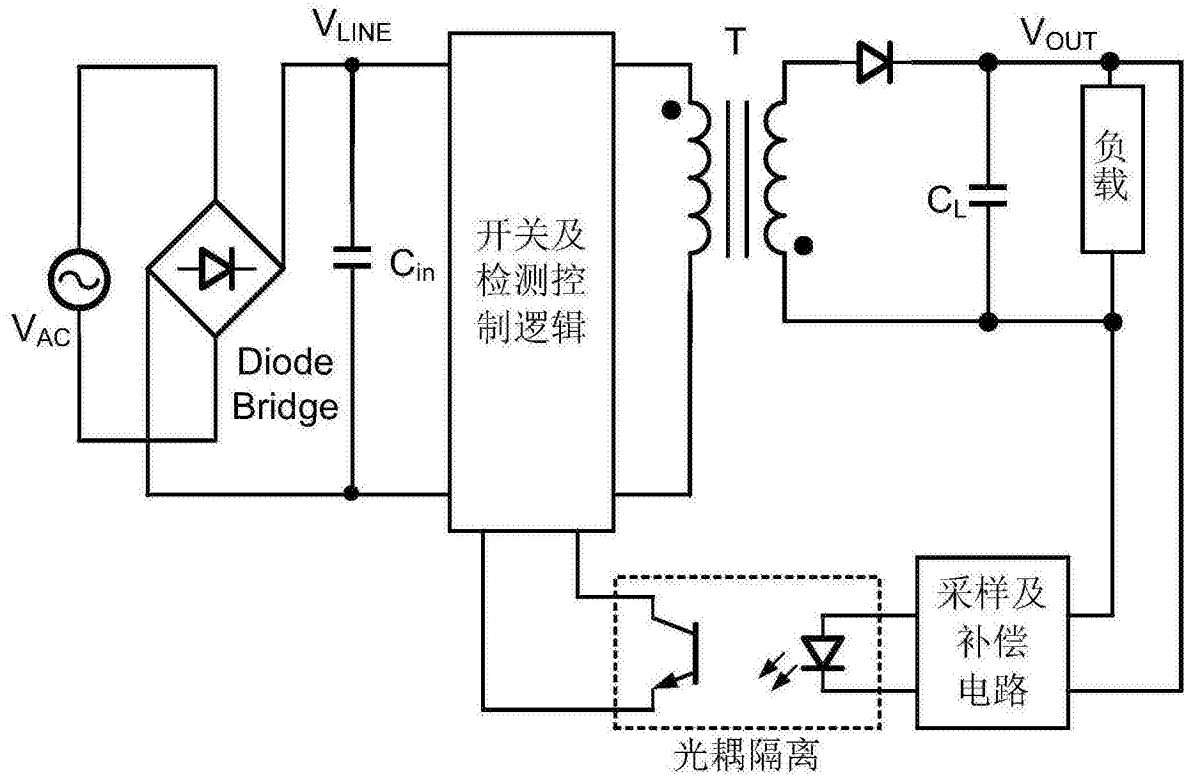


图1 (c)

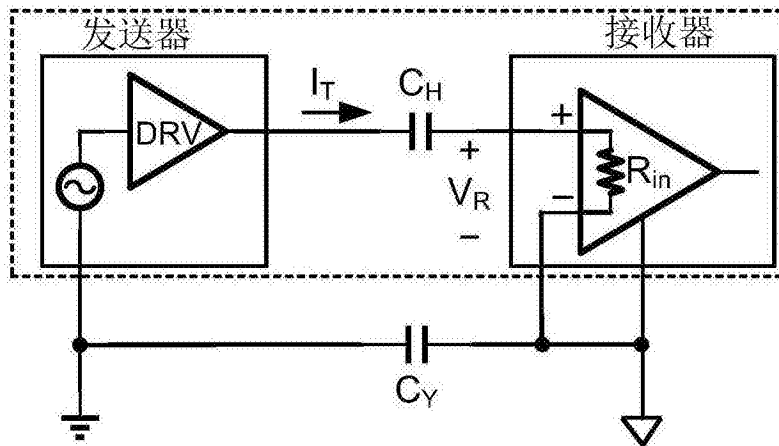


图2 (a)

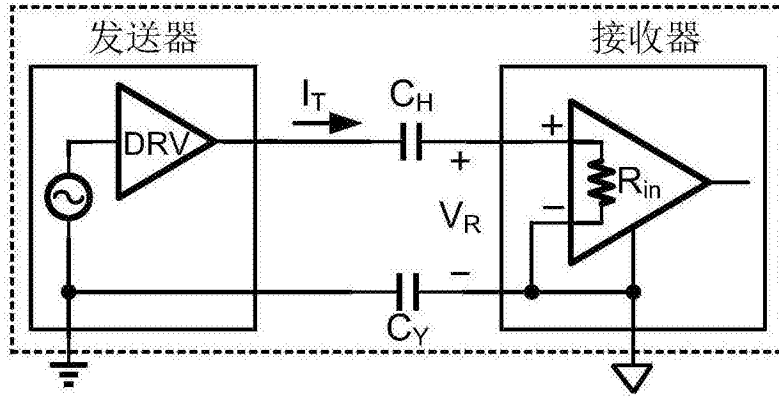


图2 (b)

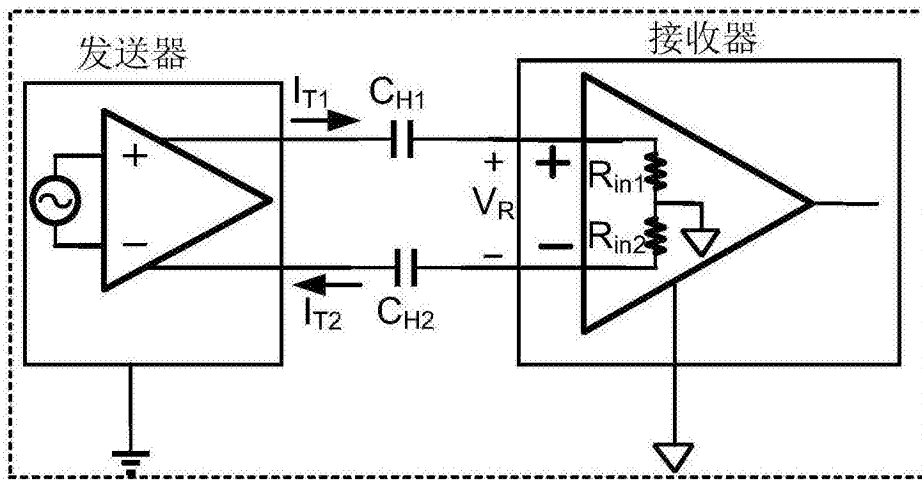


图2 (c)

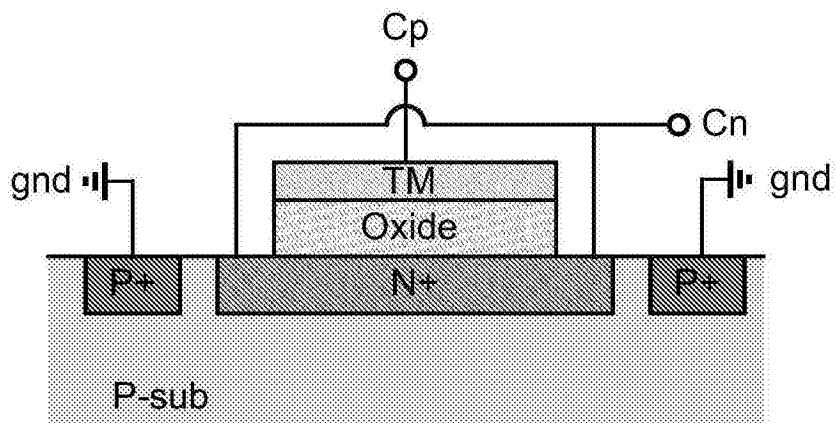


图3 (a)

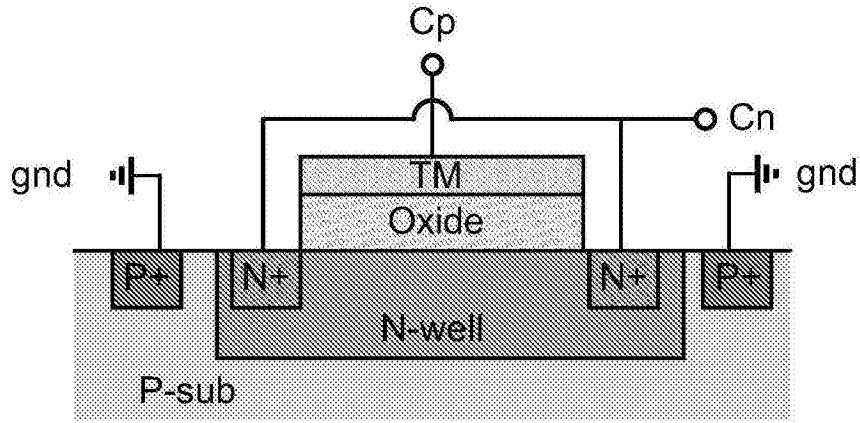


图3 (b)

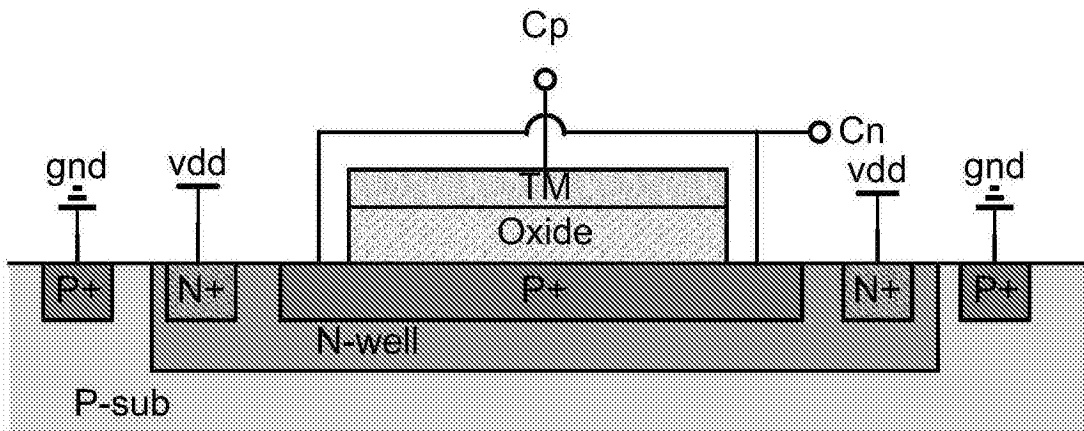


图3 (c)

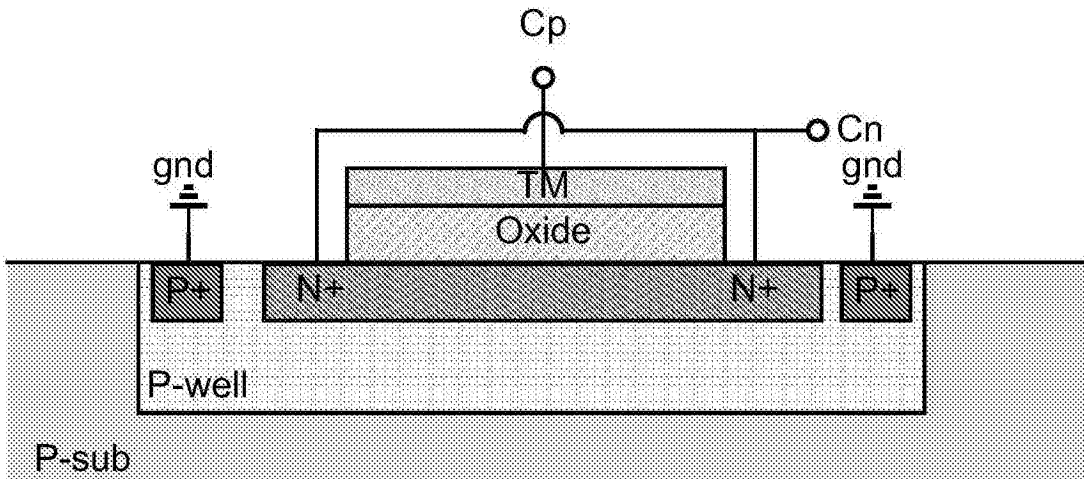


图3 (d)

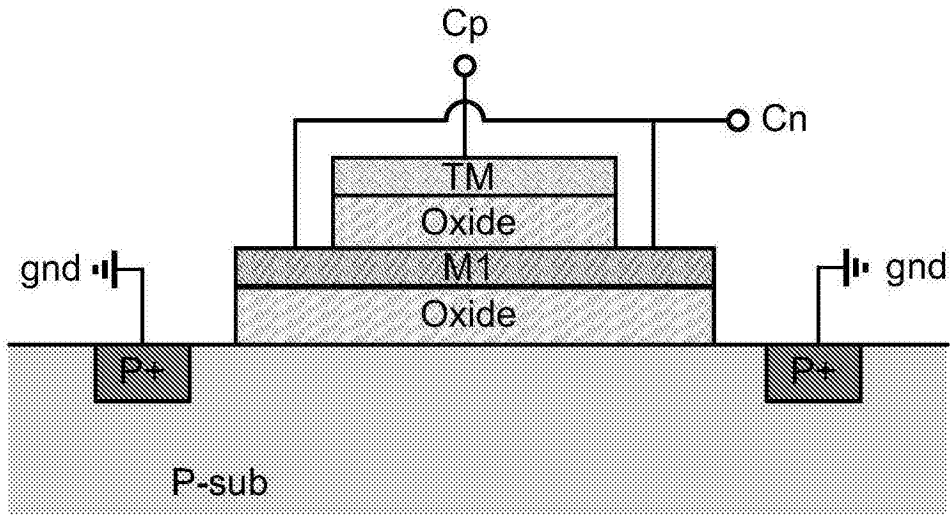


图3 (e)

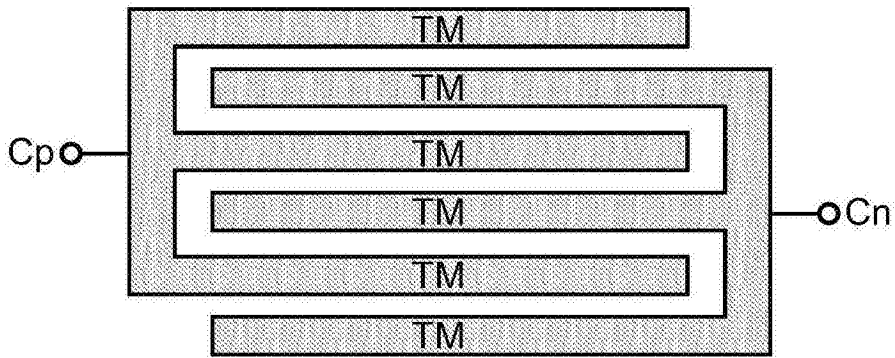


图3 (f)

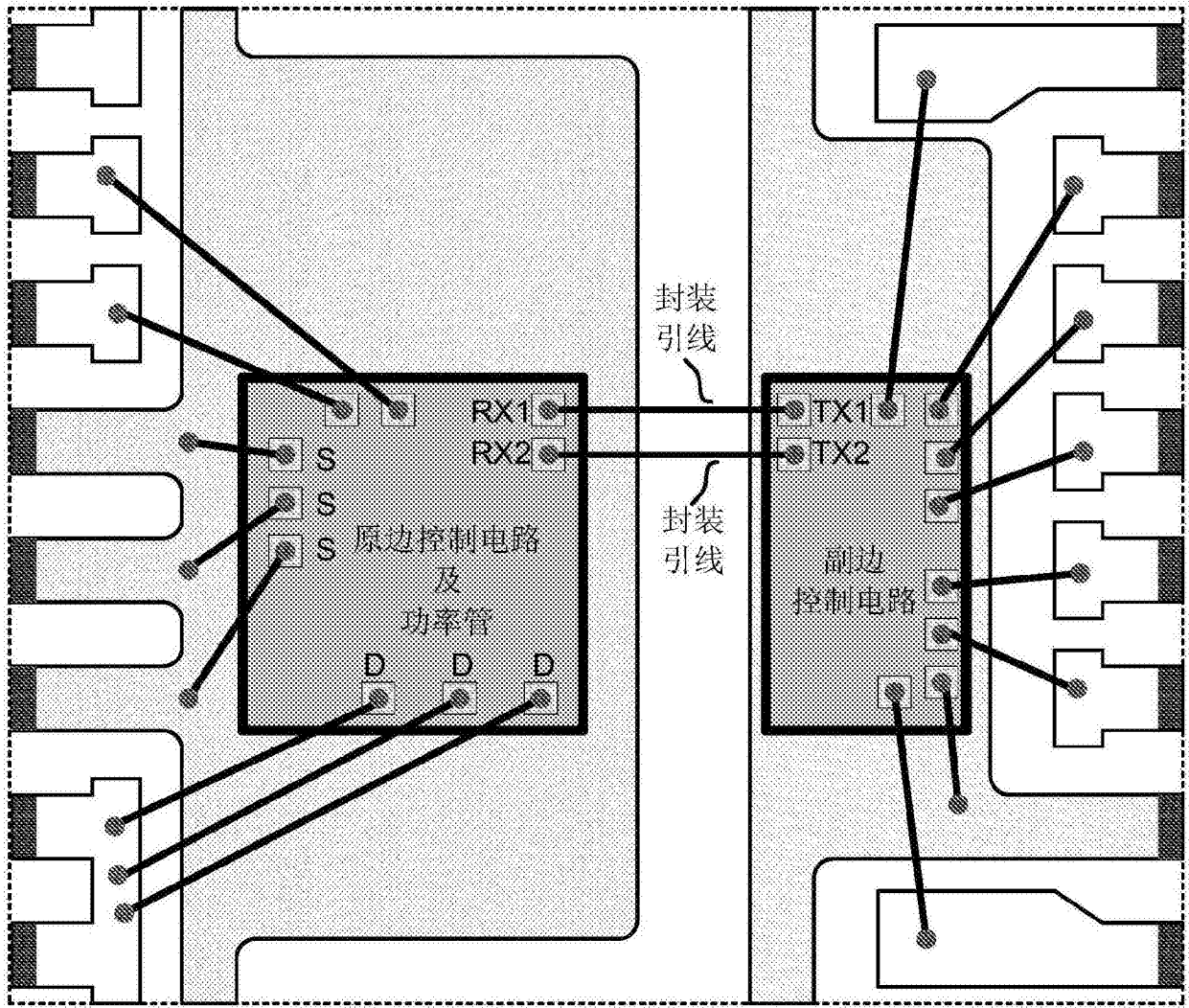


图4

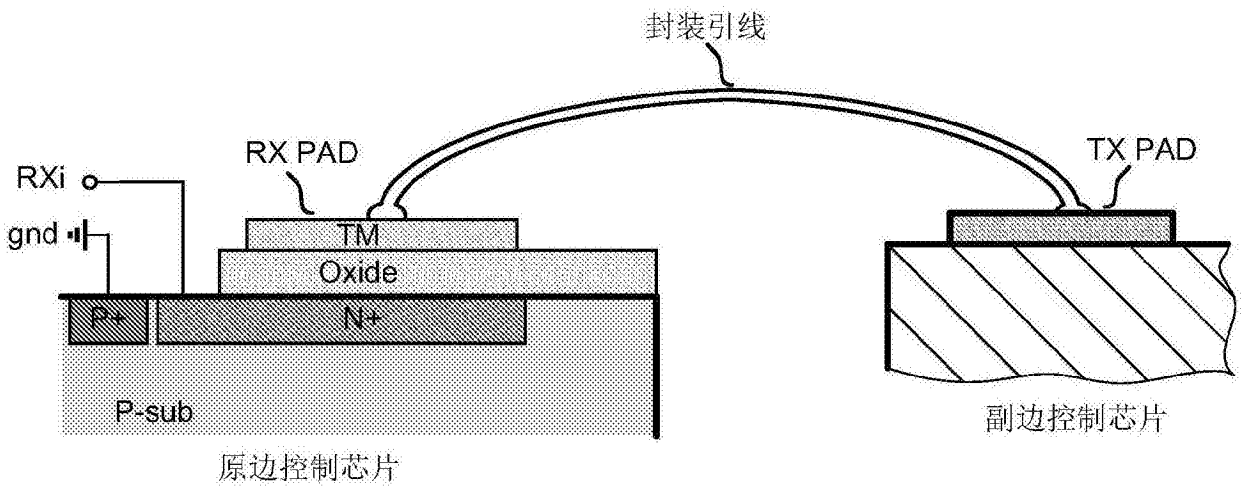


图5

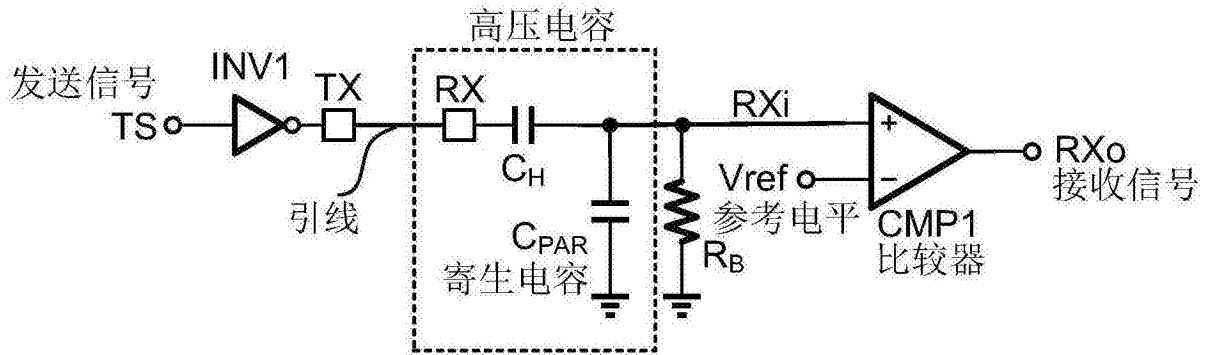


图6 (a)

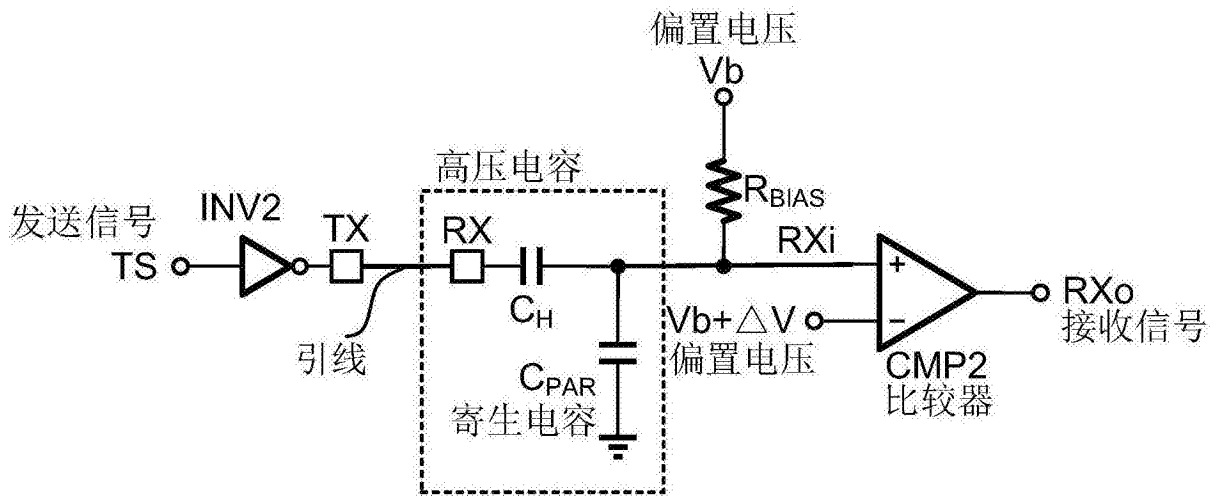


图6 (b)

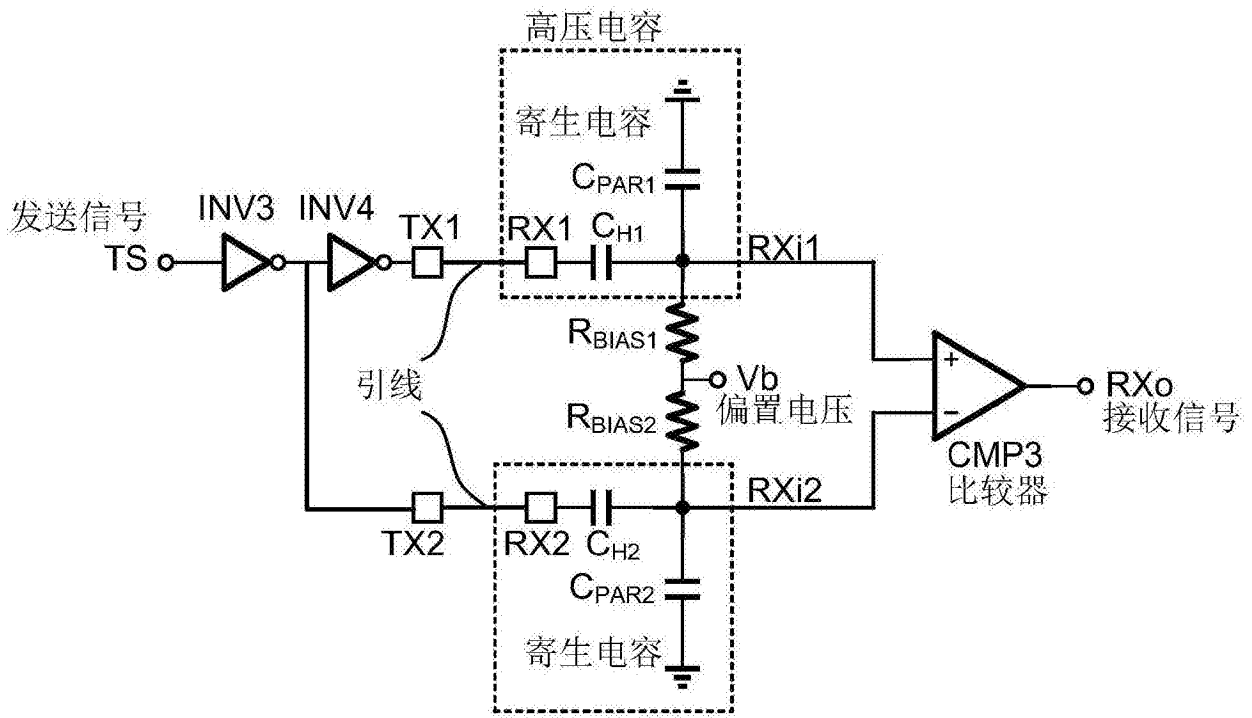


图6(c)

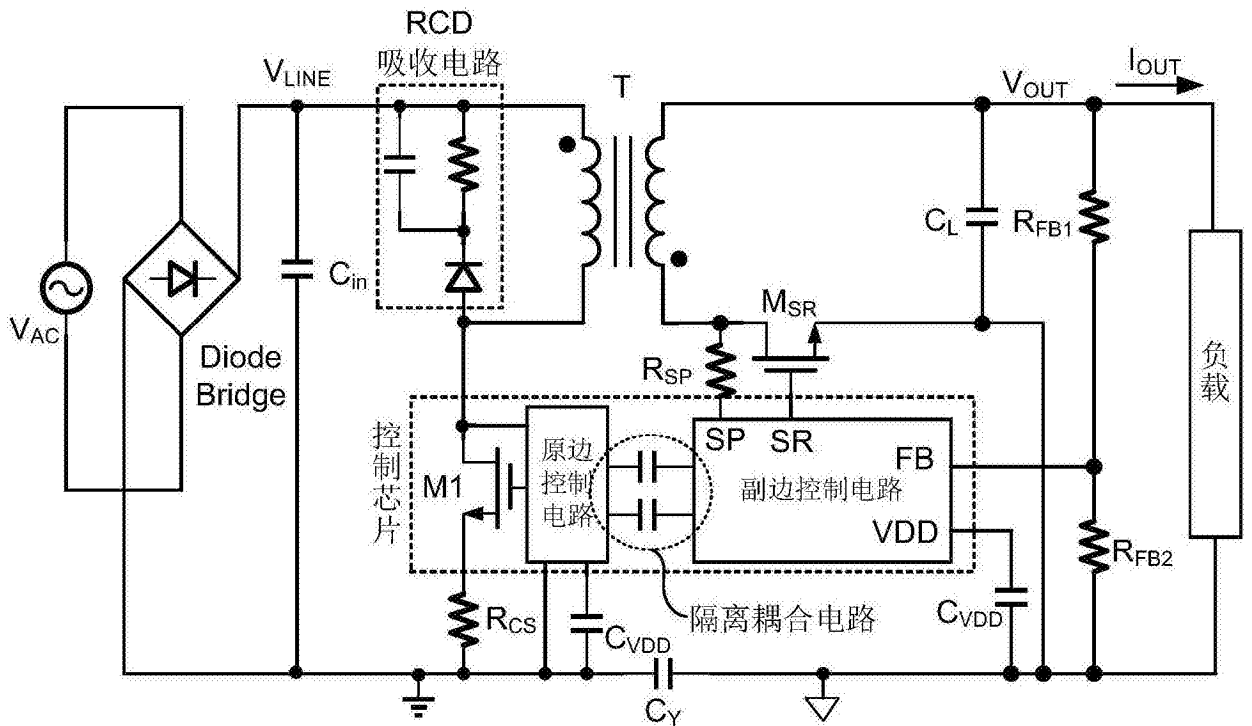


图7