

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7526915号
(P7526915)

(45)発行日 令和6年8月2日(2024.8.2)

(24)登録日 令和6年7月25日(2024.7.25)

(51)国際特許分類	F I
H 0 1 L 33/14 (2010.01)	H 0 1 L 33/14
H 0 1 L 33/32 (2010.01)	H 0 1 L 33/32
H 0 1 L 33/04 (2010.01)	H 0 1 L 33/04

請求項の数 7 (全17頁)

(21)出願番号	特願2021-206191(P2021-206191)	(73)特許権者	000226057 日亜化学工業株式会社 徳島県阿南市上中町岡4 9 1 番地 1 0 0
(22)出願日	令和3年12月20日(2021.12.20)	(74)代理人	100108062 弁理士 日向寺 雅彦
(65)公開番号	特開2023-91442(P2023-91442A)	(74)代理人	100168332 弁理士 小崎 純一
(43)公開日	令和5年6月30日(2023.6.30)	(74)代理人	内田 敬人
審査請求日	令和5年1月17日(2023.1.17)	(72)発明者	川田 至孝 徳島県阿南市上中町岡4 9 1 番地 1 0 0 日亜化学工業株式会社内
		(72)発明者	船越 良太 徳島県阿南市上中町岡4 9 1 番地 1 0 0 日亜化学工業株式会社内

最終頁に続く

(54)【発明の名称】 発光素子

(57)【特許請求の範囲】

【請求項1】

下方から上方に向かって順に、それぞれが窒化物半導体からなる、第1 n 側半導体層と、第1 活性層と、第1 p 側半導体層と、前記第1 p 側半導体層にトンネル接合する第2 n 側半導体層と、第2 活性層と、第2 p 側半導体層と、を備え、

前記第2 n 側半導体層は、下方から上方に向かって順に、第1 層と、第2 層と、第3 層と、を有し、

前記第1 層は、インジウムおよびガリウムを含み、第1 n 型不純物濃度を有し、

前記第2 層は、インジウムおよびガリウムを含み、前記第1 n 型不純物濃度よりも低い第2 n 型不純物濃度を有し、

前記第2 層におけるインジウムの組成比の値は、前記第1 層におけるインジウムの組成比の値よりも小さく、

前記第2 層の厚みは、前記第1 層の厚みよりも大きく、

前記第3 層は、ガリウムを含み、前記第2 n 型不純物濃度よりも低い第3 n 型不純物濃度を有する、発光素子。

【請求項2】

前記第2 層の厚みは、前記第3 層の厚みよりも小さい、請求項1 に記載の発光素子。

【請求項3】

前記第2 n 側半導体層は、前記第2 層と前記第3 層との間に配置された第4 層をさらに有し、

前記第4層は、アルミニウムおよびガリウムを含み、前記第3 n型不純物濃度よりも高い第4 n型不純物濃度を有する、請求項1または2に記載の発光素子。

【請求項4】

前記第4 n型不純物濃度は、前記第2 n型不純物濃度以下である、請求項3に記載の発光素子。

【請求項5】

前記第1層の厚みは、0.1 nm以上2 nm以下である、請求項1～4のいずれか1つに記載の発光素子。

【請求項6】

前記第2層の厚みは、10 nm以上40 nm以下である、請求項1～5のいずれか1つに記載の発光素子。

10

【請求項7】

前記第1層および前記第2層は、n型不純物がドーピングされた窒化インジウムガリウム層であり、

前記第3層は、n型不純物がドーピングされた窒化ガリウム層である、請求項1～6のいずれか1つに記載の発光素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、発光素子に関する。

20

【背景技術】

【0002】

特許文献1には、例えば、第1のn型層、第1の活性層、および第1のp型層を含む第1発光部と、第1発光部上に配置されたトンネル接合層と、トンネル接合層上に配置され、第2のn型層、第2の活性層、および第2のp型層を含む第2発光部と、を備える発光素子が開示されている。

【先行技術文献】

【特許文献】

【0003】

【文献】特開2004-128502号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0004】

本発明の一実施形態は、順方向電圧が低い発光素子を提供することを目的とする。

【課題を解決するための手段】

【0005】

本発明の一実施形態に係る発光素子は、下方から上方に向かって順に、それぞれが窒化物半導体からなる、第1 n側半導体層と、第1活性層と、第1 p側半導体層と、前記第1 p側半導体層に接する第2 n側半導体層と、第2活性層と、第2 p側半導体層と、を備える。前記第2 n側半導体層は、下方から上方に向かって順に、第1層と、第2層と、第3層と、を有する。前記第1層は、インジウムおよびガリウムを含み、第1 n型不純物濃度を有する。前記第2層は、インジウムおよびガリウムを含み、前記第1 n型不純物濃度よりも低い第2 n型不純物濃度を有する。前記第2層におけるインジウムの組成比の値は、前記第1層におけるインジウムの組成比の値よりも小さい。前記第2層の厚みは、前記第1層の厚みよりも大きい。前記第3層は、ガリウムを含み、前記第2 n型不純物濃度よりも低い第3 n型不純物濃度を有する。

40

【発明の効果】

【0006】

本発明の一実施形態によれば、順方向電圧が低い発光素子を提供できる。

【図面の簡単な説明】

50

【 0 0 0 7 】

【図 1】実施形態に係る発光素子を示す断面図である。

【図 2】図 1 の第 2 n 側半導体層を拡大して示す断面図である。

【図 3】実施形態に係る発光素子のエネルギーバンド図の例である。

【図 4】実施形態に係る発光素子の製造方法を示すフローチャートである。

【図 5】図 4 の第 2 n 側半導体層を形成する工程の詳細を示すフローチャートである。

【図 6】実施形態に係る発光素子の製造過程を説明するための断面図である。

【図 7】実施形態に係る発光素子の製造過程を説明するための断面図である。

【図 8】参考例に係る発光素子の第 2 n 側半導体層の層構成を示す断面図である。

【図 9 A】参考例に係る発光素子および実施例に係る発光素子の順方向電圧 V_f と基準となる順方向電圧 $V_{f_{ref}}$ との差 V_f を示すグラフである。

10

【図 9 B】参考例に係る発光素子および実施例に係る発光素子の各出力 P_o を正規化した値 $P_o / P_{o_{ref}}$ を示すグラフである。

【発明を実施するための形態】

【 0 0 0 8 】

以下に、実施形態について図面を参照しつつ説明する。なお、図面は模式的または概念的なものであり、各部分の厚みと幅との関係、部分間の大きさの比率などは、必ずしも現実のものと同じとは限らない。また、同じ部分を表す場合であっても、図面により互いの寸法や比率が異なって表される場合もある。さらに、本明細書と各図において、既出の図に関して説明したものと同様の要素には同一の符号を付して詳細な説明は適宜省略する。

20

【 0 0 0 9 】

また、以下では、説明をわかりやすくするために、XYZ 直交座標系を用いて、各部分の配置および構成を説明する。X 軸、Y 軸、Z 軸は、相互に直交している。また X 軸が延びる方向を「X 方向」とし、Y 軸が延びる方向を「Y 方向」とし、Z 軸が延びる方向を「Z 方向」とする。また、説明をわかりやすくするために、上方を Z 方向、下方をその反対方向とするが、これらの方向は、相対的なものであり重力方向とは無関係である。

【 0 0 1 0 】

図 1 は、本実施形態に係る発光素子 10 を示す断面図である。

図 2 は、図 1 の第 2 n 側半導体層 121 を拡大して示す断面図である。

図 3 は、本実施形態に係る発光素子 10 のエネルギーバンド図の例である。

30

発光素子 10 は、図 1 に示すように、基板 11 と、半導体構造体 12 と、n 側電極 13 と、p 側電極 14 と、を備える。

【 0 0 1 1 】

基板 11 の形状は平板状である。基板 11 の上面および下面は、例えば、X - Y 平面に概ね平行である。基板 11 は、例えば、サファイア (Al_2O_3) からなる。ただし、基板 11 には、シリコン (Si)、炭化シリコン (SiC)、または窒化ガリウム (GaN) 等他の材料を用いてもよい。基板 11 の上には、半導体構造体 12 が配置されている。

【 0 0 1 2 】

半導体構造体 12 は、例えば、窒化物半導体からなる複数の半導体層が積層された積層体である。ここで、「窒化物半導体」とは、窒素を含む半導体であって、典型的には、 $In_xAl_yGa_{1-x-y}N$ ($0 < x < 1, 0 < y < 1, x + y < 1$) なる化学式において組成比 x および y をそれぞれの範囲内で変化させた全ての組成の半導体を含むものである。

40

【 0 0 1 3 】

半導体構造体 12 は、下方から上方に向かって順に、第 1 発光部 110 と、第 2 発光部 120 と、を有する。第 1 発光部 110 は、下方から上方に向かって順に、第 1 n 側半導体層 112 と、第 1 活性層 113 と、第 1 p 側半導体層 114 と、を含む。第 1 発光部 110 は、第 1 n 側半導体層 112 の下に配置された下地層 111 をさらに含む。第 2 発光部 120 は、下方から上方に向かって順に、第 2 n 側半導体層 121 と、第 2 活性層 122 と、第 2 p 側半導体層 123 と、を含む。以下、半導体構造体 12 の各部について詳述する。

50

【 0 0 1 4 】

第1発光部110の下地層111は、基板11の上に配置されている。下地層111は、例えば、アンドープの半導体層を含む。本明細書において、「アンドープ」とは、n型不純物およびp型不純物を意図的にドーピングしていないことを意味する。すなわち、アンドープの半導体層は、n型不純物およびp型不純物を含む原料ガスを供給させずに形成した半導体層である。「n型不純物」とは、ドナーとなる不純物を意味する。「p型不純物」とは、アクセプターとなる不純物を意味する。アンドープの半導体層が、n型不純物および/またはp型不純物を意図的にドーピングした層と隣接している場合、その隣接した層からの拡散等によって、アンドープの半導体層にn型不純物および/またはp型不純物が含まれる場合がある。

10

【 0 0 1 5 】

下地層111におけるアンドープの半導体層は、例えばGaNを含む。下地層111の上には、第1n側半導体層112が配置されている。ただし、第1発光部に下地層が配置されておらず、第1n側半導体層が基板上に直接配置されていてもよい。

【 0 0 1 6 】

第1n側半導体層112は、1以上のn型半導体層を含む。第1n側半導体層112におけるn型半導体層は、例えば、n型不純物であるシリコン(Si)がドーピングされたGaNを含む。第1n側半導体層112におけるn型半導体層は、インジウム(In)またはアルミニウム(Al)等をさらに含んでもよい。第1n側半導体層112におけるn型半導体層は、n型不純物としてゲルマニウム(Ge)含んでもよい。

20

【 0 0 1 7 】

また、第1n側半導体層112は、第1活性層113に電子を供給するという機能を有していればよく、1以上のアンドープの半導体層をさらに含んでもよい。第1n側半導体層112におけるアンドープの半導体層は、例えばGaNを含む。

【 0 0 1 8 】

第1n側半導体層112は、第1面112s1、第2面112s2、および第3面112s3を含む。第1面112s1は、X-Y平面に概ね平行な面である。第2面112s2は、第1面112s1よりも上方に位置し、X-Y平面に概ね平行な面である。上面視において、第2面112s2は第1面112s1とX方向に隣り合っている。第3面112s3は、第1面112s1と第2面112s2の間に位置し、Y-Z平面に概ね平行な面である。第2面112s2上には、第1活性層113が配置されている。

30

【 0 0 1 9 】

第1活性層113は、例えば、複数の井戸層と複数の障壁層とを有する多重量子井戸構造を有する。複数の井戸層には、例えば窒化インジウムガリウム(InGaN)を用いることができる。複数の障壁層には、例えばGaNを用いることができる。井戸層および障壁層は、例えば、アンドープの半導体層であってもよい。また、井戸層および障壁層の少なくとも一部にn型不純物および/またはp型不純物が含有されていてもよい。第1活性層113の上には、第1p側半導体層114が配置されている。

【 0 0 2 0 】

第1p側半導体層114は、例えば、第1活性層113にホールを供給する機能を有する1以上のp型の半導体層を含む。第1p側半導体層114におけるp型の半導体層は、例えば、p型不純物であるマグネシウム(Mg)がドーピングされたGaNを含む。第1p側半導体層114におけるp型の半導体層は、Alをさらに含んでもよい。

40

【 0 0 2 1 】

また、第1p側半導体層114は、1以上のアンドープの半導体層をさらに含んでもよい。第1p側半導体層114におけるアンドープの半導体層は、例えばGaNを含む。第1p側半導体層114におけるアンドープの半導体層は、Alをさらに含んでもよい。また、第1p側半導体層114は、第2n側半導体層121にトンネル接合するp型の上部半導体層をさらに含んでもよい。上部半導体層は、例えば、p型不純物としてMgがドーピングされたGaNを含む。上部半導体層のp型不純物濃度は、例えば、第1p側半導体

50

層 1 1 4 において上部半導体層の下方に位置する p 型の半導体層の p 型不純物濃度よりも高い。第 1 p 側半導体層 1 1 4 上には、第 2 n 側半導体層 1 2 1 が配置されている。

【 0 0 2 2 】

第 2 n 側半導体層 1 2 1 は、第 1 p 側半導体層 1 1 4 と接している。第 2 n 側半導体層 1 2 1 は、図 2 に示すように、下方から上方に向かって順に、第 1 層 1 2 1 a と、第 2 層 1 2 1 b と、第 3 層 1 2 1 d と、を有する。第 2 n 側半導体層 1 2 1 は、本実施形態では、第 2 層 1 2 1 b と第 3 層 1 2 1 d との間に配置された第 4 層 1 2 1 c と、第 3 層 1 2 1 d の上に配置された第 5 層 1 2 1 e と、をさらに有する。

【 0 0 2 3 】

第 1 層 1 2 1 a は、第 1 p 側半導体層 1 1 4 上に配置される。第 1 層 1 2 1 a は、例えば、n 型不純物である Si がドープされた In Ga N 層である。第 1 層 1 2 1 a における In の組成比の値は、例えば、10% 以上 40% 以下であることが好ましく、20% 以上 40% 以下であることがさらに好ましい。

10

【 0 0 2 4 】

第 2 層 1 2 1 b は、第 1 層 1 2 1 a 上に配置される。第 2 層 1 2 1 b は、例えば、n 型不純物である Si がドープされた In Ga N 層である。第 2 層 1 2 1 b における In の組成比の値は、第 1 層 1 2 1 a における In の組成比の値よりも小さい。第 2 層 1 2 1 b における In の組成比の値は、例えば、0.1% 以上 3% 以下であることが好ましい。

【 0 0 2 5 】

第 4 層 1 2 1 c は、第 2 層 1 2 1 b 上に配置される。第 4 層 1 2 1 c は、図 3 に示すように、第 1 層 1 2 1 a および第 2 層 1 2 1 b のバンドギャップよりも大きいバンドギャップを有する。第 4 層 1 2 1 c は、本実施形態では、n 型不純物である Si がドープされた Al Ga N 層である。ただし、第 4 層 1 2 1 c は、第 2 層 1 2 1 b のバンドギャップよりも大きいバンドギャップを有する層であればよい。第 4 層 1 2 1 c は、例えば、窒化アルミニウムインジウムガリウム (Al In Ga N) 層であってもよい。第 4 層 1 2 1 c における Al の組成比の値は、例えば、5% 以上 35% 以下である。

20

【 0 0 2 6 】

第 3 層 1 2 1 d は、図 2 に示すように、第 4 層 1 2 1 c 上に配置される。第 3 層 1 2 1 d は、例えば、n 型不純物である Si がドープされた Ga N 層である。

【 0 0 2 7 】

第 5 層 1 2 1 e は、第 3 層 1 2 1 d 上に配置される。第 5 層 1 2 1 e は、例えば第 2 活性層 1 2 2 に電子を供給する機能を有する。第 5 層 1 2 1 e は、例えば、Ga N 層と In Ga N 層とが交互に配置された超格子層とすることができる。第 5 層 1 2 1 e の少なくとも一部の半導体層に n 型不純物および / または p 型不純物が含有されていてもよい。

30

【 0 0 2 8 】

以下、第 1 層 1 2 1 a、第 2 層 1 2 1 b、第 4 層 1 2 1 c、第 3 層 1 2 1 d、および第 5 層 1 2 1 e の n 型不純物濃度について説明する。ここで、第 1 層 1 2 1 a の n 型不純物濃度を「第 1 n 型不純物濃度」ともいい、第 2 層 1 2 1 b の n 型不純物濃度を「第 2 n 型不純物濃度」ともいい、第 4 層 1 2 1 c の n 型不純物濃度を「第 4 n 型不純物濃度」ともいい、第 3 層 1 2 1 d の n 型不純物濃度を「第 3 n 型不純物濃度」ともいい、第 5 層 1 2 1 e の n 型不純物濃度を「第 5 n 型不純物濃度」ともいう。

40

【 0 0 2 9 】

本実施形態では、n 型不純物濃度の大小関係が、第 1 n 型不純物濃度 > 第 2 n 型不純物濃度 > 第 4 n 型不純物濃度 > 第 3 n 型不純物濃度である。また、第 2 n 型不純物濃度 > 第 5 n 型不純物濃度である。ただし、これらの n 型不純物濃度の大小関係は、上記に限定されない。例えば、第 4 n 型不純物濃度は、第 2 n 型不純物濃度よりも高くてもよい。また、例えば、第 5 n 型不純物濃度は、第 2 n 型不純物濃度以上であってもよい。

【 0 0 3 0 】

第 1 n 型不純物濃度は、例えば、 $2 \times 10^{20} \text{ cm}^{-3}$ 以上 $1 \times 10^{21} \text{ cm}^{-3}$ 以下である。第 2 n 型不純物濃度は、例えば、 $4 \times 10^{19} \text{ cm}^{-3}$ 以上 $2 \times 10^{20} \text{ cm}^{-3}$ 以

50

下である。第4n型不純物濃度は、例えば、 $2 \times 10^{19} \text{ cm}^{-3}$ 以上 $2 \times 10^{20} \text{ cm}^{-3}$ 以下である。第3n型不純物濃度は、例えば、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $2 \times 10^{19} \text{ cm}^{-3}$ 以下である。第5n型不純物濃度は、例えば、 $1 \times 10^{18} \text{ cm}^{-3}$ 以上 $4 \times 10^{19} \text{ cm}^{-3}$ 以下である。

【0031】

次に、第1層121aの厚み t_1 、第2層121bの厚み t_2 、第4層121cの厚み t_4 、および第3層121dの厚み t_3 について説明する。ここで「厚み」とは、上下方向における各層の寸法を意味する。

【0032】

本実施形態では、各層の厚みの大小関係が、厚み $t_1 < t_4 < t_2 < t_3$ である。ただし、これらの厚みの大小関係は、上記に限定されない。例えば、厚み t_4 は、厚み t_2 以上であってもよい。また、例えば、厚み t_2 は、厚み t_3 以上であってもよい。

10

【0033】

第1層121aの厚み t_1 は、例えば、0.1nm以上2nm以下である。第2層121bの厚み t_2 は、例えば、10nm以上40nm以下である。第4層121cの厚み t_4 は、例えば、10nm以上30nm以下である。第3層121dの厚み t_3 は、例えば、80nm以上150nm以下である。

【0034】

次に、第1層121a、第2層121b、第4層121c、および第3層121dの機能を説明する。

20

【0035】

第1p側半導体層114と第2n側半導体層121とによるpn接合部の近辺に、n型不純物濃度が高い第1層121aが配置されている。これにより、pn接合部の近辺のキャリア密度を高めることができるため、pn接合部における空乏層の幅が狭くなり電子がトンネリングし易くなる。

【0036】

また、第1層121aにおけるInの組成比の値を高めることで、第1層121aのバンドギャップを小さくできる。例えば、図3に示すように、第1p側半導体層114と第2n側半導体層121とによるpn接合部の近辺に、伝導帯においてエネルギー順位が低い部分が生じる。その結果、第1p側半導体層114と第2n側半導体層121との間においてトンネル効果が生じやすくなる。詳細は後述するが、発光素子10に順方向電圧が印加された場合に、例えば、第1p側半導体層114の価電子帯に存在する電子eが、第2n側半導体層121の伝導帯にトンネリングし易くなる。

30

【0037】

また、半導体層において、Inの組成比の値が比較的高い場合やn型不純物濃度が比較的高い場合、半導体層の結晶性が悪くなり易い傾向がある。本実施形態では、第2層121bよりも、Inの組成比の値が大きく、かつ、n型不純物濃度が高い第1層121aの厚み t_1 を第2層121bよりも小さくすることで第1層121aの結晶性が悪くなることを低減できる。

40

【0038】

一方、第2層121bにおける第2n型不純物濃度を第1n型不純物濃度よりも低くし、第2層121bの厚み t_2 を厚み t_1 よりも大きくすることで、第2層121bの結晶性の悪化を低減しつつ、第1p側半導体層114と第2n側半導体層121とによるpn接合部の近辺におけるキャリア密度を高くすることができる。また、第2層121bに含まれるInがサーファクタントとして機能するため、第2層121bにおける点欠陥の発生を低減することができる。これにより、第1p側半導体層114に含まれるp型不純物が、第3層121dや第5層121e等の第2層121bよりも上方に位置する半導体層に拡散することを低減できる。

【0039】

50

第2層121bの上にAlを含む第4層121cを形成することで、第1層121a等の第4層121cよりも下方の半導体層の形成時に生じた点欠陥を埋め込み、第4層121cの表面状態を平坦に近づけることができる。また、第4層121cの第4n型不純物濃度を第2n型不純物濃度以下とすることで、第2層121bにより、第1p側半導体層114と第2n側半導体層121とによるpn接合部の近辺のキャリア密度を確保しつつ、第4層121cにより結晶性が悪くなることを低減できる。

【0040】

さらに、第4層121cよりも上方に、厚み t_3 が厚み t_2 よりも大きく、かつ、第3n型不純物濃度が第2n型不純物濃度よりも低い第3層121dを配置する。これにより、第1層121a等の第3層121dよりも下方の層の形成時に生じた点欠陥をさらに埋め込み、第3層121dの表面状態をさらに平坦に近づけることができる。これにより、第5層121eや第2活性層122等の第3層121dよりも上方に位置する半導体層の結晶性が悪くなることを低減できる。特に第2活性層122の結晶性が悪くなることを低減することで、発光効率を向上できる。

10

【0041】

ただし、第2n側半導体層121の構成は、上記に限定されない。例えば、第2n側半導体層121は、1以上のアンドープの半導体層をさらに含んでもよい。第2n側半導体層121におけるアンドープの半導体層は、例えば、GaNを含む。また、第2n側半導体層121は、第4層121cを含んでいなくてもよい。

【0042】

第2活性層122は、例えば、複数の井戸層と複数の障壁層とを有する多重量子井戸構造を有する。複数の井戸層には、例えば窒化インジウムガリウム(InGaN)を用いることができる。複数の障壁層には、例えばGaNを用いることができる。井戸層および障壁層は、例えば、アンドープの半導体層であってもよい。また、井戸層および障壁層の少なくとも一部にn型不純物および/またはp型不純物が含有されていてもよい。第2活性層122の上には、第2p側半導体層123が配置されている。

20

【0043】

第2p側半導体層123は、例えば、1以上のp型の半導体層を含む。第2p側半導体層123におけるp型の半導体層は、例えば、p型不純物であるMgがドーブされたGaNを含む。第2p側半導体層123におけるp型の半導体層は、Alをさらに含んでもよい。

30

【0044】

また、第2p側半導体層123は、第2活性層122にホールを供給するという機能を有していればよく、1以上のアンドープの半導体層をさらに含んでもよい。第2p側半導体層123におけるアンドープの半導体層は、例えばGaNを含む。第2p側半導体層123におけるアンドープの半導体層は、Alをさらに含んでもよい。

【0045】

n側電極13は、図1に示すように、第1n側半導体層112の第1面112s1上に配置されている。n側電極13は、第1n側半導体層112に電氣的に接続されている。p側電極14は、第2p側半導体層123上に配置されている。p側電極14は、第2p側半導体層123に電氣的に接続されている。n側電極13とp側電極14との間に順方向電圧 V_f を印加することで第1活性層113および第2活性層122が発光する。

40

【0046】

第1活性層113および第2活性層122が発する光は、例えば、紫外光または可視光である。第1活性層113の発光ピーク波長と第2活性層122の発光ピーク波長と同じとすることができる。例えば、第1活性層113と第2活性層122が青色光を発してもよい。第1活性層113の発光ピーク波長と第2活性層122の発光ピーク波長は異なってもよい。例えば、第1活性層113が青色光を発し、第2活性層122が緑色光を発してもよい。青色光の発光ピーク波長は、例えば、430nm以上490nm以下である。緑色光の発光ピーク波長は、例えば、500nm以上540nm以下である。紫外光

50

の発光ピーク波長は、400 nm以下である。

【0047】

n側電極13とp側電極14との間に順方向電圧Vfが印加された場合、すなわち、p側電極14に正電位が、n側電極13にp側電極14よりも低い電位が印加された場合、第2n側半導体層121と第1p側半導体層114との間には逆方向にバイアスがかかる。そのため、第2n側半導体層121と第1p側半導体層114との間に電流を流すために、第2n側半導体層121が第1p側半導体層114にトンネル接合されていることによるトンネル効果を利用する。具体的には、第1p側半導体層114の価電子帯に存在する電子を、第2n側半導体層121の伝導帯にトンネリングさせることで第2n側半導体層121と第1p側半導体層114との間に電流を流す。換言すれば、発光素子10に順方向電圧Vfを印加した場合に、第2n側半導体層121と第1p側半導体層114との間に電流が流れれば、第2n側半導体層121が第1p側半導体層114にトンネル接合されているということである。

10

【0048】

第1p側半導体層114および第2n側半導体層121においてpn接合を形成するp型半導体層とn型半導体層に含まれる各導電型の不純物濃度を高くすることで、pn接合により形成される空乏層の幅を狭くすることができる。そして、空乏層の幅が狭いほど、電圧印加時に、第1p側半導体層114の価電子帯に存在する電子が、第2n側半導体層121の伝導帯にトンネリングし易くなる。

【0049】

次に、発光素子10の製造方法を説明する。

図4は、本実施形態に係る発光素子10の製造方法を示すフローチャートである。

図5は、第2n側半導体層121を形成する工程S21の詳細を示すフローチャートである。

図6は、本実施形態に係る発光素子10の製造過程を説明するための断面図である。

図7は、本実施形態に係る発光素子10の製造過程を説明するための断面図である。

【0050】

発光素子10の製造方法は、図4に示すように、第1発光部110を形成する工程S1と、第2発光部120を形成する工程S2と、n側電極13およびp側電極14を形成する工程S3と、を備える。

30

【0051】

半導体構造体12に含まれる第1発光部110および第2発光部120は、例えば、圧力および温度の調整が可能な炉内において、MOCVD (metal organic chemical vapor deposition) 法により形成される。具体的には、半導体構造体12は、炉内にキャリアガスおよび原料ガスを供給することで基板11上に形成される。

【0052】

キャリアガスとしては、例えば、水素(H₂)ガスまたは窒素(N₂)ガス等を用いることができる。

【0053】

原料ガスは、形成する半導体層に応じて適宜選択される。Gaを含む半導体層を形成する場合は、例えば、トリメチルガリウム(TM_G)ガスまたはトリエチルガリウム(TE_G)ガス等のGaを含む原料ガスが用いられる。Nを含む半導体層を形成する場合は、例えば、アンモニア(NH₃)ガス等のNを含む原料ガスが用いられる。Alを含む半導体層を形成する場合は、例えば、トリメチルアルミニウム(TMA)ガス等のAlを含む原料ガスが用いられる。Inを含む半導体層を形成する場合は、例えば、トリメチルインジウム(TMI)等のInを含む原料ガスが用いられる。Siを含む半導体層を形成する場合は、例えば、モノシラン(SiH₄)ガス等のSiを含むガスが用いられる。Mgを含む半導体層を形成する場合は、例えば、ビスシクロペンタジエニルマグネシウム(Cp₂Mg)ガス等のMgを含む原料ガスが用いられる。なお、以下において、炉内に、一の元素を含む原料ガスおよび他の元素を含む原料ガスを供給することを、単に「一の元素およ

40

50

び他の元素を含む原料ガスを供給する」ともいう。以下、各工程について詳述する。

【0054】

まず、第1発光部110を形成する工程S1を行う。

第1発光部110を形成する工程S1は、下地層111を形成する工程S11と、第1n側半導体層112を形成する工程S12と、第1活性層113を形成する工程S13と、第1p側半導体層114を形成する工程S14と、を含む。

【0055】

下地層111を形成する工程S11においては、炉内に、下地層111に対応するキャリアガスおよび原料ガスを供給する。これにより、下地層111を基板11上に形成する。

【0056】

第1n側半導体層112を形成する工程S12においては、炉内に、第1n側半導体層112に対応するキャリアガスおよび原料ガスを供給する。これにより、第1n側半導体層112を下地層111上に形成する。

【0057】

第1活性層113を形成する工程S13は、炉内に、第1活性層113に対応するキャリアガスおよび原料ガスを供給する。これにより、第1活性層113を第1n側半導体層112上に形成する。

【0058】

第1p側半導体層114を形成する工程S14においては、炉内に、第1p側半導体層114に対応するキャリアガスおよび原料ガスを供給する。これにより、第1p側半導体層114を第1活性層113の上に形成する。

【0059】

以上により、図6に示すように、下地層111、第1n側半導体層112、第1活性層113、および第1p側半導体層114を含む第1発光部110を、基板11上に形成する。

【0060】

次に、第2発光部120を形成する工程S2を行う。

第2発光部120を形成する工程S2は、図4に示すように、第2n側半導体層121を形成する工程S21と、第2活性層122を形成する工程S22と、第2p側半導体層123を形成する工程S23と、を含む。

【0061】

第2n側半導体層121を形成する工程S21は、図5に示すように本実施形態では、第1層121aを形成する工程S21aと、第2層121bを形成する工程S21bと、第4層121cを形成する工程S21cと、第3層121dを形成する工程S21dと、第5層121eを形成する工程S21eと、を含む。

【0062】

第1層121aを形成する工程S21aにおいては、キャリアガスと、In、GaおよびNを含む原料ガスと、n型不純物であるSiを含む原料ガスと、を供給する。これにより、SiがドーパされたInGa_xN層からなる第1層121aを、第1p側半導体層114上に形成する。

【0063】

第2層121bを形成する工程S21bにおいては、キャリアガスと、In、GaおよびNを含む原料ガスと、n型不純物であるSiを含む原料ガスと、を供給する。これにより、SiがドーパされたInGa_xN層からなる第2層121bを、第1層121a上に形成する。この際、第2層121bにおけるInの組成比の値が第1層121aにおけるInの組成比の値よりも低くなり、かつ、第2n型不純物濃度が第1n型不純物濃度よりも低くなるように、Inを含む原料ガス、Gaを含む原料ガス、Nを含む原料ガス、およびSiを含む原料ガスのそれぞれの流量を調整する。また、第2層121bの厚みt₂が第1層121aの厚みt₁よりも大きくなるように形成する。なお、各半導体層の厚みは、例えば、半導体層を形成する時間を適宜変更することで調整することができる。

10

20

30

40

50

【 0 0 6 4 】

第4層121cを形成する工程S21cにおいては、キャリアガスと、Al、Ga、およびNを含む原料ガスと、n型不純物であるSiを含む原料ガスと、を供給する。これにより、SiがドーパされたAlGaIn層からなる第4層121cを、第2層121b上に形成する。この際、第4n型不純物濃度が第2n型不純物濃度以下となるように、Alを含む原料ガス、Gaを含む原料ガス、Nを含む原料ガス、およびSiを含む原料ガスのそれぞれの流量を調整する。ただし、前述したように、第4n型不純物濃度は第2n型不純物濃度よりも高くてもよい。また、第4層121cの厚みt4が第1層121aの厚みt1よりも大きく、かつ、第2層121bの厚みt2よりも小さくなるように形成する。ただし、前述したように、厚みt4は厚みt2以上であってもよい。

10

【 0 0 6 5 】

第3層121dを形成する工程S21dにおいては、キャリアガスと、GaおよびNを含む原料ガスと、n型不純物であるSiを含む原料ガスと、を供給する。これにより、SiがドーパされたGaIn層からなる第3層121dを、第4層121c上に形成する。この際、第3n型不純物濃度が第2n型不純物濃度および第4n型不純物濃度より低くなるように、Gaを含む原料ガス、Nを含む原料ガス、およびSiを含む原料ガスのそれぞれの流量を調整する。また、第3層121dの厚みt3が第2層121bの厚みt2よりも大きくなるように形成する。ただし、前述したように、厚みt3は厚みt2以下であってもよい。

20

【 0 0 6 6 】

第5層121eを形成する工程S21eにおいては、n型不純物であるSiがドーパされたGaIn層と、n型不純物であるSiがドーパされたInGaIn層と、が交互に、第3層121d上に形成される。SiがドーパされたGaIn層は、炉内に、キャリアガスと、GaおよびNを含む原料ガスと、Siを含む原料ガスと、を供給することにより形成される。SiがドーパされたInGaIn層は、炉内に、キャリアガスと、In、Ga、およびNを含む原料ガスと、Siを含む原料ガスと、を供給することにより形成される。

【 0 0 6 7 】

第2活性層122を形成する工程S22は、炉内に、第2活性層122に対応するキャリアガスおよび原料ガスを供給する。これにより、第2活性層122を第2n側半導体層121上に形成する。

30

【 0 0 6 8 】

第2p側半導体層123を形成する工程S23においては、炉内に、第2p側半導体層123に対応するキャリアガスおよび原料ガスを供給する。これにより、第2p側半導体層123を第2活性層122の上に形成する。

【 0 0 6 9 】

以上により、図7に示すように、第2n側半導体層121、第2活性層122、および第2p側半導体層123を含む第2発光部120を、第1発光部110上に形成する。

【 0 0 7 0 】

次に、n側電極13およびp側電極14を形成する工程S3を行う。

n側電極13およびp側電極14を形成する工程S3では、先ず、図1に示すように、半導体構造体12の一部を除去して、第1n側半導体層112の第1面112s1および第3面112s3を、第1活性層113、第1p側半導体層114、および第2発光部120から露出させる。半導体構造体12の一部は、例えば、レジストを用いて選択的にエッチングすることにより除去することができる。

40

【 0 0 7 1 】

次に、露出した第1面112s1の上にn側電極13を形成する。また、第2p側半導体層123上にp側電極14を形成する。n側電極13およびp側電極14は、例えば、スパッタリング法または蒸着法により形成することができる。

【 0 0 7 2 】

以上により、発光素子10を得ることができる。ただし、発光素子10の製造方法は、

50

上記の方法に限定されない。例えば、発光素子 10 の製造方法は、下地層 111 を形成する工程 S11 を含まず、基板 11 上に第 1 n 側半導体層 112 が直接形成されてもよい。

【0073】

次に、本実施形態の効果を説明する。

本実施形態に係る発光素子 10 は、下方から上方に向かって順に、それぞれが窒化物半導体からなる、第 1 n 側半導体層 112 と、第 1 活性層 113 と、第 1 p 側半導体層 114 と、第 1 p 側半導体層 114 に接する第 2 n 側半導体層 121 と、第 2 活性層 122 と、第 2 p 側半導体層 123 と、を備える。第 2 n 側半導体層 121 は、下方から上方に向かって順に、第 1 層 121a と、第 2 層 121b と、第 3 層 121d と、を有する。第 1 層 121a は、In および Ga を含み、第 1 n 型不純物濃度を有する。第 2 層 121b は、In および Ga を含み、第 1 n 型不純物濃度よりも低い第 2 n 型不純物濃度を有する。第 2 層 121b における In の組成比の値は、第 1 層 121a における In の組成比の値よりも小さい。第 2 層 121b の厚み t_2 は、第 1 層 121a の厚み t_1 よりも大きい。第 3 層 121d は、Ga を含み、第 2 n 型不純物濃度よりも低い第 3 n 型不純物濃度を有する。

10

【0074】

第 1 層 121a における In の組成比を高くし、第 1 n 型不純物濃度を高くすることで、発光素子 10 に順方向電圧 V_f を印加した場合に、第 2 n 側半導体層 121 と第 1 p 側半導体層 114 との間に電流が流れやすくなる。また、第 1 層 121a の厚み t_1 を小さくすることで、第 1 層 121a の結晶性が悪くなることを低減できる。一方、第 2 層 121b における In の組成比を第 1 層 121a における In の組成比よりも低くし、第 2 n 型不純物濃度を第 1 n 型不純物濃度よりも低くし、第 2 層 121b の厚み t_2 を第 1 層 121a の厚み t_1 よりも大きくしている。これにより、第 2 層 121b の結晶性の悪化を低減しつつ、第 1 p 側半導体層 114 と第 2 n 側半導体層 121 とによる pn 接合部の近辺におけるキャリア密度を高くすることができる。また、第 2 層 121b における点欠陥の発生を低減し、第 1 p 側半導体層 114 に含まれる p 型不純物が、第 3 層 121d 等の第 2 層 121b よりも上方に位置する半導体層に拡散することを低減できる。その結果、順方向電圧 V_f を低減できる。また、第 3 層 121d を第 2 層 121b 上に形成し、第 3 n 型不純物濃度を第 2 n 型不純物濃度よりも低くすることで、結晶性をさらに改善できる。そのため、第 3 層 121d よりも上方に形成する第 2 活性層 122 等の結晶性が悪くなることを低減できる。

20

30

【0075】

また、第 2 層 121b の厚み t_2 は、第 3 層 121d の厚み t_3 よりも小さい。そのため、第 2 層 121b の結晶性が悪くなることを低減できるとともに、第 1 層 121a 等の第 3 層 121d よりも下方の半導体層の形成時に生じた点欠陥を第 3 層 121d により埋め込み易くできる。これにより、結晶性を改善し、第 3 層 121d の表面状態を平坦に近付けることができる。そのため、第 3 層 121d よりも上方に形成する第 2 活性層 122 等の半導体層の結晶性が悪くなることを低減できる。

【0076】

また、第 2 n 側半導体層 121 は、第 2 層 121b と第 3 層 121d との間に配置された第 4 層 121c をさらに有する。第 4 層 121c は、Al および Ga を含み、第 3 n 型不純物濃度よりも高い第 4 n 型不純物濃度を有する。このような Al を含む第 4 層 121c により、第 4 層 121c よりも下方の半導体層の形成時に生じた点欠陥を埋め込み、第 4 層 121c の表面状態を平坦に近付けることができる。これにより、第 4 層 121c よりも上方に形成する半導体層の結晶性が悪くなることを低減できる。

40

【0077】

また、第 4 n 型不純物濃度は、第 2 n 型不純物濃度以下である。そのため、第 1 p 側半導体層 114 と第 2 n 側半導体層 121 とによる pn 接合部の近辺のキャリア密度を第 2 層 121b により確保しつつ、第 4 層 121c により結晶性が悪くなることを低減できる。

【0078】

50

<実施例>

次に、実施例および参考例について説明する。

図8は、参考例に係る発光素子90の第2n側半導体層921の層構成を示す断面図である。

実施例に係る発光素子10および参考例に係る発光素子90を作成した。実施例に係る発光素子10は、図1および図2に示す発光素子10と同様の層構成を有する。

【0079】

参考例に係る発光素子90は、図2に示す第1層121a、第2層121b、および第4層121cを、SiがドープされたGaN層（以下、「最下層921a」という）に置き換えた点で実施例に係る発光素子10と相違し、その他の層構成は発光素子10と共通するように作成した。以下、各発光素子10、90の製造方法について詳述する。

10

【0080】

まず、サファイアからなる基板11上に、アンドープのGaN層を含む厚み約3 μ mの下地層111を形成した。

【0081】

次に、下地層111上に、SiがドープされたGaN層と、アンドープのGaN層とを含む厚み約9 μ mの第1n側半導体層112を形成した。

【0082】

次に、第1n側半導体層112上に、アンドープのGaN層を含む複数の障壁層と、アンドープのInGaN層を含む複数の井戸層と、を含む厚み約55nmの第1活性層113を形成した。第1活性層113は、障壁層と井戸層のペアを7組含むように形成した。

20

【0083】

次に、第1活性層113上にMgがドープされたGaN層を含む厚み約85nmの第1p側半導体層114を形成した。

【0084】

次に、第1p側半導体層114上に、参考例においては第2n側半導体層921を形成し、実施例においては第2n側半導体層121を形成した。

【0085】

参考例における第2n側半導体層921は、図8に示すように、下方から上方に向かって順に、最下層921aと、第3層121dと、第5層121eと、を有する。最下層921aは、SiがドープされたGaN層からなり、その厚み t_{91} は約35nmである。第3層121dは、SiがドープされたGaN層からなり、その厚み t_3 は約100nmである。第3層121dの第3n型不純物濃度は、最下層921aのn型不純物濃度よりも低くした。最下層921aのn型不純物濃度は、実施例における第2層121bの第2n型不純物濃度と同じになるようにした。第5層121eは、SiがドープされたGaN層と、SiがドープされたInGaN層と、が交互に積層された積層体を含み、その厚みは約56nmである。

30

【0086】

実施例における第2n側半導体層121は、図2に示すように、下方から上方に向かって順に、第1層121aと、第2層121bと、第4層121cと、第3層121dと、第5層121eと、を有する。

40

【0087】

第1層121aは、SiがドープされたInGaN層からなり、その厚み t_1 は約1nmである。第1層121aのInの組成比の値は、約35%とした。

【0088】

第2層121bは、SiがドープされたInGaN層からなり、その厚み t_2 は約20nmである。第2層121bのInの組成比の値は、約1%とした。第2層121bの第2n型不純物濃度は、第1層121aの第1n型不純物濃度よりも低くした。

【0089】

第4層121cは、SiがドープされたAlGaN層からなり、その厚み t_4 は約15

50

n mとした。第4層121cの第4n型不純物濃度は、第2層121bの第2n型不純物濃度と同じになるようにした。

【0090】

実施例における第3層121dは参考例における第3層121dと同様に形成し、実施例における第5層121eは参考例における第5層121eと同様に形成した。

【0091】

次に、第2n側半導体層121、921上に、アンドープのGaN層を含む複数の障壁層と、アンドープのInGaN層を含む複数の井戸層と、を含む厚み約55nmの第2活性層122を形成した。第2活性層122は、障壁層と井戸層のペアを7組含むように形成した。

10

【0092】

次に、第2活性層122上に、MgがドープされたGaN層を含む厚み約115nmの第2p側半導体層123を形成した。

【0093】

次に、第1n側半導体層112、第1活性層113、第1p側半導体層114、第2n側半導体層121、921、第2活性層122、および第2p側半導体層123の一部を除去して、露出した第1n側半導体層112上にn側電極13を形成し、第2p側半導体層上にp側電極14を形成した。

【0094】

図9Aは、参考例に係る発光素子90および実施例に係る発光素子10の順方向電圧 V_f と基準となる順方向電圧 V_{fref} との差 V_f を示すグラフである。

20

図9Bは、参考例に係る発光素子90および実施例に係る発光素子10の各出力 P_o を正規化した値 P_o / P_{oref} を示すグラフである。

【0095】

参考例に係る発光素子90および実施例に係る発光素子10の順方向電圧 V_f をそれぞれ測定した。その結果を図9Aに示す。なお、図9Aの縦軸は、参考例における順方向電圧 V_f を基準となる順方向電圧 V_{fref} とし、測定した各順方向電圧 V_f から基準となる順方向電圧 V_{fref} を減算した値である。すなわち、 $V_f = V_f - V_{fref}$ である。

【0096】

また、参考例および実施例に係る発光素子の出力 P_o をそれぞれ測定した。その結果を図9Bに示す。なお、図9Bの縦軸は、参考例における出力 P_o を基準となる出力 P_{oref} とし、測定した各出力 P_o を基準となる出力 P_{oref} で除算することにより、正規化した値である。

30

【0097】

図9Aに示すように、実施例に係る発光素子10の順方向電圧 V_f は、参考例に係る発光素子90の順方向電圧 V_f よりも低い。そして、図9Bに示すように、実施例に係る発光素子10の出力 P_o は、参考例に係る発光素子90の出力 P_o と概ね同等である。したがって、第2n側半導体層121に第1層121a、第2層121b、および第4層121cを配置することで、出力 P_o を維持しつつ、順方向電圧 V_f を低減できることが分かった。

40

【符号の説明】

【0098】

10、90 : 発光素子

11 : 基板

12 : 半導体構造体

13 : n側電極

14 : p側電極

110 : 第1発光部

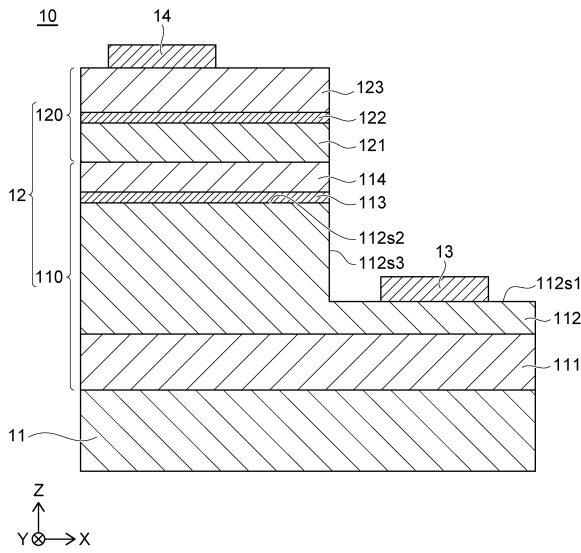
111 : 下地層

50

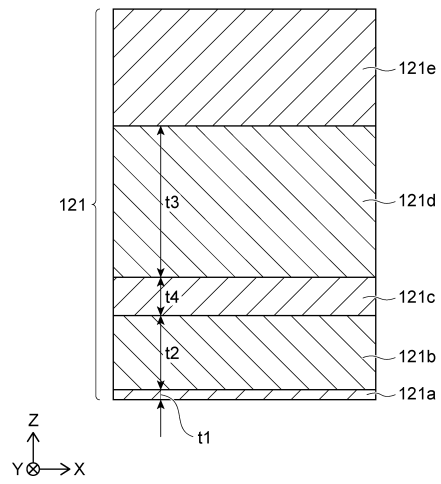
- 1 1 2 : 第 1 n 側半導体層
- 1 1 2 s 1 : 第 1 面
- 1 1 2 s 2 : 第 2 面
- 1 1 2 s 3 : 第 3 面
- 1 1 3 : 第 1 活性層
- 1 1 4 : 第 1 p 側半導体層
- 1 2 0 : 第 2 発光部
- 1 2 1、9 2 1 : 第 2 n 側半導体層
- 1 2 1 a : 第 1 層
- 1 2 1 b : 第 2 層
- 1 2 1 c : 第 4 層
- 1 2 1 d : 第 3 層
- 1 2 1 e : 第 5 層
- 1 2 2 : 第 2 活性層
- 1 2 3 : 第 2 p 側半導体層
- 9 2 1 a : 最下層
- e : 電子
- t 1、t 2、t 3、t 4、t 9 1 : 厚み

【図面】

【図 1】



【図 2】



10

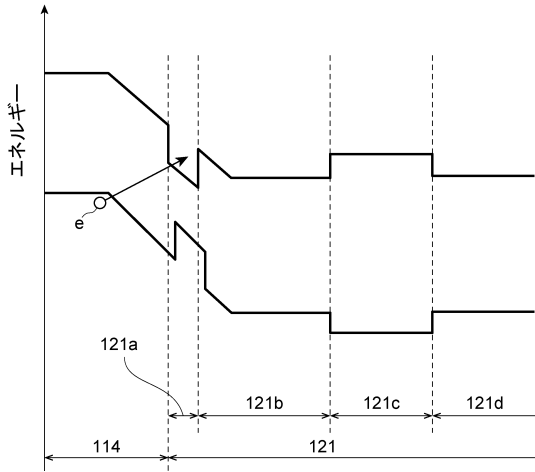
20

30

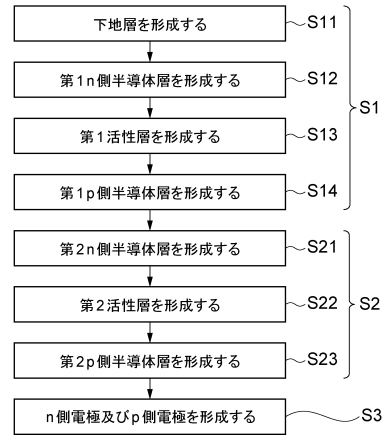
40

50

【図3】

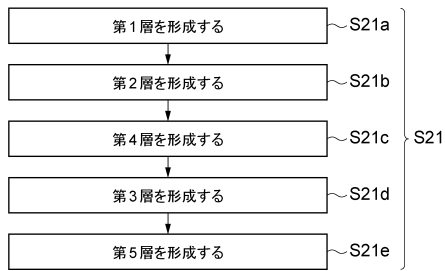


【図4】

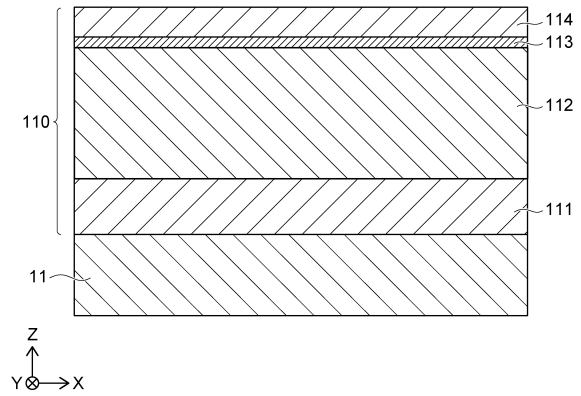


10

【図5】



【図6】



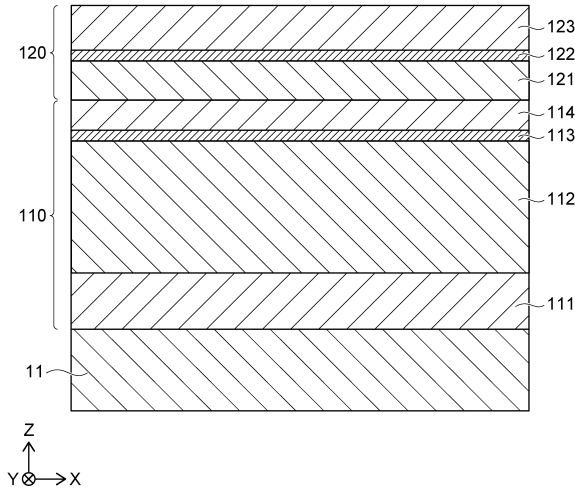
20

30

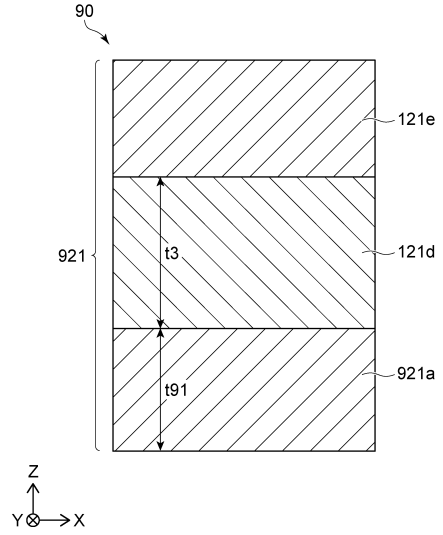
40

50

【图 7】

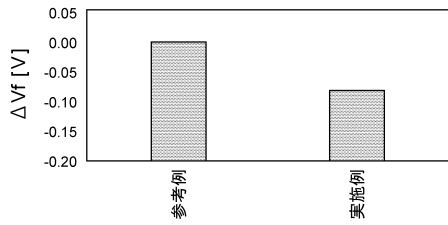


【图 8】

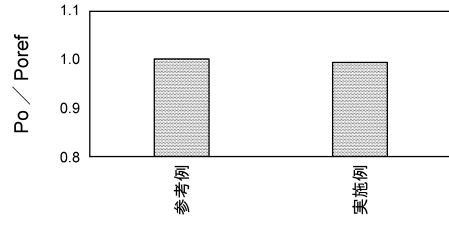


10

【图 9 A】



【图 9 B】



20

30

40

50

フロントページの続き

審査官 百瀬 正之

(56)参考文献

特開 2010 - 251804 (JP, A)

特開平 09 - 148678 (JP, A)

特開平 09 - 036430 (JP, A)

米国特許出願公開第 2005 / 0067627 (US, A1)

特開 2021 - 158291 (JP, A)

特開 2008 - 130877 (JP, A)

特開 2013 - 122950 (JP, A)

特表 2019 - 517144 (JP, A)

特表 2019 - 522356 (JP, A)

特開 2011 - 040784 (JP, A)

特開 2013 - 062528 (JP, A)

Joachim PIPREK , Origin of InGaN/GaN light-emitting diode efficiency improvements using tunnel-junction-cascaded active regions , Applied Physics Letters , 米国 , 2014年02月 , Vol.104 , p.051118-1 - p.051118-4

P. LI et al. , Demonstration of high efficiency cascaded blue and green micro-light-emitting diodes with independent junction control , Applied Physics Letters , 米国 , 2021年06月 , Vol.118 , p.261104-1 - p.261104-4

S.J. CHANG et al. , Cascaded GaN Light-Emitting Diodes With Hybrid Tunnel Junction Layers , IEEE JOURNAL OF QUANTUM ELECTRONICS , 米国 , 2015年08月 , VOL.51, NO.8 , p.3300505

TURSKI Henryk et al. , Polarization control in nitride quantum well light emitters enabled by bottom tunnel-junctions , Journal of Applied Physics , 米国 , 2019年05月 , Vol.125 , p.203104-1 - p.203104-11

ZHANG Yuewei et al. , Tunnel-injected sub 290nm ultra-violet light emitting diodes with 2.8% external quantum efficiency , APPLIED PHYSICS LETTERS , 米国 , 2018年02月 , Vol.112 , p.071107-1 - p.071107-4

ZHANG YUEWEI et al. , Design and demonstration of ultra-wide bandgap AlGaIn tunnel junctions , APPLIED PHYSICS LETTERS , 米国 , 2016年09月 , Vol.109 , p.121102-1 - p.121102-5

(58)調査した分野 (Int.Cl. , DB名)

H01L 33/00 - 33/64

H01S 5/00 - 5/50

IEEE Explore

Scitation