

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-183656

(P2007-183656A)

(43) 公開日 平成19年7月19日(2007.7.19)

(51) Int. Cl.	F I	テーマコード (参考)
G09F 9/00 (2006.01)	G09F 9/00 338	3K107
G09F 9/30 (2006.01)	G09F 9/30 338	5C094
H01L 27/32 (2006.01)	G09F 9/30 365Z	5G435
H01L 51/50 (2006.01)	H05B 33/14 A	
H05B 33/10 (2006.01)	H05B 33/10	

審査請求 有 請求項の数 5 O L (全 13 頁)

(21) 出願番号 特願2007-14217 (P2007-14217)
 (22) 出願日 平成19年1月24日 (2007.1.24)
 (62) 分割の表示 特願2001-402061 (P2001-402061) の分割
 原出願日 平成13年12月28日 (2001.12.28)
 (31) 優先権主張番号 2000-85560
 (32) 優先日 平成12年12月29日 (2000.12.29)
 (33) 優先権主張国 韓国 (KR)

(71) 出願人 599127667
 エルジー フィリップス エルシーディー
 カンパニー リミテッド
 大韓民国 ソウル, ヨンドンポーク,
 ヨイドードン 20
 (74) 代理人 100109726
 弁理士 園田 吉隆
 (74) 代理人 100101199
 弁理士 小林 義教
 (72) 発明者 朴 宰用
 大韓民国 ソウル九老区高拓洞76-55
 現代アパート 104-201
 (72) 発明者 金 聖起
 大韓民国 ソウル江北区水踰2洞270-78

最終頁に続く

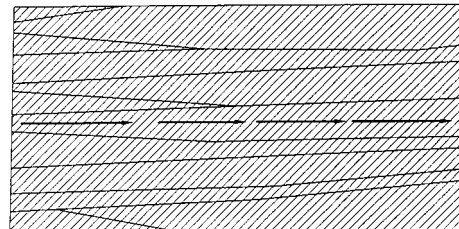
(54) 【発明の名称】 アクティブマトリックス有機電界発光ディスプレイ装置及びその製造方法

(57) 【要約】 (修正有)

【課題】 エキシマレーザを用いてスキャンニング方式で非晶質シリコンを結晶化の際、基板が変形しないように最小限の温度を維持してシリコンを結晶化しなければならない。

【解決手段】 基板上に一方向に配列されたスキャンラインと、スキャンラインに垂直な方向に配列されたデータラインと、データラインと一定の距離を有し、前記データラインに平行な方向に配列されたパワーラインと、スキャンライン、データライン及びパワーラインの間の画素領域に形成され、印加する電圧に従って光を発光する電界発光素子と、スキャンラインの信号に従って前記データラインの信号をスイッチングするスイッチングトランジスタと、スイッチングトランジスタを介して印加される信号に従って前記パワーラインの電源を前記電界発光素子に印加するための駆動トランジスタとを備え、スイッチングトランジスタ又は駆動トランジスタが S L S 方式により形成されることを特徴とする。

【選択図】 図9



【特許請求の範囲】

【請求項 1】

基板上に非晶質シリコンを蒸着し、SLS方式で前記非晶質シリコンをポリシリコンで結晶する段階と、

前記結晶化されたポリシリコンを選択的に除去して、スイッチングトランジスタ及び駆動トランジスタが形成される領域に第1、第2半導体層を形成する段階と、

前記各半導体層を含む全面にゲート絶縁膜を形成する段階と、

前記ゲート絶縁膜上に前記第1半導体層を通るように一方向にスキャンラインを形成し、同時に前記第2半導体層を通るように前記駆動トランジスタのゲート電極を形成する段階と、

10

前記スキャンライン及び駆動トランジスタのゲート電極の両側の前記第1、第2半導体層にスイッチングトランジスタ及び駆動トランジスタのソースおよびドレン領域を形成する段階と、

全面に層間絶縁膜を蒸着し、前記第1半導体層のソースおよびドレン領域及び前記駆動トランジスタのゲート電極、第2半導体層のソース領域が露出するようにそれぞれコンタクトホールを形成する段階と、

前記層間絶縁膜上に前記スキャンラインに垂直な方向に前記第1半導体層のソース領域に連結されるようにデータラインを形成し、前記スキャンラインに垂直な方向に前記第2半導体層のソース領域に連結され、前記駆動トランジスタのゲート電極にオーバーラップされるようにパワーラインを形成し、前記第1半導体層のドレン領域と前記駆動トランジスタのゲート電極とを連結するように電極パターンを形成する段階と、

20

前記第2半導体層のドレン領域にコンタクトホールを有するように全面に平坦化用の絶縁膜を形成する段階と、

前記平坦化用の絶縁膜上に前記ドレン領域に連結されるように電界発光素子を形成する段階と、

前記スイッチングトランジスタ又は駆動トランジスタのチャネル領域を形成する多結晶シリコンのグレインをチャネル領域の電流の流れる方向に実質的に平行にする段階と、を備えることを特徴とするアクティブマトリクス有機電界発光ディスプレイ装置の製造方法。

30

【請求項 2】

前記スキャンラインと駆動トランジスタのゲート電極は互いに隔離されるように形成することを特徴とする請求項1記載のアクティブマトリクス有機電界発光ディスプレイ装置の製造方法。

【請求項 3】

前記ゲート電極は前記パワーラインにオーバーラップされキャパシタを形成するように、一定の領域を広く形成することを特徴とする請求項1記載のアクティブマトリクス有機電界発光ディスプレイ装置の製造方法。

【請求項 4】

前記SLS方式の結晶化は、約 $2\mu\text{m} \times 10\text{mm}$ のサイズを有するビームを、パルス当たり露光面積が $10 \times 10\text{mm}^2$ 以下となるようにして、SLS方式で非晶質シリコンに照射して、ポリシリコンを結晶化することを特徴とする請求項1記載のアクティブマトリクス有機電界発光ディスプレイ装置の製造方法。

40

【請求項 5】

前記SLS結晶化方法は、一定の間隔でビームを1次非晶質シリコン基板に照射して、非晶質シリコンを結晶化した後、次いで、前記第1次照射して結晶化した部分の側面に2次的にビームを照射する方法を繰り返して、全非晶質シリコンを結晶化することを特徴とする請求項1記載のアクティブマトリクス有機電界発光ディスプレイ装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

50

本発明はアクティブマトリクス有機電界発光ディスプレイ装置に関し、特に、SLS (Sequential lateral solidification) 法を使用して既存の低温ポリシリコン工程による場合より輝度の均一性が高く、集積回路(IC)の高度な集積化が可能なアクティブマトリクス有機電界発光ディスプレイ装置及びその製造方法に関する。

【背景技術】

【0002】

近年、平板ディスプレイの発展に伴って、液晶表示装置(LCD)、プラズマ表示パネル(PDP)、電界エミッション表示装置(FED)、エレクトロルミネセンス(EL)など様々な種類のディスプレイ素子が開発されている。かかる平板ディスプレイはその駆動方法に従って次の2つの方式に分けられる。

その1つはパッシブマトリクス方式であり、他の1つはアクティブマトリクス方式である。

パッシブマトリクス方式はアクティブマトリクス方式に比べて大きな電流レベルがひつようになる。したがって、FEDやELなどのような電流駆動方式では、同一のライントームでも更に大きな電流レベルを要求するパッシブマトリクス方式よりアクティブマトリクス方式がより有利な方式とされている。

【0003】

図1は従来2トランジスタ(2T)形式のアクティブマトリクス有機電界発光ディスプレイ装置(OED)の単位ピクセルの等価回路図である。

従来のアクティブマトリクス有機電界発光ディスプレイ装置の単位ピクセルの回路構成は、図1に示すように、一方向に配列されたスキャンライン1と、前記スキャンライン1に垂直な方向に配列されたデータライン2と、前記データライン2と一定の距離を有し、前記データライン2に平行な方向に配列されたパワーライン3と、前記スキャンライン1、データライン2及びパワーライン3の間の画素領域に形成され、印加される電圧に従って光を発光する電界発光素子7と、前記スキャンライン1の信号に従って前記データライン2の信号をスイッチングするスイッチングトランジスタ4と、前記スイッチングトランジスタ4を介して印加される信号に従って前記パワーライン3の電源を前記電界発光素子に印加する駆動トランジスタ5と、前記パワーライン3と駆動トランジスタ5のゲート電極との間に形成されるキャパシタ6などから構成されている。

【0004】

このような回路構成を有する従来のアクティブマトリクス有機電界発光ディスプレイ装置の単位ピクセルの構造及び製造方法は次の通りである。

【0005】

図2は、図1のアクティブマトリクス有機電界発光ディスプレイ装置のレイアウト図であり、図3は図2のI-I線に沿った断面図である。

基板10上の前記スイッチングトランジスタ4と駆動トランジスタ5が形成される領域に、アイランド状の第1、第2半導体層4a、5aが形成される。その際、前記各半導体層4a、5aの形成方法は、全面に非晶質シリコン(a-Si:H)を蒸着し、エキシマレーザを用いてスキニング方式で前記非晶質シリコンをポリシリコンに結晶化した後、選択的に除去して第1、第2半導体層4a、5aを形成する。

【0006】

前記各半導体層4a、5aを含む基板10の全面にゲート絶縁膜30が形成される。次に、前記ゲート絶縁膜30上に前記第1半導体層4aを通るように一方向にスキャンライン1が形成され、前記第2半導体層5aを通るように前記駆動トランジスタのゲート電極5bが形成される。その際、前記スキャンライン1と駆動トランジスタのゲート電極5bとは互いに隔離して形成され、前記ゲート電極5bは後で形成されるパワーライン3とオーバーラップされキャパシタを形成するように一定の領域が広く形成される。

【0007】

前記スキャンライン1および駆動トランジスタのゲート電極5b両側の第1、第2半導体層には不純物イオンの注入によってそれぞれソースとドレン領域が形成される。したが

10

20

30

40

50

って、前記スキャンライン 1 と第 1 半導体層 4 a によってスイッチングトランジスタ 4 が形成され、ゲート電極 5 b 及び第 2 半導体層 5 a によって駆動トランジスタ 5 が形成される。

【0008】

前記スキャンライン 1 及びゲート電極 5 b を含む全面に層間絶縁膜 5 0 が形成され、前記第 1 半導体層 4 a のソースおよびドレン領域及びゲート電極 5 b、第 2 半導体層 5 a のソース領域にそれぞれコンタクトホールが形成される。

さらに、前記層間絶縁膜 5 0 上に前記スキャンライン 1 に垂直な方向に前記第 1 半導体層 4 a のソース領域に連結されるようにデータライン 2 が形成され、前記スキャンライン 1 に垂直な方向に前記第 2 半導体層 5 a のソース領域に連結され、前記ゲート電極 5 b にオーバーラップされるようにパワーライン 3 が形成され、前記第 1 半導体層 4 a のドレン領域と前記ゲート電極 5 b とを連結するように電極パターン 2 0 が形成される。ここで、前記ゲート電極 5 b とパワーライン 3 とがオーバーラップする部分にキャパシタ 6 が形成される。

10

【0009】

基板 1 0 の全面に平坦化用の絶縁膜 7 0 が形成され、前記平坦化用絶縁膜 7 0 上に前記第 2 半導体層 5 a のドレン領域にコンタクトホールが形成され、前記ドレン領域に連結されるように電界発光素子 7 が形成される。

このような構造を有する従来のアクティブマトリクス有機電界発光ディスプレイ装置の製造方法を以下に説明する。

20

【0010】

基板 1 0 上に非晶質シリコン (a - S i : H) を蒸着し、エキシマレーザを用いて前記非晶質シリコンをポリシリコンで結晶した後、選択的に除去して前記スイッチングトランジスタ 4 と駆動トランジスタ 5 が形成される領域にアイランド状の第 1 , 第 2 半導体層 4 a , 5 a を形成する。

この際、前記非晶質シリコンをエキシマレーザでスキヤニングしてポリシリコンを結晶化する方法を具体的に説明すると次の通りである。

【0011】

図 4 は従来のレーザアニーリング方式 (スキヤニング方式) を用いた結晶化方法を説明するための平面図である。

30

すなわち、幅が約 0 . 5 mm 以下であり、液晶表示パネルより更に小さい長さを有するレーザビームをパネルの一侧から縦方向に 2 5 μ m / p u l s e 移動してスキヤニング方式で非晶質シリコンに照射してポリシリコンで結晶化する。

【0012】

前記各半導体層 4 a , 5 a を含む基板 1 0 の全面にゲート絶縁膜 3 0 を形成し、全面に金属層を蒸着する。そして、前記金属層を選択的に除去して、前記ゲート絶縁膜 3 0 上に前記第 1 半導体層 4 a を通るよう一方方向にスキャンライン 1 を形成し、同時に前記第 2 半導体層 5 a を通るよう前記駆動トランジスタのゲート電極 5 b を形成する。この際、前記スキャンライン 1 と駆動トランジスタのゲート電極 5 b とは互いに隔離されるように形成し、前記ゲート電極 5 b は後で形成されるパワーライン 3 とオーバーラップされキャパシタを形成するように一定の領域を広く形成する。

40

【0013】

前記スキャンライン 1 及び駆動トランジスタのゲート電極 5 b をマスクに利用した前記第 1 , 第 2 半導体層 4 a , 5 a に不純物 (P +) をイオン注入して、スイッチングトランジスタ及び駆動トランジスタのソースおよびドレン領域を形成する。

したがって、前記スキャンライン 1 と第 1 半導体層 4 a によってスイッチングトランジスタ 4 が形成され、ゲート電極 5 b 及び第 2 半導体層 5 a によって駆動トランジスタ 5 が形成される。

【0014】

前記スキャンライン 1 及びゲート電極 5 b を含む全面に層間絶縁膜 5 0 を蒸着し、前記

50

第1半導体層4aのソースおよびドレン領域及びゲート電極5b、第2半導体層5aのソース領域が露出されるように前記層間絶縁膜50及びゲート絶縁膜30を選択的に除去してそれぞれコンタクトホールを形成する。

そして、全面に金属層を蒸着し、選択的に除去して、前記層間絶縁膜50上に前記スキャンライン1に垂直な方向に前記第1半導体層4aのソース領域に連結されるように、データライン2を形成し、同時に前記スキャンライン1に垂直な方向に前記第2半導体層5aのソース領域に連結され、前記ゲート電極5bにオーバーラップされるようにパワーライン3を形成し、前記第1半導体層4aのドレン領域と前記ゲート電極5bとを連結するように電極パターン20を形成する。

【0015】

全面に平坦化用絶縁膜70を形成し、前記平坦化用絶縁膜70上に前記第2半導体層5aのドレン領域にコンタクトホールを形成して、前記ドレン領域に連結されるように電界発光素子7を形成する。

【発明の開示】

【発明が解決しようとする課題】

【0016】

しかしながら、このような従来のアクティブマトリクス有機電界発光ディスプレイ装置及びその製造方法においては次のような問題点があった。

【0017】

図5は従来のスキニング方式の結晶化方法によるポリシリコンのグレインバウンダリー及びキャリア移動図を示すものである。

すなわち、前記第1、第2半導体層を形成するために非晶質シリコンをエキシマレーザを用いて結晶化するため、グレインバウンダリーが不規則的にチャンネル方向に垂直な方向に形成される。したがって、各トランジスタの動作電圧が不均一となり、画面に波形の現象が発生する。

すなわち、非晶質シリコンを基板に蒸着し、エキシマレーザを用いてスキニング方式で非晶質シリコンを結晶化させてポリシリコンを得る。この際、前記非晶質シリコンは水素(H)が所定のパーセントで結合されているので、前記水素を除去し、前記基板が変形しないように最小限の温度を維持してシリコンを結晶化しなければならないので、その工程条件の実現は容易ではない。

【0018】

また、前記レーザを用いたスキニング方式はスキニングライン当たり所定のパルスを印加する方式であるので、レーザが連続的に照射されず、また、各ライン当たり照射するレーザのエネルギーが均一ではないので、スキニング方向に波形が形成する。

したがって、前記波形によってスキニングライン当たりTFTの特性が不均一になり、有機電界発光素子のディスプレイ画面の波形に反映され、輝度の不均一度に影響を与える。

すなわち、電流の通路のチャンネルの役割を果たす半導体層をなすSiグレインの大きさ及び結晶状態が不均一になるので、各画素を駆動するTFTの特性が変化して、同じグレーレベルを印加しても各TFTに流れる電流の大きさが変わり、これによって画素の輝度に差異が生じる。

【0019】

また、Siのグレインの大きさが一定でなく、グレインの境界面で突出部によって薄膜トランジスタ(TFT)製作時に特性の不均一をもたらし、輝度の不均一を生じる。

【0020】

尚、前記輝度の不均一を回路的に補償するために画素部にTFTを4つ使用する補償回路技術があるが、この技術は製造工程上不良率を増加させることになり、TFTが増えるのに従って開口率が減少するという短所がある。

【0021】

そこで、本発明は、上記問題点に鑑みて成されたもので、有機エレクトロルミニセンス

10

20

30

40

50

(E L) 素子を駆動するための駆動部の T F T 及び / 又は前記駆動部と連結されたドライ
ブ集積回路 (I C) の T F T を S L S (Sequential Lateral Solidification) 方式で製
造して、 T F T の特性の均一度を高めて均一な輝度を実現するようにしたアクティブマト
リックス有機電界発光ディスプレイ装置を提供することを目的とする。

【 0 0 2 2 】

また、本発明の他の利点は、前記ドライバ I C (外部の駆動回路) の T F T を S L S 方
式で製造して、 1 つの基板に画素と駆動回路を一層高密度に集積化して小型化されたアク
ティブマトリックス有機電界発光ディスプレイ装置を提供することである。

【 課題を解決するための手段 】

【 0 0 2 3 】

上記の目的を達成するために、本発明に基づくアクティブマトリックス有機電界発光デ
ィスプレイ装置は、基板上に一方向に配列されたスキャンラインと、スキャンラインに垂
直な方向に配列されたデータラインと、データラインと一定の距離を有し、前記データラ
インに平行な方向に配列されたパワーラインと、スキャンライン、データライン及びパワ
ーラインの間の画素領域に形成され、印加する電圧に従って光を発光する電界発光素子と
、スキャンラインの信号に従って前記データラインの信号をスイッチングするスイッチ
ングトランジスタと、スイッチングトランジスタを介して印加される信号に従って前記パワ
ーラインの電源を前記電界発光素子に印加するための駆動トランジスタとを備え、スイッ
チングトランジスタ又は駆動トランジスタが S L S 方式により形成されることを特徴とす
る。

10

20

【 0 0 2 4 】

本発明によるアクティブマトリックス有機電界発光ディスプレイ装置は、基板上にスキ
ャン信号が順に印加される複数のスキャンラインと、そのスキャンラインと交差するよう
多数配置され、データ信号を印加するデータラインと、前記各スキャンラインとデータラ
インにより定義される各画素領域と、その各画素領域の一部に形成された有機 E L 素子と
、その各画素領域の他の一部に前記スキャンライン及びデータラインと、前記有機 E L 素
子と連結され位置し、前記有機 E L 素子を駆動する駆動部と、前記スキャンライン及びデ
ータラインにそれぞれ前記スキャン信号及びデータ信号を印加し、 S L S 方式を用いて形
成されたゲートドライブ I C 及びデータドライブ I C とを備えて構成されることを特徴と
する。

30

【 0 0 2 5 】

上記の目的を達成するための本発明によるアクティブマトリックス有機電界発光デ
ィスプレイ装置の製造方法は、基板上に非晶質シリコンを蒸着し、 S L S 方式で前記非晶質シ
リコンをポリシリコンで結晶する段階と、その結晶化されたポリシリコンを選択的に除去
して、スイッチングトランジスタ及び駆動トランジスタが形成される領域に第 1 , 第 2 半
導体層を形成する段階と、各半導体層を含む全面にゲート絶縁膜を形成する段階と、ゲ
ート絶縁膜上に前記第 1 半導体層を通るように一方向にスキャンラインを形成し、同時
に前記第 2 半導体層を通るように駆動トランジスタのゲート電極を形成する段階と、スキ
ャンライン及び駆動トランジスタのゲート電極の両側の前記第 1 , 第 2 半導体層にスイ
ッチングトランジスタ及び駆動トランジスタのソースおよびドレン領域を形成する段
階と、全面に層間絶縁膜を蒸着し、前記第 1 半導体層のソースおよびドレン領域及び
前記駆動トランジスタのゲート電極、第 2 半導体層のソース領域が露出されるように
それぞれコンタクトホールを形成する段階と、層間絶縁膜上に前記スキャンラインに垂
直な方向に前記第 1 半導体層のソース領域に連結されるようにデータラインを形成し、
同時に前記スキャンラインに垂直な方向に前記第 2 半導体層のソース領域に連結され、
前記駆動トランジスタのゲート電極にオーバーラップされるようにパワーラインを形
成し、前記第 1 半導体層のドレン領域と前記駆動トランジスタのゲート電極とを連結
するように電極パターンを形成する段階と、前記第 2 半導体層のドレン領域にコンタ
クトホールを有するように全面に平坦化用絶縁膜を形成する段階と、前記平坦化用絶
縁膜上に前記ドレン領域に連結されるように電界発光素子を形成する段階とを備えるこ
とを特徴とする。

40

50

【発明を実施するための最良の形態】

【0026】

以下、本発明によるアクティブマトリクス有機電界発光ディスプレイ装置の好ましい実施形態を図面に沿って詳細に説明する。

【0027】

まず、本発明によるアクティブマトリクス有機電界発光ディスプレイ装置の単位ピクセルの等価回路及びレイアウトは図1～図3に示す通りである。

すなわち、本発明によるアクティブマトリクス有機電界発光ディスプレイ装置の単位ピクセルの回路的な構成は、図1に示すように、一方向に配列されたスキャンライン1と、該スキャンライン1に垂直な方向に配列されたデータライン2と、該データライン2と一定の間隔を隔てて、そのデータライン2に平行に配列されたパワーライン3と、前記スキャンライン1、データライン2及びパワーライン3の間の画素領域に形成され、印加される電圧に従って光を発光する電界発光素子7と、前記スキャンライン1の信号に従って前記データライン2の信号をスイッチングするスイッチングトランジスタ4と、該スイッチングトランジスタ4を介して印加される信号に従って前記パワーライン3の電源を前記電界発光素子に印加する駆動トランジスタ5と、前記パワーライン3と駆動トランジスタ5のゲート電極との間に形成されるキャパシタ6などから構成されている。

10

【0028】

そして、本発明では図1～図3に示すように構成された単位ピクセルが複数個配列された画素部と、これらを駆動するためのゲートドライバIC及びデータドライバICが同一基板に配列され、前記画素部の薄膜トランジスタは勿論、前記各ドライバIC内の薄膜トランジスタをSLS方式で製造して薄膜トランジスタが均一な特性を有するようにしたものである。

20

【0029】

図6は本発明の第1実施形態によるアクティブマトリクス有機電界発光ディスプレイ装置で、SLS方式を用いて画素部のTFETを形成したことを示すものである。

図6に示す例では、基板に画素部PSが形成され、前記画素部PSを駆動するための駆動回路が集積化されたゲートドライバIC(GIC)及びデータドライバIC(DIC)が前記基板の外部に形成されたものである。したがって、画素部の薄膜トランジスタの活性層をSLS方式で結晶化させ、前記ゲートドライバIC及びデータドライバICのTFETの活性層は低温ポリシリコン(LTPS)低温工程及びエキシマレーザ方式で形成された。

30

【0030】

図7は本発明の第2実施形態によるアクティブマトリクス有機電界発光ディスプレイ装置で、画素部と画素部を駆動するためのドライバICのTFETをSLS方式で形成したものである。

【0031】

図7に示すように、同一の基板上に画素部とゲート及びデータドライバICが形成された場合は、画素部と各ドライバICのTFETの半導体層をSLS方式で結晶化する。

勿論、図7のような場合にも画素部の薄膜トランジスタの半導体層はLTPS低温工程及びエキシマレーザ方式(スキニング方式)で形成し、前記各ドライバICのTFETの半導体層はSLS方式で形成しても良い。

40

【0032】

前記本発明の各実施形態で、前記SLS方式はSLSハイスループットポリシリコン、SLSディレクショナルポリシリコン、SLS x-Si(crystal-Si)のうち何れか1つで形成される。

【0033】

したがって、本発明のアクティブマトリクス有機電界発光ディスプレイ装置の薄膜トランジスタの製造方法を具体的に説明すると以下の通りである。

図2及び図3に示すように、基板10上の各薄膜トランジスタ4,5が形成される領域

50

にアイランド状に第1, 第2半導体層4a, 5aを形成する。その際、前記各半導体層4a, 5aの形成方法は、全面に非晶質シリコン(a-Si:H)を蒸着し、エキシマレーザを用いてスキニング方式で前記非晶質シリコンをポリシリコンで結晶化した後、選択的に除去して第1, 第2半導体層4a, 5aを形成する。

【0034】

前記各半導体層4a, 5aを含む基板10の全面にゲート絶縁膜30を形成する。そして、前記ゲート絶縁膜30上に前記第1半導体層4aを通るように一方向にスキャンライン1が形成され、前記第2半導体層5aを通るように前記駆動トランジスタのゲート電極5bが形成される。この際、前記スキャンライン1と駆動トランジスタのゲート電極5bとは互いに隔離して形成され、前記ゲート電極5bは後で形成されるパワーライン3とオーバーラップされキャパシタを形成するように一定の領域が広く形成される。

10

【0035】

前記スキャンライン1及び駆動トランジスタのゲート電極5b両側の第1, 第2半導体層には不純物のイオン注入によってそれぞれソースおよびドレン領域が形成される。したがって、前記第1スキャンライン1と第1半導体層4aによってスイッチングトランジスタ4が形成され、ゲート電極5b及び第2半導体層5aによって駆動トランジスタ5が形成される。

【0036】

前記スキャンライン1及びゲート電極5bを含む全面に層間絶縁膜50が形成され、前記第1半導体層4aのソースおよびドレン領域及びゲート電極5b、第2半導体層5aのソース領域にそれぞれコンタクトホールが形成される。

20

そして、前記層間絶縁膜50上に前記スキャンライン1に垂直な方向に前記第1半導体層4aのソース領域に連結されるようにデータライン2が形成され、前記スキャンライン1に垂直な方向に前記第2半導体層5aのソース領域に連結され、前記ゲート電極5bにオーバーラップするようにパワーライン3が形成され、前記第1半導体層4aのドレン領域と前記ゲート電極5bとを連結するように電極パターン20が形成される。ここで、前記ゲート電極5bとパワーライン3とがオーバーラップする部分でキャパシタ6が形成される。

全面に平坦化用絶縁膜70が形成され、前記平坦化用絶縁膜70上に前記第2半導体層5aのドレン領域にコンタクトホールが形成され、前記ドレン領域に連結されるように電界発光素子7が形成される。

30

【0037】

以下、かかる構造を有する本発明のアクティブマトリクス有機電界発光ディスプレイ装置の製造方法を説明する。

【0038】

基板10上に非晶質シリコン(a-Si:H)を蒸着し、SLS方式で前記非晶質シリコンをポリシリコンで結晶化した後、選択的に除去して前記スイッチングトランジスタ4と駆動トランジスタ5が形成される領域にアイランド状に第1, 第2半導体層4a, 5aを形成する。

この際、前記非晶質シリコンをSLS方式で結晶化する具体的な方法は以下の通りである。

40

【0039】

図8は本発明によるSLS方式で結晶化する方法を説明するための平面図であり、図9は本発明のSLS方式により結晶化されたポリシリコンの平面図である。

約 $2\mu\text{m} \times 10\text{mm}$ のサイズを有するビームを、露光面積/pulseが $10 \times 10\text{m}^2$ 以下となるようにして、SLS方式で非晶質シリコンに照射してポリシリコンで結晶化する。

【0040】

すなわち、図8に示すように、一定の間隔でビームを1次非晶質シリコン基板に照射して非晶質シリコンを結晶化した後、次いで、前記1次照射して結晶化した部分の側面に2

50

次的にビームを照射する方法を繰り返して、全非晶質シリコンを結晶化する。

【0041】

このような方法によって非晶質シリコン層を結晶化すると、図9に示すように、結晶化されたポリシリコンはグレインバウンダリーがチャンネル方向に平行な方向に形成されるので、電子移動度が著しく向上する。

【0042】

そして、前記各半導体層4a, 5aを含む基板10の全面にゲート絶縁膜30を形成し、全面に金属層を蒸着する。そして、前記金属層を選択的に除去して、前記ゲート絶縁膜30上に前記第1半導体層4aを通るように一方向にスキャンライン1を形成し、同時に前記第2半導体層5aを通るように前記駆動トランジスタのゲート電極5bを形成する。この際、前記スキャンライン1と駆動トランジスタのゲート電極5bとは互いに隔離されるように形成し、前記ゲート電極5bは後で形成するパワーライン3とオーバーラップされキャパシタを形成するように一定の領域を広く形成する。

10

【0043】

前記スキャンライン1及び駆動トランジスタのゲート電極5bをマスクに用いた前記第1, 第2半導体層4a, 5aに不純物(P+)をイオン注入して、スイッチングトランジスタ及び駆動トランジスタのソースおよびドレン領域を形成する。

したがって、前記スキャンライン1と第1半導体層4aによってスイッチングトランジスタ4が形成され、ゲート電極5b及び第2半導体層5aによって駆動トランジスタ5が形成される。

20

【0044】

前記スキャンライン1及びゲート電極5bを含む全面に層間絶縁膜50を蒸着し、前記第1半導体層4aのソースおよびドレン領域及びゲート電極5b、第2半導体層5aのソース領域が露出されるように前記層間絶縁膜50及びゲート絶縁膜30を選択的に除去して、それぞれコンタクトホールを形成する。

【0045】

そして、全面に金属層を蒸着し、選択的に除去して、前記層間絶縁膜50上に前記スキャンライン1に垂直な方向に前記第1半導体層4aのソース領域に連結されるようにデータライン2を形成し、同時に前記スキャンライン1に垂直な方向に前記第2半導体層5aのソース領域に連結され、前記ゲート電極5bにオーバーラップされるようにパワーライン3を形成し、前記第1半導体層4aのドレン領域と前記ゲート電極5bとを連結するように電極パターン20を形成する。

30

【0046】

全面に平坦化用絶縁膜70を形成し、その平坦化用絶縁膜70上に前記第2半導体層5aのドレン領域にコンタクトホールを形成して、前記ドレン領域に連結されるように電界発光素子7を形成する。

【0047】

(発明の効果)

以上説明したように、本発明によるアクティブマトリクス有機電界発光ディスプレイ装置は次のような効果を有する。

40

【0048】

第一、有機EL素子を駆動するための駆動部のTFT及び/又は駆動部と連結されたドライバICがTFTをSLS方式で製造してTFTの特性の均一度を高め均一な輝度を有するため、小数のトランジスタを用いて素子の開口率を高めることができる。

第二、前記ドライバIC(外部駆動回路)のTFTをSLS方式で製造して1つの基板に画素と駆動回路を集積化することで素子の小型化を図ることができる。

【図面の簡単な説明】

【0049】

【図1】従来の2Tアクティブマトリクス有機電界発光ディスプレイ装置の単位ピクセルの等価回路図である。

50

【図2】図1のアクティブマトリクス有機電界発光ディスプレイ装置のレイアウト図である。

【図3】図2のI - I 線上の断面図である。

【図4】従来のスキャン方式で結晶化する方法を説明するための平面図である。

【図5】従来のスキャン方式により結晶化されたポリシリコンの平面図である。

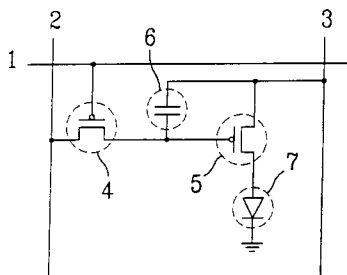
【図6】本発明の第1実施形態によるアクティブマトリクス有機電界発光ディスプレイ装置で、SLS方式を用いて画素部のTFTを形成したことを示すものである。

【図7】本発明の第2実施形態によるアクティブマトリクス有機電界発光ディスプレイ装置で、画素部と画素部を駆動するためのドライブICのTFTをSLS方式で形成したものである。

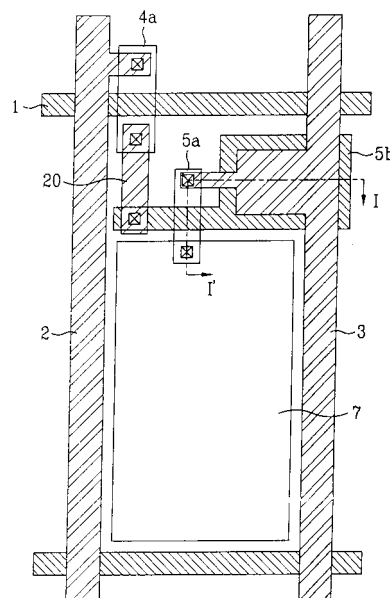
【図8】本発明によるSLS方式で結晶化する方法を説明するための図面である。

【図9】本発明のSLS方式により結晶化されたポリシリコンの平面図である。

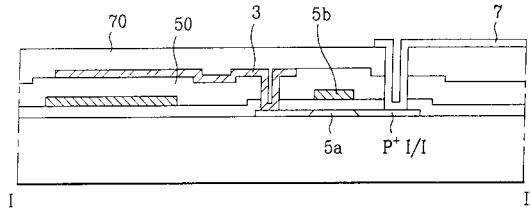
【図1】



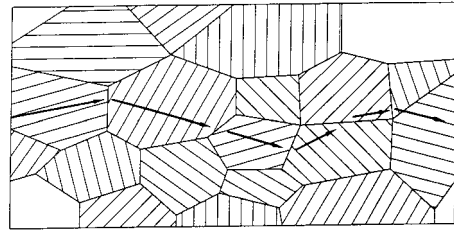
【図2】



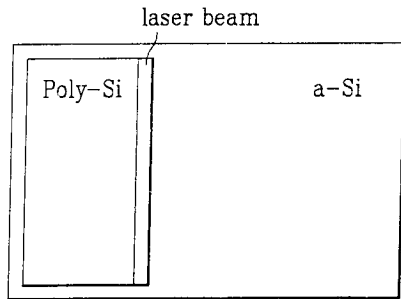
【 図 3 】



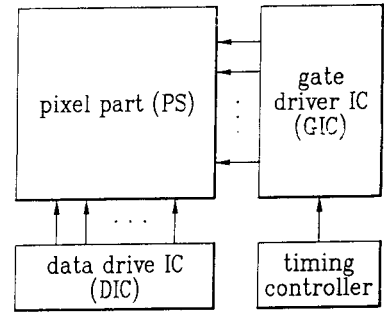
【 図 5 】



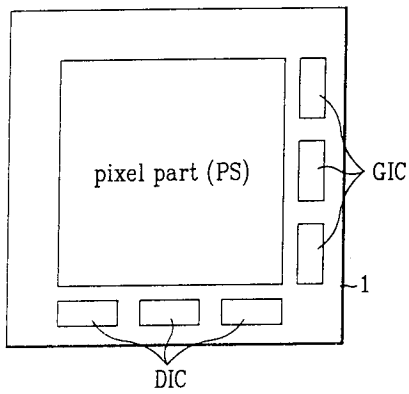
【 図 4 】



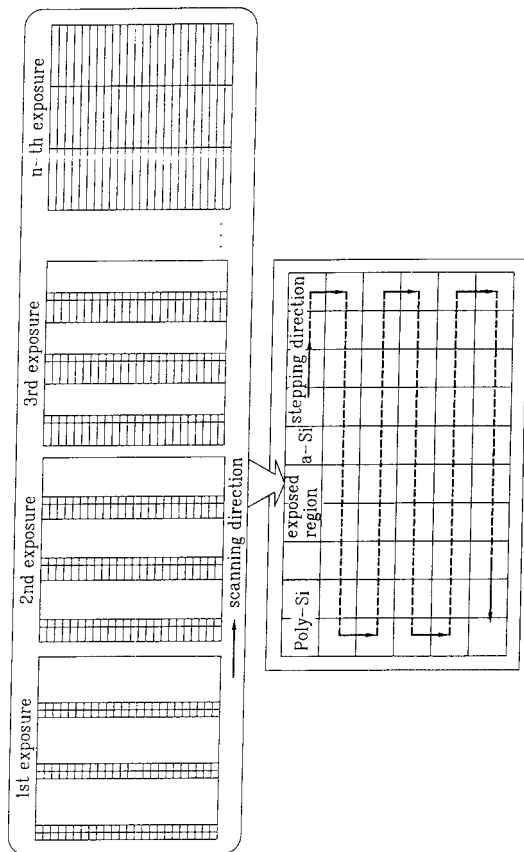
【 図 6 】



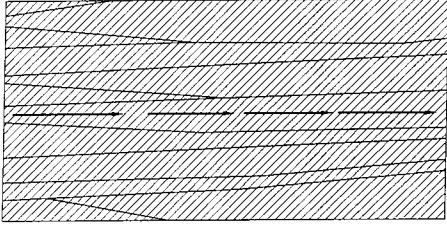
【 図 7 】



【 図 8 】



【 図 9 】



フロントページの続き

F ターム(参考) 3K107 AA01 BB01 CC33 EE04 GG00 HH05
5C094 AA03 AA10 AA21 AA42 AA43 BA03 BA27 DA15 DB04 GB10
5G435 AA03 AA16 AA17 BB05 KK05 KK10