

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3682226号

(P3682226)

(45) 発行日 平成17年8月10日(2005.8.10)

(24) 登録日 平成17年5月27日(2005.5.27)

(51) Int. Cl.⁷

F I

H02H 3/24

H02H 3/24

L

H03K 17/00

H02H 3/24

D

H03K 17/00

B

請求項の数 3 (全 9 頁)

(21) 出願番号 特願2000-390496 (P2000-390496)
 (22) 出願日 平成12年12月22日(2000.12.22)
 (65) 公開番号 特開2002-199577 (P2002-199577A)
 (43) 公開日 平成14年7月12日(2002.7.12)
 審査請求日 平成15年3月10日(2003.3.10)

(73) 特許権者 395011665
 株式会社オートネットワーク技術研究所
 三重県四日市市西末広町1番14号
 (73) 特許権者 000183406
 住友電装株式会社
 三重県四日市市西末広町1番14号
 (73) 特許権者 000002130
 住友電気工業株式会社
 大阪府大阪市中央区北浜四丁目5番33号
 (74) 代理人 100089233
 弁理士 吉田 茂明
 (74) 代理人 100088672
 弁理士 吉竹 英俊
 (74) 代理人 100088845
 弁理士 有田 貴弘

最終頁に続く

(54) 【発明の名称】 断線検出回路

(57) 【特許請求の範囲】

【請求項1】

負荷に対して電源からの電源電圧をスイッチング素子のオンオフ切替により供給して前記負荷を駆動する場合に、前記負荷の断線を検出する断線検出回路であって、

前記スイッチング素子に並列に形成された通電経路と、

前記スイッチング素子及び前記通電経路と前記負荷との接続点の電圧の変化を検出する電圧検出部と

を備え、

前記通電経路は、少なくとも前記負荷の負荷抵抗に対して十分に大きい抵抗値の電圧降下用抵抗を有し、

前記スイッチング素子は、オンオフ切替して前記負荷をPWM駆動し、

前記電圧検出部は、前記スイッチング素子及び前記通電経路と前記負荷との接続点に接続されたプルダウン抵抗と、

前記スイッチング素子及び前記通電経路と前記負荷との接続点に一端が接続される介在抵抗と、

前記介在抵抗の他端に接続される半導体集積回路と、

前記半導体集積回路と前記介在抵抗との接続点に接続されて、当該接続点の電圧が前記半導体集積回路の定格電圧を超えるのを防止する電圧調整子と

を備え、

前記半導体集積回路が、前記半導体集積回路と前記介在抵抗との接続点からの入力電圧

10

20

を検知し、当該入力電圧が所定のしきい値電圧より高い状態が前記スイッチング素子のオンオフ切替にも拘わらず継続する場合に、前記負荷が断線している旨を判断する一方、前記入力電圧が前記スイッチング素子のオンオフ切替に対応して所定のしきい値電圧より高い状態と低い状態とに切り替わる場合に、前記負荷が非断線であると判断することを特徴とする断線検出回路。

【請求項 2】

負荷に対して電源からの電源電圧をスイッチング素子のオンオフ切替により供給して前記負荷を駆動する場合に、前記負荷の断線を検出する断線検出回路であって、

前記スイッチング素子に並列に形成された通電経路と、

前記スイッチング素子及び前記通電経路と前記負荷との接続点の電圧の変化を検出する電圧検出部と

10

を備え、

前記通電経路は、少なくとも前記負荷の負荷抵抗に対して十分に大きい抵抗値の電圧降下用抵抗を有し、

前記電圧検出部は、前記スイッチング素子及び前記通電経路と前記負荷との接続点に接続されたプルダウン抵抗と、

前記スイッチング素子及び前記通電経路と前記負荷との接続点に一端が接続される介在抵抗と、

前記介在抵抗の他端に接続される半導体集積回路と、

前記半導体集積回路と前記介在抵抗との接続点に接続されて、当該接続点の電圧が前記半導体集積回路の定格電圧を超えるのを防止する電圧調整子と

20

を備え、

前記半導体集積回路が、前記半導体集積回路と前記介在抵抗との接続点からの入力電圧を検知し、前記スイッチング素子のオフ状態にも拘わらず前記入力電圧が所定のしきい値電圧より高い場合に、前記負荷が断線している旨を判断する一方、前記スイッチング素子のオフ状態に対応して前記入力電圧が所定のしきい値電圧より低い状態である場合に、前記負荷が非断線であると判断することを特徴とする断線検出回路。

【請求項 3】

請求項 1 または請求項 2 に記載の断線検出回路であって、

前記電圧降下用抵抗の抵抗値を R_2 とし、前記プルダウン抵抗の抵抗値を R_3 とし、前記しきい値電圧を V_{th} とし、前記電源電圧を $+B$ とした場合に、次の式が成立することを特徴とする断線検出回路。

30

$$+B \times R_3 / (R_2 + R_3) > V_{th}$$

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、負荷に対して電源からの電源電圧をスイッチング素子のオンオフ切替により供給して前記負荷を駆動する場合に、前記負荷の断線を検出する断線検出回路に関する。

【0002】

【従来の技術】

40

自動車のターンシグナルランプ（方向表示灯）は、通常は 0.5 ~ 1 秒間に一回点滅し、右左折や車線変更等自動車の進路を変更する合図に使用されるアンバー（橙）色のライトであり、ディレクション・インジケータランプ、フラッシャーまたはウインカーとも呼ばれる。

【0003】

また、ブレーキランプ（制動灯）は、ブレーキペダルを踏むと点灯する赤色のライトであり、ストップライト、ブレーキ灯またはブレーキライトとも呼ばれる。

【0004】

自動車のターンシグナルランプやブレーキランプは、安全確保の必要性から、断線が生じた場合に、その旨を運転者に報知する必要がある。

50

【 0 0 0 5 】

ターンシグナルランプの場合は、断線が生じて電流が減少すると、ターンシグナルランプの点滅切り替えを司るフラッシャーリレーと称される電磁式メカニカルリレーが動作し、ターンシグナルランプの点滅速度が増加するようになっており、車内でターンシグナルランプの点滅状態をモニタするモニタランプが通常時よりも高速で点滅を行うことで、運転者が断線のあったことを認識できるようになっている。

【 0 0 0 6 】

一方、ブレーキランプについては、電流センサユニットが電流値を監視するようになっており、この監視結果に基づいて、ブレーキランプに供給される駆動電流が正常値より小さい場合に断線と判断し、運転席の前方にあるインストゥルメントパネル内のダイアグノーシスランプと称される専用のランプを点灯させて、運転者に修理等を督促するようになっている。

10

【 0 0 0 7 】

近年、自動車エレクトロニクスの分野におけるエネルギー効率の向上を目指して、電源電圧の高電圧化が検討されており、現状の12～14Vから36～42Vの電源電圧レベルへの移行が検討されている。これに伴い、各種スイッチ類も従来の電磁式メカニカルリレーからMOSFET等の半導体スイッチに移り変わろうとしている。特に、ターンシグナルランプやブレーキランプ等のランプ系については、従来の12Vの定格品をそのまま使用し、半導体スイッチの高速スイッチング特性を活かして、PWM制御による点灯が検討されている。

20

【 0 0 0 8 】

【 発明が解決しようとする課題 】

上記のように、電源電圧の高電圧化が進み、且つ半導体スイッチが使用されることになると、これに対応した断線検出回路の必要性が高くなってきた。

【 0 0 0 9 】

そこで、この発明の課題は、高電圧化及び半導体スイッチの使用化が進んだ自動車内の負荷駆動回路に適した断線検出回路を提供することにある。

【 0 0 1 0 】

【 課題を解決するための手段 】

上記課題を解決すべく、請求項1に記載の発明は、負荷に対して電源からの電源電圧をスイッチング素子のオンオフ切替により供給して前記負荷を駆動する場合に、前記負荷の断線を検出する断線検出回路であって、前記スイッチング素子に並列に形成された通電経路と、前記スイッチング素子及び前記通電経路と前記負荷との接続点の電圧の変化を検出する電圧検出部とを備え、前記通電経路は、少なくとも前記負荷の負荷抵抗に対して十分に大きい抵抗値の電圧降下用抵抗を有するものである。

30

【 0 0 1 1 】

そして、前記スイッチング素子は、オンオフ切替して前記負荷をPWM駆動し、前記電圧検出部は、前記スイッチング素子及び前記通電経路と前記負荷との接続点に接続されたプルダウン抵抗と、前記スイッチング素子及び前記通電経路と前記負荷との接続点に一端が接続される介在抵抗と、前記介在抵抗の他端に接続される半導体集積回路と、前記半導体集積回路と前記介在抵抗との接続点に接続されて、当該接続点の電圧が前記半導体集積回路の定格電圧を超えるのを防止する電圧調整子とを備え、前記半導体集積回路が、前記半導体集積回路と前記介在抵抗との接続点からの入力電圧を検知し、当該入力電圧が所定のしきい値電圧より高い状態が前記スイッチング素子のオンオフ切替にも拘わらず継続する場合に、前記負荷が断線している旨を判断する一方、前記入力電圧が前記スイッチング素子のオンオフ切替に対応して所定のしきい値電圧より高い状態と低い状態とに切り替わる場合に、前記負荷が非断線であると判断するものである。

40

【 0 0 1 2 】

請求項2に記載の発明は、負荷に対して電源からの電源電圧をスイッチング素子のオンオフ切替により供給して前記負荷を駆動する場合に、前記負荷の断線を検出する断線検出

50

回路であって、前記スイッチング素子に並列に形成された通電経路と、前記スイッチング素子及び前記通電経路と前記負荷との接続点の電圧の変化を検出する電圧検出部とを備え、前記通電経路は、少なくとも前記負荷の負荷抵抗に対して十分に大きい抵抗値の電圧降下用抵抗を有し、前記電圧検出部は、前記スイッチング素子及び前記通電経路と前記負荷との接続点に接続されたプルダウン抵抗と、前記スイッチング素子及び前記通電経路と前記負荷との接続点に一端が接続される介在抵抗と、前記介在抵抗の他端に接続される半導体集積回路と、前記半導体集積回路と前記介在抵抗との接続点に接続されて、当該接続点の電圧が前記半導体集積回路の定格電圧を超えるのを防止する電圧調整子とを備え、前記半導体集積回路が、前記半導体集積回路と前記介在抵抗との接続点からの入力電圧を検出し、前記スイッチング素子のオフ状態にも拘わらず前記入力電圧が所定のしきい値電圧より高い場合に、前記負荷が断線している旨を判断する一方、前記スイッチング素子のオフ状態に対応して前記入力電圧が所定のしきい値電圧より低い状態である場合に、前記負荷が非断線であると判断するものである。

10

【0013】

請求項3に記載の発明は、請求項1または請求項2に記載の断線検出回路であって、前記電圧降下用抵抗の抵抗値を R_2 とし、前記プルダウン抵抗の抵抗値を R_3 とし、前記しきい値電圧を V_{th} とし、前記電源電圧を $+B$ とした場合に、次の式が成立するものである。

【0014】

$$+B \times R_3 / (R_2 + R_3) > V_{th}$$

20

【0015】

【発明の実施の形態】

図1はこの発明の一の実施の形態に係る断線検出回路の考え方を示す回路図、図2は同じく断線検出回路を示す回路図である。

【0016】

まず、この断線検出回路の考え方について説明する。ターンシグナルランプやブレーキランプ等の点滅を行うランプ系等の負荷駆動回路では、図1の如く、ランプ等の負荷1に対して電源6の電源電圧($+B$)を供給するために、電源6と負荷1との間にスイッチング素子2を介在させ、このスイッチング素子2をPWM駆動することによって負荷1の駆動(点灯)制御を行う。

30

【0017】

ここで、スイッチング素子2としては、図1の例ではnチャンネルのMOSFETを使用しているが、pチャンネルのMOSFETを使用しても差し支えない。また、負荷1の負荷抵抗値が R_1 であるものとして説明を行う。

【0018】

そして、この回路では、スイッチング素子2に並列に通電経路3を形成している。この通電経路3は、スイッチング素子2の閉成(オン)時のみならず、スイッチング素子2が開成(オフ)しているときにも、負荷1に微弱電流を供給することにより断線を検出するために形成されたものである。通電経路3は、電圧降下用抵抗4と通電用スイッチ5とが直列に形成されたものが使用されている。

40

【0019】

電圧降下用抵抗4の抵抗値 R_2 は、負荷1の負荷抵抗値 R_1 に比べて十分に大きな値に設定されており、スイッチング素子(MOSFET)2が開成(オフ)しているときに通電用スイッチ5を閉成(オン)に切り替えたときに、負荷1が駆動しない程度(即ち、負荷1がランプである場合には当該ランプが点灯しない程度)にまで負荷1に対する駆動電圧を低下するように、電圧降下用抵抗4の抵抗値 R_2 が設定されている。

【0020】

通電用スイッチ5は、図1の例ではpnp型トランジスタが使用されているが、例えばnpn型トランジスタ、MOSFETまたは電磁リレー等、どのようなスイッチ部品が使用されても差し支えない。

50

【 0 0 2 1 】

この場合に、電圧降下用抵抗 4 と負荷 1 との接続点を A 点とし、この A 点の電圧を考える。

【 0 0 2 2 】

まず、負荷 1 が非駆動のとき、即ちスイッチング素子 2 が開成（オフ）している際に、負荷 1 が断線している状態を考える。この場合、通電用スイッチ 5 を閉成（オン）し、この通電用スイッチ 5 及び電圧降下用抵抗 4 を通じて電源 6 からの電流が負荷 1 に流れ込む。

【 0 0 2 3 】

この際、もし負荷 1 に断線が生じていなければ、上述のように、電圧降下用抵抗 4 の抵抗値 R_2 は負荷抵抗値 R_1 よりも十分に大きい（ $R_2 \gg R_1$ ）ので、電源 6 から与えられる電源電圧（+ B）は電圧降下用抵抗 4 で大幅に降下し、A 点は接地電圧（GND）に近似した電圧レベル（ローレベル）となる。このため、負荷 1 は駆動しない状態に保たれる。

10

【 0 0 2 4 】

ところが、断線が A 点より下流で生じると、負荷 1 には電流が流れないことから、A 点の電位は電源 6 の電源電圧（+ B）とほぼ同じ（ハイレベル）になる。

【 0 0 2 5 】

このように、スイッチング素子 2 が開成（オフ）されており且つ通電用スイッチ 5 が閉成（オン）された状態では、A 点において、負荷 1 の断線時にはハイレベル、非断線時にはローレベルと電位が大幅に異なることから、この A 点の電圧の変化を、図 2 のようにマイクロコンピュータ 12 で検知すれば、負荷 1 の断線の有無を容易に検知することが可能となる。

20

【 0 0 2 6 】

具体的に、この断線検出回路は、図 2 の如く、上記の通電経路 3 と、A 点の電圧を検出することにより負荷 1 の断線の有無を検出する電圧検出部 10 とを備える。

【 0 0 2 7 】

通電経路 3 については先に説明したとおりである。

【 0 0 2 8 】

電圧検出部 10 は、A 点に接続されたプルダウン抵抗 11 と、この A 点とプルダウン抵抗 11 との間の接続点に一端が接続される介在抵抗 13 と、この介在抵抗 13 の他端（B 点）と接地点（GND）との間に接続されて B 点の電圧がマイクロコンピュータ 12 の定格電圧を超えるのを防止するツェナーダイオード（電圧調整子）14 と、このツェナーダイオード 14 と介在抵抗 13 との接続点（B 点）の電圧の変化に基づいて負荷 1 の断線の有無を検出するマイクロコンピュータ（半導体集積回路）12 とを備える。

30

【 0 0 2 9 】

ツェナーダイオード 14 の降伏電圧（ツェナー電圧）は、マイクロコンピュータ 12 の定格電圧より小さい例えば 5 V 程度に設定されており、またマイクロコンピュータ 12 が断線が否かを判断する基準としてのしきい値電圧 V_{th} は 5 V 未満が望ましい。

【 0 0 3 0 】

また、電圧降下用抵抗 4 の抵抗値 R_2 及びプルダウン抵抗 11 の抵抗値 R_3 は、マイクロコンピュータ 12 の入力インピーダンスが無大であると仮定した場合に、スイッチング素子 2 が開成（オフ）されており、且つ通電用スイッチ 5 が閉成（オン）された状態で、両抵抗 4, 11 が分圧抵抗となって A 点の電圧を規定することになるため、マイクロコンピュータ 12 のしきい値電圧を V_{th} とすると、次の（1）式が成立するように規定される。

40

【 0 0 3 1 】

$$+ B \times R_3 / (R_2 + R_3) > V_{th} \quad \dots \quad (1)$$

マイクロコンピュータ 12 は、スイッチング素子 2 が所望のデューティ比でオンオフ切替されている状態で B 点の電圧を検出し、この B 点の電圧が、マイクロコンピュータ 12 の内部に保有するしきい値電圧 V_{th} に対してハイレベルとローレベルとが交互に表れる場

50

合に、負荷 1 の断線が生じていないものと判断する一方、スイッチング素子 2 をオンオフ切替したのに拘わらず、ハイレベルが維持される場合には、負荷 1 に断線が生じていると判断する機能を有する。マイクロコンピュータ 1 2 の機能は、ROM および RAM 等が接続された一般的な CPU 内において所定のソフトウェアプログラムによって実現されるものである。

【 0 0 3 2 】

上記構成の断線検出回路を用いた場合の動作を説明する。

【 0 0 3 3 】

まず、スイッチング素子 2 を図 3 (A) のように所望のデューティ比でオンオフ切替し、負荷 1 を PWM 駆動する。

【 0 0 3 4 】

この際、通電用スイッチ 5 は常時閉成状態にしておく。

【 0 0 3 5 】

まず、負荷 1 に断線が生じていない場合を考える。この場合において、スイッチング素子 2 が閉成 (オン) しているときには、A 点の電位は、電源 6 の電源電圧 (+ B) に近似する。

【 0 0 3 6 】

一方、スイッチング素子 2 が開成 (オフ) しているときの A 点の電位は、電圧降下用抵抗 4 の抵抗値 R 2 が負荷抵抗値 R 1 よりも十分に大きい ($R 2 \gg R 1$) ことから、電源 6 から与えられる電源電圧 (+ B) が電圧降下用抵抗 4 で大幅に降下する。したがって、A 点は接地電圧 (GND) に近似した電圧レベル (ローレベル) となる。

【 0 0 3 7 】

したがって、負荷 1 に断線が生じていない場合に、スイッチング素子 2 を図 3 (A) のように所望のデューティ比でオンオフ切替したときには、A 点の電圧は図 3 (B) の符号 T 1 のようにハイレベルとローレベルとが繰り返されるようになる。

【 0 0 3 8 】

次に、負荷 1 に断線が生じている場合を考える。この場合において、スイッチング素子 2 が閉成 (オン) しているときには、A 点の電位は、電源 6 の電源電圧 (+ B) に近似してハイレベルになる。

【 0 0 3 9 】

一方、スイッチング素子 2 が開成 (オフ) しても、断線が A 点より下流で生じているため、負荷 1 には電流が流れない。このことから、A 点の電位は電源 6 の電源電圧 (+ B) とほぼ同じ (ハイレベル) になる。

【 0 0 4 0 】

したがって、負荷 1 に断線が生じている場合は、スイッチング素子 2 を図 3 (A) のようにオンオフ切替しても、A 点の電圧は図 3 (B) の符号 T 2 のようにハイレベルが維持されたままになる。

【 0 0 4 1 】

ここで、A 点がハイレベルである場合には、電源電圧 + B が高電圧の場合に、A 点の電圧が B 点の電圧より大となって、B 点の電圧はツェナーダイオード 1 4 のツェナー電圧である 5 V (しきい値電圧 V_{th} より大で且つマイクロコンピュータ 1 2 の定格電圧より小である電圧) になる。一方、A 点がローレベルである場合には、B 点の電圧は接地 (GND) レベルに近似したレベルになる。したがって、マイクロコンピュータ 1 2 で B 点の電圧を検出し、この B 点の電圧が、マイクロコンピュータ 1 2 の内部に保有するしきい値電圧 V_{th} に対してハイレベルとローレベルとが交互に表れる場合には、負荷 1 の断線が生じていないものと判断する一方、スイッチング素子 2 をオンオフ切替したのに拘わらず、ハイレベルが維持される場合には、負荷 1 に断線が生じていると判断する。

【 0 0 4 2 】

また、この実施の形態では、スイッチング素子 2 をオフの状態にしたまま負荷 1 を非駆動にしているときでも、負荷 1 の断線を検出することができる。即ち、スイッチング素子 2

10

20

30

40

50

が開成（オフ）している場合に、通電用スイッチ5を閉成（オン）し、この通電用スイッチ5及び電圧降下用抵抗4を通じて電源6からの電流が負荷1に流れ込む。

【0043】

この際、もし負荷1に断線が生じていなければ、上述のように、電圧降下用抵抗4の抵抗値 R_2 は負荷抵抗値 R_1 よりも十分に大きい（ $R_2 \gg R_1$ ）ので、電源6から与えられる電源電圧（+B）は電圧降下用抵抗4で大幅に降下し、A点は接地電圧（GND）に近似した電圧レベル（ローレベル）となる。このため、負荷1は駆動しない状態に保たれる。

【0044】

一方、断線がA点より下流で生じると、負荷1には電流が流れないことから、A点の電位は電源6の電源電圧（+B）とほぼ同じ（ハイレベル）になる。 10

【0045】

このことを、電圧検出部10のマイクロコンピュータ12で検知判断することで、容易に負荷1の断線判断を行うことができる。

【0046】

以上のように、この断線検出回路では、電源として高電圧のものを使用し、且つスイッチング素子2として半導体スイッチが使用されるような場合にも、十分に負荷1の負荷抵抗 R_1 に比べて十分に大きな抵抗値 R_2 を有する電圧降下用抵抗4を有した通電経路3を形成するとともに、電圧検出部10のツェナーダイオード14でB点の入力電圧を制限した状態で半導体集積回路であるマイクロコンピュータ12で断線検出判断を容易に行うこと 20
ができる。

【0047】

【発明の効果】

請求項1～請求項3に記載の発明によれば、負荷に電源電圧を供給するためのスイッチング素子に並列に通電経路を形成し、スイッチング素子及び通電経路と負荷との接続点の電圧の変化を電圧検出部で検出する場合に、通電経路に、少なくとも負荷の負荷抵抗に対して十分に大きい抵抗値の電圧降下用抵抗を有せしめているので、負荷が非断線であれば、スイッチング素子をオフしている際にも通電経路の電圧降下用抵抗で電圧を十分に降下させて、負荷が駆動しない程度に電流を供給することができる。一方、負荷が断線していれば、負荷に電流が流れないため、電圧降下用抵抗での電圧降下がなされず、負荷にかかる電圧は電源電圧に近似する。したがって、かかる電圧の変化を電圧検出部で検出することで容易に負荷の断線を検出することができる。特に、電源電圧が高電圧であったり、スイッチング素子として半導体スイッチが使用されるような場合にも、容易に負荷の断線を検出できる。 30

【0048】

請求項1に記載の発明によれば、スイッチング素子をオンオフ切替して負荷をPWM駆動する場合に、電圧検出部の半導体集積回路への入力電圧がスイッチング素子のオンオフ切替に対応しているかどうかを判断するだけで、容易に負荷の断線を検出判断することができる。特に、半導体集積回路での判断を行う場合に、入力電圧の上昇を電圧調整子で定格電圧に抑制しているため、半導体集積回路を使用しても容易に断線検出を行うこと 40
ができる。

【0049】

請求項2に記載の発明によれば、スイッチング素子をオフしたままで負荷の断線検出を行う場合に、電圧検出部の半導体集積回路への入力電圧がハイレベルかローレベルかを判断するだけで、容易に負荷の断線を検出判断することができる。特に、半導体集積回路での判断を行う場合に、入力電圧の上昇を電圧調整子で定格電圧に抑制しているため、半導体集積回路を使用しても容易に断線検出を行うことができる。

【図面の簡単な説明】

【図1】この発明の一の実施の形態に係る断線検出回路の考え方を示す回路図である。

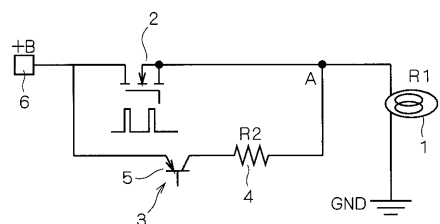
【図2】この発明の一の実施の形態に係る断線検出回路を示す回路図である。 50

【図3】スイッチング素子のオンオフ切替とA点での電圧の変化との対応を示す図である。

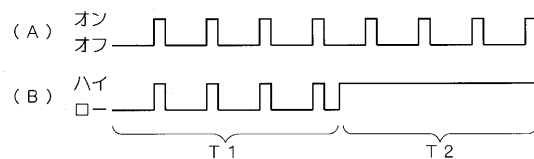
【符号の説明】

- 1 負荷
- 2 スwitching素子
- 3 通電経路
- 4 電圧降下用抵抗
- 5 通電用スイッチ
- 6 電源
- 10 電圧検出部
- 11 プルダウン抵抗
- 12 マイクロコンピュータ
- 13 介在抵抗
- 14 ツェナーダイオード

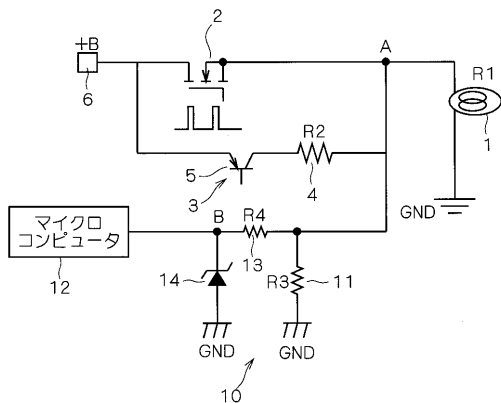
【図1】



【図3】



【図2】



フロントページの続き

(72)発明者 水野 史章

愛知県名古屋市南区菊住1丁目7番10号 株式会社オートネットワーク技術研究所内

審査官 西山 昇

(56)参考文献 特許第3119333(JP, B2)

実開昭56-131473(JP, U)

実開昭52-072040(JP, U)

特開平10-014089(JP, A)

実開昭61-078272(JP, U)

(58)調査した分野(Int.Cl.⁷, DB名)

H02H 3/24

H03K 17/00

B60R 16/02