

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3711006号

(P3711006)

(45) 発行日 平成17年10月26日(2005.10.26)

(24) 登録日 平成17年8月19日(2005.8.19)

(51) Int. Cl.⁷

F I

G09G 3/36

G09G 3/36

G02F 1/133

G02F 1/133 550

G02F 1/1368

G09G 3/20 611A

G09G 3/20

G09G 3/20 621K

G09G 3/20 621M

請求項の数 1 (全 11 頁) 最終頁に続く

(21) 出願番号 特願2000-282172 (P2000-282172)

(22) 出願日 平成12年9月18日(2000.9.18)

(65) 公開番号 特開2002-91395 (P2002-91395A)

(43) 公開日 平成14年3月27日(2002.3.27)

審査請求日 平成16年4月21日(2004.4.21)

(73) 特許権者 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(74) 代理人 100111383

弁理士 芝野 正雅

(72) 発明者 官島 康志

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

審査官 橋本 直明

最終頁に続く

(54) 【発明の名称】 表示装置

(57) 【特許請求の範囲】

【請求項1】

基板上の一方向に配置された複数のゲート信号線と、前記ゲート信号線と交差する方向に配置された複数のドレイン信号線と、前記ゲート信号線からの走査信号により選択されると共に前記ドレイン信号線から映像信号が供給される表示画素がマトリックス状に配置された表示装置において、

前記ゲート信号線から入力される信号に応じて前記ドレイン信号線からのアナログ映像信号を保持する補助容量を備え、該補助容量に保持された信号を表示電極に供給する第1の表示回路と、

前記第1の表示回路に隣接して配置され、前記ゲート信号線から入力される信号に応じて前記ドレイン信号線からのデジタル映像信号を保持する保持回路と、該保持回路からの信号に応じて前記表示電極に供給する第1の信号線と第2の信号線からのいずれかの信号を選択する信号選択回路とを備えた第2の表示回路と、回路選択信号に応じて、前記第1及び第2の表示回路を選択的に前記ドレイン信号線に接続するための回路選択回路と、を備え、

前記表示電極の対向電極の信号は前記回路選択信号に応じて変化させることなく、

前記補助容量の電極をバイアスする補助容量線と前記第1又は第2の信号線とを共通化し、かつ、前記補助容量線に供給される信号と前記対向電極の信号とは同一信号であることを特徴とする表示装置。

【発明の詳細な説明】

10

20

【 0 0 0 1 】

【 発明の属する技術分野 】

本発明は表示装置に関し、特に携帯可能な表示装置に用いて好適な表示装置に関する。

【 0 0 0 2 】

【 従来技術 】

近年、携帯可能な表示装置、例えば携帯テレビ、携帯電話等が市場ニーズとして要求されている。かかる要求に応じて表示装置の小型化、軽量化、省消費電力化に対応すべく研究開発が盛んに行われている。

【 0 0 0 3 】

図 6 に従来例に係る液晶表示装置の一表示画素の回路構成図を示す。絶縁性基板（不図示）上に、ゲート信号線 5 1、ドレイン信号線 6 1 とが交差して形成されており、その交差部近傍に両信号線 5 1、6 1 に接続された T F T 6 5 が設けられている。T F T 6 5 のソース 1 1 s は液晶 2 1 に電圧を印加する表示電極 8 0 に接続されている。

10

【 0 0 0 4 】

また、表示電極 8 0 の電圧を 1 フィールド期間保持するための補助容量 8 5 が設けられており、この補助容量 8 5 の一方の端子 8 6 は T F T 6 5 のソース 1 1 s に接続され、他方の電極 8 7 には各表示画素に共通の電位が印加されている。

【 0 0 0 5 】

ここで、ゲート信号線 5 1 に走査信号が印加されると、T F T 6 5 はオン状態となり、ドレイン信号線 6 1 からアナログ映像信号が表示電極 8 0 に伝達されると共に、補助容量 8 5 に保持される。表示電極 8 0 に印加された映像信号電圧が液晶 2 1 に印加され、その電圧に応じて液晶 2 1 が配向することにより液晶表示を得ることができる。

20

【 0 0 0 6 】

したがって、動画像、静止画像に関係なく表示を得ることができる。かかる液晶表示装置に静止画像を表示する場合、例えば携帯電話の液晶表示部の一部に携帯電話を駆動するためのバッテリーの残量表示として、乾電池の画像を表示することになる。

【 0 0 0 7 】

しかしながら、上述した構成の液晶表示装置においては、静止画像を表示する場合であっても、動画像を表示する場合と同様に、走査信号で T F T 6 5 をオン状態にして、映像信号を各表示画素に再書き込みする必要が生じていた。

30

【 0 0 0 8 】

そのため、走査信号及び映像信号等の駆動信号を発生するためのドライバ回路、及びドライバ回路の動作タイミングを制御するための各種信号を発生する外部 L S I は常時動作するため、常に大きな電力を消費していた。このため、限られた電源しか備えていない携帯電話等では、その使用可能時間が短くなるという欠点があった。

【 0 0 0 9 】

これに対して、各表示画素にスタティック型メモリを備えた液晶表示装置が特開平 8 - 1 9 4 2 0 5 号に開示されている。同公報の一部を引用して説明すると、この液晶表示装置は、図 7 に示すように、2 段インバータ I N V 1 , I N V 2 を正帰還させた形のメモリ、即ちスタティック型メモリをデジタル映像信号の保持回路として用いることにより、消費電力を低減するものである。

40

【 0 0 1 0 】

ここで、スタティック型メモリに保持された 2 値デジタル映像信号に応じて、スイッチ素子 2 4 は参照線 V ref と表示電極 8 0 との間の抵抗値を制御し、液晶 2 1 のバイアス状態を調整している。一方、共通電極には交流信号 V com を入力する。本装置は理想上、静止画像のように表示画像に変化がなければ、メモリへのリフレッシュは不要である。

【 0 0 1 1 】

【 発明が解決しようとする課題 】

上述したように、従来の液晶表示装置ではアナログ映像信号に対応してフルカラーの動画像を表示するのに適している。一方、デジタル映像信号を保持するためのスタティック型

50

メモリを備えた液晶表示装置では、低階調度の静止画像を表示すると共に、消費電力を低減するのに適している。

【0012】

しかしながら、両液晶表示装置は映像信号源を異にしているため、1つの表示装置において、フルカラーの動画像表示と、低消費電力に対応した静止画像表示とを同時に実現することができなかった。

【0013】

そこで、本発明の目的とするところは、1つの表示装置（例えば、1枚の液晶表示パネル）でフルカラーの動画像表示と、低消費電力の階調表示という2種類の表示に対応することを可能とした表示装置を提供することである。

10

【0014】

また、本発明の他の目的は、表示装置の表示画素の高集積化を図ることである。

【0015】

【課題を解決するための手段】

本発明の表示装置は基板上の一方向に配置された複数のゲート信号線と、前記ゲート線と交差する方向に配置された複数のドレイン信号線と、前記ゲート信号線からの走査信号により選択されると共に前記ドレイン信号線から映像信号が供給される表示画素がマトリクス状に配置された表示装置において、

前記ゲート信号線から入力される信号に応じて前記ドレイン信号線からのアナログ映像信号を保持する補助容量とを備え、該補助容量に保持された信号を表示電極に供給する第1の表示回路と、

20

前記第1の表示回路に隣接して配置され、前記ゲート信号線から入力される信号に応じて前記ドレイン信号線からのデジタル映像信号を保持する保持回路と、該保持回路からの信号に応じて前記表示電極に供給する第1の信号線と第2の信号線からのいずれかの信号を選択する信号選択回路とを備えた第2の表示回路と、回路選択信号に応じて、第1及び第2の表示回路を選択的に前記ドレイン信号線に接続するための回路選択回路と、を備え、

前記表示電極の対向電極の信号は前記回路選択信号に応じて変化させることなく、

前記補助容量の電極をバイアスする補助容量線と前記第1又は第2の信号線とを共通化し、かつ、前記補助容量線に供給される信号と前記対向電極の信号とは同一信号であることを特徴とする表示装置。

30

【0016】

本発明によれば、1つの表示装置で、アナログ表示モードによるフルカラーの動画像表示と、デジタル表示モードによる低消費電力のデジタル階調表示という2種類の表示を選択することが可能となると共に、補助容量の電極をバイアスする補助容量線と第1又は第2の信号線とを共通化したので、補助容量線で第1又は第2の信号線を兼ねることで、信号線を1本削減することができる。

【0017】

【発明の実施の形態】

次に、本発明の実施形態に係る表示装置について説明する。図1に本発明の表示装置を液晶表示装置に応用した場合の回路構成図を示す。

40

【0018】

絶縁基板10上に、走査信号を供給するゲートドライバ50に接続された複数のゲート信号線51が一方向に配置されており、これらのゲート信号線51と交差する方向に複数のドレイン信号線61が配置されている。

【0019】

ドレイン信号線61には、ドレインドライバ60から出力されるサンプリングパルスのタイミングに応じて、サンプリングトランジスタSP1, SP2, ..., SPnがオンし、データ信号線62のデータ信号（アナログ映像信号又はデジタル映像信号）が供給される。

【0020】

50

液晶表示パネル 100 には、ゲート信号線 51 からの走査信号により選択されると共に、ドレイン信号線 61 からのデータ信号が供給される複数の表示画素 200 がマトリックス状に配置されて構成されている。

【0021】

以下、表示画素 200 の詳細な構成について説明する。ゲート信号線 51 とドレイン信号線 61 の交差部近傍には、Pチャネル型 T F T 41 及び Nチャネル型 42 から成る回路選択回路 40 が設けられている。T F T 41, 42 の両ドレインはドレイン信号線 61 に接続されると共に、それらの両ゲートは回路選択信号線 88 に接続されている。T F T 41, 42 は、回路選択信号線 88 からの選択信号に応じていずれか一方がオンする。また、後述するように回路選択回路 40 と対を成して、回路選択回路 43 が設けられている。

10

【0022】

これにより、後述するアナログ映像信号表示（フルカラー動画像対応）とデジタル映像表示（低消費電力、静止画像対応）とを選択して切換えることが可能となる。また、回路選択回路 40 に隣接して、Nチャネル型 T F T 71 及び Nチャネル型 T F T 72 から成る画素選択回路 70 が配置されている。T F T 71, 72 はそれぞれ回路選択回路 40 の T F T 41, 42 と縦列に接続されると共に、それらの両ゲートにはゲート信号線 51 が接続されている。T F T 71, 72 はゲート信号線 51 からの走査信号に応じて両方が同時にオンするように構成されている。

【0023】

また、アナログ映像信号を保持するための補助容量 85 が設けられている。補助容量 85 の一方の電極 86 は T F T 71 のソース 71s に接続されている。他方の電極 87 は共通の補助容量線 81 に接続され、バイアス電圧 V_{sc} （例えば電圧 V_{DD} ）が供給されている。T F T 71 のゲートが開いてアナログ映像信号が液晶 21 に印加されると、その信号は 1 フィールド期間保持されなければならないが、液晶 21 のみではその信号の電圧は時間経過とともに次第に低下してしまう。そうすると、表示むらとして現れてしまい良好な表示が得られなくなる。そこでその電圧を 1 フィールド期間保持するために補助容量 85 を設けている。

20

【0024】

この補助容量 85 と液晶 21 との間には、回路選択回路 43 の Pチャネル型 T F T 44 が設けられ、回路選択回路 43 の T F T 41 と同時にオンオフするように構成されている。

30

【0025】

また、画素選択回路 70 の T F T 72 と液晶 21 の表示電極 80 との間には、保持回路 110、信号選択回路 120 が設けられている。保持回路 110 は、正帰還された 2 つのインバータ回路から成り、デジタル 2 値を保持するスタティック型メモリを構成している。

【0026】

また、信号選択回路 120 は、保持回路 110 からの信号に応じて信号を選択する回路であって、2 つの Nチャネル型 T F T 121、122 で構成されている。T F T 121、122 のゲートには保持回路 110 からの相補的な出力信号がそれぞれ印加されているので、T F T 121、122 は相補的にオンオフする。

【0027】

ここで、T F T 122 がオンすると交流駆動信号（信号 B）が選択され、T F T 121 がオンするとその対向電極信号 V_{COM} （信号 A）が選択され、回路選択回路 43 の T F T 45 を介して、液晶 21 に電圧を印加する表示電極 80 に供給される。液晶表示パネル 100 がノーマリーホワイトである場合には、信号 A が選択されると白表示、信号 B が選択されると黒表示となる。

40

【0028】

上述した構成を要約すれば、画素選択素子である T F T 71 及びアナログ映像信号を保持する補助容量 85 から成る回路（第 1 の表示回路）と、画素選択素子である T F T 72、2 値のデジタル映像信号を保持する保持回路 110、信号選択回路 120 から成る回路（第 2 の表示回路）とが 1 つの表示画素 200 内に設けられ、更に、これら 2 つの回路を選

50

択するための回路選択回路40, 43が設けられている。

【0029】

次に、液晶パネル200の周辺回路について説明する。液晶パネル200の絶縁性基板10とは別基板の外付け回路基板90には、パネル駆動用LSI91が設けられている。この外付け回路基板90のパネル駆動用LSI91から垂直スタート信号STVがゲートドライバ50に入力され、水平スタート信号STHがドレインドライバ60に入力される。また映像信号がデータ線62に入力される。

【0030】

図2は映像信号の切換回路の回路構成図である。スイッチSW1が端子P2側と接続されると入力端子Dinから入力されたnビットのデジタル映像信号はDAコンバータ130によってアナログ映像信号に変換された後、データ線62に出力される。一方、スイッチSW1が端子P1側に切り換わると、nビットのデジタル映像信号の例えば最上位ビットがデータ線62に出力される。スイッチSW1の切換えは、アナログ表示モードと低消費電力対応のデジタル表示モードの切換えを制御するモード切換信号MDに応じて行われる。

10

【0031】

図3に本発明の表示装置を液晶表示装置に応用した場合のもう1つ他の回路構成図を示す。図1に示した液晶表示装置では、信号選択回路120によって選択される白黒表示用の信号A, 信号Bはそれぞれ信号線82, 83を用いて供給されていた。また、補助容量線81もこれらの信号線82, 83とは別々に配線されていた。このため配線領域が大きくなり画素の高精細化を困難にしていた。

20

【0032】

これに対して、補助容量線81によって供給されるバイアス電圧Vscと信号Aとを共通化することにした。ここで、上述したように液晶21の対向電極32に供給される対向電極信号VCOMは信号Aと同一である。したがって、 $Vsc = \text{信号A} = \text{対向電極信号VCOM}$ となる。

【0033】

補助容量線81は信号源から各表示画素200に配線され、各表示画素200内で分岐して信号選択回路120の位置へ延在され、信号選択回路120のTF T121のドレインに接続される。図1における信号Aを供給するための信号線82は不要となるので削除可能である。これにより信号線が1本削減されるので、その分、配線領域が小さくなり画素の高精細化が可能となる。

30

【0034】

次に、図2、図3、及び図4を参照しながら、上述した構成の表示装置の駆動方法について説明する。図4は、液晶表示装置がデジタル表示モードに選択された場合のタイミング図である。

(1)アナログ表示モードの場合

モード切換信号MDに応じて、アナログ表示モードが選択されると、データ信号線62にアナログ映像信号が出力される状態に設定される。また、回路選択回路40, 43のTF T41, 44がオンする。

40

【0035】

また、水平スタート信号STHに基づくサンプリング信号に応じてサンプリングトランジスタSPがオンしデータ信号線62のアナログ映像信号がドレイン信号線61に供給される。

【0036】

また、垂直スタート信号STVに基づいて、走査信号がゲート信号線51に供給される。走査信号に応じて、TF T71がオンすると、ドレイン信号線61からアナログ映像信号Sigが表示電極80に伝達されると共に、補助容量85に保持される。表示電極80に印加された映像信号電圧が液晶21に印加され、その電圧に応じて液晶21が配向することにより液晶表示を得ることができる。

50

【 0 0 3 7 】

このアナログ表示モードでは、フルカラーの動画像を表示するのに好適である。ただし、外付け回路基板 90 の L S I 9 1、各ドライバ 5 0、6 0 にはそれらを駆動するために、絶えず電力が消費されている。

(2) デジタル表示モード

モード切換信号 M D に応じて、デジタル表示モードが選択されると、データ信号線 6 2 にデジタル映像信号が出力される状態に設定される。また、回路選択回路 4 0、4 3 の T F T 4 1、4 4 がオフすると共に、T F T 4 2、4 5 がオンする。

【 0 0 3 8 】

また、外付け回路基板 90 のパネル駆動用 L S I 9 1 から、ゲートドライバ 5 0 及びドレインドライバ 6 0 にスタート信号 S T V、S T H が入力される。これに応じてサンプリング信号が順次発生し、それぞれのサンプリング信号に応じてサンプリングトランジスタ S P 1、S P 2、...、S P n が順にオンしてデジタル映像信号 S i g をサンプリングして各ドレイン信号線 6 1 に供給する。

10

【 0 0 3 9 】

ここで第 1 行、即ち走査信号 G 1 が印加されるゲート信号線 5 1 について説明する。まず、走査信号 G 1 によってゲート信号線 5 1 に接続された各表示画素 P 1 1、P 1 2、...、P 1 n の各 T F T が 1 水平走査期間オンする。

【 0 0 4 0 】

第 1 行第 1 列の表示画素 P 1 1 に注目すると、サンプリング信号 S P 1 によってサンプリングしたデジタル映像信号 S 1 1 がドレイン信号線 6 1 に入力される。そして T F T 7 2 が走査信号 G 1 によってオン状態になるとそのドレイン信号 D 1 が保持回路 1 1 0 に入力される。

20

【 0 0 4 1 】

この保持回路 1 1 0 で保持された信号は、信号選択回路 1 2 0 に入力されて、この信号選択回路 1 2 0 で信号 A 又は信号 B を選択して、その選択した信号が表示電極 8 0 に印加され、その電圧が液晶 2 1 に印加される。ここで、図 3 に示した回路では、信号 A に相当する信号は補助容量線 8 1 から、補助容量 8 5 のバイアス電圧 V s c と共通に供給される (V s c = 信号 A)。

【 0 0 4 2 】

こうしてゲート信号線 5 1 から最終行のゲート信号線 5 1 まで走査することにより、1 画面分 (1 フィールド期間) のスキャン、即ち全ドットスキャンが終了し 1 画面が表示される。

30

【 0 0 4 3 】

ここで、1 画面が表示されると、ゲートドライバ 5 0 並びにドレインドライバ 6 0 及び外付けのパネル駆動用 L S I 9 1 への電圧供給を停止しそれらの駆動を止める。

【 0 0 4 4 】

保持回路 1 1 0 には常に電圧 V D D、V S S を供給して駆動し、また対向電極電圧を対向電極 3 2 に、各信号 A 及び B を選択回路 1 2 0 に供給する。対向電極 3 2 には対向電極電圧 V C O M が印加され、液晶表示パネル 1 0 0 がノーマリーホワイト (N W) の場合には、信号 A には対向電極 3 2 と同じ電位の電圧を印加し、信号 B には液晶を駆動するための交流電圧 (例えば 6 0 H z) を印加する。ここで、図 3 に示した回路では、信号 A は補助容量線 8 1 から供給される (信号 A = V s c = V C O M)。

40

【 0 0 4 5 】

これにより、1 画面分を保持して静止画像として表示することができる。また他のゲートドライバ 5 0、ドレインドライバ 6 0 及び外付け L S I 9 1 には電圧が印加されていない状態である。

【 0 0 4 6 】

このとき、ドレイン信号線 6 1 にデジタル映像信号で「 H (ハイ) 」が保持回路 1 1 0 に入力された場合には、信号選択回路 1 2 0 において第 1 の T F T 1 2 1 には「 L 」が入力

50

されることになるので第1のTF T 1 2 1はオフとなり、他方の第2のTF T 1 2 2には「H」が入力されることになるので第2のTF T 1 2 2はオンとなる。

【0047】

そうすると、信号Bが選択されて液晶には信号Bの電圧が印加される。即ち、信号Bの交流電圧が印加され、液晶が電界によって立ち上がるため、NWの表示パネルでは表示としては黒表示として観察できる。

【0048】

ドレイン信号線61にデジタル映像信号で「L」が保持回路110に入力された場合には、信号選択回路120において第1のTF T 1 2 1には「H」が入力されることになるので第1のTF T 1 2 1はオンとなり、他方の第2のTF T 1 2 2には「L」が入力されることになるので第2のTF T 1 2 2はオフとなる。

10

【0049】

すると、信号A(補助容量線81から供給される場合はVsc)が選択されて液晶には信号Aの電圧が印加される。即ち、対向電極32と同じ電圧が印加されるため、電界が発生せず液晶は立ち上がらないため、NWの表示パネルでは表示としては白表示として観察できる。

【0050】

このように、1画面分を書き込みそれを保持することにより静止画像として表示できるが、その場合には、各ドライバ50, 60及びLSI91の駆動を停止するので、その分省消費電力化することができる。

20

【0051】

本発明の表示装置は、液晶表示装置の中でも特に、反射型液晶表示装置に適用することが好ましい。そこで、この反射型液晶表示装置のデバイス構造について図5を参照しながら説明する。

【0052】

図5に示すように、一方の絶縁性基板10上に、多結晶シリコンから成り島化された半導体層11上にゲート絶縁膜12を形成し、半導体層11の上方であってゲート絶縁膜12上にゲート電極13を形成する。

【0053】

ゲート電極13の両側に位置する下層の半導体層11には、ソース11s及びドレイン11dが形成されている。ゲート電極13及びゲート絶縁膜12上には層間絶縁膜14を堆積し、そのドレイン11dに対応した位置及びソース11sに対応した位置にコンタクトホール15が形成されており、そのコンタクトホール15を介してドレイン11dはドレイン電極16に接続されており、ソース11sは層間絶縁膜14上に設けた平坦化絶縁膜17に設けたコンタクトホール18も介して表示電極19に接続されている。

30

【0054】

平坦化絶縁膜17上に形成された各表示電極19はアルミニウム(Al)等の反射材料から成っている。各表示電極19及び平坦化絶縁膜17上には液晶21を配向するポリイミド等から成る配向膜20が形成されている。

【0055】

他方の絶縁性基板30上には、赤(R)、緑(G)、青(B)の各色を呈するカラーフィルタ31、ITO(Indium Tin Oxide)等の透明導電性膜から成る対向電極32、及び液晶21を配向する配向膜33が順に形成されている。カラー表示としない場合にはカラーフィルタ31は不要である。

40

【0056】

こうして形成された一对の絶縁性基板10, 30の周辺を接着性シール材によって接着し、それによって形成された空隙に液晶21を充填して、反射型液晶表示装置が完成する。

【0057】

図中点線矢印で示すように、観察者1側から入射した外光は、対向電極基板30から順に入射し、表示電極19によって反射されて、観察者1側に出射し、表示を観察者1が観察

50

することができる。

【0058】

このように、反射型液晶表示装置は外光を反射させて表示を観察する方式であり、透過型の液晶表示装置のように、観察者側と反対側にいわゆるバックライトを用いる必要が無いため、そのバックライトを点灯させるための電力を必要としない。従って、本発明の表示装置として、バックライト不要で省消費電力化に適した反射型液晶表示装置であることが好ましい。

【0059】

上述の実施の形態においては、1画面の全ドットスキャン期間には、対向電極電圧及び信号A及びBの電圧は印加している場合について示したが、本発明はそれに限定されるものではなく、この期間においてもこれらの各電圧を印加しなくても良い。しかしながら消費電力を低減させるためには、好ましくは印加しない方が良い。

10

【0060】

また、上述の実施の形態においては、デジタル表示モードにおいて、1ビットのデジタルデータ信号を入力した場合について説明したが、本発明はそれに限定されるものではなく、複数ビットのデジタルデータ信号の場合でも適用することが可能である。そうすることにより、多階調の表示を行うことができる。その際、入力するビット数に応じた保持回路及び信号選択回路の数にする必要がある。

【0061】

また、上述の実施の形態においては、静止画像を液晶表示パネルの一部に表示する場合を説明したが、本願はそれに限定されるものではなく、全表示画素に静止画を表示することも可能であり、本願発明の特有の効果を奏するものである。

20

【0062】

上述の実施の形態においては、反射型液晶表示装置の場合について説明したが、1画素内でTFT、保持回路、信号選択回路及び信号配線を除く領域に透明電極を配置することにより、透過型液晶表示装置にも用いることができる。また、透過型液晶表示装置に用いた場合にも、1画面を表示した後に、ゲートドライバ50並びにドレンドライバ60及び外付けのパネル駆動用LSI91への電圧供給を停止することにより、その分の消費電力の低減を図ることができる。

【0063】

【発明の効果】

本発明の表示装置によれば、1つの表示装置で、アナログ表示モードによるフルカラーの動画像表示と、デジタル表示モードによる低消費電力のデジタル階調表示という2種類の表示を選択することが可能となる。

30

【0064】

また、補助容量の一方の電極をバイアスする補助容量線と第1又は第2の信号線とを共通化したので、信号線を1本削減することができ、画素の高精細化を実現することができる。

【図面の簡単な説明】

【図1】本発明の実施形態に係る液晶表示装置の回路構成図である。

40

【図2】本発明の実施形態に係る映像信号の切替回路の回路構成図である。

【図3】本発明の実施形態に係る液晶表示装置の他の回路構成図である。

【図4】本発明の実施形態に係る液晶表示装置のタイミング図である。

【図5】反射型液晶表示装置の断面図である。

【図6】従来例に係る液晶表示装置の回路構成図である。

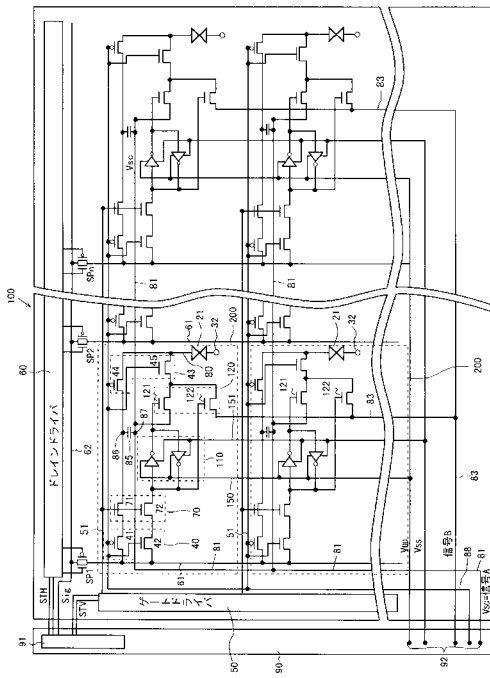
【図7】従来例に係る液晶表示装置の他の回路構成図である。

【符号の説明】

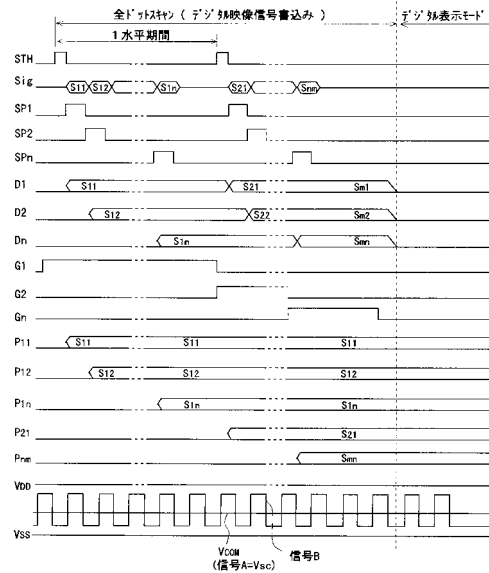
- 10 絶縁性基板
- 13 ゲート
- 21 液晶

50

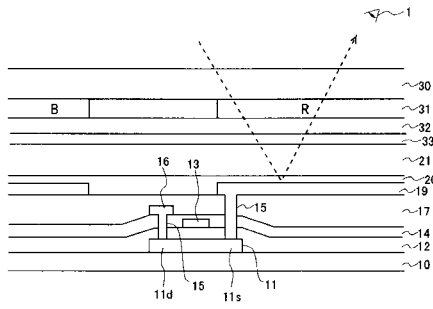
【 図 3 】



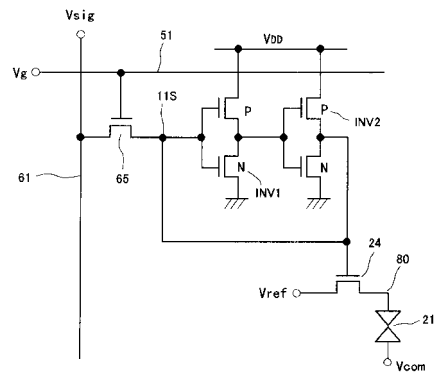
【 図 4 】



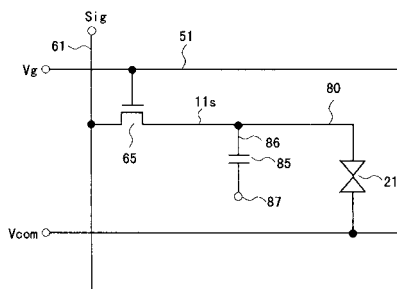
【 図 5 】



【 図 7 】



【 図 6 】



フロントページの続き

(51) Int.Cl.⁷

F I

G 0 9 G	3/20	6 2 4 B
G 0 9 G	3/20	6 2 4 D
G 0 9 G	3/20	6 8 0 G
G 0 9 G	3/20	6 8 0 S
G 0 2 F	1/136	5 0 0

(56) 参考文献 特開平 0 8 - 1 7 9 3 7 1 (J P , A)
特開平 0 9 - 2 1 2 1 4 0 (J P , A)
特開平 0 9 - 2 5 8 1 6 9 (J P , A)
特開昭 6 0 - 0 6 4 3 9 5 (J P , A)
特開 2 0 0 0 - 0 2 9 4 3 6 (J P , A)
特開 2 0 0 0 - 1 1 2 4 4 4 (J P , A)
特開 2 0 0 1 - 2 6 4 8 1 4 (J P , A)
特開 2 0 0 2 - 0 2 3 1 8 0 (J P , A)
特開 2 0 0 2 - 0 9 0 7 7 7 (J P , A)
特開 2 0 0 2 - 0 9 1 3 6 6 (J P , A)
特開 2 0 0 2 - 1 6 2 9 4 7 (J P , A)

(58) 調査した分野(Int.Cl.⁷, D B 名)

G09G 3/36
G02F 1/133 550
G02F 1/1368
G09G 3/20 611
G09G 3/20 621
G09G 3/20 624
G09G 3/20 680