

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁶
H01L 23/495

(11) 공개번호 특1998-032479
(43) 공개일자 1998년07월25일

(21) 출원번호	특1997-050814
(22) 출원일자	1997년10월01일
(30) 우선권주장	60/027,333 1996년10월01일 미국(US) 60/029,670 1996년10월30일 미국(US)
(71) 출원인	인터내셔널 렉티파이어 코포레이션 클레버터 레슬리 씨 미국 캘리포니아 90245 엘 세군도 캔사스 스트리트 233
(72) 발명자	우다가와 히사오 일본 259-13 가나가와 하다노-시 하네 98 고따니 히로시 일본 199-01 가나가와 쓰꾸이-군 사가미꼬-마찌 찌기라 1280
(74) 대리인	박장원

심사청구 : 없음

(54) 표면 설치 T0-220 패키지 및 그의 제조 공정

요약

표면 설치 T0-220 패키지는 성형 하우징내에서 휘어지고, 리드프레임 주변의 하우징을 성형하기 전에 형성되는 리드를 포함한다. 프레임 재질의 단일 게이지는 리드 및 주 패드 영역 양자에 이용된다. 힘으로 패키지의 높이가 줄어들고, 성형 하우징에서의 기계적 응력이 감소된다.

대표도

도1

명세서

[발명의 명칭]

표면 설치 T0-220 패키지 및 그의 제조 공정

[도면의 간단한 설명]

도 1 은 공지된 표면 설치 T0-220 패키지의 부분 절단 측면도.

도 2 는 본 발명의 일 실시예에 따른 표면 설치 패키지의 부분 절단 측면도.

도 3a는 본 발명의 제조에 이용되는 리드 프레임의 스트립(strip) 및 그의 지지체의 평면도.

도 3b는 한 리드프레임 및 그의 지지체의 확대도.

도 4a는 도 3a에 도시된 다수의 리드프레임 및 지지체를 더욱 상세히 도시한 확대도.

도 4b는 도 4a에 도시된 스트립의 측면도.

도 5a 내지 5e는 제각기 본 발명에 따른 패키지 몸체의 평면도, 정면도, 측면도 및 2개의 저면도.

[발명의 상세한 설명]

본 발명은 반도체 디바이스용 패키지에 관한 것으로서, 특히 신규의 표면 설치 T0-220 디바이스 패키지에 관한 것이다.

T0-220 패키지는 알려진 산업 규격품이다. 이런 패키지는 양호하게도 금속이고, 반도체 디바이스가 디바이스 및 베이스간의 저열 임피던스로 설치되는 열 도전 베이스를 포함하고 있다. 상기 디바이스는 또한 베이스에 전기 접속될 수 있다. 반도체 디바이스 및 일부의 프레임은 통상적으로 외부환경으로부터 디바이스를 보호하는 수지몰에 의해 캡슐 봉합된다. 로킹 돌출부(locking projection)는 통상적으로 베이스로부터 보호 에폭시의 외부로 연장하며, 상기 디바이스로부터 열을 흡수하도록 외부 설치면에 고정된다. 또한, 수지 몰체 외부로 연장하는 리드 단자가 포함되고, 와이어 본드 접속이 상기 디바이스에서 리드에 이루어지는 본딩 패드를 포함한다. 회로판에 인접하고, 상기 디바이스와 대향된 베이스의 표면은 상기 회로판에 전기 접촉을 위해 노출된다.

통상적으로, 리드는 표면에 접촉하여, 회로판에 전기 접속하도록 수지 몰체 외부로 휘어진다. 이는 상기 리드에서 휘어지지만, 수지 몰체에서 기계적 응력을 유발시킬 수 있다.

더욱이, 2개의 금속 게이지가 통상적으로 이용된다. 두꺼운 게이지 금속은 베이스에 이용되고, 얇은 게이지 금속은 리드에 이용되어 휘어질 수 있다. 이런 2개의 게이지의 용도는 패키지 디바이스를 제조하는데 더욱 복잡하게 한다.

본 발명은 리드가 리드상의 기계적 응력을 최소화 하도록 디바이스 및 프레임 주변의 수지 몸체를 성형하기 전에 휘어지는 표면 설치 T0-220 패키지를 제공하는 것이다. 또한, 리드프레임 재료의 단일 게이지는 리드 및 주 패드영역 양자에 이용되는데, 이는 재질 비용을 최소화하고, 패키지 몸체의 높이를 줄인다. 패키지의 리드 외부의 길이는 또한 짧아진다. 패키지 내부 및 외부의 리드의 조합된 길이는 증가되고, 패키지의 빌트-인(built-in) 저항 및 인덕턴스는 리드의 두께가 주 패드 영역의 두께와 동일하기 때문에 사실상 감소된다. 이런 리드 프레임 구성은 또한 어셈블리 양품율(yield)을 향상시킨다. 패키지는 현존하는 표면 설치 설계 T0-220 형 패키지를 드롭-인(drop-in) 교체하는데 적당하지만, 현존하는 사이즈 4 다이보다 더 큰 다이 사이즈를 수용할 수 있다.

이하, 첨부된 도면을 참조로 하여 본 발명을 더욱 상세히 기술하기로 한다.

도 1에서, 절단 측면도에서 설명된 통상적인 표면 설치 T0-220 디바이스 패키지(10)가 도시된다. 반도체 디바이스(18)의 표면은 금속 플레이트(14)에 부착된다. 플레이트(14)는 디바이스(18)와 열 접촉하지만, 또한 소자에 전기 접촉될 수 있다. 디바이스(18)의 대향 표면은 와이어 본드(16)에 의해 하나 이상의 리드 단자(12)에 접속된다. 디바이스(18)와 일부의 리드 단자(12) 및 플레이트(14)는 통상적으로 수지의 패키지 몸체내에 캡슐 포함된다.

설치 표면과 접촉하게 하기 위하여, 리드 단자(12)에서 연장한 점선으로 표시된바와 같이, 패키지 몸체가 프레임 주변에서 성형된 후에 리드 단자(12)는 하향으로 휘어진다.

성형후에 휘는 공정은 패키지 몸체내에서 기계적 응력을 유발시킨다.

플레이트(14)는 또한 프레임이 금속의 2개의 게이지로 제조되도록 리드 단자(12)보다 더 큰 두께를 갖는다.

도 2는 본 발명의 일 실시예에 따른 표면 설치 T0-220 디바이스 패키지(20)를 설명한 것이다. 여기서, 리드 단자(22)는 프레임 주변에서 패키지 몸체를 성형하기 전에 휘어져, 패키지 몸체상의 기계적 응력을 최소화하도록 패키지 몸체 내부에 위치된다. 더욱이, 리드 단자(22)는 플레이트(24)와 같은 두께를 갖기 때문에, 패키지는 패키지내에서 빌트-인 저항 및 인덕턴스를 감소시키는 단일 게이지의 프레임 재료로 형성될 수 있다. 패키지(20)의 높이는 공지된 패키지(10)와 비교될 시에 상당히 감소된다. 게다가, 리드 단자(22)의 더욱 긴 길이가 이용될 수 있을지라도, 패키지(20) 외부로 연장한 리드 단자(22)부의 길이는 감소된다.

도 3a는 접속 지지체를 가진 다수의 디바이스 프레임(32)의 스트립(30)을 도시한 것으로서, 그의 하나라도 3b에서 더욱 상세히 도시된다. 프레임은 디바이스가 전기 및 열 부착되는 주 패드 영역(34)을 포함한다. 패드 영역(34)과의 표면 접촉을 형성하는 하부(42A) 및, 프레임에 지지체를 제공하는 상부(42B)를 가진 플레이트(42)에 패드 영역(34)은 접속되며, 곧 성형후에 제거된다. 플레이트(42)는 지지체(45)에 의한 접한 프레임에 접속된다.

또한, 제 2 접촉으로서 설치 표면에 제공하는 플레이트(40)에 리드 단자(38)에 의해 접속되는 본딩 패드(36)가 제공된다. 구멍이 플레이트(40)에 제공됨으로써, 스트립(30)으로 형성된 각 디바이스는 예를 들어 스트립을 전진시키도록 스프로킷(sprocket)의 스포우크(spoke)를 삽입 및 선회(turn)함으로써 다이 본딩 및 와이어 본딩 장비에 의해 인덱스(index)될 수 있다. 임시 지지체(44)는 디바이스의 성형동안 패드 영역(34)을 플레이트(40)에 접속하지만, 곧 성형후에 제거된다.

도 4a는 도 3a에 도시된 3개의 프레임 및 지지체를 더욱 상세히 도시하고, 도 4b의 측면도로 도시된다. 본 발명에 따르면, 본딩 패드(36)는 패드 영역(34) 및 플레이트(40)의 표면 위로 올려져 있다. 본딩 패드 영역(36)은 휨부(37)에 의해 리드 단자(38)에 접속된다. 또한, 전술된 바와 같이 성형후에 제거되는 한쌍의 휨부(44A 및 44B)에 의해 패드 영역(34) 및 플레이트(40) 위로 또한 올려져 있는 임시 지지 스트립(44)이 도시된다.

본 발명에 따른 디바이스 패키지를 제조하는 공정은 아래 단계를 포함한다.

반도체 디바이스는 예를 들어 전기 도전 다이 부착 합성물을 이용하는 바와 같이 본 분야에서 공지된 방식을 이용하여 패드 영역(34)에 부착된다. 디바이스의 대향 표면에 위치한 본딩 패드 영역은 초음파 와이어 본딩과 같이 공지된 와이어 본딩 방식을 이용하여 패드 영역(36)에 와이어 본드된다. 선택적으로, 다이의 표면에 대향한 본딩 패드 영역은 빌트-인 저항을 더 감소시키도록 패드 영역(36)에 납땜 접속된다. 주 패드 영역(34) 및 본딩 패드 영역(36)과 반도체 디바이스는 그때 본 분야에서 공지된 방식을 이용하여 통상적으로 다른 트랜스퍼(transfer) 성형 혼합물의 수지로 형성된 성형 하우스내에서 캡슐 포함되고, 임시 지지부(44) 및 플레이트(42)의 최상부는 그때 제거된다.

각 디바이스 프레임간에 위치한 상호 접속부는 그때 도 5a에 도시된 바와 같이 각 디바이스 패키지를 성취하도록 절단된다. 여기서, 디바이스 패키지(20)는 성형후에 도시되고, 플레이트(42)의 잔류부(vestigial portion)는 임시 접속 리드(44)부 뿐만 아니라 하우스(20) 외부로 밀어낸다. 리드(38)는 또한 소자로부터 밀어내어, 플레이트(40)에 접속하는데, 이는 도시되지 않는다.

도 5b는 패키지의 바닥면과 평평한 리드(38)를 도시한 완전한 패키지의 정면도이다. 도 5c는 패키지의 바닥면과 평평한 리드(38)를 유사하게 도시한 디바이스(20)의 측면도이다.

도 5e는 플레이트(42)의 노출면 및 그의 접속 패드 영역(46)을 도시한 패키지(20)의 저면도이다. 패키지의 한 단부에서, 리드(38)는 한 단부에서 밀어낸다. 대향 단부에서, 리드(38)는 휘어져, 패키지 하우스내에 숨겨진다.

도 5d는 패드 영역(46)이 또한 플레이트(42)의 표면 위로 올려져, 몸체 하우스내에 캡슐 포함되는 선택적

실시예에 따른 디바이스의 저면도를 설명한 것이다.

도 5a 내지 5e에 도시된 디바이스는 그때 통상적인 대량 생산 납땜 기술을 이용하여 인쇄 회로판이나, 소정의 다른 공지된 전기 및 열 전도체에 납땜될 수 있다.

본 발명이 그의 특정 실시예에 관련하여 기술되었지만, 본 분야의 숙련자에게는 명백히 다양하게 변형 및 수정과 다른 사용이 가능하다. 그래서, 본 발명은 특정 기술로 제한되는 것이 아니라 첨부된 청구 범위로 제한되는 것이 바람직하다.

(57) 청구의 범위

청구항 1

반도체 디바이스를 지지하고, 성형 하우징에 의해 캡슐 봉합되는 도전 리드 프레임에 있어서,

반도체 다이를 지지하고, 상기 성형 하우징의 경계면 이상으로 연장한 엣지(edge)로부터 연장한 일부를 가진 주 패드 영역 및,

상기 주 패드 영역의 대향 엣지를 따라 배치되고, 제각기 상기 성형 하우징 및 본딩 패드 영역의 상기 경계면 이상으로 연장한 일부를 가진 최소한 2개의 절연편을 구비하는데,

상기 편은 제각기 상기 주 패드 영역과 동일한 두께 및, 상기 성형 하우징의 상기 경계면내에 위치한 횡부를 가짐으로써, 상기 본딩 패드 영역이 상기 주 패드 영역위로 올려지고, 상기 경계면 이상으로 연장한 상기 일부가 상기 주 패드 영역과 공동 높이에 있는 것을 특징으로 하는 도전 리드 프레임.

청구항 2

제 1 항에 있어서,

상기 주 패드 영역은 상기 성형 하우징의 상기 경계면 외부로 연장한 히트 싱크(heat sink)를 포함하는 것을 특징으로 하는 도전 리드 프레임.

청구항 3

제 2 항에 있어서,

상기 주 패드 영역은 상기 주 패드 영역의 상기 대향 엣지로부터 연장하고, 상기 성형 하우징의 상기 경계면 이상으로 연장하는 지지 스트립을 포함하는 것을 특징으로 하는 도전 리드 프레임.

청구항 4

제 3 항에 있어서,

상기 지지 스트립은 최소한 2개의 상기 절연 편 사이에 위치되는 것을 특징으로 하는 도전 리드 프레임.

청구항 5

제 3 항에 있어서,

상기 지지 스트립은 상기 성형 하우징의 상기 경계면 내에 위치한 최소한 하나의 횡부를 포함하는 것을 특징으로 하는 도전 리드 프레임.

청구항 6

제 5 항에 있어서,

상기 지지 스트립은 다른 횡부를 포함하는 것을 특징으로 하는 도전 리드 프레임.

청구항 7

제 1 항에 있어서,

상기 경계면 이상으로 연장한 상기 절연 편의 길이는 감소되는 것을 특징으로 하는 도전 리드 프레임.

청구항 8

반도체 디바이스 하우징용 반도체 디바이스 패키지에 있어서,

반도체 다이를 지지하기 위해 제 1 내지 7항의 어느 항에 따른 도전 리드 프레임 및 ,

상기 주 패드 영역 및 상기 반도체 다이를 봉합하는 성형 하우징을 포함하는 것을 특징으로 하는 반도체 디바이스 하우징용 반도체 디바이스 패키지.

청구항 9

반도체 디바이스를 하우징하기 위한 반도체 다이 패키지 제조 방법으로서, 상기 패키지는 반도체 다이를 지지하기 위해 제 1 내지 8항의 어느 항에 따른 도전 리드 프레임 및, 상기 주 패드 영역과 상기 반도체 다이를 지지하는 성형 하우징을 포함하는 반도체 다이 패키지 제조 방법에 있어서,

상기 반도체 다이의 표면을 상기 주 패드 영역에 본딩하는 단계,

상기 다이의 대향면의 각 영역을 상기 절연편의 상기 본딩 패드 영역에 와이어 본딩하는 단계,

상기 성형 하우징에 상기 주 패드 영역 및 상기 절연핀을 캡슐 봉합하는 단계 및,

상기 성형 하우징에서 상기 경계면 이상으로 연장하는 상기 주 패드 영역의 상기 일부의 상부를 제거하는 단계로 이루어지는 것을 특징으로 하는 반도체 다이 패키지 제조 방법.

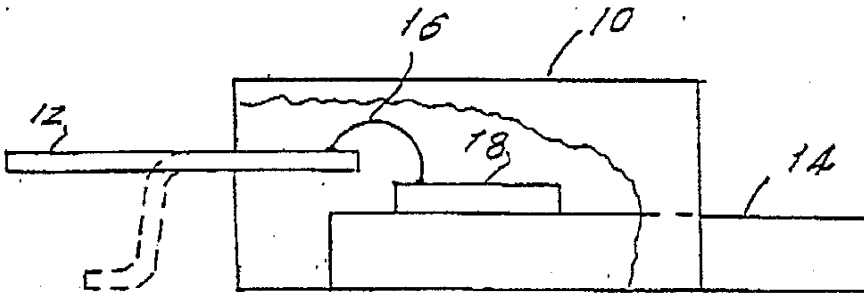
청구항 10

제 9 항에 있어서,

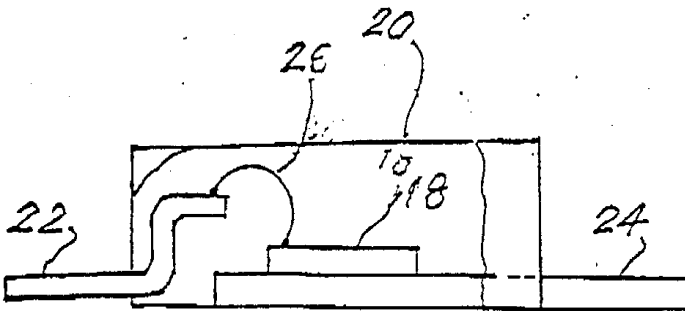
상기 주 패드 영역은 상기 주 패드 영역의 상기 대향 엠티로부터 연장하고, 상기 성형 하우징의 상기 경계면 이상으로 연장하는 지지 스트립을 포함하고, 상기 방법은 상기 성형 하우징의 상기 경계면 이상으로 연장한 상기 지지 스트립의 일부를 제거하는 단계를 더 포함하는 것을 특징으로 하는 반도체 다이 패키지 제조 방법.

도면

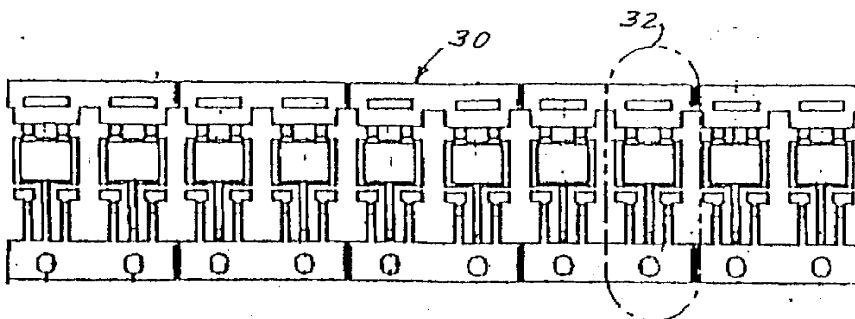
도면1



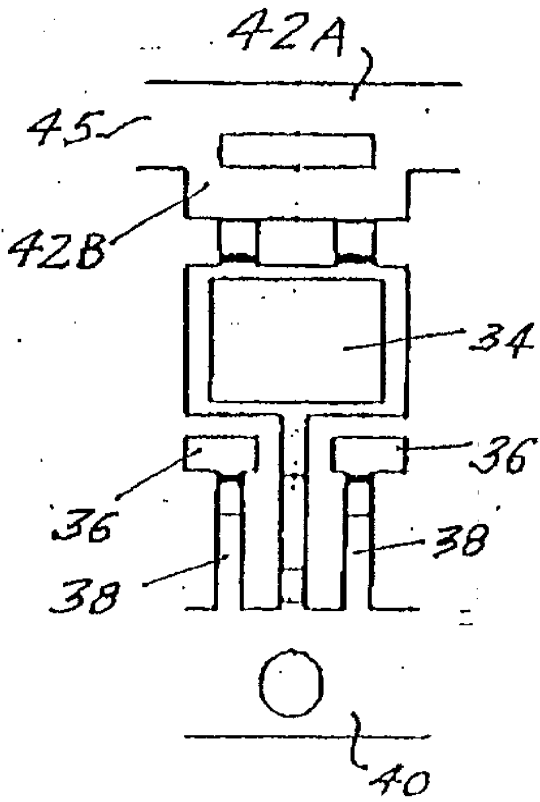
도면2



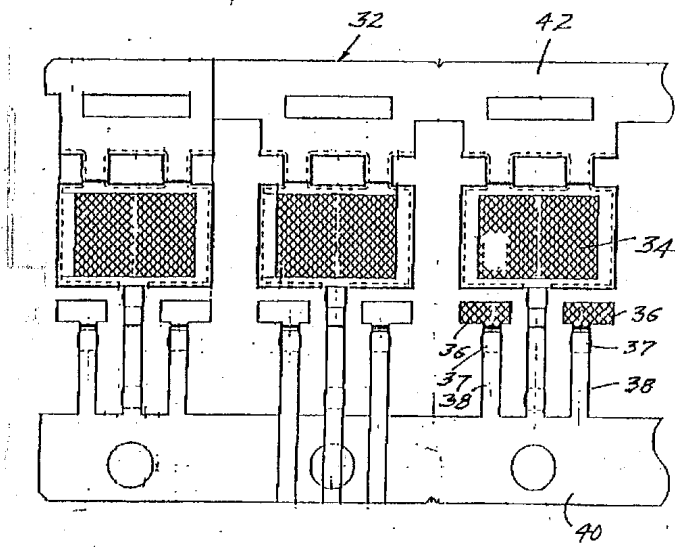
도면3a



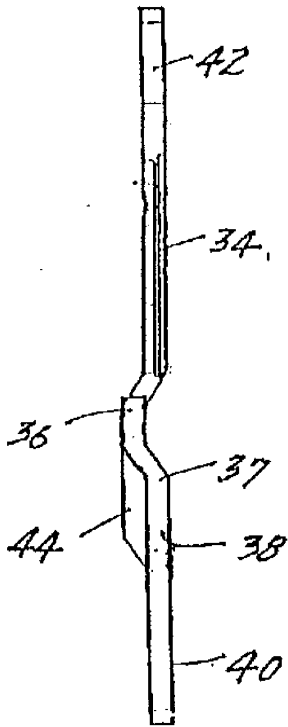
도면3b



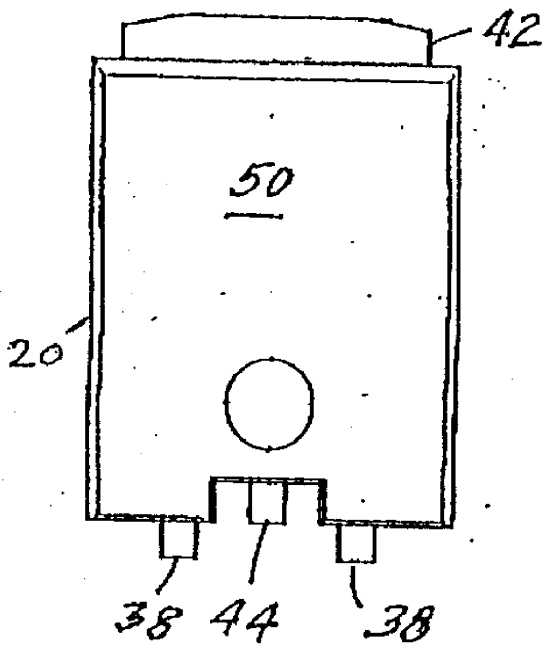
도면4a



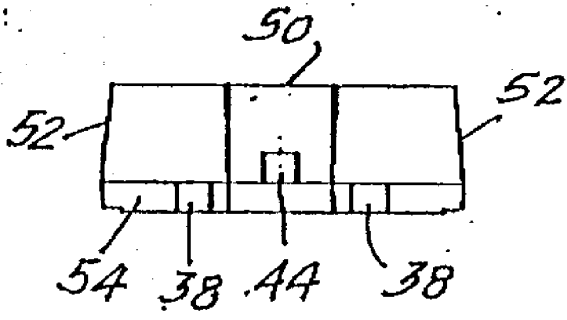
도면4b



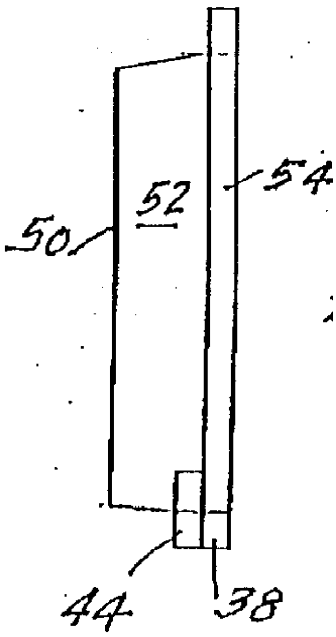
도면5a



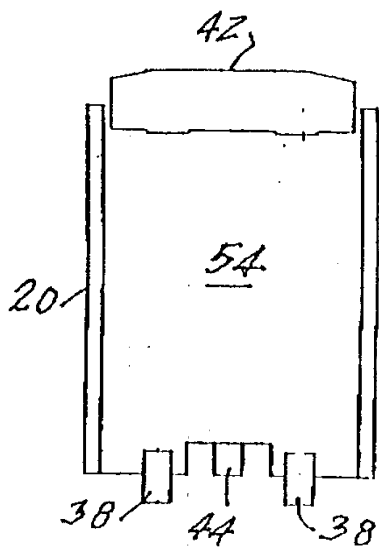
도면5b



도면5c



도면5d



도면5e

