

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6300589号
(P6300589)

(45) 発行日 平成30年3月28日 (2018. 3. 28)

(24) 登録日 平成30年3月9日 (2018. 3. 9)

(51) Int. Cl.	F I
HO 1 L 21/336 (2006. 01)	HO 1 L 29/78 6 2 7 C
HO 1 L 29/786 (2006. 01)	GO 2 F 1/1368
GO 2 F 1/1368 (2006. 01)	HO 1 L 21/90 A
HO 1 L 21/768 (2006. 01)	HO 1 L 29/78 6 1 2 B
	HO 1 L 29/78 6 1 6 K
	請求項の数 3 (全 34 頁) 最終頁に続く

(21) 出願番号 特願2014-54599 (P2014-54599)
 (22) 出願日 平成26年3月18日 (2014. 3. 18)
 (65) 公開番号 特開2014-212305 (P2014-212305A)
 (43) 公開日 平成26年11月13日 (2014. 11. 13)
 審査請求日 平成29年3月1日 (2017. 3. 1)
 (31) 優先権主張番号 特願2013-78908 (P2013-78908)
 (32) 優先日 平成25年4月4日 (2013. 4. 4)
 (33) 優先権主張国 日本国(JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 笠原 崇廣
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 審査官 綿引 隆

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項1】

基板の上方に第1の導電膜を形成する工程と、
前記第1の導電膜の上方に第1の絶縁膜を形成する工程と、
前記第1の絶縁膜の上方に半導体膜を形成する工程と、
前記半導体膜の上方に第2の絶縁膜を形成する工程と、
前記第2の絶縁膜の上方に、第1の領域と、前記第1の領域における厚さよりも小さな厚さを有する第2の領域と、を有する第1のマスクを形成する工程と、
前記第1のマスクを用いて、前記第1の絶縁膜及び前記第2の絶縁膜のうち前記第1のマスクと重ならない部分を除去することにより、前記第1の絶縁膜及び前記第2の絶縁膜に第1の開口を形成する工程と、
前記第2の領域における前記第1のマスクを後退させることにより、第2のマスクを形成する工程と、
前記第2のマスクを用いて、前記第2の絶縁膜のうち前記第2の領域と重なる部分を除去することにより、前記第2の絶縁膜における前記第1の開口よりも開口が広い第2の開口を形成すると共に、前記半導体膜と重なる領域に第3の開口を形成する工程と、
前記第2のマスクを除去する工程と、
前記第2の絶縁膜の少なくとも一部の上方に、前記第1の絶縁膜における前記第1の開口、前記第2の開口、及び前記第3の開口を介して前記第1の導電膜と前記半導体膜とを電氣的に接続する第2の導電膜を形成する工程と、

10

20

を有することを特徴とする半導体装置の作製方法。

【請求項 2】

請求項 1 において、

前記第 1 の絶縁膜における前記第 1 の開口は、テーパ形状を有することを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 1 または請求項 2 において、

前記第 2 の開口及び前記第 3 の開口は、テーパ形状を有することを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、半導体装置および半導体装置の製造方法に関する。

【背景技術】

【0002】

近年、ガラス基板等の絶縁性表面を有する基板上に形成された、厚さ数 nm から数百 nm 程度の半導体薄膜により構成されるトランジスタが注目されている。トランジスタは、IC (Integrated Circuit) および電気光学装置を始めとした電子デバイスに広く応用されている。また、トランジスタは、液晶表示装置および有機 EL (Electroluminescence) 素子を用いた発光装置に代表される、アクティブマトリクス型の表示装置および発光装置のスイッチング素子としても用いられている。

20

【0003】

上記のようなアクティブマトリクス型の表示装置および発光装置の用途は拡大しており、画面サイズの大面積化、高精細化および高開口率化の要求が高まっている。また、これらの装置には高い信頼性が求められ、その生産方法には高い生産性および生産コストの削減が求められている。

【0004】

アクティブマトリクス型表示装置および発光装置に用いられるトランジスタの作製において、フォトリソグラフィ工程数の削減は、コスト削減のために重要である。例えば第 8 世代のフォトマスクは 1 枚当たり数千万円、第 10 世代および第 11 世代のフォトマスクに至っては 1 枚当たり数億円にもなる。また、作製工程におけるフォトリソグラフィ工程数が 1 つ増加するだけで、関連する工程を含め工程数が大幅に増加する。そのため、フォトリソグラフィ工程数を削減するために、数多くの技術開発がなされている。

30

【0005】

トランジスタの作製工程における、フォトリソグラフィ工程数を削減するための代表的な手段として、多階調マスク (ハーフトーンマスクまたはグレートーンマスクとも呼ばれる。) を用いた技術が広く知られている。多階調マスクを用いて作製工程を低減した例としては、特許文献 1 乃至特許文献 3 が挙げられる。

【先行技術文献】

【特許文献】

40

【0006】

【特許文献 1】特開 2012 - 178545 号公報

【特許文献 2】特開 2011 - 155303 号公報

【特許文献 3】特開 2009 - 124124 号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

本発明の一態様は、半導体装置の製造工程に用いるマスク枚数を削減することを目的の一とする。また、フォトリソグラフィ工程を削減することを目的の一とする。また、半導体装置の製造時間を短縮することを目的の一とする。また、半導体装置の製造コストを低減

50

することを目的の一とする。

【課題を解決するための手段】

【0008】

本発明の一態様は、基板の上方に第1の導電膜を形成し、第1の導電膜の上方に第1の絶縁膜を形成し、第1の絶縁膜の上方に半導体膜を形成し、半導体膜の少なくとも一部をエッチングしてチャンネル領域を含む半導体膜を形成し、チャンネル領域を含む半導体膜の上方に、第2の絶縁膜を形成し、第2の絶縁膜の上方に、マスクを形成し、第2の絶縁膜の、チャンネル領域を含む半導体膜と重なりかつマスクと重ならない第1の部分除去すると同時に、第1の絶縁膜及び第2の絶縁膜の、マスクおよびチャンネル領域を含む半導体膜と重ならない第2の部分除去する第1の工程を行い、第1の工程の後にマスクを除去し、第2の絶縁膜の少なくとも一部上方に、チャンネル領域を含む半導体膜に電気的に接続される第2の導電膜を形成することを含むことを特徴とする半導体装置の製造方法である。

10

【0009】

また、上記において、第1の工程の後、マスクを除去するより前に、マスクを後退させ第2の絶縁膜の一部を露出させ、第2の絶縁膜の一部を除去することが好ましい。

【0010】

また、本発明の別の一態様は、基板の上方に第1の導電膜を形成し、第1の導電膜の上方に第1の絶縁膜を形成し、第1の絶縁膜の上方に半導体膜を形成し、半導体膜の少なくとも一部をエッチングしてチャンネル領域を含む半導体膜を形成し、チャンネル領域を含む半導体膜の上方に、第2の絶縁膜を形成し、第2の絶縁膜の上方に、第1の領域と、第1の領域における厚さよりも小さな厚さを有する第2の領域と、を有するマスクを形成し、第1の絶縁膜及び第2の絶縁膜のマスクと重ならない部分を除去する第1の工程を行い、第1の工程の後、マスクを後退させることにより第2の領域のマスクを除去する第2の工程を行い、第2の工程の後、第2の絶縁膜の第2の領域と重なる部分を除去する第3の工程を行い、第3の工程の後、マスクを除去し、第2の絶縁膜の少なくとも一部上方に、チャンネル領域を含む半導体膜と電気的に接続される第2の導電膜を形成することを含むことを特徴とする半導体装置の製造方法である。

20

【0011】

また、本発明の別の一態様は、基板の上方に第1の導電膜を形成し、第1の導電膜の上方に第1の絶縁膜を形成し、第1の絶縁膜の上方に半導体膜を形成し、半導体膜の上方に、第1の領域と、第1の領域における厚さよりも小さな厚さを有する第2の領域と、を有するマスクを形成し、第1の絶縁膜及び半導体膜のマスクと重ならない部分を除去して第1の絶縁膜に開口を形成する第1の工程を行い、第1の工程の後、マスクを後退させることにより第2の領域のマスクを除去する第2の工程を行い、第2の工程の後、半導体膜の第2の領域と重なる部分を除去してチャンネル領域を含む半導体膜を形成する第3の工程を行い、第3の工程の後、マスクを除去し、チャンネル領域を含む半導体膜の上方に第2の絶縁膜を形成し、第2の絶縁膜の少なくとも開口と重なる部分を除去し、第2の絶縁膜の少なくとも一部上方にチャンネル領域を含む半導体膜と電気的に接続される第2の導電膜を形成することを含むことを特徴とする半導体装置の製造方法である。

30

40

【0012】

また、本発明の別の一態様は、基板上に第1の電極を形成し、第1の電極の上方に第1の絶縁膜を形成し、第1の絶縁膜の上方に第2の絶縁膜を形成し、第2の絶縁膜の上方に第1の導電膜を形成し、第1の導電膜の上方に、第1の領域と、第1の領域における厚さよりも小さな厚さを有する第2の領域と、を有するマスクを形成し、第1の絶縁膜、第2の絶縁膜及び第1の導電膜の、マスクと重ならない部分を除去する第1の工程を行い、第1の工程の後、マスクを後退させることにより第2の領域のマスクを除去する第2の工程を行い、第2の工程の後、第1の導電膜の第2の領域と重なる部分を除去する第3の工程を行い、第3の工程の後、マスクを除去し、第2の絶縁膜の少なくとも一部上方に第3の絶縁膜を形成し、第3の絶縁膜の少なくとも一部上方に第1の電極と電気的に接続され

50

る第2の導電膜を形成することを含むことを特徴とする半導体装置の製造方法である。

【0013】

また、上記において、第1の電極を形成する前に、基板の上方に半導体膜を形成する工程を行い、半導体膜の上方に第4の絶縁膜を形成する工程を行い、第4の絶縁膜に第1の開口を形成する工程を行う工程をさらに含んでもよい。また、上記において、第1の電極は第4の絶縁膜に形成された第1の開口を経て前記半導体膜に電氣的に接続してもよい。また上記において、半導体膜は酸化物半導体を有していてもよい。また、第1の開口はテーパ形状を有していてもよい。また、上記において、第1の工程により第2の絶縁膜に形成された開口は、テーパ形状を有していてもよい。また、第1の工程により第1の絶縁膜に形成された開口は、テーパ形状を有していてもよい。また、上記において第3

10

【0014】

また、本発明の別の一態様は、基板上に第1の電極を形成し、第1の電極の上方に第1の絶縁膜を形成し、第1の絶縁膜の上方に第2の絶縁膜を形成し、第2の絶縁膜の上方に第1の導電膜を形成し、第1の導電膜の上方に、第1の領域と、第1の領域における厚さよりも小さな厚さを有する第2の領域と、を有するマスクを形成し、第1の絶縁膜、第2の絶縁膜及び第1の導電膜の、マスクと重ならない部分を除去する第1の工程を行い、第1の工程の後、マスクを後退させることにより第2の領域のマスクを除去する第2の工程を行い、第2の工程の後、第1の導電膜の第2の領域と重なる部分を除去する第3の工程を行い、第3の工程の後、マスクを除去し、第2の絶縁膜の上面の少なくとも一部の上方と、第1の工程により第2の絶縁膜に形成された開口における第2の絶縁膜の側面の少なくとも一部の上方と、に第3の絶縁膜を形成し、第3の絶縁膜の少なくとも一部の上方に第1の電極と電氣的に接続される第2の導電膜を形成することを含むことを特徴とする半導体装置の製造方法である。

20

【0015】

また、本発明の別の一態様は、基板上に第1の電極を形成し、第1の電極の上方に第1の絶縁膜を形成し、第1の絶縁膜の上方に第2の絶縁膜を形成し、第2の絶縁膜の上方に第1の導電膜を形成し、第1の導電膜の上方に、第1の領域と、第1の領域における厚さよりも小さな厚さを有する第2の領域と、を有するマスクを形成し、第1の絶縁膜、第2の絶縁膜及び第1の導電膜の、マスクと重ならない部分を除去する第1の工程を行い、第1の工程の後、マスクを後退させることにより第2の領域のマスクを除去する第2の工程を行い、第2の工程の後、第1の導電膜の第2の領域と重なる部分を除去する第3の工程を行い、第3の工程の後、マスクを除去し、第2の絶縁膜の上面の少なくとも一部の上方と、第1の工程により第2の絶縁膜に形成された開口における第2の絶縁膜の側面の上方と、第1の電極の少なくとも一部の上方と、に第3の絶縁膜を形成し、第3の絶縁膜の少なくとも一部の上方に第1の電極と電氣的に接続される第2の導電膜を形成することを含むことを特徴とする半導体装置の製造方法である。

30

【発明の効果】

【0016】

本発明の一態様により、半導体装置の製造工程に用いるマスク枚数を削減することができる。また、フォトリソグラフィ工程を削減することができる。また、半導体装置の製造時間を短縮することができる。また、半導体装置の製造コストを低減することができる。

40

【図面の簡単な説明】

【0017】

【図1】半導体装置を説明する上面図。

【図2】本発明の一態様である半導体装置の製造方法を説明する断面図。

【図3】本発明の一態様である半導体装置の製造方法を説明する断面図。

【図4】本発明の一態様である半導体装置の製造方法を説明する断面図。

【図5】本発明の一態様である半導体装置の製造方法を説明する断面図。

【図6】本発明の一態様である半導体装置の製造方法を説明する断面図。

50

【図7】本発明の一態様である半導体装置の製造方法を説明する断面図。
【図8】本発明の一態様である半導体装置の製造方法を説明する断面図。
【図9】本発明の一態様である半導体装置の製造方法を説明する断面図。
【図10】本発明の一態様である半導体装置の製造方法を説明する断面図。
【図11】本発明の一態様である半導体装置の製造方法を説明する断面図。
【図12】本発明の一態様である半導体装置の製造方法を説明する断面図。
【図13】液晶表示装置を説明する図。
【図14】電子機器を説明する図。
【図15】本発明の一態様である半導体装置の製造方法を説明する断面図。
【発明を実施するための形態】

10

【0018】

以下では、本発明の実施の形態について図面を用いて詳細に説明する。ただし、本発明は以下の説明に限定されず、その形態および詳細を様々に変更しうることは当業者であれば容易に理解される。また、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、図面を用いて発明の構成を説明するにあたり、同じものを指す符号は異なる図面間でも共通して用いる。なお、同様のものを指す際にはハッチパターンを同じくし、特に符号を付さない場合がある。

【0019】

なお、本明細書等において第1、第2として付される序数詞は便宜上用いるものであり、工程順または積層順を示すものではない。そのため、例えば、「第1の」を「第2の」又は「第3の」などと適宜置き換えて説明することができる。また、本明細書等に記載されている序数詞と、本発明の一態様を特定するために用いられる序数詞は一致しない場合がある。

20

【0020】

また、本明細書等において「上」という用語は、構成要素の位置関係が「直上」であることを限定するものではない。例えば、「絶縁層上のゲート電極」の表現であれば、絶縁層とゲート電極との間に他の構成要素を含むものを除外しない。「下」についても同様である。また、平面的な重なりのない場合（重畳しない場合といってもよい）も除外しない。

【0021】

また、本明細書等において「電極」や「配線」という用語は、これらの構成要素を機能的に限定するものではない。例えば、「電極」は「配線」の一部として用いられることがあり、その逆もまた同様である。さらに、「電極」や「配線」という用語は、複数の「電極」や「配線」が一体となって形成されている場合なども含む。

30

【0022】

また、「ソース」や「ドレイン」の機能は、異なる極性のトランジスタを採用する場合や、回路動作において電流の方向が変化する場合などには入れ替わることがある。このため、本明細書においては、「ソース」や「ドレイン」という用語は、入れ替えて用いることができるものとする。

【0023】

また、「電氣的に接続」には、「何らかの電氣的作用を有するもの」を介して接続されている場合が含まれる。ここで、「何らかの電氣的作用を有するもの」は、接続対象間での電気信号の授受を可能とするものであれば、特に制限を受けない。例えば、「何らかの電氣的作用を有するもの」には、電極や配線などが含まれる。

40

【0024】

なお、「半導体」と表記した場合でも、例えば、導電性が十分低い場合は「絶縁体」としての特性を有する場合がある。また、「半導体」と「絶縁体」は境界が曖昧であり、厳密に区別できない場合がある。従って、本明細書に記載の「半導体」は、「絶縁体」と言い換えることができる場合がある。同様に、本明細書に記載の「絶縁体」は、「半導体」と言い換えることができる場合がある。

【0025】

50

また、「半導体」と表記した場合でも、例えば、導電性が十分高い場合は「導電体」としての特性を有する場合がある。また、「半導体」と「導電体」は境界が曖昧であり、厳密に区別できない場合がある。従って、本明細書に記載の「半導体」は、「導電体」と言い換えることができる場合がある。同様に、本明細書に記載の「導電体」は、「半導体」と言い換えることができる場合がある。

【0026】

また、本明細書等において、「平行」とは、二つの直線が -10° 以上 10° 以下の角度で配置されている状態をいう。従って、 -5° 以上 5° 以下の場合も含まれる。また、「垂直」とは、二つの直線が 80° 以上 100° 以下の角度で配置されている状態をいう。従って、 85° 以上 95° 以下の場合も含まれる。

10

【0027】

また、本明細書等において、結晶が三方晶または菱面体晶である場合、六方晶系として表す。

【0028】

(実施の形態1)

本発明の一態様である半導体装置の製造方法について、図1乃至図10を用いて説明する。図1は半導体装置の上面図であり、図1(A)に液晶表示装置の画素領域として機能させることができる部分、図1(B)および(C)は液晶表示装置のドライバ等が設けられた周辺部として機能させることができる部分を示す。図を簡潔にするため、構成要素の一部を抜粋して示しており、たとえば後述する絶縁膜104、絶縁膜108等は図示していない。図1(A)の一点鎖線X1-X2で示した部分の断面構造を、図2乃至図10の断面X1-X2に示す。断面X1-X2は、トランジスタが形成される領域の一部の断面構造である。図1(B)の一点鎖線Y1-Y2で示した部分の断面構造を、図2乃至図10の断面Y1-Y2に示す。断面Y1-Y2は、半導体膜の下に設けられた導電膜と半導体膜の上に設けられた導電膜が電氣的に接続される領域の一部の断面構造である。

20

【0029】

製造方法1

まず、図2および図3を用いて、図3(D)に示すトランジスタ150および接続部160を形成する方法を説明する。

【0030】

<基板>

まず、基板100を用意する(図2(A))。基板100の材質などに大きな制限はないが、少なくとも、後の熱処理に耐えうる程度の耐熱性を有する材料を用いる。例えば、ガラス基板、セラミック基板、石英基板、サファイヤ基板、YSZ(イットリア安定化ジルコニア)基板等を、基板100として用いてもよい。また、シリコンや炭化シリコンなどの単結晶半導体基板、多結晶半導体基板、シリコンゲルマニウムなどの化合物半導体基板、SOI基板等を適用することも可能である。

30

【0031】

また、半導体基板やSOI基板上に半導体素子が設けられたものを、基板100として用いてもよい。その場合、基板100上に層間絶縁層を介してトランジスタ150を形成する。このとき、層間絶縁層に埋め込まれた接続電極により、トランジスタ150の導電膜102b、導電膜114bおよび導電膜114cの少なくとも一つが、上記半導体素子と電氣的に接続する構成とすればよい。半導体素子上に層間絶縁層を介してトランジスタ150を設けることにより、トランジスタ150を付加することによる面積の増大を抑制することができる。

40

【0032】

また、基板100として、プラスチックなどの可撓性基板を用い、該可撓性基板上に直接、トランジスタ150を形成してもよい。または、基板100とトランジスタ150の間に剥離層を設けてもよい。剥離層は、その上層にトランジスタの一部あるいは全部を形成した後、基板100より分離し、他の基板に転載するのに用いることができる。その結果

50

、トランジスタ150は耐熱性の劣る基板や可撓性の基板にも転載できる。

【0033】

<導電膜形成>

次に、基板100の上方にスパッタリング法、CVD法、蒸着法等により導電膜を形成し、該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、導電膜102aおよび導電膜102bを形成する(図3(B))。導電膜102bは、トランジスタ150においてゲート電極として機能させることができる。

【0034】

導電膜102aおよび導電膜102bは、アルミニウム、クロム、銅、タンタル、チタン、モリブデン、タングステンから選ばれた金属、または上述した金属を成分とする合金が、上述した金属を組み合わせた合金等を用いて形成することができる。また、マンガ、ジルコニウムのいずれか一または複数から選択された金属を用いてもよい。

10

【0035】

また、導電膜102aおよび導電膜102bは単層構造でも、2層以上の積層構造としてもよい。例えばアルミニウム膜の上または下に、タングステン、チタン、モリブデンから選ばれた金属、または上述した金属を成分とする合金等のバリア膜として機能する膜を積層する2層構造としてもよい。またアルミニウム膜の上下に、上述のバリア膜として機能する膜を積層する3層構造としてもよい。同様に、銅膜の上または下に、上述のバリア膜として機能する膜を積層する2層構造としてもよい。また銅膜の上下に、上述のバリア膜として機能する膜を積層する3層構造としてもよい。

20

【0036】

アルミニウム膜および銅膜は抵抗が低いため、導電膜102aおよび導電膜102bに用いることで半導体装置の消費電力を削減することができる。また、タングステン膜、チタン膜、モリブデン膜等のバリア膜として機能する膜を、アルミニウム膜および銅膜等と接して積層することで、これらの拡散を抑制し、半導体装置の信頼性を向上させることができる。

【0037】

また、導電膜102bと後述する絶縁膜104との間に、In-Ga-Zn系酸窒化物半導体膜、In-Sn系酸窒化物半導体膜、In-Ga系酸窒化物半導体膜、In-Zn系酸窒化物半導体膜、Sn系酸窒化物半導体膜、In系酸窒化物半導体膜、金属窒化膜(InN、ZnN等)等を設けてもよい。これらの膜は5eV以上、好ましくは5.5eV以上の仕事関数を有し、酸化物半導体の電子親和力よりも大きい値であるため、後述する半導体膜に酸化物半導体を用いる場合、トランジスタのしきい値電圧をプラスにシフトすることができ、所謂ノーマリーオフ特性のスイッチング素子を実現できる。例えば、In-Ga-Zn系酸窒化物半導体膜を用いる場合、少なくとも半導体膜106bより高い窒素濃度、具体的には7原子%以上のIn-Ga-Zn系酸窒化物半導体膜を用いる。

30

【0038】

<絶縁膜形成>

次に、基板100、導電膜102aおよび導電膜102bの上方に、絶縁膜104を形成する(図2(C))。絶縁膜104は、トランジスタ150においてゲート絶縁膜として機能させることができる。

40

【0039】

絶縁膜104は、例えば酸化シリコン、酸化窒化シリコン、窒化酸化シリコン、窒化シリコン、酸化アルミニウム、酸化ハフニウム、酸化ガリウムまたはGa-Zn系金属酸化物などを用いればよく、積層または単層で設ける。

【0040】

また、絶縁膜104として、ハフニウムシリケート(HfSiO_x)、窒素が添加されたハフニウムシリケート(HfSi_xO_yN_z)、窒素が添加されたハフニウムアルミネート(HfAl_xO_yN_z)、酸化ハフニウム、酸化イットリウムなどのhigh-k材料

50

を用いることでトランジスタのゲートリークを低減できる。

【0041】

絶縁膜104は、スパッタリング法、CVD法、蒸着法等で形成する。

【0042】

絶縁膜104として窒化シリコン膜を形成する場合、2段階の形成方法を用いることが好ましい。はじめに、シラン、窒素、及びアンモニアの混合ガスを原料ガスとして用いたプラズマCVD法により、欠陥の少ない第1の窒化シリコン膜を形成する。次に、原料ガスを、シラン及び窒素の混合ガスに切り替えて、水素濃度が低く、且つ水素をブロッキングすることが可能な第2の窒化シリコン膜を成膜する。このような形成方法により、絶縁膜104として、欠陥が少なく、且つ水素ブロッキング性を有する窒化シリコン膜を形成す

10

【0043】

また、絶縁膜104として酸化ガリウム膜を形成する場合、MOCVD(Metal Organic Chemical Vapor Deposition)法を用いて形成することができる。

【0044】

<半導体膜形成>

次に、絶縁膜104の上方に、スパッタリング法、CVD法、蒸着法等により半導体膜を形成し、該半導体膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて半導体膜の少なくとも一部をエッチングして、半導体膜106aおよび半導体膜106bを形成する(図2(D))。半導体膜106bは、トランジスタ150におけるチャネル領域を含む。

20

【0045】

半導体膜106aおよび半導体膜106bには、さまざまな半導体材料を用いることができる。具体的には、非晶質シリコン、微結晶シリコン、多結晶シリコン、単結晶シリコン等を用いることができ、これらの膜を単層または積層で設けることができる。また、これらの半導体膜の一部、また積層した場合は少なくとも1つの層に、導電性を付与する不純物を添加してもよい。

【0046】

また上記の半導体材料の他に、酸化物半導体を用いることができる。酸化物半導体を用いたトランジスタには、極めてオフ電流が低い特性を有するものがある。当該トランジスタを用いると、液晶表示装置における各画素の容量素子に入力された信号の保持能力が高くなり、例えば静止画表示などにおいてフレーム周波数を小さくすることができる。フレーム周波数を小さくすることによって、表示装置の消費電力を低減させることができる。

30

【0047】

以下に、半導体膜106aおよび半導体膜106bに適用可能な酸化物半導体について説明する。

【0048】

酸化物半導体は、例えば、インジウムを含む。インジウムを含む酸化物半導体は、キャリア移動度(電子移動度)が高くなる。また、酸化物半導体は、元素Mを含むと好ましい。元素Mとして、例えば、アルミニウム、ガリウム、イットリウムまたはスズなどがある。元素Mは、例えば、酸素との結合エネルギーが高い元素である。元素Mは、例えば、酸化物半導体のエネルギーギャップを大きくする機能を有する元素である。また、酸化物半導体は、亜鉛を含むと好ましい。酸化物半導体が亜鉛を含むと、結晶質の酸化物半導体となりやすい。また、酸化物半導体の価電子帯上端のエネルギー(E_v)は、例えば、亜鉛の原子数比によって制御できる場合がある。

40

【0049】

ただし、酸化物半導体は、インジウムを含まなくてもよい。酸化物半導体は、例えば、Zn-Sn酸化物、Ga-Sn酸化物であっても構わない。

【0050】

50

なお、酸化物半導体は、InおよびMの和を100 atomic%としたとき、InとMの原子数比率をInが50 atomic%未満、Mが50 atomic%以上、またはInが25 atomic%未満、Mが75 atomic%以上であるIn-M-Zn酸化物としてもよい。また、酸化物半導体は、InおよびMの和を100 atomic%としたとき、InとMの原子数比率をInが25 atomic%以上、Mが75 atomic%未満、またはInが34 atomic%以上、Mが66 atomic%未満であるIn-M-Zn酸化物としてもよい。

【0051】

また、酸化物半導体は、エネルギーギャップが大きい。酸化物半導体のエネルギーギャップは、2.7 eV以上4.9 eV以下、好ましくは3 eV以上4.7 eV以下、さらに好ましくは3.2 eV以上4.4 eV以下とする。

10

【0052】

トランジスタの電気特性を安定にするためには、酸化物半導体中の不純物濃度を低減し、高純度真性化することが有効である。なお、酸化物半導体において、主成分以外(1 atomic%未満)の軽元素、半金属元素、金属元素などは不純物となる。例えば、水素、リチウム、炭素、窒素、フッ素、ナトリウム、シリコン、塩素、カリウム、カルシウム、チタン、鉄、ニッケル、銅、ゲルマニウム、ストロンチウム、ジルコニウムおよびハフニウムは酸化物半導体中で不純物となる場合がある。従って、近接する膜中の不純物濃度も低減することが好ましい。

【0053】

20

例えば、酸化物半導体中にシリコンが含まれることで不純物準位を形成する場合がある。また、酸化物半導体の表層にシリコンがあることで不純物準位を形成する場合がある。そのため、酸化物半導体の内部、表層におけるシリコン濃度は、二次イオン質量分析法(SIMS: Secondary Ion Mass Spectrometry)において、 1×10^{19} atoms/cm³未満、好ましくは 5×10^{18} atoms/cm³未満、さらに好ましくは 2×10^{18} atoms/cm³未満とする。

【0054】

また、酸化物半導体中で水素は、不純物準位を形成し、キャリア密度を増大させてしまう場合がある。そのため、酸化物半導体の水素濃度はSIMSにおいて、 2×10^{20} atoms/cm³以下、好ましくは 5×10^{19} atoms/cm³以下、より好ましくは 1×10^{19} atoms/cm³以下、さらに好ましくは 5×10^{18} atoms/cm³以下とする。また、酸化物半導体中で窒素は、不純物準位を形成し、キャリア密度を増大させてしまう場合がある。そのため、酸化物半導体中の窒素濃度は、SIMSにおいて、 5×10^{19} atoms/cm³未満、好ましくは 5×10^{18} atoms/cm³以下、より好ましくは 1×10^{18} atoms/cm³以下、さらに好ましくは 5×10^{17} atoms/cm³以下とする。

30

【0055】

酸化物半導体膜は、非単結晶酸化物半導体膜と単結晶酸化物半導体膜とに大別される。非単結晶酸化物半導体膜とは、CAAC-OS(C Axis Aligned Crystalline Oxide Semiconductor)膜、多結晶酸化物半導体膜、微結晶酸化物半導体膜、非晶質酸化物半導体膜などをいう。

40

【0056】

酸化物半導体膜は、CAAC-OS膜を有していてもよい。まずは、CAAC-OS膜について説明する。

【0057】

CAAC-OS膜は、複数の結晶部を有する酸化物半導体膜の一つであり、ほとんどの結晶部は、一辺が100 nm未満の立方体内に収まる大きさである。従って、CAAC-OS膜に含まれる結晶部は、一辺が10 nm未満、5 nm未満または3 nm未満の立方体内に収まる大きさの場合も含まれる。

【0058】

50

CAAC-OS膜を透過型電子顕微鏡(TEM: Transmission Electron Microscope)によって観察すると、明確な結晶部同士の境界、即ち結晶粒界(グレインバウンダリーともいう)を確認することができない。そのため、CAAC-OS膜は、結晶粒界に起因する電子移動度の低下が起こりにくいといえる。

【0059】

CAAC-OS膜を、試料面と概略平行な方向からTEMによって観察(断面TEM観察)すると、結晶部において、金属原子が層状に配列していることを確認できる。金属原子の各層は、CAAC-OS膜の膜を形成する面(被形成面ともいう)または上面の凹凸を反映した形状であり、CAAC-OS膜の被形成面または上面と平行に配列する。

【0060】

一方、CAAC-OS膜を、試料面と概略垂直な方向からTEMによって観察(平面TEM観察)すると、結晶部において、金属原子が三角形状または六角形状に配列していることを確認できる。しかしながら、異なる結晶部間で、金属原子の配列に規則性は見られない。

【0061】

断面TEM観察および平面TEM観察より、CAAC-OS膜の結晶部は配向性を有していることがわかる。

【0062】

CAAC-OS膜に対し、X線回折(XRD: X-Ray Diffraction)装置を用いて構造解析を行うと、例えばInGaZnO₄の結晶を有するCAAC-OS膜のout-of-plane法による解析では、回折角(2 θ)が31°近傍にピークが現れる場合がある。このピークは、InGaZnO₄の結晶の(009)面に帰属されることから、CAAC-OS膜の結晶がc軸配向性を有し、c軸が被形成面または上面に概略垂直な方向を向いていることが確認できる。

【0063】

一方、CAAC-OS膜に対し、c軸に概略垂直な方向からX線を入射させるin-plane法による解析では、2 θ が56°近傍にピークが現れる場合がある。このピークは、InGaZnO₄の結晶の(110)面に帰属される。InGaZnO₄の単結晶酸化物半導体膜であれば、2 θ を56°近傍に固定し、試料面の法線ベクトルを軸(c軸)として試料を回転させながら分析(スキャン)を行うと、(110)面と等価な結晶面に帰属されるピークが6本観察される。これに対し、CAAC-OS膜の場合は、2 θ を56°近傍に固定してスキャンした場合でも、明瞭なピークが現れない。

【0064】

以上のことから、CAAC-OS膜では、異なる結晶部間ではa軸およびb軸の配向は不規則であるが、c軸配向性を有し、かつc軸が被形成面または上面の法線ベクトルに平行な方向を向いていることがわかる。従って、前述の断面TEM観察で確認された層状に配列した金属原子の各層は、結晶のab面に平行な面である。

【0065】

なお、結晶部は、CAAC-OS膜を成膜した際、または加熱処理などの結晶化処理を行った際に形成される。上述したように、結晶のc軸は、CAAC-OS膜の被形成面または上面の法線ベクトルに平行な方向に配向する。従って、例えば、CAAC-OS膜の形状をエッチングなどによって変化させた場合、結晶のc軸がCAAC-OS膜の被形成面または上面の法線ベクトルと平行にならないこともある。

【0066】

また、CAAC-OS膜中の結晶化度が均一でなくてもよい。例えば、CAAC-OS膜の結晶部が、CAAC-OS膜の上面近傍からの結晶成長によって形成される場合、上面近傍の領域は、被形成面近傍の領域よりも結晶化度が高くなることもある。また、CAAC-OS膜に不純物を添加する場合、不純物が添加された領域の結晶化度が変化し、部分的に結晶化度の異なる領域が形成されることもある。

【0067】

10

20

30

40

50

なお、 InGaZnO_4 の結晶を有するCAAC-OS膜のout-of-plane法による解析では、 2θ が 31° 近傍のピークの他に、 2θ が 36° 近傍にもピークが現れる場合がある。 2θ が 36° 近傍のピークは、CAAC-OS膜中の一部に、 c 軸配向性を有さない結晶が含まれることを示している。CAAC-OS膜は、 2θ が 31° 近傍にピークを示し、 2θ が 36° 近傍にピークを示さないことが好ましい。

【0068】

CAAC-OS膜は、不純物濃度の低い酸化物半導体膜である。不純物は、水素、炭素、シリコン、遷移金属元素などの酸化物半導体膜の主成分以外の元素である。特に、シリコンなどの、酸化物半導体膜を構成する金属元素よりも酸素との結合力の強い元素は、酸化物半導体膜から酸素を奪うことで酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。また、鉄やニッケルなどの重金属、アルゴン、二酸化炭素などは、原子半径（または分子半径）が大きいため、酸化物半導体膜内部に含まれると、酸化物半導体膜の原子配列を乱し、結晶性を低下させる要因となる。なお、酸化物半導体膜に含まれる不純物は、キャリアトラップやキャリア発生源となる場合がある。

10

【0069】

また、CAAC-OS膜は、欠陥準位密度の低い酸化物半導体膜である。例えば、酸化物半導体膜中の酸素欠損は、キャリアトラップとなることや、水素を捕獲することによってキャリア発生源となる場合がある。

【0070】

不純物濃度が低く、欠陥準位密度が低い（酸素欠損の少ない）ことを、高純度真性または実質的に高純度真性と呼ぶ。高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリア発生源が少ないため、キャリア密度を低くすることができる。従って、当該酸化物半導体膜を用いたトランジスタは、しきい値電圧がマイナスとなる電気特性（ノーマリーオンともいう。）になることが少ない。また、高純度真性または実質的に高純度真性である酸化物半導体膜は、キャリアトラップが少ない。そのため、当該酸化物半導体膜を用いたトランジスタは、電気特性の変動が小さく、信頼性の高いトランジスタとなる。なお、酸化物半導体膜のキャリアトラップに捕獲された電荷は、放出するまでに要する時間が長く、あたかも固定電荷のように振る舞うことがある。そのため、不純物濃度が高く、欠陥準位密度が高い酸化物半導体膜を用いたトランジスタは、電気特性が不安定となる場合がある。

20

30

【0071】

また、CAAC-OS膜を用いたトランジスタは、可視光や紫外光の照射による電気特性の変動が小さい。

【0072】

次に、微結晶酸化物半導体膜について説明する。

【0073】

微結晶酸化物半導体膜は、TEMによる観察像では、明確に結晶部を確認することができない場合がある。微結晶酸化物半導体膜に含まれる結晶部は、 1nm 以上 100nm 以下、または 1nm 以上 10nm 以下の大きさであることが多い。特に、 1nm 以上 10nm 以下、または 1nm 以上 3nm 以下の微結晶であるナノ結晶(nc:nanocrystal)を有する酸化物半導体膜を、nc-OS(nanocrystalline Oxide Semiconductor)膜と呼ぶ。また、nc-OS膜は、例えば、TEMによる観察像では、結晶粒界を明確に確認できない場合がある。

40

【0074】

nc-OS膜は、微小な領域（例えば、 1nm 以上 10nm 以下の領域、特に 1nm 以上 3nm 以下の領域）において原子配列に周期性を有する。また、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、膜全体で配向性が見られない。従って、nc-OS膜は、分析方法によっては、非晶質酸化物半導体膜と区別が付かない場合がある。例えば、nc-OS膜に対し、結晶部よりも大きい径のX線を用いるXRD装置を用いて構造解析を行うと、out-of-plane法による解析では、結晶面を示

50

すピークが検出されない。また、nc-OS膜は、結晶部よりも大きい径（例えば50nm以上）の電子線を用いる電子線回折（制限視野電子線回折ともいう。）を行うと、ハローパターンのような回折像が観測される。一方、nc-OS膜は、結晶部の大きさと近い結晶部より小さい径（例えば1nm以上30nm以下）の電子線を用いる電子線回折（ナノビーム電子線回折ともいう。）を行うと、スポットが観測される。また、nc-OS膜のナノビーム電子線回折を行うと、円を描くように（リング状に）輝度の高い領域が観測される場合がある。また、nc-OS膜のナノビーム電子線回折を行うと、リング状の領域内に複数のスポットが観測される場合がある。

【0075】

nc-OS膜は、非晶質酸化物半導体膜よりも規則性の高い酸化物半導体膜である。そのため、nc-OS膜は、非晶質酸化物半導体膜よりも欠陥準位密度が低くなる。ただし、nc-OS膜は、異なる結晶部間で結晶方位に規則性が見られない。そのため、nc-OS膜は、CAAC-OS膜と比べて欠陥準位密度が高くなる。

10

【0076】

なお、酸化物半導体膜は、例えば、非晶質酸化物半導体膜、微結晶酸化物半導体膜、CAAC-OS膜のうち、二種以上を有する積層膜であってもよい。

【0077】

例えば、酸化物半導体層(S1)と、酸化物半導体層(S2)とが、この順番で形成された多層膜であってもよい。

【0078】

このとき、例えば、酸化物半導体層(S2)の伝導帯下端のエネルギー(E_c)を、酸化物半導体層(S1)よりも高くする。具体的には、酸化物半導体層(S2)として、酸化物半導体層(S1)よりも電子親和力の0.07eV以上1.3eV以下、好ましくは0.1eV以上0.7eV以下、さらに好ましくは0.15eV以上0.4eV以下小さい酸化物半導体を用いる。なお、電子親和力は、真空準位と伝導帯下端のエネルギーとの差である。

20

【0079】

または、例えば、酸化物半導体層(S2)のエネルギーギャップを、酸化物半導体層(S1)よりも大きくする。なお、エネルギーギャップは、例えば、光学的な手法により導出することができる。具体的には、酸化物半導体層(S2)として、酸化物半導体層(S1)よりもエネルギーギャップの0.1eV以上1.2eV以下、好ましくは0.2eV以上0.8eV以下大きい酸化物半導体を用いる。

30

【0080】

または、酸化物半導体は、例えば、酸化物半導体層(S1)と、酸化物半導体層(S2)と、酸化物半導体層(S3)とが、この順番で形成された多層膜であってもよい。

【0081】

または、例えば、酸化物半導体層(S2)の伝導帯下端のエネルギー(E_c)を、酸化物半導体層(S1)および酸化物半導体層(S3)よりも低くする。具体的には、酸化物半導体層(S2)として、酸化物半導体層(S1)および酸化物半導体層(S3)よりも電子親和力の0.07eV以上1.3eV以下、好ましくは0.1eV以上0.7eV以下、さらに好ましくは0.15eV以上0.4eV以下大きい酸化物半導体を用いる。

40

【0082】

または、例えば、酸化物半導体層(S2)のエネルギーギャップを、酸化物半導体層(S1)および酸化物半導体層(S3)よりも小さくする。具体的には、酸化物半導体層(S2)として、酸化物半導体層(S1)および酸化物半導体層(S3)よりもエネルギーギャップの0.1eV以上1.2eV以下、好ましくは0.2eV以上0.8eV以下小さい酸化物半導体を用いる。

【0083】

または、例えば、トランジスタのオン電流を高くするためには、酸化物半導体層(S3)の厚さは小さいほど好ましい。例えば、酸化物半導体層(S3)は、10nm未満、好ま

50

しくは5 nm以下、さらに好ましくは3 nm以下とする。一方、酸化物半導体層(S3)は、電流密度の高い酸化物半導体層(S2)へ、絶縁膜104を構成する元素(シリコンなど)が入り込まないようにブロックする機能も有する。そのため、酸化物半導体層(S3)は、ある程度の厚さを有することが好ましい。例えば、酸化物半導体層(S3)の厚さは、0.3 nm以上、好ましくは1 nm以上、さらに好ましくは2 nm以上とする。

【0084】

また、酸化物半導体層(S1)の厚さは酸化物半導体層(S2)の厚さより厚く、酸化物半導体層(S2)の厚さは酸化物半導体層(S3)の厚さより厚く設けられることが好ましい。具体的には、酸化物半導体層(S1)の厚さは、20 nm以上、好ましくは30 nm以上、さらに好ましくは40 nm以上、より好ましくは60 nm以上とする。酸化物半導体層(S1)の厚さを、20 nm以上、好ましくは30 nm以上、さらに好ましくは40 nm以上、より好ましくは60 nm以上とすることで、絶縁膜と酸化物半導体層(S1)との界面から電流密度の高い酸化物半導体層(S2)までを20 nm以上、好ましくは30 nm以上、さらに好ましくは40 nm以上、より好ましくは60 nm以上離すことができる。ただし、半導体装置の生産性が低下する場合があるため、酸化物半導体層(S1)の厚さは、200 nm以下、好ましくは120 nm以下、さらに好ましくは80 nm以下とする。また、酸化物半導体層(S2)の厚さは、3 nm以上100 nm以下、好ましくは3 nm以上80 nm以下、さらに好ましくは3 nm以上50 nm以下とする。

10

【0085】

次に、酸化物半導体膜の形成方法について説明する。酸化物半導体膜は、スパッタリング法、CVD法、MBE法、ALD法またはPLD法を用いて形成すればよい。

20

【0086】

半導体膜106となる酸化物半導体膜として、In-M-Zn酸化物をスパッタリング法で成膜する場合、ターゲットの原子数比は、In:M:Znが3:1:1、3:1:2、3:1:4、1:1:0.5、1:1:1、1:1:2、1:3:1、1:3:2、1:3:4、1:3:6、1:6:2、1:6:4、1:6:6、1:6:8、1:6:10、1:9:2、1:9:4、1:9:6、1:9:8、1:9:10などとすればよい。元素Mは、例えば、アルミニウム、ガリウム、イットリウムまたはズなどである。

【0087】

酸化物半導体膜をスパッタリング法で成膜する場合、酸素を含む雰囲気中で成膜する。例えば、雰囲気全体に占める酸素の割合を、10 volume%以上、好ましくは20 volume%以上、さらに好ましくは50 volume%以上、より好ましくは80 volume%以上とする。特に、雰囲気全体に占める酸素の割合を、100 volume%とすると好ましい。雰囲気全体に占める酸素の割合を、100 volume%とすると、半導体膜106となる酸化物半導体膜に含まれる、希ガスなどの不純物濃度を低減することができる。

30

【0088】

半導体膜106となる酸化物半導体膜をスパッタリング法で成膜する場合、ターゲットの原子数比からずれた原子数比の膜が形成される場合がある。例えば、亜鉛は、酸素を含む雰囲気中で成膜すると、ターゲットの原子数比よりも膜の原子数比が小さくなりやすい場合がある。具体的には、ターゲットに含まれる亜鉛の原子数比の40 atomic%以上90 atomic%以下程度となる場合がある。また、例えば、インジウムは、酸素を含む雰囲気中で成膜すると、ターゲットの原子数比よりも膜の原子数比が小さくなりやすい場合がある。

40

【0089】

半導体膜106となる酸化物半導体膜を形成した後で、第1の加熱処理を行うと好ましい。第1の加熱処理は、70 以上450 以下、好ましくは100 以上300 以下、さらに好ましくは150 以上250 以下で行えばよい。第1の加熱処理の雰囲気は、不活性ガス雰囲気、または酸化性ガスを10 ppm以上、1 volume%以上もしくは10 volume%以上含む雰囲気で行う。第1の加熱処理は減圧状態で行ってもよい。

50

または、第1の加熱処理の雰囲気は、不活性ガス雰囲気で加熱処理した後に、脱離した酸素を補うために酸化性ガスを0.001 volume %以上、1%以上または10%以上含む雰囲気で加熱処理を行ってもよい。第1の加熱処理によって、半導体膜106となる酸化物半導体膜から水素や水などの不純物を除去することができる。また、第1の加熱処理によって、半導体膜106となる酸化物半導体膜の高純度真性化ができる。

【0090】

<絶縁膜形成>

次に、絶縁膜104、半導体膜106aおよび半導体膜106bの上方に、絶縁膜108を形成する(図2(E))。絶縁膜108は、トランジスタ150において半導体膜106bのチャンネル領域を保護する膜として機能する。

10

【0091】

絶縁膜108は、絶縁膜104と同様の材料、構成および方法で形成することができる。

【0092】

なお、絶縁膜104を異なる材料からなる膜の積層で設ける場合、絶縁膜104の上層と絶縁膜108に同じ材料を適用することができる。絶縁膜104の上層と絶縁膜108が同じ材料であると、後の工程で絶縁膜104および絶縁膜108をエッチングする際に、絶縁膜104の上層と絶縁膜108を同時にエッチングすることができる。その後、残った絶縁膜104の下層をエッチングする。これにより、絶縁膜104の上層および絶縁膜108のテーパー角と、絶縁膜104の下層のテーパー角とが異なる開口部を形成することができる。テーパー角の異なる開口部とすることで、該開口部に形成する導電膜の段切れが抑制される。

20

【0093】

<マスク形成と絶縁膜のエッチング>

次に、絶縁膜108の上方に、フォトリソグラフィ工程によりレジストマスク110を形成する(図3(A))。

【0094】

次に、絶縁膜104および絶縁膜108のレジストマスク110と重ならない部分をエッチングにより除去し、開口111a、111b、111c、111dを形成する(図3(B))。

【0095】

図3(B)に示すように、開口111a、111c、111dは、絶縁膜108の、半導体膜106aまたは半導体膜106bと重なり、かつレジストマスク110と重ならない部分を除去することにより形成される。

30

【0096】

また開口111bは、絶縁膜104および絶縁膜108の、導電膜102aと重なり、かつ半導体膜106a、半導体膜106bおよびレジストマスク110と重ならない部分を除去することにより形成される。

【0097】

次に、レジストマスク110を除去する(図3(C))。

【0098】

<導電膜形成>

次に、絶縁膜108、半導体膜106a、半導体膜106bおよび導電膜102aの上方に導電膜を形成し、該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、導電膜114a、114b、114cを形成する(図3(D))。

40

【0099】

導電膜114aは、導電膜102aおよび半導体膜106aと電氣的に接続される。また導電膜114bおよび導電膜114cは、半導体膜106bと電氣的に接続される。

【0100】

導電膜114aは、導電膜102aと半導体膜106aを電氣的に接続する配線として機

50

能させることができる。導電膜 114b は、トランジスタ 150 においてソース電極として機能させることができ、導電膜 114c は、トランジスタ 150 においてドレイン電極として機能させることができる。

【0101】

導電膜 114a、114b、114c は、導電膜 102a および導電膜 102b と同様の材料、構成および方法で形成することができる。

【0102】

以上の工程で、トランジスタ 150 および接続部 160 を形成することができる。

【0103】

このように製造方法 1 では、絶縁膜 108 の半導体膜と重なる部分に開口を形成すると同時に、半導体膜と重ならない部分では絶縁膜 108 だけでなく絶縁膜 104 にも開口を形成する。このような工程とすることで、絶縁膜 108 と絶縁膜 104 の開口を別々に形成する場合よりも、マスクおよびフォトリソグラフィ工程を削減することができる。そのため半導体装置の製造時間を短縮し、製造コストを抑制することができる。

10

【0104】

製造方法 2

次に、図 4 および図 5 を用いて、図 5 (E) に示すトランジスタ 150 および接続部 160 を形成する方法を説明する。

【0105】

図 4 (A) 乃至 (E) に示す、基板 100、導電膜 102a および導電膜 102b、絶縁膜 104、半導体膜 106a および半導体膜 106b、ならびに絶縁膜 108 については、製造方法 1 と同様の材料、構成および方法で形成することができる。

20

【0106】

<マスク形成と絶縁膜のエッチング>

絶縁膜 108 の上方に、フォトリソグラフィ工程によりレジストマスク 210 を形成する (図 4 (F))。図 4 (F) に示すように、レジストマスク 210 は領域により厚さが異なり、領域 210a と、領域 210a における厚さよりも小さな厚さを有する領域 210b と、を有する。領域 210b は、半導体膜 106a および半導体膜 106b と重なる部分を有する。

【0107】

レジストマスク 210 は、多階調マスク (ハーフトーンフォトマスクまたはグレートーンフォトマスク) を用いたフォトリソグラフィ工程により形成する。

30

【0108】

次に、絶縁膜 104 および絶縁膜 108 の、導電膜 102a と重なり、かつレジストマスク 210 と重ならない部分をエッチングにより除去し、開口 111b を形成する (図 5 (A))。

【0109】

次に、レジストマスク 210 にアッシングをする。これにより、レジストマスク 210 の面積 (3 次元的に見れば体積) が縮小し、厚さが小さくなる。そのため厚さの小さい領域 210b のレジストマスク 210 は除去され、レジストマスク 212 が形成される (図 5 (B))。すなわち、レジストマスク 210 を後退させることにより、領域 210b のレジストマスク 210 を除去し、レジストマスク 212 を形成する。

40

【0110】

アッシングとしては、たとえば酸素プラズマによるアッシングを行うことができる。

【0111】

次に、絶縁膜 108 のレジストマスク 212 と重ならない部分をエッチングにより除去し、開口 211a、211b、211c、211d を形成する (図 5 (C))。

【0112】

図 5 (C) に示すように、開口 211a、211c、211d は、絶縁膜 108 の、半導体膜 106a または半導体膜 106b と重なり、かつレジストマスク 212 と重ならない

50

部分を除去することにより形成される。

【0113】

また開口211bは、絶縁膜108の、半導体膜106a、半導体膜106bおよびレジストマスク212と重ならない部分が除去されることにより形成される。図5(C)に示すように、開口211bは開口111bの周囲の絶縁膜108が除去されて開口が広くなることにより形成されている。これにより、後の工程で開口211bに形成する導電膜の段切れが抑制される。

【0114】

次に、レジストマスク212を除去する(図5(D))。

【0115】

<導電膜形成>

次に、絶縁膜108、半導体膜106a、半導体膜106bおよび導電膜102aの上方に導電膜を形成し、該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、導電膜114a、114b、114cを形成する(図5(E))。

【0116】

導電膜114a、114b、114cは、製造方法1と同様の材料、構成および方法で形成することができる。

【0117】

以上の工程で、トランジスタ150および接続部160を形成することができる。

【0118】

このように製造方法2では、多階調マスクを用いることにより、開口211a、211b、211c、211dを1つのマスクで形成することができる。また、開口211bについて、絶縁膜104の開口よりも絶縁膜108の開口を広くすることができ、導電膜114aの段切れを抑制することができる。

【0119】

このような工程とすることで、マスクおよびフォトリソグラフィ工程を削減することができる。そのため半導体装置の製造時間を短縮し、製造コストを抑制することができる。また、半導体装置の歩留まりおよび信頼性を向上させることができる。

【0120】

製造方法3

次に、図6および図7を用いて、図7(E)に示すトランジスタ150および接続部160を形成する方法を説明する。

【0121】

図6(A)乃至(C)に示す、基板100、導電膜102aおよび導電膜102b、ならびに絶縁膜104については、製造方法1と同様の材料、構成および方法で形成することができる。

【0122】

<半導体膜形成>

絶縁膜104の上方に、半導体膜106を形成する。半導体膜106については、製造方法1と同様の材料、構成および方法で形成することができる。

【0123】

<マスク形成と絶縁膜および半導体膜のエッチング>

次に、半導体膜106の上方に、フォトリソグラフィ工程によりレジストマスク307を形成する(図6(D))。図6(D)に示すように、レジストマスク307は領域により厚さが異なり、領域307aと、領域307aにおける厚さよりも小さな厚さを有する領域307bと、を有する。領域307bは、半導体膜106と重なる部分を有する。

【0124】

レジストマスク307は、多階調マスク(ハーフトーンフォトマスクまたはグレートーンフォトマスク)を用いたフォトリソグラフィ工程により形成する。

10

20

30

40

50

【 0 1 2 5 】

次に、絶縁膜 1 0 4 および半導体膜 1 0 6 の、導電膜 1 0 2 a と重なり、かつレジストマスク 3 0 7 と重ならない部分をエッチングにより除去し、開口 3 0 8 b を形成する（図 6（E））。

【 0 1 2 6 】

次に、レジストマスク 3 0 7 にアッシングをする。これにより、レジストマスク 3 0 7 の面積（3 次元的に見れば体積）が縮小し、厚さが小さくなる。そのため厚さの小さい領域 3 0 7 b のレジストマスク 3 0 7 は除去され、レジストマスク 3 0 9 が形成される（図 7（A））。すなわち、レジストマスク 3 0 7 を後退させることにより、領域 3 0 7 b のレジストマスク 3 0 7 を除去し、レジストマスク 3 0 9 を形成する。

10

【 0 1 2 7 】

アッシングとしては、たとえば酸素プラズマによるアッシングを行うことができる。

【 0 1 2 8 】

次に、半導体膜 1 0 6 のレジストマスク 3 0 9 と重ならない部分をエッチングにより除去し、半導体膜 1 0 6 a および半導体膜 1 0 6 b を形成する（図 7（B））。半導体膜 1 0 6 b は、トランジスタ 1 5 0 におけるチャネル領域を含む半導体膜として機能させることができる。

【 0 1 2 9 】

次に、レジストマスク 3 0 9 を除去する（図 7（C））。

【 0 1 3 0 】

20

< 絶縁膜形成 >

次に、絶縁膜 1 0 4、半導体膜 1 0 6 a および半導体膜 1 0 6 b の上方に、絶縁膜を形成し、該絶縁膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて絶縁膜の一部をエッチングして、開口 3 1 1 a、3 1 1 b、3 1 1 c、3 1 1 d を有する絶縁膜 1 0 8 を形成する（図 7（D））。

【 0 1 3 1 】

図 7（D）に示すように、開口 3 1 1 a、3 1 1 c、3 1 1 d は、半導体膜 1 0 6 a または半導体膜 1 0 6 b と重なる部分に形成される。

【 0 1 3 2 】

また開口 3 1 1 b は、半導体膜 1 0 6 a および半導体膜 1 0 6 b と重ならない部分が除去されることにより形成される。なお図 7（D）に示すように、開口 3 1 1 b は開口 3 0 8 b と重なる部分に形成されている。また、開口 3 1 1 b では、絶縁膜 1 0 4 の開口よりも絶縁膜 1 0 8 の開口が広がるよう形成することができる。これにより、後の工程で開口 3 1 1 b に形成する導電膜の段切れが抑制される。

30

【 0 1 3 3 】

絶縁膜 1 0 8 は、トランジスタ 1 5 0 において半導体膜 1 0 6 b のチャネル領域を保護する膜として機能し、製造方法 1 と同様の材料、構成および方法で形成することができる。

【 0 1 3 4 】

< 導電膜形成 >

次に、絶縁膜 1 0 8、半導体膜 1 0 6 a、半導体膜 1 0 6 b および導電膜 1 0 2 a の上方に導電膜を形成し、該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、導電膜 1 1 4 a、1 1 4 b、1 1 4 c を形成する（図 7（E））。

40

【 0 1 3 5 】

導電膜 1 1 4 a、1 1 4 b、1 1 4 c は、製造方法 1 と同様の材料、構成および方法で形成することができる。

【 0 1 3 6 】

以上の工程で、トランジスタ 1 5 0 および接続部 1 6 0 を形成することができる。

【 0 1 3 7 】

このように製造方法 3 では、ハーフトーンフォトマスクを用いることにより、絶縁膜 1 0

50

4の開口と、半導体膜106aおよび半導体膜106bの形成を1つのマスクで形成することができる。また、開口311bについて、絶縁膜104の開口よりも絶縁膜108の開口を広くすることができ、導電膜114aの段切れを抑制することができる。

【0138】

このような工程とすることで、マスクおよびフォトリソグラフィ工程を削減することができる。そのため半導体装置の製造時間を短縮し、製造コストを抑制することができる。また、半導体装置の歩留まりおよび信頼性を向上させることができる。

【0139】

<開口のバリエーション>

なお、レジストマスク307の形状を変更することで、図7(E)に示す接続部160と異なる形状である、図8(D)に示す接続部160を形成することができる。

【0140】

これにはまず、レジストマスク307を、図8(A)に示すような形状(例えば図6(E)に示す場合よりも大きな開口を有する形状)とし、開口308bを形成する(図8(A))。

【0141】

次に、図7(A)乃至(C)と同様の工程で半導体膜106aおよび半導体膜106bを形成する(図8(B))。

【0142】

次に、絶縁膜104、半導体膜106aおよび半導体膜106bの上方に、絶縁膜を形成し、該絶縁膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて絶縁膜の一部をエッチングして、開口311a、312b、311c、311dを有する絶縁膜108を形成する。このとき、絶縁膜108における開口312bが、絶縁膜104における開口308bより小さくなるよう形成する。

【0143】

以上の工程で、図8(D)に示す接続部160を形成することができる。

【0144】

このような工程としても、絶縁膜104の開口と、半導体膜106aおよび半導体膜106bの形成を1つのマスクで形成し、また導電膜114aの段切れを抑制することができる。そのためマスクおよびフォトリソグラフィ工程を削減し、半導体装置の製造時間を短縮し、製造コストを抑制することができる。また、半導体装置の歩留まりおよび信頼性を向上させることができる。

【0145】

製造方法4

次に、図9および図10を用いて、図10(E)に示すトランジスタ150および接続部160を形成する方法を説明する。

【0146】

図9(A)乃至(F)および図10(A)に示す、基板100、導電膜102aおよび導電膜102b、絶縁膜104、半導体膜106aおよび半導体膜106b、絶縁膜108、開口111a、111b、111c、111dについては、製造方法1と同様の材料、構成および方法で形成することができる。

【0147】

<マスクのアッシング>

図10(A)に示すようにレジストマスク110を用いて開口111a、111b、111c、111dを形成した後、レジストマスク110にアッシングをする。アッシングとしては、たとえば酸素プラズマによるアッシングを行うことができる。

【0148】

これにより、レジストマスク110の面積(3次元的に見れば体積)が縮小し、厚さが小さくなり、レジストマスク412が形成される(図10(B))。これにより絶縁膜108の一部に、レジストマスク412に重ならない部分が生じる。すなわち、レジストマス

10

20

30

40

50

ク 1 1 0 を後退させることにより、絶縁膜 1 0 8 の一部が露出する。

【 0 1 4 9 】

次に、絶縁膜 1 0 8 のレジストマスク 4 1 2 に重ならない部分をエッチングにより除去し、開口 4 1 1 a、4 1 1 b、4 1 1 c、4 1 1 d を形成する（図 1 0 (C) ）。

【 0 1 5 0 】

図 1 0 (C) に示すように、開口 4 1 1 a、4 1 1 c、4 1 1 d は、半導体膜 1 0 6 a または半導体膜 1 0 6 b と重なる部分に形成される。

【 0 1 5 1 】

また開口 4 1 1 b は、導電膜 1 0 2 a と重なり、かつ半導体膜 1 0 6 a および半導体膜 1 0 6 b と重ならない部分が除去されることにより形成される。なお図 1 0 (C) に示すように、開口 4 1 1 b は開口 1 1 1 b の周囲の絶縁膜 1 0 8 が除去されて開口が広がることにより形成されている。これにより、後の工程で開口 4 1 1 b に形成する導電膜の段切れが抑制される。

10

【 0 1 5 2 】

また、レジストマスク 1 1 0 をアッシングすることによりレジストマスク 4 1 2 が形成されているため、レジストマスク 1 1 0 とレジストマスク 4 1 2 の大きさの差、すなわちレジストマスク 4 1 2 から露出した絶縁膜 1 0 8 の幅は概ね等しくなる。

【 0 1 5 3 】

そのため、開口 4 1 1 b において絶縁膜 1 0 4 と絶縁膜 1 0 8 が形成する段差の幅、すなわち図 1 0 (C) における L は、開口 4 1 1 b の周囲で概ね等しくなる。

20

【 0 1 5 4 】

次に、レジストマスク 4 1 2 を除去する（図 1 0 (D) ）。

【 0 1 5 5 】

< 導電膜形成 >

次に、絶縁膜 1 0 8、半導体膜 1 0 6 a、半導体膜 1 0 6 b および導電膜 1 0 2 a の上方に導電膜を形成し、該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、導電膜 1 1 4 a、1 1 4 b、1 1 4 c を形成する（図 1 0 (E) ）。

【 0 1 5 6 】

導電膜 1 1 4 a、1 1 4 b、1 1 4 c は、製造方法 1 と同様の材料、構成および方法で形成することができる。

30

【 0 1 5 7 】

以上の工程で、トランジスタ 1 5 0 および接続部 1 6 0 を形成することができる。

【 0 1 5 8 】

このように製造方法 4 では、絶縁膜 1 0 8 の半導体膜と重なる部分に開口を形成すると同時に、半導体膜と重ならない部分では絶縁膜 1 0 8 だけでなく絶縁膜 1 0 4 にも開口を形成する。このような工程とすることで、絶縁膜 1 0 8 と絶縁膜 1 0 4 の開口を別々に形成する場合よりも、マスクおよびフォトリソグラフィ工程を削減することができる。またレジストマスク 1 1 0 をアッシングすることにより、開口 4 1 1 b について、絶縁膜 1 0 4 の開口よりも絶縁膜 1 0 8 の開口を広くすることができ、導電膜 1 1 4 a の段切れを抑制することができる。

40

【 0 1 5 9 】

このような工程とすることで、マスクおよびフォトリソグラフィ工程を削減することができる。そのため半導体装置の製造時間を短縮し、製造コストを抑制することができる。また、半導体装置の歩留まりおよび信頼性を向上させることができる。

【 0 1 6 0 】

(実施の形態 2)

本発明の一態様である半導体装置の製造方法について、図 1、図 1 1 および図 1 2 を用いて説明する。図 1 は上述したように半導体装置の上面図である。図 1 (A) の一点鎖線 X 1 - X 2 で示した部分の断面構造を、図 1 1 および図 1 2 の断面 X 1 - X 2 に示す。断面

50

X1 - X2は、トランジスタと、トランジスタの上方に設けられた導電膜が電氣的に接続される領域の一部の断面構造である。図1(B)の一点鎖線Y1 - Y2で示した部分の断面構造を、図11および図12の断面Y1 - Y2に示す。断面Y1 - Y2は、半導体膜の下に設けられた導電膜と半導体膜の上に設けられた導電膜が電氣的に接続される領域の一部の断面構造である。図1(C)の一点鎖線Z1 - Z2で示した部分の断面構造を、図11および図12の断面Z1 - Z2に示す。断面Z1 - Z2は、トランジスタのソース電極およびドレイン電極として機能させることができる導電膜と同時に形成された導電膜と、トランジスタの上部に形成された2つの導電膜が電氣的に接続される領域の一部の断面構造である。

【0161】

本実施の形態で示す半導体装置の製造方法は、トランジスタの上部に複数の導電膜を形成する場合に適用することができる。たとえば、同一基板上にコモン電極と画素電極を形成する、IPS(In Plane Switching)(またはFFS(fringe field switching))モードの液晶表示装置などに好適である。

【0162】

製造方法5

図11および図12を用いて、図12(E)に示す接続部550および接続部560を形成する方法を説明する。

【0163】

<下部構成>

まず、導電膜が設けられた基板を用意する。該基板は、実施の形態1で示したトランジスタ150および接続部160が形成された基板でもよいし、他の方法および構成で導電膜が形成された基板でもよい。たとえば実施の形態1で示したボトムゲート構造のトランジスタ150に限らず、トップゲート構造のトランジスタが形成された基板を用いてもよい。

【0164】

本実施の形態では、実施の形態1の製造方法2と同様に、断面X1 - X2にトランジスタ150、断面Y1 - Y2に接続部160が形成され、さらに製造方法2と同様の工程を経て断面Z1 - Z2に絶縁膜104、絶縁膜108および導電膜114dが形成された基板を用意することとする(図11(A))。導電膜114dは、導電膜114a、114b、114cと同様の材料、構成および方法で形成することができる。該基板の導電膜114aおよび導電膜114d上に、以下の工程で接続部550および接続部560を形成する。

【0165】

<絶縁膜形成>

導電膜114a、114b、114c、114dの上方に、絶縁膜500を形成する(図11(B))。絶縁膜500は、実施の形態1の絶縁膜104と同様の材料、構成および方法で形成することができる。

【0166】

<絶縁膜形成>

次に、絶縁膜500の上方に、絶縁膜502を形成する(図11(C))。絶縁膜502は、半導体装置における平坦化膜として機能させることができる。

【0167】

絶縁膜502には、例えばアクリル、アクリルアミド、エステル、その他公知の材料を用いることができ、積層または単層で設ける。

【0168】

<導電膜形成>

次に、絶縁膜502の上方に、導電膜504を形成する(図11(D))。導電膜504としては、透光性を有する材料を用いることが好ましい。

【0169】

10

20

30

40

50

導電膜 504 には、酸化タングステンを含むインジウム酸化物、酸化タングステンを含むインジウム亜鉛酸化物、酸化チタンを含むインジウム酸化物、酸化チタンを含むインジウム錫酸化物、インジウム錫酸化物（以下、ITO と示す。）、インジウム亜鉛酸化物、酸化ケイ素を添加したインジウム錫酸化物などの透光性を有する導電性材料を用いることができる。

【0170】

また、導電膜 504 として、導電性高分子（導電性ポリマーともいう）を含む導電性組成物を用いて形成することができる。導電性組成物を用いて形成した透光性導電膜は、シート抵抗が $10000 \text{ } \Omega / \text{sq}$ 以下、波長 550 nm における透光率が 70% 以上であることが好ましい。また、導電性組成物に含まれる導電性高分子の抵抗率が $0.1 \text{ } \Omega \cdot \text{cm}$ 以下

10

【0171】

導電性高分子としては、いわゆる電子共役系導電性高分子を用いることができる。例えば、ポリアニリンまたはその誘導体、ポリピロールまたはその誘導体、ポリチオフェンまたはその誘導体、アニリン、ピロールおよびチオフェンの 2 種以上からなる共重合体若しくはその誘導体などがあげられる。

【0172】

導電膜 504 は、上述の材料の積層または単層で設けることができる。

【0173】

<マスク形成と導電膜および絶縁膜のエッチング>

20

次に、導電膜 504 の上方に、フォトリソグラフィ工程によりレジストマスク 506 を形成する（図 11（E））。図 11（E）に示すように、レジストマスク 506 は領域により厚さが異なり、領域 506a と、領域 506a における厚さよりも小さな厚さを有する領域 506b と、を有する。領域 506b は、導電膜 504 と重なる部分を有する。

【0174】

レジストマスク 506 は、多階調マスク（ハーフトーンフォトマスクまたはグレートーンフォトマスク）を用いたフォトリソグラフィ工程により形成する。

【0175】

次に、絶縁膜 500、絶縁膜 502 および導電膜 504 のレジストマスク 506 と重ならない部分をエッチングにより除去し、開口 507a および開口 507c を形成する（図 12（A））。

30

【0176】

次に、レジストマスク 506 にアッシングをする。これにより、レジストマスク 506 の面積（3 次元的に見れば体積）が縮小し、厚さが小さくなる。そのため厚さの小さい領域 506b のレジストマスク 506 は除去され、レジストマスク 508 が形成される（図 12（B））。すなわち、レジストマスク 506 を後退させることにより、領域 506b のレジストマスク 506 を除去し、レジストマスク 508 を形成する。

【0177】

アッシングとしては、たとえば酸素プラズマによるアッシングを行うことができる。

【0178】

40

次に、導電膜 504 のレジストマスク 508 と重ならない部分をエッチングにより除去し、その後、レジストマスク 508 を除去して導電膜 504a を形成する（図 12（C））。導電膜 504a は、液晶表示装置におけるコモン電極として機能させることができる。

【0179】

<絶縁膜形成>

次に、導電膜 504a、絶縁膜 502、絶縁膜 500、導電膜 114d および導電膜 114c の上方に絶縁膜を形成し、該絶縁膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて絶縁膜の一部をエッチングして、絶縁膜 510 を形成する（図 12（D））。図 12（D）に示すように、絶縁膜 510 では開口 507a と重なる部分に開口 511a が、導電膜 504a と重なる部分に開口 511b が

50

形成されている。また開口507cと重なる部分に開口511cが形成されている。

【0180】

絶縁膜510は、実施の形態1の絶縁膜104と同様の材料、構成および方法で形成することができる。

【0181】

<導電膜形成>

次に、絶縁膜510、導電膜504a、絶縁膜502、絶縁膜500、導電膜114dおよび導電膜114cの上方に導電膜を形成し、該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、導電膜512aおよび導電膜512bを形成する(図12(E))。

10

【0182】

導電膜512aは、導電膜114dおよび導電膜504aと電氣的に接続される。また導電膜512bは、導電膜114cと電氣的に接続される。導電膜512bは、液晶表示装置における画素電極として機能させることができる。また図示しないが、導電膜504aと導電膜512bが重畳した部分を、容量素子として機能させることができる。ただしこれに限られず、容量素子は導電膜504aと導電膜512bが重畳した部分以外で形成してもよい。たとえば導電膜504aと、別に形成した導電膜とが重畳した部分を容量素子として機能させてもよい。

【0183】

導電膜512aおよび導電膜512bは、導電膜504aと同様の材料、構成および方法で形成することができる。

20

【0184】

以上の工程で、接続部550および接続部560を形成することができる。

【0185】

このように製造方法5では、ハーフトーンフォトマスクを用いることにより、開口507aおよび開口507cと、導電膜504aを1つのマスクで形成することができる。

【0186】

このような工程とすることで、マスクおよびフォトリソグラフィ工程を削減することができる。そのため半導体装置の製造時間を短縮し、製造コストを抑制することができる。

【0187】

(実施の形態3)

実施の形態2で説明した本発明の一態様である半導体装置の製造方法の他の態様について、図1および図15を用いて説明する。図1は上述したように半導体装置の上面図である。図1(A)の一点鎖線X1-X2で示した部分の断面構造を、図15の断面X1-X2に示す。断面X1-X2は、トランジスタと、トランジスタの上方に設けられた導電膜が電氣的に接続される領域の一部の断面構造である。図1(B)の一点鎖線Y1-Y2で示した部分の断面構造を、図15の断面Y1-Y2に示す。断面Y1-Y2は、半導体膜の下に設けられた導電膜と半導体膜の上に設けられた導電膜が電氣的に接続される領域の一部の断面構造である。図1(C)の一点鎖線Z1-Z2で示した部分の断面構造を、図15の断面Z1-Z2に示す。断面Z1-Z2は、トランジスタのソース電極およびドレイン電極として機能させることができる導電膜と同時に形成された導電膜と、トランジスタの上部に形成された2つの導電膜が電氣的に接続される領域の一部の断面構造である。

30

40

【0188】

本実施の形態で示す半導体装置の製造方法は、トランジスタの上部に複数の導電膜を形成する場合に適用することができる。たとえば、同一基板上にコモン電極と画素電極を形成する、IPS(In Plane Switching)(またはFFS(fringe field switching))モードの液晶表示装置などに好適である。

【0189】

製造方法6

図15を用いて、図15(C)に示す接続部650および接続部660を形成する方法を

50

説明する。本実施の形態に示す本発明の一態様である半導体装置の製造方法は、導電膜 504a を形成するまでの工程は実施の形態 2 の製造方法 5 と同様であるので、当該記載を参照されたい。図 15 (A) は導電膜 504a までを形成した状態の断面構造である。導電膜 504a、開口 507a、及び開口 507c は 1 つの多階調マスク (ハーフトーンフォトマスクまたはグレートーンフォトマスク) を用いて形成されているため、マスクおよびフォトリソグラフィ工程を削減することができる。そのため半導体装置の製造時間を短縮し、製造コストを抑制することができる。

【0190】

<絶縁膜形成>

次に、導電膜 504a、絶縁膜 502、絶縁膜 500、導電膜 114d および導電膜 114c の上方に絶縁膜を形成し、該絶縁膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて絶縁膜の一部をエッチングして、絶縁膜 610 を形成する (図 15 (B))。図 15 (B) に示すように、絶縁膜 610 では開口 507a の内部に開口 611a が、導電膜 504a と重なる部分に開口 511b が形成されている。また開口 507c の内部に開口 611c が形成されている。

10

【0191】

絶縁膜 610 は、実施の形態 2 の製造方法 5 とは異なり、開口 507a 及び開口 507c の内部にも形成されている。このため絶縁膜 502 の側面は開口 507a 及び開口 507c において、絶縁膜 610 に覆われている。このような構造とすることにより、絶縁膜 502 内部の不純物や、開口 507a 及び開口 507c における絶縁膜 502 の側面に上述の多階調マスクのアッシング工程等で付着した不純物等が、絶縁膜 502 の外部の方向に拡散することを抑制することができる。例えば、後述の実施の形態 4 で示す液晶表示装置において、当該不純物が液晶に混入すると液晶の劣化を生じる。絶縁膜 502 が当該不純物の拡散を抑制できることにより、液晶表示装置の劣化を抑制することができる。

20

【0192】

<導電膜形成>

次に、絶縁膜 610、導電膜 504a、絶縁膜 502、絶縁膜 500、導電膜 114d および導電膜 114c の上方に導電膜を形成し、該導電膜上にフォトリソグラフィ工程によりレジストマスクを形成する。次に、該レジストマスクを用いて導電膜の一部をエッチングして、導電膜 612a および導電膜 612b を形成する (図 15 (C))。

30

【0193】

導電膜 612a は、導電膜 114d および導電膜 504a と電氣的に接続される。また導電膜 612b は、導電膜 114c と電氣的に接続される。導電膜 612b は、液晶表示装置における画素電極として機能させることができる。また図示しないが、導電膜 504a と導電膜 612b が重畳した部分を、容量素子として機能させることができる。ただし容量素子はこれに限られず、容量素子は導電膜 504a と導電膜 612b が重畳した部分以外で形成してもよい。たとえば導電膜 504a と、別に形成した導電膜とが重畳した部分を容量素子として機能させてもよい。

【0194】

導電膜 612a および導電膜 612b は、導電膜 504a と同様の材料、構成および方法で形成することができる。

40

【0195】

以上の工程で、接続部 650 および接続部 660 を形成することができる。

【0196】

なお、接続部 650 および接続部 660 において、図 15 に示した断面図から理解されるように、絶縁膜 500、絶縁膜 502、及び、絶縁膜 610 は側面にテーパ形状を有していてもよい。絶縁膜 500、絶縁膜 502、及び、絶縁膜 610 の側面がテーパ形状であると、接続部 650 および接続部 660 において導電膜 612a および導電膜 612b もテーパ形状を有する形状となる。接続部 650 および接続部 660 において絶縁膜 500、絶縁膜 502、及び、絶縁膜 610 の側面が垂直形状であると、導電膜 612a

50

および導電膜 612b の成膜が不十分となり段切れを生じる恐れがある。絶縁膜 500、絶縁膜 502、及び、絶縁膜 610 の側面がテーパ形状であると、導電膜 612a および導電膜 612b の段切れを防ぐことができ、半導体装置の信頼性を向上することができる。

【0197】

このように製造方法 6 では、ハーフトーンフォトマスクを用いることにより、開口 507a および開口 507c と、導電膜 504a を 1 つのマスクで形成することができる。さらに、絶縁膜 502 の側面から不純物が拡散することを抑制することができる。

【0198】

このような工程とすることで、マスクおよびフォトリソグラフィ工程を削減することができる。そのため半導体装置の製造時間を短縮し、製造コストを抑制することができる。また、信頼性を損なうことなく半導体装置を利用することができる。

【0199】

(実施の形態 4)

本実施の形態では、実施の形態 1 乃至実施の形態 3 で示した半導体装置の製造方法を適用することのできる、表示装置をはじめとする半導体装置について説明する。

【0200】

実施の形態 1 で示した製造方法は、アクティブマトリクス型の液晶表示装置のスイッチング素子の製造方法として好適に用いることができ、TN (Twisted Nematic) モード、VA (Vertical Alignment) モード、IPS モードなど各モードの液晶表示装置において適用可能である。

【0201】

また、実施の形態 1 で示した製造方法は、アクティブマトリクス型の有機 EL 素子を用いた発光装置のスイッチング素子の製造方法としても好適に用いることができる。

【0202】

また、実施の形態 2 及び実施の形態 3 で示した製造方法は、特に IPS モードの液晶表示装置のスイッチング素子の製造方法として好適に用いることができる。このとき、画素電極をスリット状に形成する。また、実施の形態 2 及び実施の形態 3 における画素電極およびコモン電極の積層順を入れ替え、コモン電極をスリット状に形成してもよい。

【0203】

また、実施の形態 1 乃至実施の形態 3 で示した製造方法は、表示装置および発光装置に限らず、記憶装置、演算装置、CPU、マイクロコンピュータなどの半導体装置の製造方法としても適用することができる。

【0204】

以下に、半導体装置の例として、実施の形態 1 で示した半導体装置を適用した IPS (FFS) モードの液晶表示装置 1000 について、図 13 を用いて説明する。

【0205】

図 13 (A) は液晶表示装置 1000 の上面図である。図 13 (A) の破線 M1 - M2 で示した部分の断面構造を、図 13 (B) の断面 M1 - M2 に示す。断面 M1 - M2 は、実施の形態 1 で示したトランジスタ 150 が形成された領域を含む断面構造であり、液晶表示装置の画素領域として機能させることができる部分である。図 13 (A) の破線 N1 - N2 で示した部分の断面構造を、図 13 (C) の断面 N1 - N2 に示す。断面 N1 - N2 は、液晶表示装置のドライバ等が設けられた周辺部および接続部として機能させることができる部分である。

【0206】

図 13 (A) に示すように、液晶表示装置 1000 は基板 1111 および基板 1121 の間に、画素部 1201、ドライバ 1200 およびドライバ 1202 を有する。

【0207】

また、図 13 (B) および (C) に示すように、液晶表示装置 1000 は基板 1111 上にトランジスタ 150 を有する。また液晶表示装置 1000 は、偏光板 1161、液晶層

10

20

30

40

50

1115、基板1121、タッチパネル部1100、接着層1163、偏光板1162および基板1131等を有する。タッチパネル部1100は、電極1122、電極1123等を有する。また、液晶層の上方および下方に配向膜1155および配向膜1156が設けられ、液晶層のセルギャップを保持するためにスペーサ1165が設けられている。また、トランジスタ150と重畳しない部分にカラーフィルタ1114が設けられ、カラーフィルタ1114と重畳して導電膜1113および導電膜1235が設けられている。

【0208】

端子部において、基板1121と基板1111はシール部材1421により接着されている。また導電膜1431、導電膜1432を介して、電極1122とFPC1433は電気的に接続される。また導電膜1423を介して、導電膜1422とFPC1424は電気的に接続される。

10

【0209】

また、図13では、平坦化膜として機能することができる絶縁膜502を有する構造を示したが、本発明の一態様はこれに限らない。絶縁膜502を設けない構造の表示装置としてもよい。

【0210】

(実施の形態5)

本実施の形態では、本発明の一態様を適用した液晶表示装置を用いた電子機器の一例について、図14を用いて説明する。

【0211】

本実施の形態の電子機器は、表示部に本発明の一態様の液晶表示装置を備える。

20

【0212】

液晶表示装置を適用した電子機器として、例えば、テレビジョン装置(テレビ、又はテレビジョン受信機ともいう)、コンピュータ用などのモニタ、デジタルカメラ、デジタルビデオカメラ、デジタルフォトフレーム、携帯電話機(携帯電話、携帯電話装置ともいう)、携帯型ゲーム機、携帯情報端末、音響再生装置、パチンコ機などの大型ゲーム機などが挙げられる。これらの電子機器の具体例を図14に示す。

【0213】

図14(A)は、テレビジョン装置の一例を示している。テレビジョン装置7100は、筐体7101に表示部7102が組み込まれている。表示部7102では、映像を表示することが可能である。本発明の一態様を適用した液晶表示装置は、表示部7102に用いることができる。また、ここでは、スタンド7103により筐体7101を支持した構成を示している。

30

【0214】

テレビジョン装置7100の操作は、筐体7101が備える操作スイッチや、別体のリモコン操作機7111により行うことができる。リモコン操作機7111が備える操作キーにより、チャンネルや音量の操作を行うことができ、表示部7102に表示される映像を操作することができる。また、リモコン操作機7111に、当該リモコン操作機7111から出力する情報を表示する表示部を設ける構成としてもよい。

【0215】

なお、テレビジョン装置7100は、受信機やモデムなどを備えた構成とする。受信機により一般のテレビ放送の受信を行うことができ、さらにモデムを介して有線又は無線による通信ネットワークに接続することにより、一方向(送信者から受信者)又は双方向(送信者と受信者間、あるいは受信者間同士など)の情報通信を行うことも可能である。

40

【0216】

図14(B)は、コンピュータの一例を示している。コンピュータ7200は、本体7201、筐体7202、表示部7203、キーボード7204、外部接続ポート7205、ポインティングデバイス7206等を含む。なお、コンピュータは、本発明の一態様の液晶表示装置をその表示部7203に用いることにより作製される。

【0217】

50

図14(C)は、携帯型ゲーム機の一例を示している。携帯型ゲーム機7300は、筐体7301a及び筐体7301bの二つの筐体で構成されており、連結部7302により、開閉可能に連結されている。筐体7301aには表示部7303aが組み込まれ、筐体7301bには表示部7303bが組み込まれている。また、図14(C)に示す携帯型ゲーム機は、スピーカ部7304、記録媒体挿入部7305、操作キー7306、接続端子7307、センサ7308(力、変位、位置、速度、加速度、角速度、回転数、距離、光、液、磁気、温度、化学物質、音声、時間、硬度、電場、電流、電圧、電力、放射線、流量、湿度、傾度、振動、におい又は赤外線を測定する機能を含むもの)、LEDランプ、マイクロフォン等を備えている。もちろん、携帯型ゲーム機の構成は上述のものに限定されず、少なくとも表示部7303a、表示部7303bの両方、又は一方に本発明の一態様の液晶表示装置を用いていればよく、その他付属設備が適宜設けられた構成とすることができる。図14(C)に示す携帯型ゲーム機は、記録媒体に記録されているプログラム又はデータを読み出して表示部に表示する機能や、他の携帯型ゲーム機と無線通信を行って情報を共有する機能を有する。なお、図14(C)に示す携帯型ゲーム機が有する機能はこれに限定されず、様々な機能を有することができる。

10

【0218】

図14(D)は、携帯電話機の一例を示している。携帯電話機7400は、筐体7401に組み込まれた表示部7402の他、操作ボタン7403、外部接続ポート7404、スピーカ7405、マイク7406などを備えている。なお、携帯電話機7400は、本発明の一態様の液晶表示装置を表示部7402に用いることにより作製される。

20

【0219】

図14(D)に示す携帯電話機7400は、表示部7402を指などで触れることで、情報を入力することができる。また、電話を掛ける、或いはメールを作成するなどの操作は、表示部7402を指などで触れることにより行うことができる。

【0220】

表示部7402の画面は主として3つのモードがある。第1は、画像の表示を主とする表示モードであり、第2は、文字等の情報の入力を主とする入力モードである。第3は表示モードと入力モードの二つのモードが混合した表示+入力モードである。

【0221】

例えば、電話を掛ける、或いはメールを作成する場合は、表示部7402を文字の入力を主とする文字入力モードとし、画面に表示させた文字の入力操作を行えばよい。

30

【0222】

また、携帯電話機7400内部に、ジャイロセンサ、加速度センサ等の傾きを検出するセンサを有する検出装置を設けることで、携帯電話機7400の向き(縦か横か)を判断して、表示部7402の画面表示を自動的に切り替えるようにすることができる。

【0223】

また、画面モードの切り替えは、表示部7402を触れること、又は筐体7401の操作ボタン7403の操作により行われる。また、表示部7402に表示される画像の種類によって切り替えるようにすることもできる。例えば、表示部に表示する画像信号が動画のデータであれば表示モード、テキストデータであれば入力モードに切り替える。

40

【0224】

また、入力モードにおいて、表示部7402の光センサで検出される信号を検知し、表示部7402のタッチ操作による入力が一定期間ない場合には、画面のモードを入力モードから表示モードに切り替えるように制御してもよい。

【0225】

表示部7402は、イメージセンサとして機能させることもできる。例えば、表示部7402に掌や指で触れ、掌紋、指紋等を撮像することで、本人認証を行うことができる。また、表示部に近赤外光を発光するバックライト又は近赤外光を発光するセンシング用光源を用いれば、指静脈、掌静脈などを撮像することもできる。

【0226】

50

図14(E)は、二つ折り可能なタブレット型端末(開いた状態)の一例を示している。タブレット型端末7500は、筐体7501a、筐体7501b、表示部7502a、表示部7502bを有する。筐体7501aと筐体7501bは、軸部7503により接続されており、該軸部7503を軸として開閉動作を行うことができる。また、筐体7501aは、電源7504、操作キー7505、スピーカ7506等を備えている。なお、タブレット型端末7500は、本発明の一態様の液晶表示装置を表示部7502a、表示部7502bの両方、又は一方に用いることにより作製される。

【0227】

表示部7502aや表示部7502bは、少なくとも一部をタッチパネルの領域とすることができ、表示された操作キーにふれることでデータ入力を行うことができる。例えば、表示部7502aの全面にキーボードボタンを表示させてタッチパネルとし、表示部7502bを表示画面として用いることができる。

10

【0228】

本実施の形態は、他の実施の形態と適宜組み合わせることができる。

【符号の説明】

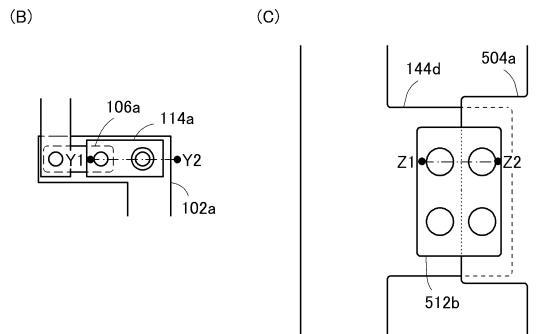
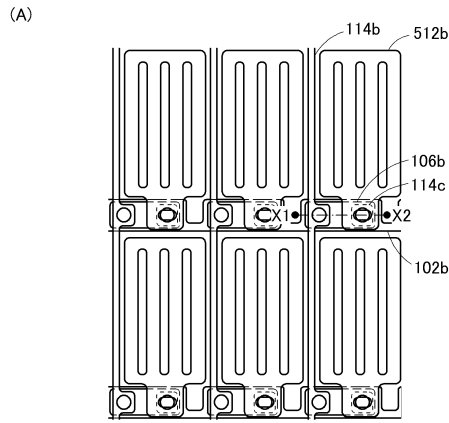
【0229】

100	基板	
102a	導電膜	
102b	導電膜	
104	絶縁膜	20
106	半導体膜	
106a	半導体膜	
106b	半導体膜	
108	絶縁膜	
110	レジストマスク	
111a	開口	
111b	開口	
111c	開口	
111d	開口	
114a	導電膜	30
114b	導電膜	
114c	導電膜	
114d	導電膜	
150	トランジスタ	
160	接続部	
210	レジストマスク	
210a	領域	
210b	領域	
211a	開口	
211b	開口	40
211c	開口	
211d	開口	
212	レジストマスク	
307	レジストマスク	
307a	領域	
307b	領域	
308b	開口	
309	レジストマスク	
311a	開口	
311b	開口	50

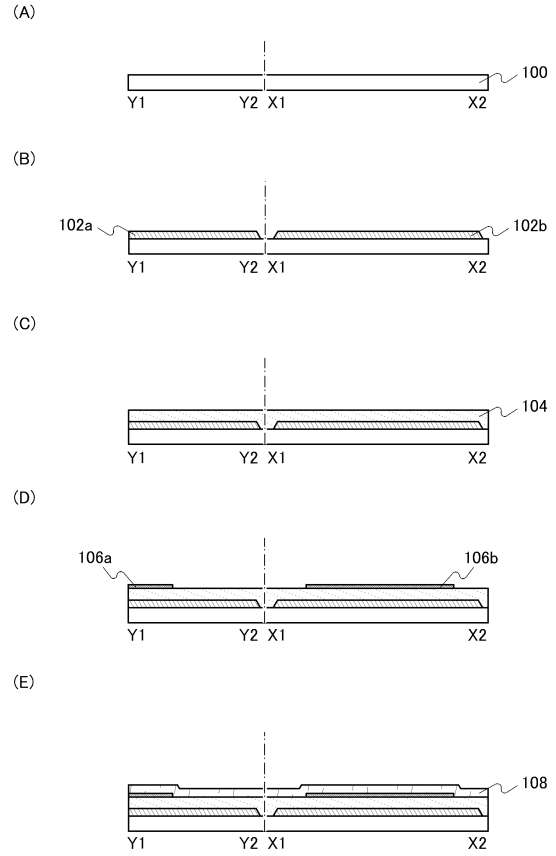
3 1 1 c	開口	
3 1 1 d	開口	
3 1 2 b	開口	
4 1 1 a	開口	
4 1 1 b	開口	
4 1 1 c	開口	
4 1 1 d	開口	
4 1 2	レジストマスク	
5 0 0	絶縁膜	
5 0 2	絶縁膜	10
5 0 4	導電膜	
5 0 4 a	導電膜	
5 0 6	レジストマスク	
5 0 6 a	領域	
5 0 6 b	領域	
5 0 7 a	開口	
5 0 7 c	開口	
5 0 8	レジストマスク	
5 1 0	絶縁膜	
5 1 1 a	開口	20
5 1 1 b	開口	
5 1 1 c	開口	
5 1 2 a	導電膜	
5 1 2 b	導電膜	
5 5 0	接続部	
5 6 0	接続部	
6 1 0	絶縁膜	
6 1 2 a	導電膜	
6 1 2 b	導電膜	
6 5 0	接続部	30
6 6 0	接続部	
1 0 0 0	液晶表示装置	
1 1 0 0	タッチパネル部	
1 1 1 1	基板	
1 1 1 3	導電膜	
1 1 1 4	カラーフィルタ	
1 1 1 5	液晶層	
1 1 2 1	基板	
1 1 2 2	電極	
1 1 2 3	電極	40
1 1 3 1	基板	
1 1 5 5	配向膜	
1 1 5 6	配向膜	
1 1 6 1	偏光板	
1 1 6 2	偏光板	
1 1 6 3	接着層	
1 1 6 5	スペーサ	
1 2 0 0	ドライバ	
1 2 0 1	画素部	
1 2 0 2	ドライバ	50

1 2 3 5	導電膜	
1 4 2 1	シール部材	
1 4 2 2	導電膜	
1 4 2 3	導電膜	
1 4 2 4	F P C	
1 4 3 1	導電膜	
1 4 3 2	導電膜	
1 4 3 3	F P C	
7 1 0 0	テレビジョン装置	
7 1 0 1	筐体	10
7 1 0 2	表示部	
7 1 0 3	スタンド	
7 1 1 1	リモコン操作機	
7 2 0 0	コンピュータ	
7 2 0 1	本体	
7 2 0 2	筐体	
7 2 0 3	表示部	
7 2 0 4	キーボード	
7 2 0 5	外部接続ポート	
7 2 0 6	ポインティングデバイス	20
7 3 0 0	携帯型ゲーム機	
7 3 0 1 a	筐体	
7 3 0 1 b	筐体	
7 3 0 2	連結部	
7 3 0 3 a	表示部	
7 3 0 3 b	表示部	
7 3 0 4	スピーカ部	
7 3 0 5	記録媒体挿入部	
7 3 0 6	操作キー	
7 3 0 7	接続端子	30
7 3 0 8	センサ	
7 4 0 0	携帯電話機	
7 4 0 1	筐体	
7 4 0 2	表示部	
7 4 0 3	操作ボタン	
7 4 0 4	外部接続ポート	
7 4 0 5	スピーカ	
7 4 0 6	マイク	
7 5 0 0	タブレット型端末	
7 5 0 1 a	筐体	40
7 5 0 1 b	筐体	
7 5 0 2 a	表示部	
7 5 0 2 b	表示部	
7 5 0 3	軸部	
7 5 0 4	電源	
7 5 0 5	操作キー	
7 5 0 6	スピーカ	

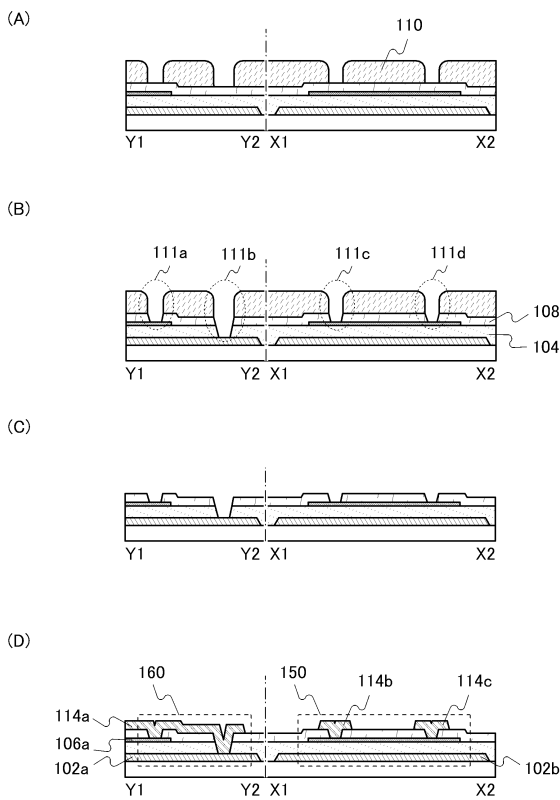
【 図 1 】



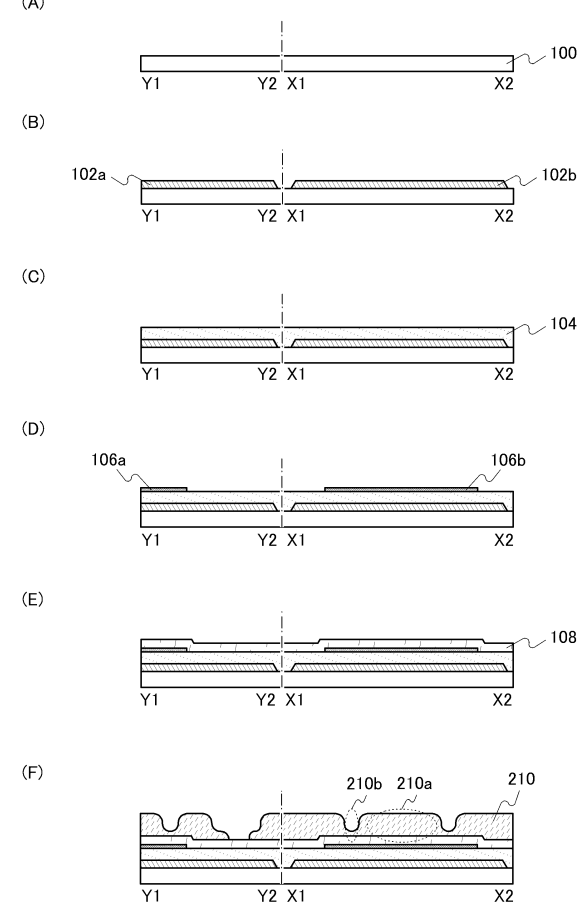
【 図 2 】



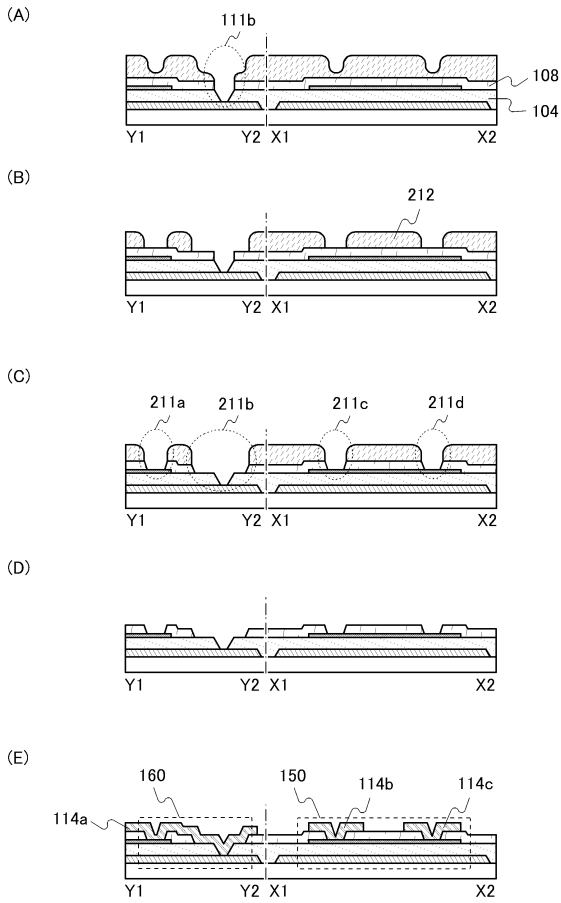
【 図 3 】



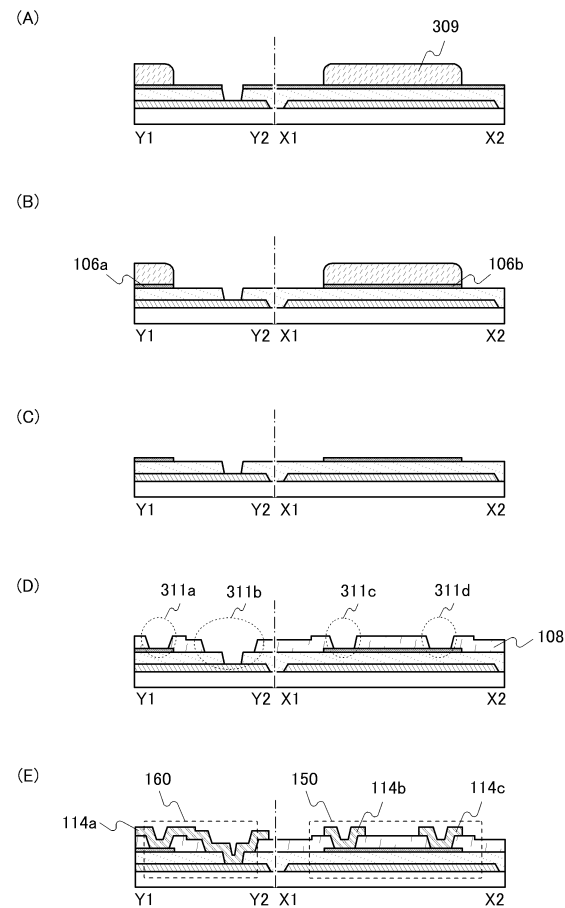
【 図 4 】



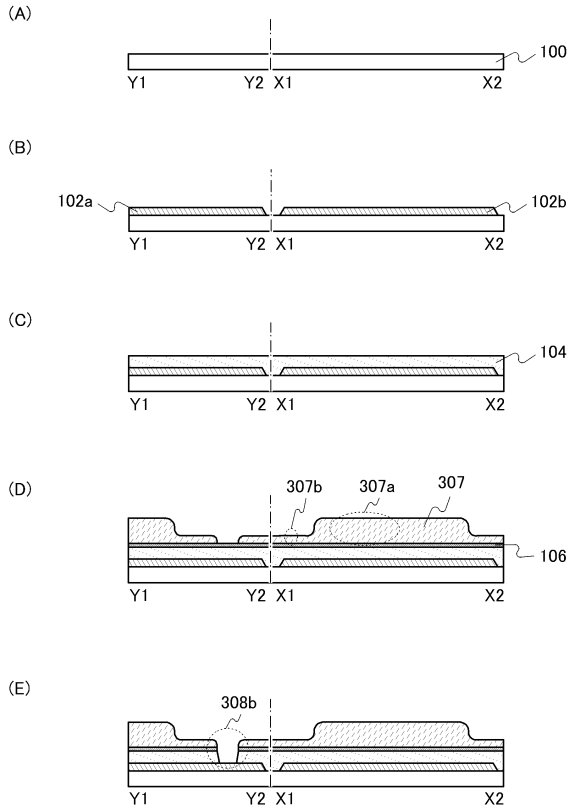
【図 5】



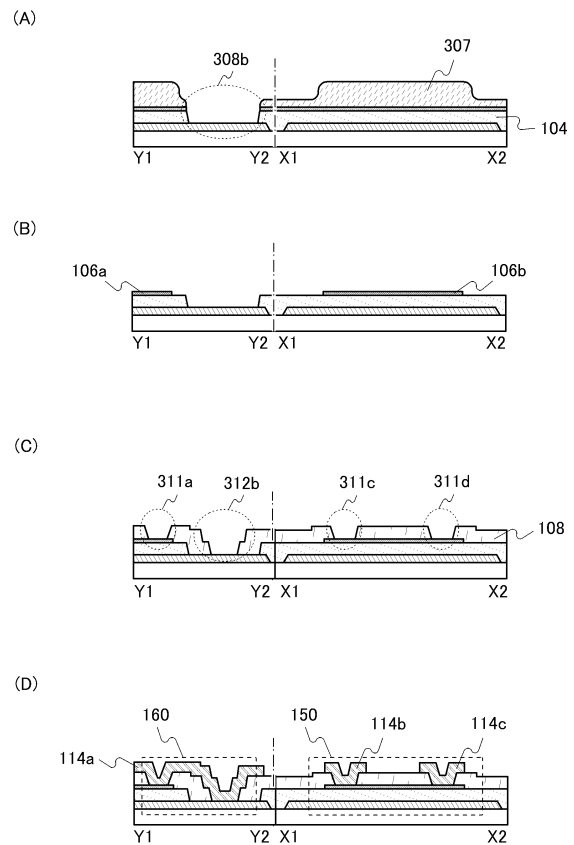
【図 7】



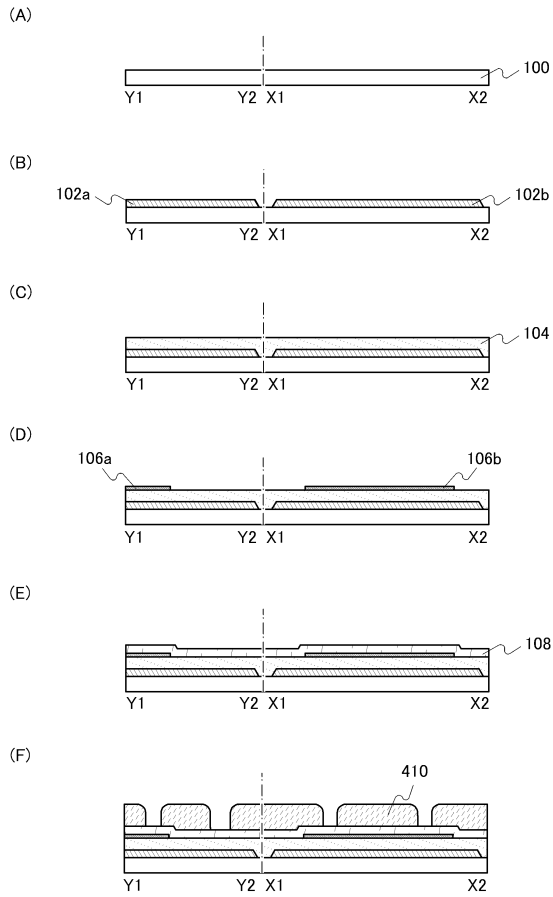
【図 6】



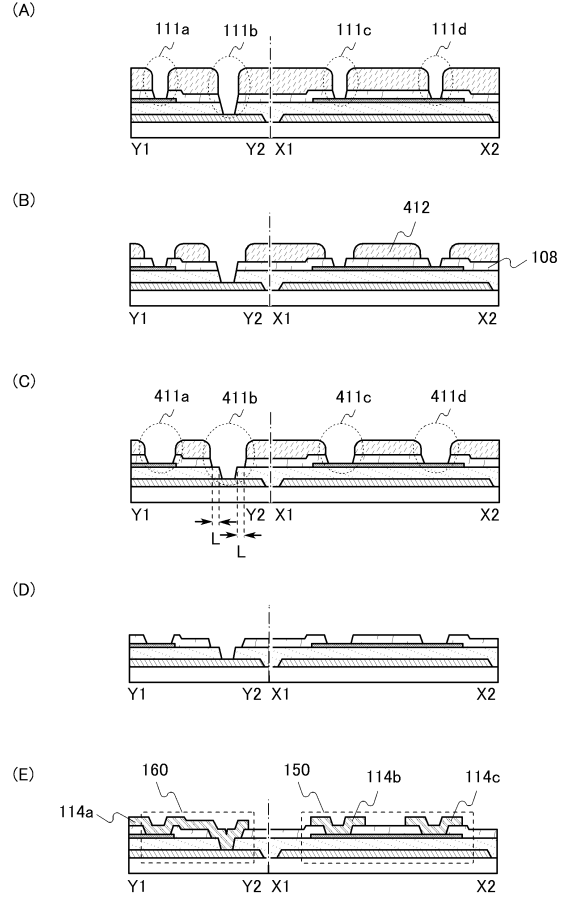
【図 8】



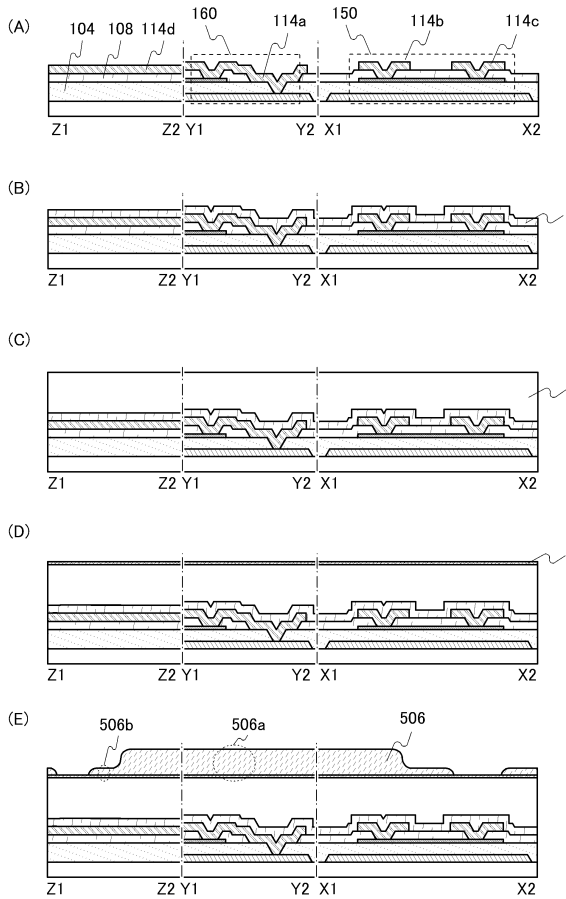
【図 9】



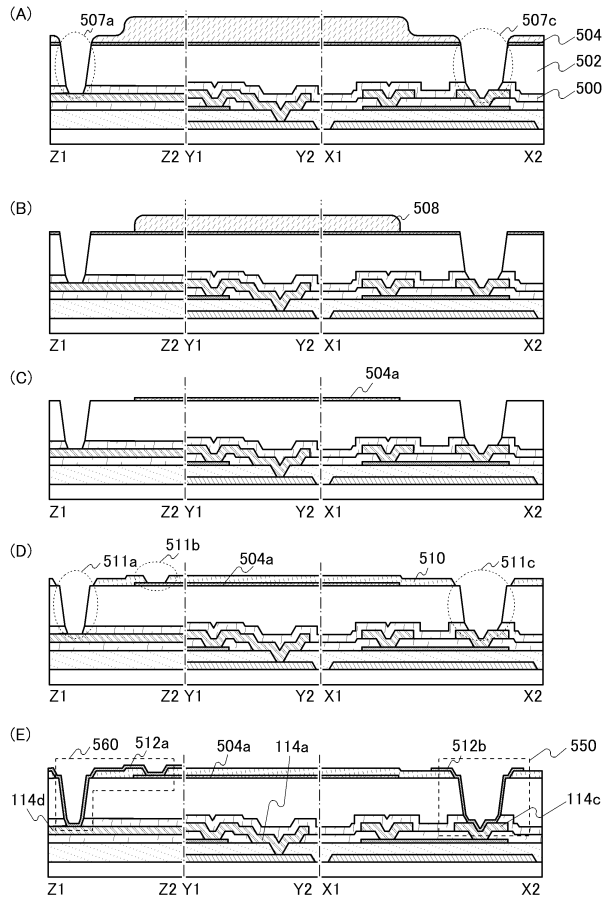
【図 10】



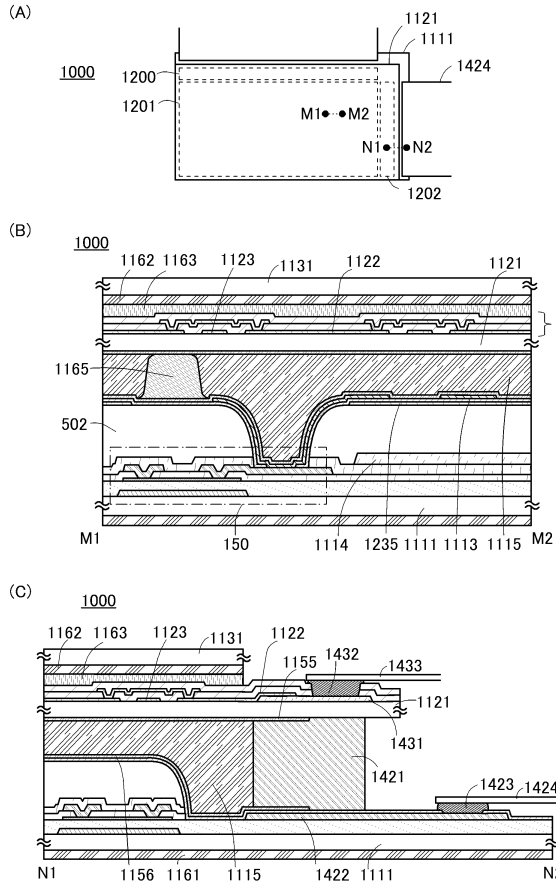
【図 11】



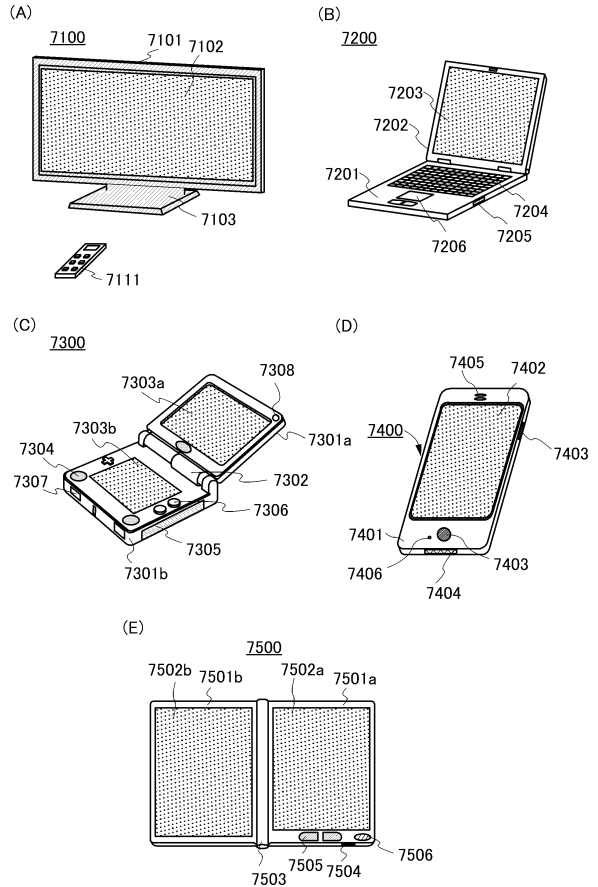
【図 12】



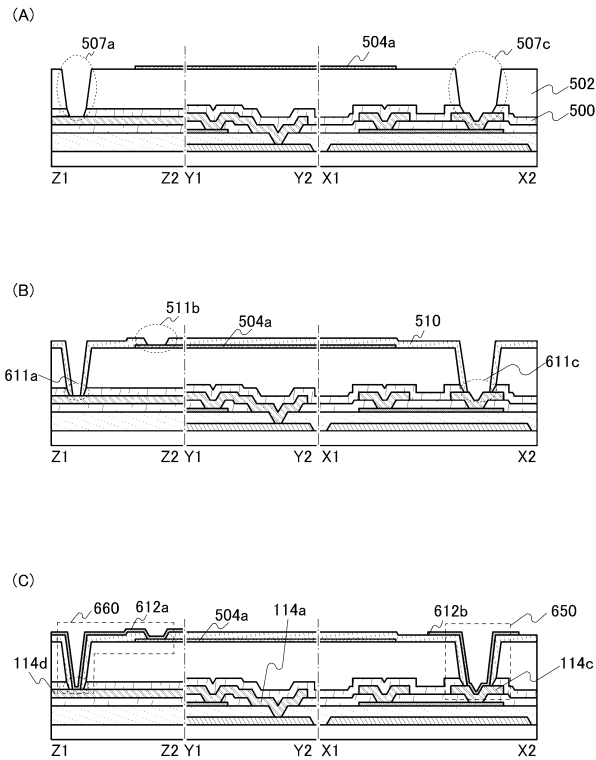
【 13 】



【 14 】



【 15 】



フロントページの続き

(51)Int.Cl. F I
H 0 1 L 29/78 6 1 8 B

(56)参考文献 特開2010-097077(JP,A)
特開2002-333641(JP,A)
特開2012-178545(JP,A)
特開2009-158940(JP,A)
特開2013-149961(JP,A)

(58)調査した分野(Int.Cl., DB名)
G 0 2 F 1 / 1 3 6 8
H 0 1 L 2 1 / 3 3 6
H 0 1 L 2 1 / 7 6 8
H 0 1 L 2 9 / 7 8 6