



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I454922 B

(45) 公告日：中華民國 103 (2014) 年 10 月 01 日

(21) 申請案號：100147011

(22) 申請日：中華民國 100 (2011) 年 12 月 19 日

(51) Int. Cl. : G06F13/16 (2006.01)

(71) 申請人：群聯電子股份有限公司 (中華民國) PHISON ELECTRONICS CORP. (TW)

苗栗縣竹南鎮群義路 1 號

(72) 發明人：葉志剛 YEH, CHIH KANG (TW)

(74) 代理人：詹銘文；葉璟宗

(56) 參考文獻：

TW 200847182A

TW 201028858A

CN 102243603A

US 5359723

審查人員：林剛煌

申請專利範圍項數：17 項 圖式數：7 共 0 頁

(54) 名稱

記憶體儲存裝置及其記憶體控制器與資料寫入方法

MEMORY STORAGE DEVICE AND MEMORY CONTROLLER AND DATA WRITING METHOD THEREOF

(57) 摘要

一種記憶體儲存裝置，包括連接器、可複寫式非揮發性記憶體模組、第二暫存記憶體以及具有第一暫存記憶體的記憶體控制器。記憶體控制器用以接收寫入指令與寫入資料，並將寫入資料暫存至第一暫存記憶體。記憶體控制器更將寫入資料複製到第二暫存記憶體中且根據寫入指令將寫入資料寫入至可複寫式非揮發性記憶體模組中。此外，記憶體控制器更用以判斷在執行此寫入指令時是否發生程式化錯誤，若發生程式化錯誤，則從第二暫存記憶體中讀取寫入資料，重新執行此寫入指令。藉此，記憶體儲存裝置的寫入速度可有效地被提升。

A memory storage device is provided. The memory storage device includes a connector, a rewriteable non-volatile memory module, a second temporary memory and a memory controller having a first temporary memory. The memory controller receives a write command and write data, and temporarily stores the write data into the first temporary memory. The memory controller also copies the write data into the second temporary memory from the first temporary memory and, based on the write command, writes the write data into the rewriteable non-volatile memory module. Additionally, the memory controller determines whether a program fail occurs when executing the write command. If the program fail occurs, the memory controller will read the write data from the second temporary memory and re-execute the write command. Therefore, a write speed of the memory storage device can be effectively improved.

S502、S504、S506、
S508、S510 . . . 資
料寫入方法的步驟

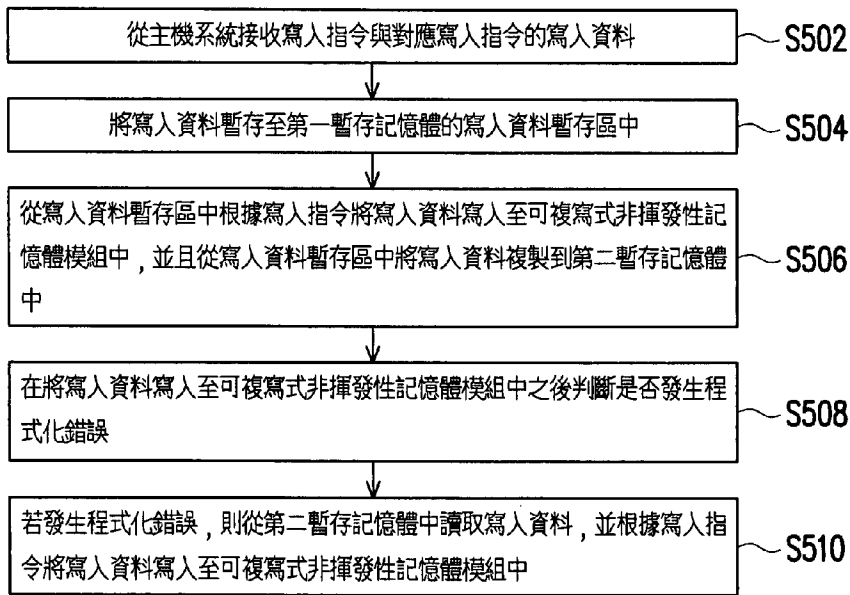


圖 5

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100147011

※申請日：100.12.19

※IPC分類：G06F 13/16 (2006.01)

一、發明名稱：

記憶體儲存裝置及其記憶體控制器與資料寫入方法
MEMORY STORAGE DEVICE AND MEMORY
CONTROLLER AND DATA WRITING METHOD
THEREOF

二、中文發明摘要：

一種記憶體儲存裝置，包括連接器、可複寫式非揮發性記憶體模組、第二暫存記憶體以及具有第一暫存記憶體的記憶體控制器。記憶體控制器用以接收寫入指令與寫入資料，並將寫入資料暫存至第一暫存記憶體。記憶體控制器更將寫入資料複製到第二暫存記憶體中且根據寫入指令將寫入資料寫入至可複寫式非揮發性記憶體模組中。此外，記憶體控制器更用以判斷在執行此寫入指令時是否發生程式化錯誤，若發生程式化錯誤，則從第二暫存記憶體中讀取寫入資料，重新執行此寫入指令。藉此，記憶體儲存裝置的寫入速度可有效地被提升。

三、英文發明摘要：

A memory storage device is provided. The memory

storage device includes a connector, a rewriteable non-volatile memory module, a second temporary memory and a memory controller having a first temporary memory. The memory controller receives a write command and write data, and temporarily stores the write data into the first temporary memory. The memory controller also copies the write data into the second temporary memory from the first temporary memory and, based on the write command, writes the write data into the rewriteable non-volatile memory module. Additionally, the memory controller determines whether a program fail occurs when executing the write command. If the program fail occurs, the memory controller will read the write data from the second temporary memory and re-execute the write command. Therefore, a write speed of the memory storage device can be effectively improved.

四、指定代表圖：

(一) 本案之指定代表圖：圖 5

(二) 本代表圖之元件符號簡單說明：

S502、S504、S506、S508、S510：資料寫入方法的步驟

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

本發明是有關於一種記憶體儲存裝置，且特別是有關於一種能夠有效地提升寫入速度的記憶體儲存裝置、記憶體控制器與資料寫入方法。

【先前技術】

數位相機、手機與 MP3 在這幾年來的成長十分迅速，使得消費者對儲存媒體的需求也急速增加。由於可複寫式非揮發性記憶體(rewritable non-volatile memory)具有資料非揮發性、省電、體積小、無機械結構、讀寫速度快等特性，最適於可攜式電子產品，例如筆記型電腦。固態硬碟就是一種以快閃記憶體作為儲存媒體的記憶體儲存裝置。因此，近年快閃記憶體產業成為電子產業中相當熱門的一環。

若記憶體儲存裝置是以可複寫式揮發性記憶體作為儲存媒體，當有資料寫入至可複寫式揮發性記憶體時，可複寫式揮發性記憶體可能會發生程式化錯誤，使得資料並沒有成功地被寫入。因此，一個記憶體儲存裝置中通常會配置至少一個暫存記憶體。此暫存記憶體可以用來暫存欲寫入記憶體儲存裝置的資料。也就是說，每一筆欲寫入至記憶體儲存裝置的資料都需要先暫存至此暫存記憶體，並且之後再從從暫存記憶體中將欲寫入的資料寫入至可複寫式揮發性記憶體中。由於對於一筆寫入資料來說，都需要

對暫存記憶體進行暫存與讀取兩個動作。因此，當暫存記憶體的傳輸頻寬不夠大時，相對於分配給寫入運作的頻寬就會相對較少。

此外，當資料被暫存至暫存記憶體後，記憶體儲存裝置的控制電路就會向主機傳送已完成指令的訊息，以便接收下一個指令與資料。當將資料寫入至可複寫式揮發性記憶體時，可能會發生程式化錯誤(program fail)，使得資料並沒有成功地被寫入。因此，記憶體儲存裝置的控制電路會需要從暫存記憶體中將為成功寫入之資料再次寫入(亦稱為重寫)至可複寫式揮發性記憶體中。因此，在記憶體儲存裝置中所配置的暫存記憶體必須足夠大來暫存資料，以避免無法進行重寫。

基於上述，為了提升寫入速度，使用頻寬較大的暫存記憶體是需要的。然而，為了考量上述重寫的需求，必須使用大容量的暫存記憶體。對於頻寬較大的暫存記憶體來說，每記憶單位的成本較高。因此，如何能夠在降低製造成本下，又具有適當容量的暫存記憶體及具有適當的記憶體頻寬，為此領域技術人員所關心的議題。

【發明內容】

本發明實施例提供一種記憶體儲存裝置及其記憶體控制器與資料寫入方法，其可有效地提升記憶體儲存裝置的寫入速度。

本發明一實施例提供一種記憶體儲存裝置，包括連接

器、可複寫式非揮發性記憶體模組、記憶體控制器與第二暫存記憶體。連接器是用以耦接至主機系統。記憶體控制器是耦接至連接器與可複寫式非揮發性記憶體模組，並且具有第一暫存記憶體，其中第一暫存記憶體具有一寫入資料暫存區。第二暫存記憶體是耦接第一暫存記憶體，其中第二暫存記憶體的傳輸頻寬低於第一暫存記憶體的傳輸頻寬。記憶體控制器用以從主機系統中接收到對應寫入指令的寫入資料，並且將寫入資料暫存至寫入資料暫存區。記憶體控制器更用以從寫入資料暫存區中將寫入資料複製到第二暫存記憶體中，並且根據寫入指令從寫入資料暫存區中將寫入資料寫入至可複寫式非揮發性記憶體模組中。此外，記憶體控制器在將寫入資料寫入至可複寫式非揮發性記憶體模組中之後判斷是否發生程式化錯誤。若發生程式化錯誤時，則記憶體控制器更用以從第二暫存記憶體中讀取寫入資料，並根據寫入指令將寫入資料寫入至可複寫式非揮發性記憶體模組中。

在本發明的一實施例中，上述記憶體控制器更用以從主機系統接收讀取指令，並判斷第二暫存記憶體是否儲存有對應讀取指令的讀取資料。若第二暫存記憶體儲存有對應讀取指令的讀取資料時，則記憶體控制器從第二暫存記憶體中讀取此讀取資料並將此讀取資料傳送至主機系統以回應上述讀取指令。

在本發明的一實施例中，上述第二暫存記憶體是配置在記憶體控制器中或者配置在記憶體控制器的外部。

在本發明的一實施例中，上述第一暫存記憶體為靜態隨機存取記憶體(static random access memory, SRAM)。

在本發明的一實施例中，上述第二暫存記憶體為同步動態隨機存取記憶體(synchronous dynamic random access memory, SDRAM)。

在本發明的一實施例中，上述第二暫存記憶體的容量大於第一暫存記憶體的容量。

在本發明的一實施例中，上述第二暫存記憶體的容量為第一暫存記憶體的容量的 8 倍。

在本發明的一實施例中，上述第二暫存記憶體的傳輸頻寬是應用於單一運作程序，而上述第一暫存記憶體的傳輸頻寬可同時分享於多個運作程序。

以另外一個角度來說，本發明一實施例提供一種資料寫入方法，用於一記憶體儲存裝置。此記憶體儲存裝置具有第二暫存記憶體、記憶體控制器以及可複寫式非揮發性記憶體模組，其中第一暫存記憶體配置在記憶體控制器中並且第一暫存記憶體的傳輸頻寬大於第二暫存記憶體的傳輸頻寬。本資料寫入方法包括從主機系統接收寫入指令與對應寫入指令的寫入資料並且將寫入資料暫存至第一暫存記憶體的寫入資料暫存區中。本資料寫入方法也包括從寫入資料暫存區中將寫入資料複製到第二暫存記憶體中，並且根據寫入指令從寫入資料暫存區中將寫入資料寫入至可複寫式非揮發性記憶體模組中。此寫入方法更包括：在將寫入資料寫入至可複寫式非揮發性記憶體模組中之後判斷

是否發生程式化錯誤；以及，若發生程式化錯誤時，則從第二暫存記憶體中讀取寫入資料，並根據寫入指令將寫入資料寫入至可複寫式非揮發性記憶體模組中。

在本發明的一實施例中，上述資料寫入方法還包括：從主機系統接收讀取指令；判斷第二暫存記憶體是否儲存有對讀取指令的讀取資料；以及若第二暫存記憶體儲存有對應讀取指令的讀取資料，則從第二暫存記憶體中讀取對應的讀取資料並將此讀取資料傳送至主機系統以回應讀取指令。

以另外一個角度來說，本發明一實施例提供一種記憶體控制器，用於控制可複寫式非揮發性記憶體模組。記憶體控制器包括主機介面、記憶體介面、記憶體管理電路與第一暫存記憶體。主機介面是用以耦接至主機系統。記憶體介面是用以耦接至可複寫式非揮發性記憶體模組。記憶體管理電路是耦接至主機介面與記憶體介面。第一暫存記憶體是耦接至記憶體管理電路，並且具有一寫入資料暫存區。其中，記憶體管理電路用以從主機系統中接收到對應寫入指令的寫入資料，並且將寫入資料暫存至寫入資料暫存區。記憶體管理電路更用以從寫入資料暫存區中根據寫入指令將寫入資料寫入至可複寫式非揮發性記憶體模組中。記憶體管理電路更用以從寫入資料暫存區中將寫入資料複製到第二暫存記憶體中，其中第一暫存記憶體的傳輸頻寬高於第二暫存記憶體的傳輸頻寬。記憶體管理電路更用以在將寫入資料寫入至可複寫式非揮發性記憶體模組中

之後判斷是否發生程式化錯誤。若發生程式化錯誤時，則記憶體管理電路更用以從第二暫存記憶體中讀取寫入資料，並根據寫入指令將寫入資料寫入至可複寫式非揮發性記憶體模組中。

在本發明的一實施例中，上述記憶體管理電路更用以從主機系統接收讀取指令，並判斷第二暫存記憶體是否儲存有對應讀取指令的讀取資料。若第二暫存記憶體儲存有對應讀取指令的讀取資料，則記憶體管理電路從第二暫存記憶體中讀取讀取資料並將讀取資料傳送至主機系統以回應讀取指令。

基於上述，本發明提出的記憶體儲存裝置、寫入方法與記憶體控制器，能夠將記憶體控制器中的第一暫存記憶體作為緩衝區，而第二暫存記憶體的傳輸頻寬全都作為寫入資料時的傳輸頻寬。因此，可以有效的使用第二暫存記憶體的傳輸頻寬，進而提升記憶體儲存裝置的寫入速度。

為讓本發明之上述特徵和優點能更明顯易懂，下文特舉實施例，並配合所附圖式作詳細說明如下。

【實施方式】

一般而言，記憶體儲存裝置(亦稱，記憶體儲存系統)包括可複寫式非揮發性記憶體模組與控制器(亦稱，控制電路)。通常記憶體儲存裝置是與主機系統一起使用，以使主機系統可將資料寫入至記憶體儲存裝置或從記憶體儲存裝置中讀取資料。

圖 1A 是根據一範例實施例所繪示的主機系統與記憶體儲存裝置。

請參照圖 1A，主機系統 1000 一般包括電腦 1100 與輸入/輸出(input/output, I/O)裝置 1106。電腦 1100 包括微處理器 1102、暫存記憶體(例如隨機存取記憶體，random access memory, RAM) 1104、系統匯流排 1108 與資料傳輸介面 1110。輸入/輸出裝置 1106 包括如圖 1B 的滑鼠 1202、鍵盤 1204、顯示器 1206 與印表機 1208。必須瞭解的是，圖 1B 所示的裝置非限制輸入/輸出裝置 1106，輸入/輸出裝置 1106 可更包括其他裝置。

在本發明範例實施例中，記憶體儲存裝置 100 是透過資料傳輸介面 1110 與主機系統 1000 的其他元件耦接。藉由微處理器 1102、暫存記憶體 1104 與輸入/輸出裝置 1106 的運作可將資料寫入至記憶體儲存裝置 100 或從記憶體儲存裝置 100 中讀取資料。例如，記憶體儲存裝置 100 可以是如圖 1B 所示的隨身碟 1212、記憶卡 1214 或固態硬碟(Solid State Drive, SSD)1216 等的可複寫式非揮發性記憶體儲存裝置。

一般而言，主機系統 1000 為可實質地與記憶體儲存裝置 100 配合以儲存資料的任意系統。雖然在本範例實施例中，主機系統 1000 是以電腦系統來作說明，然而，在本發明另一範例實施例中主機系統 1000 可以是數位相機、攝影機、通信裝置、音訊播放器或視訊播放器等系統。例如，在主機系統為數位相機(攝影機)1310 時，可複寫式非揮發

性記憶體儲存裝置則為其所使用的 SD 卡 1312、MMC 卡 1314、記憶棒(memory stick)1316、CF 卡 1318 或嵌入式儲存裝置 1320(如圖 1C 所示)。嵌入式儲存裝置 1320 包括嵌入式多媒體卡(Embedded MMC, eMMC)。值得一提的是，嵌入式多媒體卡是直接耦接於主機系統的基板上。

圖 2 是繪示圖 1A 所示的記憶體儲存裝置的概要方塊圖。

請參照圖 2，記憶體儲存裝置 100 包括連接器 102、記憶體控制器 104、可複寫式非揮發性記憶體模組 106 與第二暫存記憶體 108。

在本範例實施例中，連接器 102 是相容於序列先進附件(Serial Advanced Technology Attachment, SATA)標準。然而，必須瞭解的是，本發明不限於此，連接器 102 亦可以是符合並列先進附件(Parellel Advanced Technology Attachment, PATA)標準、電氣和電子工程師協會(Institute of Electrical and Electronic Engineers, IEEE) 1394 標準、高速周邊零件連接介面(Peripheral Component Interconnect Express, PCI Express) 標準、通用序列匯流排(Universal Serial Bus, USB) 標準、安全數位(Secure Digital, SD)介面標準、記憶棒(Memory Stick, MS)介面標準、多媒體儲存卡(Multi Media Card, MMC)介面標準、小型快閃(Compact Flash, CF)介面標準、整合式驅動電子介面(Integrated Device Electronics, IDE) 標準或其他適合的標準。

記憶體控制器 104 用以執行以硬體型式或韌體型式實

作的多個邏輯閘或控制指令，並且根據主機系統 1000 的指令在可複寫式非揮發性記憶體模組 106 中進行資料的寫入、讀取與抹除等運作。

可複寫式非揮發性記憶體模組 106 是耦接至記憶體控制器 104，並且用以儲存主機系統 1000 所寫入之資料。可複寫式非揮發性記憶體模組 106 包括多個實體區塊(未繪式)。在本範例實施例中，可複寫式非揮發性記憶體模組 106 為多層記憶胞(Multi Level Cell, MLC)NAND 快閃記憶體模組。然而，本發明不限於此，可複寫式非揮發性記憶體模組 106 亦可是單層記憶胞(Single Level Cell, SLC)NAND 快閃記憶體模組、其他快閃記憶體模組或其他具有相同特性的記憶體模組。

第二暫存記憶體 108 是配置在記憶體控制器的外部且耦接至記憶體控制器 108。第二暫存記憶體 108 用以暫存記憶體控制器 104 所執行的指令或資料。例如，第二暫存記憶體是用以備份接收自主機系統 1000 的寫入資料。本範例實施例中，第二暫存記憶體 108 為同步動態暫存記憶體(synchronous dynamic random access memory, SDRAM)並且第二暫存記憶體 108 的傳輸頻寬為 400M 位元/秒。然而，本發明不限於此，第二暫存記憶體 108 也可以是動態隨機存取記憶體(dynamic random access memory, DRAM)、靜態隨機存取記憶體(static random access memory, SRAM)、磁電阻式隨機存取記憶(Magnetoresistive Random Access Memory, MRAM)、快取隨機存取記憶體(Cache

RAM)、同步動態隨機存取記憶體(synchronous dynamic random access memory, SDRAM)、視頻隨機存取記憶體器(Video RAM, VRAM)、反或閘快閃記憶體(NOR Flash)、嵌入式動態隨機存取記憶體(embedded DRAM, eDRAM)或其他的記憶體。

圖 3 是根據一範例實施例所繪示之記憶體控制器的概要方塊圖。

請參照圖 3，記憶體控制器 104 包括記憶體管理電路 202、主機介面 204、記憶體介面 206 與第一暫存記憶體 208。

記憶體管理電路 202 用以控制記憶體控制器 104 的整體運作。具體來說，記憶體管理電路 202 具有多個控制指令，並且在記憶體儲存裝置 100 運作時，此些控制指令會被執行以進行資料的寫入、讀取與抹除等運作。

在本範例實施例中，記憶體管理電路 202 的控制指令是以韌體型式來實作。例如，記憶體管理電路 202 具有微處理器單元(未繪示)與唯讀記憶體(未繪示)，並且此些控制指令是被燒錄至此唯讀記憶體中。當記憶體儲存裝置 100 運作時，此些控制指令會由微處理器單元來執行以進行資料的寫入、讀取與抹除等運作。

在本發明另一範例實施例中，記憶體管理電路 202 的控制指令亦可以程式碼型式儲存於可複寫式非揮發性記憶體模組 106 的特定區域(例如，記憶體模組中專用於存放系統資料的系統區)中。此外，記憶體管理電路 202 具有微處理器單元(未繪示)、唯讀記憶體(未繪示)及暫存記憶體(未

繪示)。特別是，此唯讀記憶體具有驅動碼，並且當記憶體控制器 104 被致能時，微處理器單元會先執行此驅動碼段來將儲存於可複寫式非揮發性記憶體模組 106 中之控制指令載入至記憶體管理電路 202 的暫存記憶體中。之後，微處理器單元會運轉此些控制指令以進行資料的寫入、讀取與抹除等運作。

此外，在本發明另一範例實施例中，記憶體管理電路 202 的控制指令亦可以一硬體型式來實作。例如，記憶體管理電路 202 包括微控制器、記憶體管理單元、記憶體寫入單元、記憶體讀取單元、記憶體抹除單元與資料處理單元。記憶體管理單元、記憶體寫入單元、記憶體讀取單元、記憶體抹除單元與資料處理單元是耦接至微控制器。其中，記憶體管理單元用以管理可複寫式非揮發性記憶體模組 106 的實體區塊；記憶體寫入單元用以對可複寫式非揮發性記憶體模組 106 下達寫入指令以將資料寫入至可複寫式非揮發性記憶體模組 106 中；記憶體讀取單元用以對可複寫式非揮發性記憶體模組 106 下達讀取指令以從可複寫式非揮發性記憶體模組 106 中讀取資料；記憶體抹除單元用以對可複寫式非揮發性記憶體模組 106 下達抹除指令以將資料從可複寫式非揮發性記憶體模組 106 中抹除；而資料處理單元用以處理欲寫入至可複寫式非揮發性記憶體模組 106 的資料以及從可複寫式非揮發性記憶體模組 106 中讀取的資料。

主機介面 204 是耦接至記憶體管理電路 202 並且用以

接收與識別主機系統 1000 所傳送的指令與資料。也就是說，主機系統 1000 所傳送的指令與資料會透過主機介面 204 來傳送至記憶體管理電路 202。在本範例實施例中，主機介面 204 是相容於 SATA 標準。然而，必須瞭解的是本發明不限於此，主機介面 204 亦可以是相容於 PATA 標準、IEEE 1394 標準、PCI Express 標準、USB 標準、SD 標準、MS 標準、MMC 標準、CF 標準、IDE 標準或其他適合的資料傳輸標準。

記憶體介面 206 是耦接至記憶體管理電路 202 並且用以存取可複寫式非揮發性記憶體模組 106。也就是說，欲寫入至可複寫式非揮發性記憶體模組 106 的資料會經由記憶體介面 206 轉換為可複寫式非揮發性記憶體模組 106 所能接受的格式。

第一暫存記憶體 208 是耦接至記憶體管理電路 202，用以暫存記憶體管理電路 202 所執行的指令或是資料。具體來說，第一暫存記憶體 208 包括寫入資料暫存區 300，其用以暫存主機系統 1000 所寫入的資料。然而，必須瞭解的是，除了寫入資料暫存區 300，第一暫存記憶體 208 可包括其他區域(未繪示)，用以暫存其他資料。例如，記憶體管理電路 202 可將可複寫式非揮發性記憶體模組 106 中虛擬位址與實體位址的映射表(mapping table)儲存在第一暫存記憶體 208 的其他區域中。在本範例實施例中，第一暫存記憶體 208 的傳輸頻寬大於第二暫存記憶體 108 的傳輸頻寬。例如，第一暫存記憶體 208 為靜態隨機存取記憶

體(static random access memory, SRAM)。然而，第一暫存記憶體 208 也可以是 MRAM、Cache RAM、SDRAM、VRAM、NOR Flash 或是 eDRAM。並且第一暫存記憶體 208 的傳輸頻寬為 800M 位元/秒。

在本範例實施例中，為了增加記憶體儲存裝置 100 的寫入速度，是將傳輸頻寬較大的第一暫存記憶體 208 作為暫存寫入資料的區域，並將傳輸頻寬較小的第二暫存記憶體 108 作為備份寫入資料的區域。

圖 4 是根據一範例實施例所繪示之寫入資料的示意圖。

請參照圖 4，當記憶體儲存裝置 100 從主機系統 1000 中接收到寫入指令及對應此寫入指令的寫入資料 302 時，記憶體管理電路 202 會將寫入資料 302 暫存至寫入資料暫存區 300。由於第一暫存記憶體 208 的傳輸頻寬較大，因此可滿足主機系統 1000 的寫入需求。也就是說，記憶體管理電路 202 將寫入資料 302 暫存在寫入資料暫存區 300 的速度會不低於主機系統 1000 傳送寫入資料 302 至記憶體管理電路 202 的速度，由此可即時地從主機系統 1000 接收資料並且暫存至第一暫存記憶體 208。

其中在此範例實施例中，第一暫存記憶體 208 之傳輸頻寬可同時被至少兩種運作程序來分享，此運作程序例如為寫入或讀取程序。例如，當一資料被寫入至第一暫存記憶體 208 的同時，其他資料可從第一暫存記憶體 208 中被讀取出並被傳輸至可複寫式非揮發性記憶體模組 106。例

如，當一資料被寫入至第一暫存記憶體 208 的同時，其他資料也可從第一暫存記憶體 208 中被讀取出並且被傳送至第二暫存記憶體 108。

接著，記憶體管理電路 202 從寫入資料暫存區 300 中讀取寫入資料 302，並根據上述寫入指令將寫入資料 302 寫入至可複寫式非揮發性記憶體模組 106 中。

另一方面，記憶體管理電路 202 也會從寫入資料暫存區 300 中讀取寫入資料 302，並將寫入資料 302 複製到第二暫存記憶體 108 中。值得注意的是，在本範例實施例中，此時第二暫存記憶體 108 的傳輸頻寬可全部都被用來傳輸寫入資料 302。也就是說，對於一份寫入資料 302，記憶體管理電路 202 可只需要對第二暫存記憶體 108 做寫入的動作，而不做讀取的動作。另一方面，記憶體管理電路 202 也可以在將寫入資料 302 寫入至可複寫式非揮發性記憶體模組 106 的同時，將寫入資料 302 複製到第二暫存記憶體 108 中。

基此，寫入資料 302 便被備份在第二暫存記憶體 108 中，並且記憶體控制器 104 就可再從主機系統 1000 下一個寫入指令並且將新的寫入資料暫存至第一暫存記憶體 208。特別是，寫入資料 302 已被備份至第二暫存記憶體 108 中，因此，在第一暫存記憶體 208 中，既使原先儲存寫入資料 302 的位址被用來暫存新的寫入資料，亦不會影響記憶體儲存裝置 100 的運作。

具體來說，記憶體管理電路 202 會在將寫入資料 302

寫入至可複寫式非揮發性記憶體模組 106 中之後，判斷是否發生程式化錯誤。若發生程式化錯誤時，記憶體管理電路 202 會從第二暫存記憶體 108 中讀取寫入資料 302，並根據寫入指令將寫入資料 302 重新寫入至可複寫式非揮發性記憶體模組 106 中。也就是說，當發生程式化錯誤而未成功地將寫入資料 302 寫入至可複寫式非揮發性記憶體模組 106 時，既使在第一暫存記憶體 208 中寫入資料 302 已被覆寫成新的寫入資料，記憶體管理電路 202 仍可將寫入資料 302 從第二暫存記憶體 108 中重新寫入至可複寫式非揮發性記憶體模組 106 中。基此，記憶體儲存裝置 100 能夠在利用頻寬較大之第一暫存記憶體 208 來提升寫入速度的同時，確保寫入資料 302 能成功的寫入至可複寫式非揮發性記憶體模組 106。在本範例實施例中，當記憶體管理電路 202 從第二暫存記憶體 108 中讀取寫入資料 302 時，第二暫存記憶體 108 的傳輸頻寬可全部都被用來傳輸寫入資料 302。也就是說，在此範例實施例中，第二暫存記憶體 108 的傳輸頻寬可全部用來執行一個單一運作程序，此單一運作程序例如為寫入或讀取程序。例如，第二暫存記憶體 108 的傳輸頻寬全部被用來將資料寫入至第二暫存記憶體 108。或者，第二暫存記憶體的傳輸頻寬全部被用來將資料從第二暫存記憶體 108 讀取出。

除此之外，在本範例實施例中，記憶體管理電路 202 更用以從該主機系統 1000 接收讀取指令。特別是，在接收到此讀取指令以後，記憶體管理電路 202 會判斷第二暫存

記憶體 108 是否儲存有對應此讀取指令的讀取資料。若第二暫存記憶體 108 儲存有對應此讀取指令的讀取資料，則記憶體管理電路 202 會從第二暫存記憶體 108 中讀取所對應的讀取資料並將此讀取資料傳送至該主機系統 1000 以回應記憶體管理電路 202 所接收到的讀取指令。舉例來說，主機系統 1000 是先將寫入資料 302 寫入至記憶體儲存裝置 100，在一段時間以後，再從記憶體儲存裝置 100 讀取寫入資料 302。由於記憶體管理電路在將寫入資料 302 寫入至可複寫式非揮發性記憶體模組 106 時，會備份寫入資料 302 至第二暫存記憶體 108 中，因此，主機系統 1000 要從記憶體儲存裝置 100 讀取寫入資料 302 時，寫入資料 302 可能還存在第二暫存記憶體 108 與可複寫式非揮發性記憶體模組 106 中。因此，若對應讀取指令的資料還儲存在第二暫存記憶體 108 時，直接從第二暫存記憶體 108 中將對應的資料傳送給主機系統 1000，可有效地提升讀取的速度。

在本範例實施例中，第一暫存記憶體 208 的容量小於第二暫存記憶體 108 的容量。例如，第二暫存記憶體 108 的容量為第一暫存記憶體 208 的容量的 8 倍，在此倍率(即，8 倍)之下，第二暫存記憶體 108 與第一暫存記憶體 208 可以有較好的使用效率。詳細來說，在第二暫存記憶體 108 的容量小於第一暫存記憶體 208 的容量的 8 倍的例子中，當寫入資料暫存區 300 存滿寫入資料，並且記憶體管理電路 202 要將寫入資料暫存區 300 中的寫入資料備份

至第二暫存記憶體 108 時，第二暫存記憶體 108 可能會不具有足夠的空間來備份這些寫入資料。另一方面，若第二暫存記憶體 108 的容量大於第一暫存記憶體 208 的容量的 8 倍時，雖然不會有上述第二暫存記憶體 108 空間不夠的問題，但第二暫存記憶體 108 可能會有太多閒置的記憶體空間或者是所備份的資料太舊，主機系統 1000 並不常讀取這麼舊的資料，以致於第二暫存記憶體 108 的使用效率降低。因此，當第二暫存記憶體 108 的容量為第一暫存記憶體 208 的容量的 8 倍時，可以有較佳的記憶體使用效率，但值得說明的是，此比例關係系為一經驗值，其亦可依實際之需求，而改變為 4 倍、10 倍為其他比例。

圖 5 是根據一範例實施例所繪示之資料寫入方法的流程圖。

請參照圖 5，在步驟 S502 中，記憶體控制器 104 的記憶體管理電路 202 會從主機系統接收寫入指令與對應此寫入指令的寫入資料。接著，在步驟 S504 中，記憶體管理電路 202 會將寫入資料暫存至第一暫存記憶體的寫入資料暫存區中。

之後，在步驟 S506 中，記憶體管理電路 202 會根據寫入指令從寫入資料暫存區中將寫入資料寫入至可複寫式非揮發性記憶體模組中，並且從寫入資料暫存區中將寫入資料複製到第二暫存記憶體中。

然後，在步驟 S508 中，記憶體管理電路 202 會在將寫入資料寫入至可複寫式非揮發性記憶體模組中之後，判

斷是否發生程式化錯誤。並且，若發生程式化錯誤，則在步驟 S510 中，記憶體管理電路 202 會從第二暫存記憶體中讀取寫入資料，並根據寫入指令將寫入資料重新寫入至可複寫式非揮發性記憶體模組中。

然而，上述資料寫入方法的各步驟可以有其他順序，本發明並不限制圖 5 各步驟的順序。

值得一提的是，儘管在本發明範例實施例中，第二暫存記憶體 108 是配置在記憶體控制器 104 的外部。然而，本發明不限於此，在本發明另一範例實施例中，第二暫存記憶體 108 亦可配置在記憶體控制器 104 的內部。

綜上所述，本發明實施例所提出的記憶體儲存裝置、記憶體控制器與寫入方法，可以更有效率的使用記憶體儲存裝置中一暫存記憶體的傳輸頻寬。也就是說，在寫入資料時，用來備份寫入資料的暫存記憶體的傳輸頻寬全都被用來傳輸寫入資料。據此，可以增加記憶體儲存裝置的寫入速度。

雖然本發明已以實施例揭露如上，然其並非用以限定本發明，任何所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，故本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖式簡單說明】

圖 1A 是根據一範例實施例所繪示的主機系統與記憶體儲存裝置。

圖 1B 是根據一範例實施例所繪示的電腦、輸入/輸出裝置與記憶體儲存裝置的示意圖。

圖 1C 是根據一範例實施例所繪示的主機系統與記憶體儲存裝置的示意圖。

圖 2 是繪示圖 1A 所示的記憶體儲存裝置的概要方塊圖。

圖 3 是根據一範例實施例所繪示之記憶體控制器的概要方塊圖。

圖 4 是根據一範例實施例所繪示的記憶體儲存裝置的方塊圖。

圖 5 是一實施例所繪示之資料寫入方法的流程圖。

【主要元件符號說明】

1000：主機系統

1100：電腦

1102：微處理器

1104：暫存記憶體

1106：輸入/輸出裝置

1108：系統匯流排

1110：資料傳輸介面

1202：滑鼠

1204：鍵盤

1206：顯示器

1208：印表機

- 1212：隨身碟
- 1214：記憶卡
- 1216：固態硬碟
- 1310：數位相機
- 1312：SD 卡
- 1314：MMC 卡
- 1316：記憶棒
- 1318：CF 卡
- 1320：嵌入式儲存裝置
- 100：記憶體儲存裝置
- 102：連接器
- 104：記憶體控制器
- 106：可複寫式非揮發性記憶體模組
- 108：第二暫存記憶體
- 202：記憶體管理電路
- 204：主機介面
- 206：記憶體介面
- 208：第一暫存記憶體
- 300：寫入資料暫存區
- 302：寫入資料
- S502、S504、S506、S508、S510：資料寫入方法的步

驟

七、申請專利範圍：

1. 一種記憶體儲存裝置，包括：

一連接器，用以耦接至一主機系統；

一可複寫式非揮發性記憶體模組；

一記憶體控制器，耦接至該連接器與該可複寫式非揮發性記憶體模組，其中該記憶體控制器包括一第一暫存記憶體，且該第一暫存記憶體包括一寫入資料暫存區；以及一第二暫存記憶體，耦接該第一暫存記憶體，其中該第二暫存記憶體的一傳輸頻寬低於該第一暫存記憶體的一傳輸頻寬，

其中該記憶體控制器用以從該主機系統中接收到對應至少一寫入指令的至少一寫入資料，並且將該至少一寫入資料暫存至該寫入資料暫存區，

其中該記憶體控制器更用以從該寫入資料暫存區中根據該至少一寫入指令將該至少一寫入資料寫入至該可複寫式非揮發性記憶體模組中，

其中該記憶體控制器更用以從該寫入資料暫存區中根據該至少一寫入指令將該至少一寫入資料複製到該第二暫存記憶體中，

其中該記憶體控制器更用以在將該至少一寫入資料寫入至該可複寫式非揮發性記憶體模組中之後判斷是否發生一程式化錯誤，

其中若發生該程式化錯誤時，則該記憶體控制器更用以從該第二暫存記憶體中讀取該至少一寫入資料，並根據

該至少一寫入指令將該至少一寫入資料寫入至該可複寫式非揮發性記憶體模組中。

2. 如申請專利範圍第 1 項所述之記憶體儲存裝置，其中該記憶體控制器更用以從該主機系統接收至少一讀取指令，

其中該記憶體控制器更用以判斷該第二暫存記憶體是否儲存有對應該至少一讀取指令的至少一讀取資料，

其中若該第二暫存記憶體儲存有對應該至少一讀取指令的該至少一讀取資料時，則該記憶體控制器從該第二暫存記憶體中讀取該至少一讀取資料並將該至少一讀取資料傳送至該主機系統以回應該至少一讀取指令。

3. 如申請專利範圍第 1 項所述之記憶體儲存裝置，其中該第二暫存記憶體是配置在該記憶體控制器中或者配置在該記憶體控制器的外部。

4. 如申請專利範圍第 1 項所述之記憶體儲存裝置，其中該第一暫存記憶體為一靜態隨機存取記憶體 (static random access memory, SRAM)。

5. 如申請專利範圍第 1 項所述之記憶體儲存裝置，其中該第二暫存記憶體為一同步動態隨機存取記憶體 (synchronous dynamic random access memory, SDRAM)。

6. 如申請專利範圍第 1 項所述之記憶體儲存裝置，其中該第二暫存記憶體的一容量大於該第一暫存記憶體的一容量。

7. 如申請專利範圍第 6 項所述之記憶體儲存裝置，其

中該第二暫存記憶體的容量為該第一暫存記憶體的容量的8倍。

8. 如申請專利範圍第1項所述之記憶體儲存裝置，其中該第二暫存記憶體的該傳輸頻寬是應用於一單一運作程序，其中該第一暫存記憶體的該傳輸頻寬可同時分享於多個運作程序。

9. 一種資料寫入方法，用於一記憶體儲存裝置，其中該記憶體儲存裝置具有一第二暫存記憶體、一記憶體控制器以及一可複寫式非揮發性記憶體模組，一第一暫存記憶體在該記憶體控制器中並且該第一暫存記憶體的一傳輸頻寬大於該第二暫存記憶體的一傳輸頻寬，該寫入方法包括：

從一主機系統接收至少一寫入指令與對應該至少一寫入指令的至少一寫入資料；

將該至少一寫入資料暫存至該第一暫存記憶體的一寫入資料暫存區中；

從該寫入資料暫存區中根據該至少一寫入指令將該至少一寫入資料寫入至該可複寫式非揮發性記憶體模組中；

從該寫入資料暫存區中根據該至少一寫入指令將該至少一寫入資料複製到該第二暫存記憶體中；

在將該至少一寫入資料寫入至該可複寫式非揮發性記憶體模組中之後判斷是否發生一程式化錯誤；以及

若發生該程式化錯誤時，則從該第二暫存記憶體中讀取該至少一寫入資料，並根據該至少一寫入指令將該至少

一寫入資料寫入至該可複寫式非揮發性記憶體模組中。

10. 如申請專利範圍第 9 項所述之資料寫入方法，還包括：

從該主機系統接收至少一讀取指令；

判斷該第二暫存記憶體是否儲存有對該至少一讀取指令的至少一讀取資料；以及

若該第二暫存記憶體儲存有對該至少一讀取指令的至少一讀取資料，則從該第二暫存記憶體中讀取該至少一讀取資料並將該至少一讀取資料傳送至該主機系統以回應該至少一讀取指令。

11. 一種記憶體控制器，用於控制一可複寫式非揮發性記憶體模組，該記憶體控制器包括：

一主機介面，用以耦接至一主機系統；

一記憶體介面，用以耦接至該可複寫式非揮發性記憶體模組；

一記憶體管理電路，耦接至該主機介面、該記憶體介面；以及

一第一暫存記憶體，耦接至該記憶體管理電路，並且具有一寫入資料暫存區；

其中該記憶體管理電路用以從該主機系統中接收到對應至少一寫入指令的至少一寫入資料，並且將該至少一寫入資料暫存至該寫入資料暫存區，

其中該記憶體管理電路更用以從該寫入資料暫存區中根據該至少一寫入指令將該至少一寫入資料寫入至該可

複寫式非揮發性記憶體模組中，

其中該記憶體管理電路更用以從該寫入資料暫存區中根據該至少一寫入指令將該至少一寫入資料複製到一第二暫存記憶體中，其中該第一暫存記憶體的一傳輸頻寬高於該第二暫存記憶體的一傳輸頻寬，

其中該記憶體管理電路更用以在將該至少一寫入資料寫入至該可複寫式非揮發性記憶體模組中之後判斷是否發生一程式化錯誤，

其中若發生該程式化錯誤時，則該記憶體管理電路更用以從該第二暫存記憶體中讀取該至少一寫入資料，並根據該至少一寫入指令將該至少一寫入資料寫入至該可複寫式非揮發性記憶體模組中。

12. 如申請專利範圍第 11 項所述之記憶體控制器，

其中該記憶體管理電路更用以從該主機系統接收至少一讀取指令，

其中該記憶體管理電路更用以判斷該第二暫存記憶體是否儲存有對應該至少一讀取指令的至少一讀取資料，

其中若該第二暫存記憶體儲存有對應該至少一讀取指令的該至少一讀取資料時，則該記憶體管理電路從該第二暫存記憶體中讀取該至少一讀取資料並將該至少一讀取資料傳送至該主機系統以回應該至少一讀取指令。

13. 如申請專利範圍第 11 項所述之記憶體控制器，其中該第二暫存記憶體是配置在該記憶體控制器中或者配置在該記憶體控制器的外部。

14. 如申請專利範圍第 11 項所述之記憶體儲存裝置，其中該第一暫存記憶體為一靜態隨機存取記憶體(static random access memory, SRAM)。

15. 如申請專利範圍第 11 項所述之記憶體控制器，其中該第二暫存記憶體為一同步動態隨機存取記憶體(synchronous dynamic random access memory, SDRAM)。

16. 如申請專利範圍第 11 項所述之記憶體控制器，其中該第二暫存記憶體的一容量大於該第一暫存記憶體的一容量。

17. 如申請專利範圍第 16 項所述之記憶體控制器，其中該第二暫存記憶體的容量為該第一暫存記憶體的容量的 8 倍。

八、圖式：

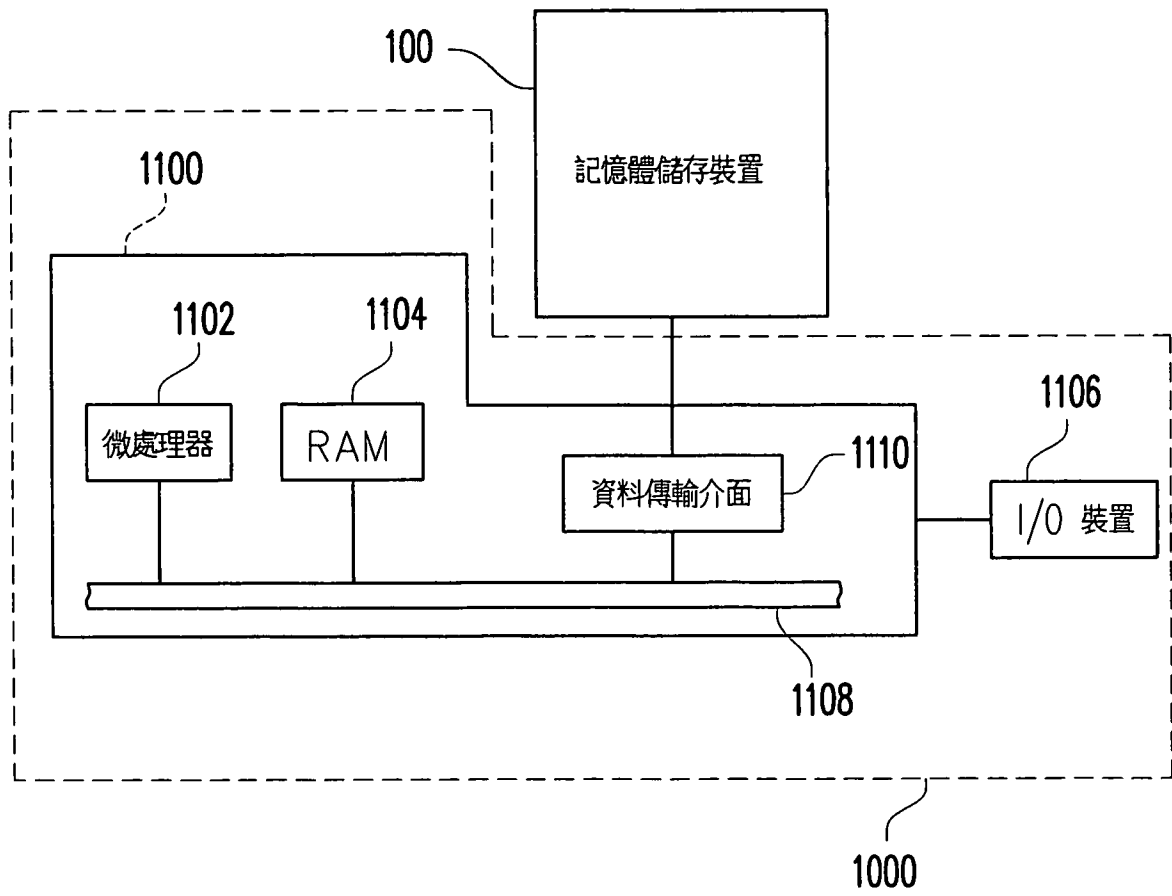


圖 1A

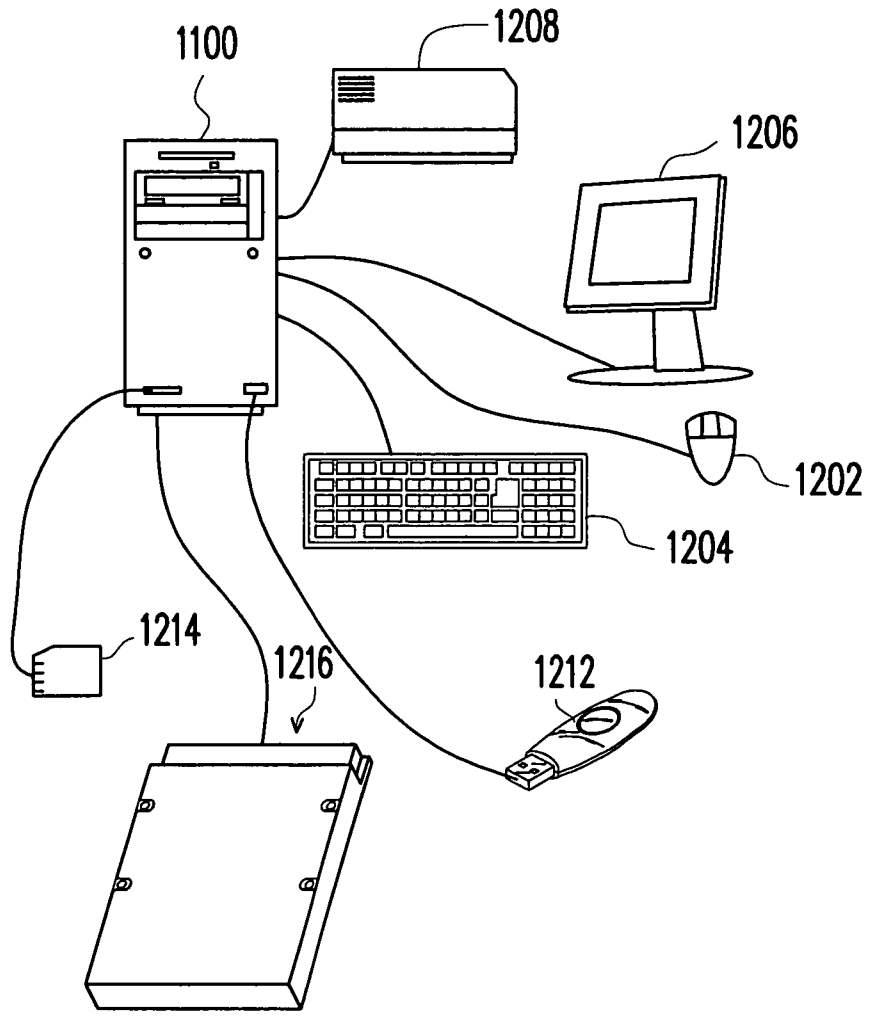


圖 1B

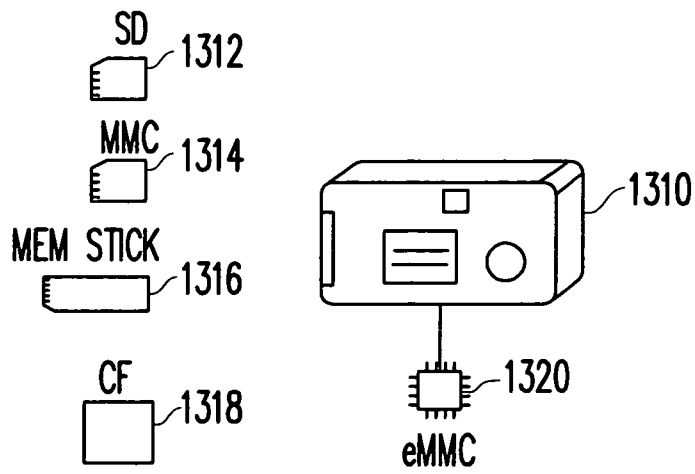


圖 1C

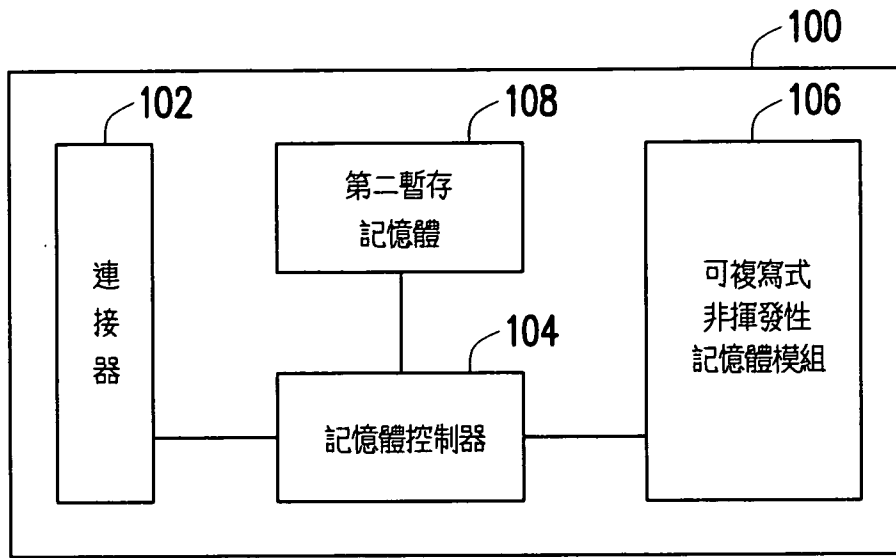


圖 2

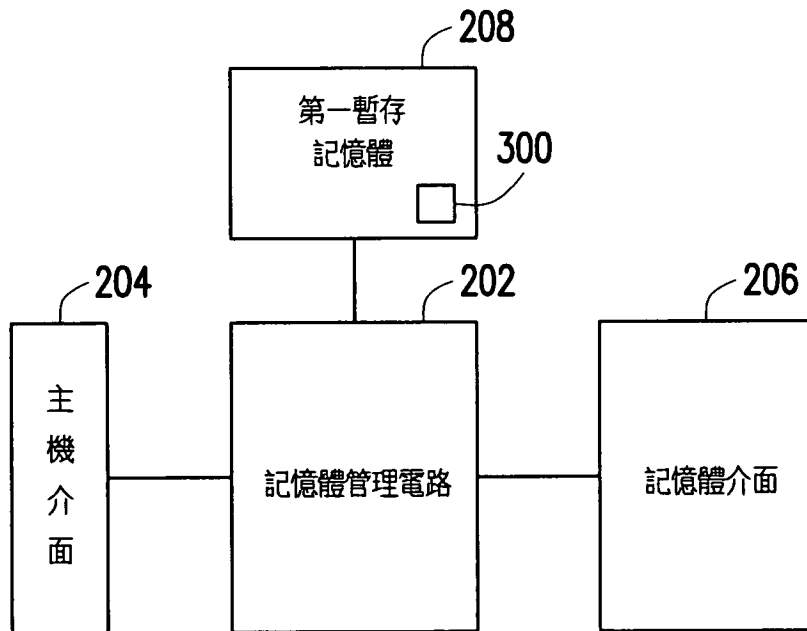


圖 3

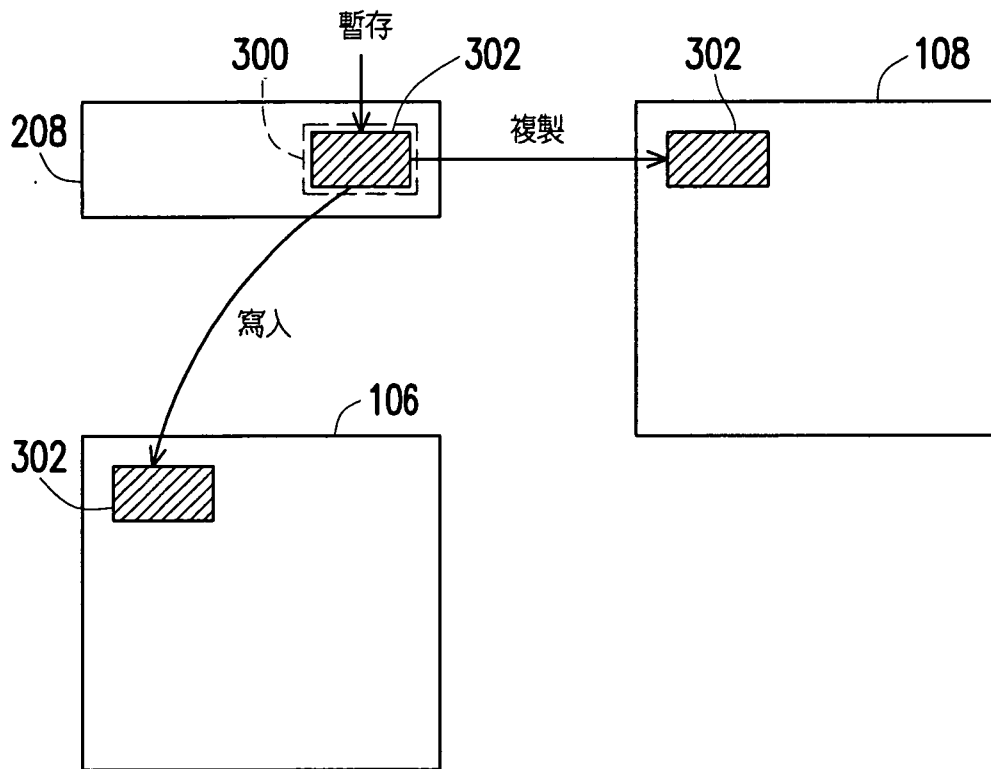


圖 4

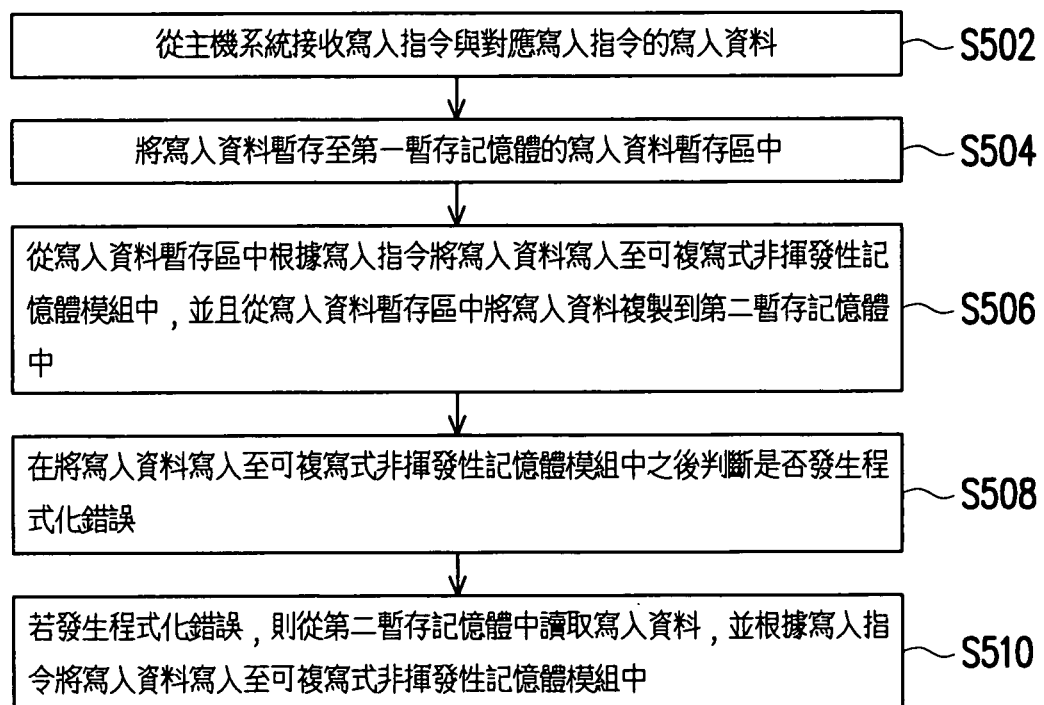


圖 5