



(10) 申请公布号 CN 117769798 A

(43) 申请公布日 2024. 03. 26

(21) 申请号 202280050984.7

(22) 申请日 2022.05.27

(30) 优先权数据

63/214,474 2021.06.24 US

17/559,945 2021.12.22 US

(85) PCT国际申请进入国家阶段日

2024.01.19

(86) PCT国际申请的申请数据

PCT/US2022/031425 2022.05.27

(87) PCT国际申请的公布数据

W02022/271413 EN 2022.12.29

(71) 申请人 派赛公司

地址 美国加利福尼亚州

(72) 发明人 大卫·M·朱利亚诺

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227

专利代理师 杜诚 姚文杰

(51) Int.Cl.

H02M 1/00 (2007.01)

H02M 3/337 (2006.01)

H02M 3/335 (2006.01)

H02M 3/158 (2006.01)

H02M 3/00 (2006.01)

H02M 1/32 (2007.01)

H02M 3/155 (2006.01)

H02M 3/28 (2006.01)

H02M 3/07 (2006.01)

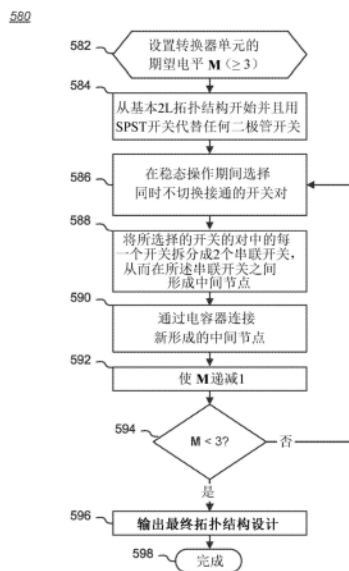
权利要求书8页 说明书23页 附图24页

(54) 发明名称

用于开关模式电源的多电平结构和方法

(57) 摘要

用于修改开关模式电力转换器的转换器单元的方法以及对应的电力转换器单元。经修改的转换器单元表现出降低的电感需求,使得能够使用较低的电压和较小的开关,提供改进的功率密度和效率,并且提供改进的输入/输出电压动态范围。所述方法的实施方式通过连续地应用“拆分开关并通过电容器连接”操作来生成具有3个或更多个节点电压电平的转换器单元拓扑结构。本发明的处理或这些处理的变型可以应用于转换器单元拓扑结构,所述转换器单元拓扑结构是包括至少一个电感和两个开关的2电平转换器单元,特别是包括下述的2电平转换器单元:(1)至少3个能量存储元件(即,呈电感和电容的某种组合但具有至少一个电感的3个或更多个能量存储元件)和至少2个开关的阶;或者(2)至少1个内置电感和至少4个开关。



1. 一种具有至少3个节点电压电平并且通过修改2电平转换器单元而制成的转换器单元,所述2电平转换器单元包括: (1) 至少3个内置能量存储元件和至少2个开关,所述至少3个内置能量存储元件中的至少一个是电感;或者 (2) 至少1个内置电感和至少4个开关,所述转换器单元包括第一开关对和第二开关对,每个开关在稳态操作期间代替所述2电平转换器单元内的同时不导通的开关对中的一个开关,其中,所述第一开关对之间的第一中间节点和所述第二开关对之间的第二中间节点被配置成连接至电容器。

2. 根据权利要求1所述的转换器单元,其中,被代替的开关对中的开关之一是用作开关的二极管。

3. 根据权利要求1所述的转换器单元,其中,所述2电平转换器单元是2电平非隔离式Ćuk转换器单元。

4. 根据权利要求1所述的转换器单元,其中,所述2电平转换器单元是2电平隔离式Ćuk转换器单元。

5. 根据权利要求1所述的转换器单元,其中,所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

6. 根据权利要求1所述的转换器单元,其中,所述2电平转换器单元是2电平反激式转换器单元。

7. 根据权利要求1所述的转换器单元,其中,所述2电平转换器单元是2电平正激式转换器单元。

8. 根据权利要求1所述的转换器单元,其中,所述2电平转换器单元包括:

- (a) 第一开关,其耦接至电感器的第一端子;
- (b) 第二开关,其耦接至所述电感器的第二端子;
- (c) 第三开关,其耦接至所述第一开关与所述电感器之间的节点;以及
- (d) 第四开关,其耦接至所述电感器与所述第二开关之间的节点。

9. 根据权利要求1所述的转换器单元,其中,所述2电平转换器单元是图12A、图12B、图12C、图13B、图15B、图18或图19至图33中示出的电路中的一个电路。

10. 一种用于通过修改包括至少1个内置电感和至少2个开关的2电平转换器单元来构造3电平转换器单元的方法,所述方法包括:

- (e) 在稳态操作期间选择所述2电平转换器单元内的同时不导通的开关对;
- (f) 将所述两个所选择的开关中的每一个拆分成2个串联连接的开关,从而在所述2个串联连接的所选择的开关之间形成中间节点;以及
- (g) 通过电容器连接所述新形成的中间节点。

11. 根据权利要求10所述的方法,还包括用对应的单刀单掷开关代替所述2电平转换器单元内的二极管开关,如果所述二极管开关存在的话。

12. 根据权利要求10所述的方法,其中,将选择的开关拆分成2个串联连接的开关包括: 保留所选择的开关并将所选择的开关与添加的开关串联耦接。

13. 一种通过根据权利要求10所述的方法修改2电平转换器单元而制成的3电平转换器单元,其中,所述2电平转换器单元包括: (1) 至少2个内置电感和至少2个开关;或者 (2) 至少1个内置电感和至少3个开关。

14.一种通过根据权利要求10所述的方法修改2电平转换器单元而制成的3电平转换器单元,其中,所述2电平转换器单元包括:(1)至少3个内置能量存储元件和至少2个开关,所述至少3个内置能量存储元件中的至少一个是电感;或者(2)至少1个内置电感和至少4个开关。

15.根据权利要求14所述的转换器单元,其中,所述2电平转换器单元是2电平非隔离式Ćuk转换器单元。

16.根据权利要求14所述的转换器单元,其中,所述2电平转换器单元是2电平隔离式Ćuk转换器单元。

17.根据权利要求14所述的转换器单元,其中,所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

18.根据权利要求14所述的转换器单元,其中,所述2电平转换器单元是2电平反激式转换器单元。

19.根据权利要求14所述的转换器单元,其中,所述2电平转换器单元是2电平正激式转换器单元。

20.根据权利要求14所述的转换器单元,其中,所述2电平转换器单元包括:

- (h) 第一开关,其耦接至电感器的第一端子;
- (i) 第二开关,其耦接至所述电感器的第二端子;
- (j) 第三开关,其耦接至所述第一开关与所述电感器之间的节点;以及
- (k) 第四开关,其耦接至所述电感器与所述第二开关之间的节点。

21.一种用于通过修改2电平转换器单元而构造3电平转换器单元的方法,所述2电平转换器单元包括:(1)至少3个内置能量存储元件和至少2个开关,所述至少3个内置能量存储元件中的至少一个是电感;或者(2)至少1个内置电感和至少4个开关,所述方法包括:

- (a) 在稳态操作期间选择所述2电平转换器单元内的同时不导通的开关对;
- (b) 将所述两个所选择的开关中的每一个拆分成2个串联连接的开关,从而在所述2个串联连接的所选择的开关之间形成中间节点;以及
- (c) 通过电容器连接所述新形成的中间节点。

22.根据权利要求21所述的方法,还包括用对应的单刀单掷开关代替所述2电平转换器单元内的二极管开关,如果所述二极管开关存在的话。

23.根据权利要求21所述的方法,其中,将选择的开关拆分成2个串联连接的开关包括:保留所选择的开关并将所选择的开关与添加的开关串联耦接。

24.一种通过根据权利要求21所述的方法修改2电平转换器单元而制成的3电平转换器单元,其中,所述2电平转换器单元包括:(1)至少3个内置能量存储元件和至少2个开关,所述至少3个内置能量存储元件中的至少一个是电感;或者(2)至少1个内置电感和至少4个开关。

25.根据权利要求24所述的转换器单元,其中,所述2电平转换器单元是2电平非隔离式Ćuk转换器单元。

26.根据权利要求24所述的转换器单元,其中,所述2电平转换器单元是2电平隔离式Ćuk转换器单元。

27. 根据权利要求24所述的转换器单元,其中,所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

28. 根据权利要求24所述的转换器单元,其中,所述2电平转换器单元是2电平反激式转换器单元。

29. 根据权利要求24所述的转换器单元,其中,所述2电平转换器单元是2电平正激式转换器单元。

30. 根据权利要求24所述的转换器单元,其中,所述2电平转换器单元包括:

- (d) 第一开关,其耦接至电感器的第一端子;
- (e) 第二开关,其耦接至所述电感器的第二端子;
- (f) 第三开关,其耦接至所述第一开关与所述电感器之间的节点;以及
- (g) 第四开关,其耦接至所述电感器与所述第二开关之间的节点。

31. 一种用于通过修改2电平转换器单元而构造M电平转换器单元的方法,所述2电平转换器单元包括: (1) 至少3个内置能量存储元件和至少2个开关,所述至少3个内置能量存储元件中的至少一个是电感;或者 (2) 至少1个内置电感和至少4个开关,其中, $M \geq 3$ ,所述方法包括:

- (h) 选择所述2电平转换器单元内的同时不导通的开关对;
- (i) 将所述两个所选择的开关中的每一个拆分成2个串联连接的开关,从而在所述2个串联连接的所选择的开关之间形成中间节点;
- (j) 通过电容器连接所述新形成的中间节点;以及
- (k) 如果M大于3,那么:
  - (1) 在所述先前拆分的开关中选择对应开关对;
  - (2) 将所述两个所选择的对应开关中的每一个拆分成2个串联连接的开关,从而在所述2个串联连接的所选择的开关之间形成中间节点;
  - (3) 通过电容器连接所述新形成的中间节点;
  - (4) 使M递减1;以及
  - (5) 重复步骤(d)。

32. 根据权利要求31所述的方法,还包括用对应的单刀单掷开关代替所述2电平转换器单元内的二极管开关,如果所述二极管开关存在的话。

33. 根据权利要求31所述的方法,其中,将选择的开关拆分成2个串联连接的开关包括: 保留所选择的开关并将所选择的开关与添加的开关串联耦接。

34. 一种通过用根据权利要求31所述的方法修改2电平转换器单元而制成的M电平转换器单元。

35. 根据权利要求34所述的转换器单元,其中,所述2电平转换器单元是2电平非隔离式Ćuk转换器单元。

36. 根据权利要求34所述的转换器单元,其中,所述2电平转换器单元是2电平隔离式Ćuk转换器单元。

37. 根据权利要求34所述的转换器单元,其中,所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

38. 根据权利要求34所述的转换器单元,其中,所述2电平转换器单元是2电平反激式转

换器单元。

39. 根据权利要求34所述的转换器单元, 其中, 所述2电平转换器单元是2电平正激式转换器单元。

40. 根据权利要求34所述的转换器单元, 其中, 所述2电平转换器单元包括:

- (l) 第一开关, 其耦接至电感器的第一端子;
- (m) 第二开关, 其耦接至所述电感器的第二端子;
- (n) 第三开关, 其耦接至所述第一开关与所述电感器之间的节点; 以及
- (o) 第四开关, 其耦接至所述电感器与所述第二开关之间的节点。

41. 一种包括至少3个电平的非隔离式Ćuk转换器, 所述非隔离式Ćuk转换器包括:

- (p) 第一电感器, 其耦接至第一电容器的第一端子;
- (q) 第二电感器, 其耦接至所述第一电容器的第二端子;
- (r) 第一开关, 其耦接至所述第一电容器的所述第一端子与所述第一电感器之间的节点;
- (s) 第二开关, 其耦接至所述第一电容器的所述第二端子与所述第二电感器之间的节点;
- (t) 第三开关, 其耦接至所述第一开关;
- (u) 第四开关, 其耦接至所述第二开关; 以及
- (v) 第二电容器, 其从所述第一开关与所述第三开关之间的节点耦接至所述第二开关与所述第四开关之间的节点。

42. 一种包括至少3个电平的隔离式Ćuk转换器单元, 所述隔离式Ćuk转换器单元包括:

- (w) 第一电感器, 其耦接至第一电容器的第一端子;
- (x) 第二电感器, 其耦接至第二电容器的第一端子;
- (y) 第一开关, 其耦接至所述第一电容器的所述第一端子与所述第一电感器之间的节点;
- (z) 第二开关, 其耦接至所述第二电容器的所述第一端子与所述第二电感器之间的节点;
- (aa) 变压器, 其包括耦接至所述第一电容器的第二端子的第一端子、耦接至所述第二电容器的第二端子的第二端子、第三端子和第四端子;
- (bb) 第三开关, 其耦接在所述变压器的所述第三端子与所述第一开关之间;
- (cc) 第四开关, 其耦接在所述变压器的所述第四端子与所述第二开关之间; 以及
- (dd) 第三电容器, 其从所述第一开关与所述第三开关之间的节点耦接至所述第二开关与所述第四开关之间的节点。

43. 一种包括至少3个电平的Zeta/SEPIC转换器单元, 所述Zeta/SEPIC转换器单元包括:

- (ee) 第一电感器, 其耦接至第一电容器的第一端子;
- (ff) 第二电感器, 其耦接至所述第一电容器的第二端子;
- (gg) 第一开关, 其耦接至所述第一电容器的所述第二端子;
- (hh) 第二开关, 其耦接至所述第一开关;

(ii) 第三开关,其耦接至所述第一电容器的所述第一端子与所述第一电感器之间的节点;

(jj) 第四开关,其耦接至所述第三开关;以及

(kk) 第二电容器,其从所述第一开关与所述第二开关之间的节点耦接至所述第三开关与所述第四开关之间的节点。

44. 一种包括至少3个电平的反激式转换器单元,所述反激式转换器单元包括:

(ll) 第一开关;

(mm) 第二开关,其耦接至所述第一开关;

(nn) 变压器,其包括与第三端子和第四端子隔离开的第一端子和第二端子,其中,所述第二端子耦接至所述第二开关;

(oo) 第三开关,其耦接至所述变压器的所述第三端子;

(pp) 第四开关,其耦接至所述第三开关;

(qq) 第一电容器,其耦接在所述变压器的所述第四端子与所述第四开关之间;以及

(rr) 第二电容器,其从所述第一开关与所述第二开关之间的节点耦接至所述第三开关与所述第四开关之间的节点。

45. 一种包括至少3个电平的正激式转换器单元,所述正激式转换器单元包括:

(ss) 第一开关;

(tt) 变压器,其包括与第三端子和第四端子隔离开的第一端子和第二端子,其中,所述第二端子耦接至所述第二开关;

(uu) 第二开关,其耦接至所述变压器的所述第三端子;

(vv) 第三开关,其耦接至所述第二开关;

(ww) 电感器,其耦接至所述第三开关;

(xx) 第四开关,其耦接至所述第三开关与所述电感器之间的节点;

(yy) 第五开关,其耦接在所述变压器的所述第四端子与所述第四开关之间;以及

(zz) 第二电容器,其从所述第二开关与所述第三开关之间的节点耦接至所述第四开关与所述第五开关之间的节点。

46. 一种包括至少3个电平的转换器单元,所述转换器单元包括:

(aaa) 电感器,其包括第一端子和第二端子;

(bbb) 第一开关,其耦接至所述电感器的所述第一端子;

(ccc) 第二开关,其耦接至所述电感器的所述第二端子;

(ddd) 第三开关,其耦接至所述电感器的所述第一端子;

(eee) 第四开关,其耦接至所述电感器的所述第二端子;

(fff) 第五开关,其耦接至所述第一开关、所述第二开关、所述第三开关或所述第四开关中的一个开关;

(ggg) 第六开关,其耦接至所述第一开关、所述第二开关、所述第三开关或所述第四开关中的一个开关,其中,所述第五开关和所述第六开关不耦接至所述第一开关、所述第二开关、所述第三开关和所述第四开关中的相同开关;以及

(hhh) 第一电容器,其从所述第五开关与所述第五开关耦接的第一开关、第二开关、第三开关或第四开关之间的节点耦接至所述第六开关与所述第六开关耦接的第一开关、第二

开关、第三开关或第四开关之间的节点。

47. 一种电力转换器, 包括:

(iii) 通过用根据权利要求31所述的方法修改2电平转换器单元而制成的M电平转换器单元, 所述M电平转换器单元被配置成接收输入电压并将接收到的输入电压转换成输出电压;

(jjj) 电压调节器, 其耦接至所述M电平转换器单元, 被配置成产生指示所述M电平转换器单元的输出电压的信号;

(kkk) M电平控制器, 其耦接至所述电压调节器和所述M电平转换器单元, 被配置成响应于由所述电压调节器产生的所述信号而选择所述M电平转换器单元内的生成所述M电平转换器单元的期望的输出电压的一组开关状态。

48. 根据权利要求47所述的电力转换器, 其中, 所述2电平转换器单元是2电平非隔离式 $\hat{C}uk$ 转换器单元。

49. 根据权利要求47所述的电力转换器, 其中, 所述2电平转换器单元是2电平隔离式 $\hat{C}uk$ 转换器单元。

50. 根据权利要求47所述的电力转换器, 其中, 所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

51. 根据权利要求47所述的电力转换器, 其中, 所述2电平转换器单元是2电平反激式转换器单元。

52. 根据权利要求47所述的电力转换器, 其中, 所述2电平转换器单元是2电平正激式转换器单元。

53. 根据权利要求47所述的电力转换器, 其中, 所述2电平转换器单元包括:

(111) 第一开关, 其耦接至电感器的第一端子;

(mmm) 第二开关, 其耦接至所述电感器的第二端子;

(nnn) 第三开关, 其耦接至所述第一开关与所述电感器之间的节点; 以及

(ooo) 第四开关, 其耦接至所述电感器与所述第二开关之间的节点。

54. 根据权利要求47所述的电力转换器, 其中, 所述2电平转换器单元是图12A、图12B、图12C、图13B、图15B、图18或图19至图33中示出的电路中的一个电路。

55. 一种以多相配置并联耦接的多个M电平转换器单元, 在所述多相配置中, 至少两个所选择的M电平转换器单元以差分时钟相位操作, 其中, 所述M电平转换器单元中的每一个被配置成接收输入电压并将接收到的输入电压转换为输出电压, 并且其中, 所述至少两个所选择的M电平转换器单元是通过用根据权利要求31所述的方法修改2电平转换器单元而制成的。

56. 根据权利要求55所述的多个M电平转换器单元, 其中, 所述2电平转换器单元是2电平非隔离式 $\hat{C}uk$ 转换器单元。

57. 根据权利要求55所述的多个M电平转换器单元, 其中, 所述2电平转换器单元是2电平隔离式 $\hat{C}uk$ 转换器单元。

58. 根据权利要求55所述的多个M电平转换器单元, 其中, 所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

59. 根据权利要求55所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平反激式转换器单元。

60. 根据权利要求55所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平正激式转换器单元。

61. 根据权利要求55所述的多个M电平转换器单元,其中,所述2电平转换器单元包括:

(ppp) 第一开关,其耦接至电感器的第一端子;

(qqq) 第二开关,其耦接至所述电感器的第二端子;

(rrr) 第三开关,其耦接至所述第一开关与所述电感器之间的节点;以及

(sss) 第四开关,其耦接至所述电感器与所述第二开关之间的节点。

62. 根据权利要求55所述的多个M电平转换器单元,其中,所述2电平转换器单元是图12A、图12B、图12C、图13B、图15B、图18或图19至图33中示出的电路中的一个电路。

63. 一种以下述配置并联耦接的多个M电平转换器单元,在所述配置中,至少两个所选择的M电平转换器单元通过耦接至相应的M电平转换器单元的电感器磁耦接,其中,所述M电平转换器单元中的每一个被配置成接收输入电压并将接收到的输入电压转换为输出电压,并且其中,所述至少两个所选择的M电平转换器单元是通过用根据权利要求31所述的方法修改2电平转换器单元而制成的。

64. 根据权利要求63所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平非隔离式Ćuk转换器单元。

65. 根据权利要求63所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平隔离式Ćuk转换器单元。

66. 根据权利要求63所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

67. 根据权利要求63所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平反激式转换器单元。

68. 根据权利要求63所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平正激式转换器单元。

69. 根据权利要求63所述的多个M电平转换器单元,其中,所述2电平转换器单元包括:

(ttt) 第一开关,其耦接至电感器的第一端子;

(uuu) 第二开关,其耦接至所述电感器的第二端子;

(vvv) 第三开关,其耦接至所述第一开关与所述电感器之间的节点;以及

(www) 第四开关,其耦接至所述电感器与所述第二之间的节点。

70. 根据权利要求63所述的多个M电平转换器单元,其中,所述2电平转换器单元是图12A、图12B、图12C、图13B、图15B、图18或图19至图33中示出的电路中的一个电路。

71. 一种以多相耦接电感器配置并联耦接的多个M电平转换器单元,在所述多相耦接电感器配置中,至少第一两个所选择的M电平转换器单元通过耦接至相应的M电平转换器单元的电感器磁耦接,并且至少第二两个所选择的M电平转换器单元以不同的时钟相位操作,其中,所述M电平转换器单元中的每一个被配置成接收输入电压并将接收到的输入电压转换为输出电压,并且其中,所述至少两个所选择的M电平转换器单元是通过用根据权利要求31所述的方法修改2电平转换器单元而制成的。

72. 根据权利要求71所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平非隔离式Ćuk转换器单元。

73. 根据权利要求71所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平隔离式Ćuk转换器单元。

74. 根据权利要求71所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平SEPIC转换器单元或2电平Zeta转换器单元中的一者。

75. 根据权利要求71所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平反激式转换器单元。

76. 根据权利要求71所述的多个M电平转换器单元,其中,所述2电平转换器单元是2电平正激式转换器单元。

77. 根据权利要求71所述的多个M电平转换器单元,其中,所述2电平转换器单元包括:

(xxx) 第一开关,其耦接至电感器的第一端子;

(yyy) 第二开关,其耦接至所述电感器的第二端子;

(zzz) 第三开关,其耦接至所述第一开关与所述电感器之间的节点;以及

(aaaa) 第四开关,其耦接至所述电感器与所述第二开关之间的节点。

78. 根据权利要求71所述的多个M电平转换器单元,其中,所述2电平转换器单元是图12A、图12B、图12C、图13B、图15B、图18或图19至图33中示出的电路中的一个电路。

## 用于开关模式电源的多电平结构和方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于2021年6月24日提交的美国临时申请第63/214,474号“Multi-Level Structures and Methods for Switched Mode Power Supplies”和2021年12月22日提交的美国专利申请第17/559,945号“Multi-Level Structures and Methods for Switched-Mode Power Supplies”的优先权,所述两个申请通过引用整体并入本文。

### 背景技术

#### (1) 技术领域

[0003] 本发明涉及电子电路,并且更特别地涉及电力转换器电路,包括DC-DC电力转换器电路。

#### [0004] (2) 背景技术

[0005] 许多电子产品,特别是移动计算和/或通信产品和部件(例如,手机、笔记本电脑、超级本计算机、平板装置、LCD和LED显示器)需要多个电压电平。例如,射频(RF)发射器功率放大器可能需要相对高的电压(例如,12V或更高),而逻辑电路系统可能需要低的电压电平(例如,1V至3V)。还有其他电路系统可能需要中间电压电平(例如,5V至10V)。

[0006] 直流电力转换器通常用于从例如电池、太阳能电池、燃料电池和整流AC源的公共电源生成较低或较高的电压。从较高输入电压电源生成较低输出电压电平的电力转换器通常被称为降压转换器,之所以这样称呼是因为输出电压 $V_{OUT}$ 小于输入电压 $V_{IN}$ ,因此转换器使输入电压“降压”。从较低输入电压电源生成较高输出电压电平的电力转换器通常被称为升压转换器,因为 $V_{OUT}$ 大于 $V_{IN}$ 。一些电力转换器可以是降压转换器或者升压转换器,这取决于哪些端子用于输入和输出。一些电力转换器可以提供反相输出。

[0007] 开发用于如下电力转换器的转换器单元拓扑结构将是有利的,所述电力转换器表现出降低的电压纹波,使得能够使用较低的电力和较小的开关,提供改进的功率密度和效率,并且提供改进的输入/输出电压动态范围。

### 发明内容

[0008] 本发明包括开关模式电力转换器的经修改的转换器单元,所述经修改的转换器单元表现出降低的电感需求,使得能够使用较低的电压和较小的开关,提供改进的功率密度和效率,并且提供改进的输入/输出电压动态范围。本发明还包括用于通过连续地应用可以从2电平转换器单元开始的“拆分开关并通过电容器连接”操作来生成包括三个或更多个节点电压电平的转换器单元拓扑结构的方法。

[0009] 本发明的处理或这些处理的变型可以应用于转换器单元拓扑结构,所述转换器单元拓扑结构是包括至少一个电感和两个开关的2电平转换器单元。这样的2电平转换器单元的有用子集包括:(1)至少3个内置能量存储元件(即,呈内置电感和/或电容的某种组合但包括至少一个电感的3个或更多个能量存储元件)和至少2个开关的阶;或者(2)至少一个电

感和至少4个开关。这样的2电平转换器单元可以包括变压器或耦接的电感器。

[0010] 本发明的一个实施方式包括一种用于修改包括至少一个电感和两个开关的2电平转换器单元的方法,该方法包括:用单刀单掷开关代替2电平转换器单元内的任何二极管开关;在稳态操作期间选择2电平转换器单元内的同时不导通的开关对;将两个所选择的开关中的每一个拆分成2个串联连接的开关,从而在2个串联连接的所选择的开关之间形成中间节点;以及通过电容器连接新形成的中间节点。在一些实施方式中,将两个所选择的开关中的每一个拆分成2个串联连接的开关包括保留两个所选择的开关中的每一个并将两个所选择的开关中的每一个与相应的添加的开关串联耦接。

[0011] 本发明的一个或更多个实施方式的细节在以下附图和描述中进行阐述。根据说明书和附图以及根据权利要求书,本发明的其他特征、目的和优点将变得明显。

## 附图说明

[0012] 图1是包括现有技术电力转换器的电路的框图。

[0013] 图2A是包括特定转换器单元的现有技术2电平DC至DC降压转换器电路的一部分的示意图。

[0014] 图2B是示出图2A的电路的节点 $L_x$ 处的电压电平随时间变化的曲线图。

[0015] 图3A是包括特定转换器单元的现有技术3电平DC至DC降压转换器电路的一部分的示意图。

[0016] 图3B是示出图3A的电路的节点 $L_x$ 处的电压电平随时间变化的曲线图。

[0017] 图4是3端子转换器单元的符号表示。

[0018] 图5A是概述将所选择的2电平转换器单元修改成M电平转换器单元的第一方法的处理流程图,其中, $M \geq 3$ 。

[0019] 图5B是概述将所选择的2电平转换器单元修改成M电平转换器单元的第二方法的处理流程图,其中, $M \geq 3$ 。

[0020] 图5C是概述将所选择的2电平转换器单元修改成M电平转换器单元的第三方法的处理流程图,其中, $M \geq 3$ 。

[0021] 图6是现有技术2电平非隔离式Ćuk转换器单元的示意图。

[0022] 图7A是新颖的3电平非隔离式Ćuk转换器单元的示意图。

[0023] 图7B是新颖的4电平非隔离式Ćuk转换器单元的示意图。

[0024] 图8是现有技术2电平隔离式Ćuk转换器单元的示意图。

[0025] 图9A是新颖的3电平隔离式Ćuk转换器单元的示意图。

[0026] 图9B是新颖的4电平隔离式Ćuk转换器单元的示意图。

[0027] 图10A是现有技术2电平Zeta转换器单元的示意图。

[0028] 图10B是现有技术2电平SEPIC转换器单元的示意图。

[0029] 图11A是新颖的3电平Zeta/SEPIC转换器单元的示意图。

[0030] 图11B是新颖的4电平Zeta/SEPIC转换器单元的示意图。

[0031] 图12A是现有技术2电平反激式转换器单元的示意图。

- [0032] 图12B是变型的现有技术2电平反激式转换器单元的示意图。
- [0033] 图12C是另一变型的2电平反激式转换器单元的示意图。
- [0034] 图13A是具有通过应用如图5A至图5C中所描述的方法的方法从图12A的电路生成的拓扑结构的新颖的3电平反激式转换器单元的示意图。
- [0035] 图13B是双开关反激式转换器单元的示意图。
- [0036] 图13C是在两次应用本发明的方法之一之后示出的基于图12C的双开关反激式转换器单元的示意图。
- [0037] 图14是现有技术2电平正激式转换器单元的示意图。
- [0038] 图15A是具有通过应用如图5A至图5C中所描述的方法的方法从图14的电路生成的拓扑结构的新颖的3电平正激式转换器单元的示意图。
- [0039] 图15B是双开关正激式转换器单元的示意图。
- [0040] 图15C是2电平双开关正激式转换器单元根据如图5A至图5C中所描述的方法的方法转换成3电平拓扑结构之后的示意图。
- [0041] 图16是使用4个开关的1阶的现有技术2电平转换器单元的示意图。
- [0042] 图17是具有通过应用如图5A至图5C中所描述的方法的方法从图16的电路生成的拓扑结构的新颖的3电平转换器单元的示意图。
- [0043] 图18是使用4个开关的1阶的2电平转换器单元的示意图,示出了带圆圈的相关联开关对,所述开关对各自可以被拆分成新的开关对并且通过新的开关对之间的节点之间的电容器耦接。
- [0044] 图19至图30是转换器单元电路拓扑结构的几个示例的示意图,所述转换器单元电路拓扑结构可以通过应用图5A至图5C中所阐述的处理或这些处理的变型而被变换成更高电平转换器单元。
- [0045] 图31至图33是更复杂的转换器单元电路拓扑结构的几个示例的示意图,所述更复杂的转换器单元电路拓扑结构可以通过应用图5A至图5C中所阐述的处理或这些处理的变型而被变换成更高电平转换器单元。
- [0046] 图34是示出多单元配置的一个示例的框图,该多单元配置包括具有公共输入 $V_{IN}$ 和公共输出 $V_{OUT}$ 的并联耦接的两个或更多个转换器单元1至n。
- [0047] 图35是用于耦接至包括电感器L和输出电容器 $C_{OUT}$ 的输出块的M电平转换器单元的控制电路系统的一个实施方式的框图(概念上,电感器L也可以被认为被包括在M电平转换器单元内)。
- [0048] 各个附图中的相似的附图标记和名称指示相似的元件。

### 具体实施方式

[0049] 本发明包括开关模式电力转换器的经修改的转换器单元,所述经修改的转换器单元表现出降低的电感需求(由于呈现给电感器端子的较低的电压),使得能够使用较低的电压和较小的开关,提供改进的功率密度和效率,并且提供改进的输入/输出电压动态范围。本发明还包括用于通过连续地应用可以从2电平转换器单元开始的“拆分开关并通过电容器连接”操作来生成具有三个或更多个节点电压电平的转换器单元拓扑结构的方法。

[0050] 开关模式电力转换器

[0051] 图1是包括现有技术电力转换器100的电路的框图。在所示出的示例中,电力转换器100包括转换器单元102和控制器104。转换器单元102被配置成从电压源106(例如,电池)接收跨端子N1、N3(公共的)的输入电压 $V_{IN}$ ,并且将输入电压 $V_{IN}$ 变换为跨端子N2、N3(公共的)的输出电压 $V_{OUT}$ 。输出电压 $V_{OUT}$ 通常耦接在输出电容器 $C_{OUT}$ 两端,输出电容器 $C_{OUT}$ 的两端可以连接表示为等效电阻R的负载。在电力转换器100的一些实施方式中,诸如偏置电压发生器、时钟发生器、电压控制电路等的辅助电路系统(未示出)也可以存在并耦接至转换器单元102和控制器104。

[0052] 控制器104接收一组输入信号并且产生一组输出信号。这些输入信号中的一些沿着连接至转换器单元102的信号路径110到达。一些输入信号携带指示转换器单元102的操作状态的信息。控制器104通常还接收至少时钟/定时信号CLK以及一个或更多个外部输入/输出信号I/O,这些信号可以是模拟的、数字的(经编码的或直接信号线)或二者的组合。基于接收到的输入信号,控制器104产生在信号路径110上返回至转换器单元102的一组控制信号,该组控制信号控制转换器单元102的内部部件(例如,内部集成或外部分立开关,诸如FET,尤其是MOSFET)以使转换器单元102将 $V_{IN}$ 转换成 $V_{OUT}$ 。

[0053] 在一些电力转换器设计中,转换器单元102使用电感器作为能量存储元件。例如,图2A是包括特定转换器单元102a的现有技术2电平DC至DC降压转换器电路200的一部分的示意图。在转换器单元102a内,一组两个开关QH、QL串联耦接在 $V_{IN}$ (施加在端子N1处)与公共参考电压(例如,电路接地GND,耦接至端子N3)之间。能量存储电感器L从该组开关QH、QL之间的节点 $L_X$ 耦接至输出电容器 $C_{OUT}$ ,输出电容器 $C_{OUT}$ 提供高频(例如,开关频率)的平滑和能量存储。来自端子N2的输出电容器 $C_{OUT}$ 两端的电压是 $V_{OUT}$ ,并且耦接至负载R。

[0054] 电感器L和输出电容器 $C_{OUT}$ 的一个功能是能量转移和存储。转换器单元102a的控制器电路系统的一部分通常包括脉宽调制(PWM)占空比控制器(未示出),该PWM占空比控制器耦接至开关QH、QL(例如,MOSFET的栅极)的控制输入,以交替地启用(闭合或“接通”)和禁用(断开或“关断”)开关QH、QL,以控制到负载R的能量流。PWM占空比控制器通常接收时钟或定时信号以及作为反馈电压的 $V_{OUT}$ 。反馈电压使PWM占空比控制器能够改变到开关QH、QL的PWM控制信号的占空比,以抵消负载R的变化,从而调节 $V_{OUT}$ 。

[0055] 在图2A所示的示例中,转换器单元102a在两种开关状态之间切换:QH闭合且QL断开(节点 $L_X$ 处的电压电平= $V_{IN}$ )或者QH断开且QL闭合(节点 $L_X$ 处的电压电平=GND)。图2B是示出图2A的电路的节点 $L_X$ 处的电压电平随时间变化的曲线图。曲线图线202是当开关QH和QL在两个可用的开关状态(即,针对充电状态,QH闭合且QL断开,或者针对放电状态,QH断开且QL闭合)之间切换时节点 $L_X$ 处的平均电压电平。PWM占空比控制器设置每个开关状态的持续时间,这确定节点 $L_X$ 处的平均电压的幅度。基于这样的转换器单元102的电力转换器100也被称为开关模式电源(SMPS)。

[0056] 如通过考虑图2B可以理解的,电感器L看到节点 $L_X$ 处的电压电平从GND到 $V_{IN}$ 并返回至GND的大跳跃。电感器L两端的产生的电压(或电压纹波)需要大量的滤波以产生平滑的 $V_{OUT}$ ,这通常意味着 $C_{OUT}$ 可能具有大的电容(通常需要大部件)。此外,开关QH和QL可能需要承受从 $V_{IN}$ 到GND的全电压范围,这通常意味着开关QH、QL在实现为FET时物理上很大(例如,因为每个开关包括长漂移区或串联耦接——“堆叠”——的多个FET以承受全电压范围)。

[0057] 可以通过添加更多串联开关和作为能量存储元件的电荷转移电容器以将电荷从

$V_{IN}$  转移到  $V_{OUT}$  来减少电感器  $L$  两端的电压纹波和任一个开关两端的电压摆动。这样的电荷转移电容器通常被称为“飞行电容器 (fly capacitor)”或“泵电容器”，并且可以是耦接至转换器电路的集成电路实施方式的外部部件。

[0058] 例如,图3A是包括特定转换器单元102b的现有技术3电平DC至DC降压转换器电路300的一部分的示意图。一组四个开关QH2、QH1、QL1、QL2串联耦接在 $V_{IN}$  (施加在端子N1处) 与公共参考电压 (例如,电路接地GND,耦接至端子N3) 之间。飞行电容器C1从开关QH2与QH1之间的“高侧”节点 $N_H$ 耦接至开关QL1与QL2之间的“低侧”节点 $N_L$ 。能量存储电感器 $L$ 从最里面的一组开关QH1、QL1之间的节点 $L_X$ 耦接至输出电容器 $C_{OUT}$ 。同样,输出电容器 $C_{OUT}$ 两端的电压为端子N2处的 $V_{OUT}$ 。

[0059] 在所示出的示例中,转换器电路200中的飞行电容器C1的存在使得能够实现四个开关状态,每个开关状态在节点 $L_X$ 处生成三个“节点”电压电平中的一个,如下面的表1所阐述的。

[0060]

| 电压电平 | QH2状态 | QH1状态 | QL1状态 | QL2状态 | $L_X$ 电压   |
|------|-------|-------|-------|-------|------------|
| 1    | 断开    | 断开    | 闭合    | 闭合    | 0V         |
| 2    | 闭合    | 断开    | 闭合    | 断开    | $V_{IN}/2$ |
| 2    | 断开    | 闭合    | 断开    | 闭合    | $V_{IN}/2$ |
| 3    | 闭合    | 闭合    | 断开    | 断开    | $V_{IN}$   |

[0061] 表1

[0062] 图3B是示出图3A的电路的节点 $L_X$ 处的电压电平随时间变化的曲线图。曲线图线302是当开关在GND与两个电平2 (即,  $V_{IN}/2$ ) 开关状态之间循环时节点 $L_X$ 处的平均电压电平,并且具有与图2B中的曲线图线202相同的值。如通过考虑图3B可以理解的,电感器 $L$ 看到节点 $L_X$ 处的电压电平从GND (电平1) 到仅  $V_{IN}/2$  (电平2) 并返回至GND的小得多的跳跃。所得到的电感器 $L$ 两端的减小的电压纹波需要少得多的滤波以产生具有小电压纹波的 $V_{OUT}$ 。

[0063] 图3A中的转换器单元102b的拓扑结构通常被称为“多电平转换器” (更具体地,3电平多电平转换器)。然而,存在数十种不同类型的转换器单元拓扑结构,所述转换器单元拓扑结构可以用于与图1所示的电力转换器类似的电力转换器中。

[0064] 在开关模式电力转换器中使用转换器单元拓扑结构,但是被修改成表现出降低的电压纹波和/或电感需求,使得能够使用较低的电压和较小的开关,提供改进的功率密度和效率,并且提供改进的输入/输出电压动态范围将是有利的。

[0065] 通用转换器单元

[0066] 转换器单元可以被定义为至少一个内置 (即,非寄生的) 电感或设计的寄生电感和至少一个互补开关对 (其包括开关等效物,例如在一些设计中为二极管) 的拓扑组合,其被布置成使得当输入电压源和输出电压负载连接时,占空比控制输出电压。也可以存在互补开关对同时断开的的时间 (例如,死区时间或非交叠时间)。缺少变压器的转换器单元可以被建模为3端器件 (输入电压源、输出电压负载和公共线),其可以以3种或6种不同的可能方式 (取决于转换器单元的对称性) 连接至输入电压源、输出电压负载和公共线,以生成不同的转换器,同时保留图1所示的一般电力转换器结构。包括变压器形式的电感的转换器单元可以被建模为具有单独接地的4端器件,但是下面公开的方法仍然适用。转换器单元可以包括一个或更多个内置内部或外部电容,所述电容耦接 (或可通过开关耦接) 至 (1) 转换器单元

的两个端子并(2)与至少一个内置电感串联耦接。

[0067] 图4是3端转换器单元400的符号表示。根据连接,端子N1、N2或N3中的任何一个都可以耦接至具有输入电压的源。剩余端子中的一个将耦接至负载并且输出对应的转换输出电压,并且最后剩余端子将耦接至公共线。例如,N3可以耦接至公共线(例如,电路接地),N1可以耦接至输入电压源V1,并且N2可以耦接至输出电压负载,输出电压V2将被供应给该输出电压负载。如果 $V2 > V1$ ,则转换器单元400处于升压配置。如果 $V2 < V1$ ,则转换器单元400处于降压配置。通过切换用于一些转换器单元拓扑结构的端子的耦接,可以获得反相配置,或者可以获得降压-升压配置,在该配置中,转换器单元400内的开关的占空比确定转换器单元400对所供应的输入电压进行降压还是升压。端子N1、N2、N3可以直接或通过一个或更多个开关和/或电容器耦接至转换器单元400内部的电感器L。

[0068] 作为本发明方法的主题的转换器单元的关键方面是:至少一个互补开关对通过转换器单元的能量存储元件将输出端子间歇性地耦接至第一电位(最终来自输入端子)和第二电位(最终自公共端子)——即,这样的转换器单元是至少2电平器件。可用于指定输出端子的实际输出电压是由转换器单元外部的控制电路系统设置的开关占空比的函数。

[0069] 还可以根据2电平转换器单元的拓扑结构的阶以及根据所使用的单刀单掷(SPST)开关的数目来对该拓扑结构进行分类,该拓扑结构的阶指示所使用的能量存储元件(内置电感和电容)的数目。例如,2电平转换器单元的一个计数标识4类转换器单元,其中每类包括一个或更多个“家族成员”,并且每个家族成员包括基本转换器单元电路拓扑结构的多个变型,如表2所阐述的。

|        |   |      |        |
|--------|---|------|--------|
| [0070] | 阶 | 开关数目 | 家族成员数目 |
|        | 1 | 2    | 1      |
|        | 1 | 4    | 1      |
|        | 3 | 2    | 5      |
|        | 3 | 4    | 7      |

[0071] 表2

[0072] 应当注意的是,该计数标识基本转换器单元,因此不包括不改变底层基本转换器单元的基本行为的次要变型。然而,基本转换器单元、这样的转换器单元的变型以及更复杂的转换器单元可以是根据本发明的修改的候选,只要它们是包括至少一个电感和两个互补开关的至少2电平转换器单元即可。2电平转换器单元的有用子集包括:(1)至少3个内置能量存储元件(即,呈内置电感和/或电容的某种组合但包括至少一个电感的3个或更多个能量存储元件)和至少2个开关的阶;或者(2)至少一个电感和至少4个开关。这样的2电平转换器单元可以包括变压器或耦接的电感器。

[0073] 将2电平转换器单元修改成M电平转换器单元的通用方法

[0074] 图5A是概述将所选择的2电平转换器单元修改成M电平转换器单元的第一方法的处理流程图500,其中, $M \geq 3$ 。所示出的方法包括以下步骤,其中一些步骤可以以不同的顺序执行。

[0075] 框502:将M(节点电压的数目)的值(例如,由电路设计者)设置为3或更大的值。

[0076] 框504:从所选择的2电平转换器单元拓扑结构开始,用SPST开关代替影响转换器单元的输出的每个二极管开关(如果其包括在2电平转换器单元拓扑结构中)。当然,如果在

转换器单元拓扑结构中不存在二极管开关,则可以省略该步骤。

[0077] 框506:在稳态操作期间选择同时不切换接通(即不导通,因此断开)的开关对,使得可以产生对地短路。此外,所选择的开关对应当使转换器单元能够提供有用水平的DC-DC电力转换。该步骤适应最初可能具有多于两个开关的2电平转换器单元设计(例如,正激式转换器)。如果有多个这样的开关对可用,那么可以选择任何一对。

[0078] 框508:将两个所选择的开关中的每一个“拆分”成2个串联连接的开关,从而在每对2个串联连接的开关之间形成中间节点。从概念上讲,“拆分”意味着两个所选择的开关都被相应的串联耦接的开关对代替。在实践中,可以简单地重新标记原始开关(在用SPST开关代替每个相关二极管开关之后),然后将两个新开关串联耦接至重新标记的开关以形成串联耦接的开关对。

[0079] 框510:通过电容器连接新形成的中间节点。所添加的开关和电容器向转换器单元添加另一节点电压电平。

[0080] 框512:此时可以输出已完成的3电平拓扑结构设计。对于一些应用,与可以认为该处理已经完成的2电平拓扑结构相比,3电平拓扑结构可以提供足够的益处。

[0081] 框514:测试M是否大于3。

[0082] 框516:如果M不大于3,则该处理完成。

[0083] 框518:如果M大于3,则设置电平计数器 $n=3$ 。

[0084] 框520:使电平计数器递增 $n=n+1$ 。

[0085] 框522:将前一直通电容器回路内部或外部的下一开关对中的每一个开关“拆分”成2个串联连接的开关,从而在每对2个串联连接的开关之间形成中间节点。应当注意,在这一点上没有要求使用仅内部或仅外部开关进行拆分——可以使用混合开关。例如,如果通过拆分2电平拓扑结构的内部开关来生成3电平拓扑结构,那么可以通过拆分生成的3电平拓扑结构的外部开关来生成4电平拓扑结构。

[0086] 框524:通过电容器连接新形成的中间节点。所添加的开关和电容器向转换器单元添加另一节点电压电平。

[0087] 框526:此时可以输出完成的n电平拓扑结构设计。

[0088] 框528:测试M是否大于n;如果否,则循环至框520。

[0089] 框530:如果M大于n,则该处理完成。

[0090] 以上处理的变型可以用于相同的效果。例如,图5B是概述将所选择的2电平转换器单元修改成M电平转换器单元的第二方法的处理流程图550,其中, $M \geq 3$ 。所示出的方法包括以下步骤,其中一些步骤可以以不同的顺序执行。

[0091] 框552:将M(节点电压的数目)的值(例如,由电路设计者)设置为3或更大的值。

[0092] 框554:从所选择的2电平转换器单元拓扑结构开始,用SPST开关代替影响转换器单元的输出每个二极管开关(如果其包括在2电平转换器单元拓扑结构中)。当然,如果在转换器单元拓扑结构中不存在二极管开关,则可以省略该步骤。

[0093] 框556:在稳态操作期间选择同时不切换接通(即不导通,因此断开)的开关对,使得可以产生对地短路。此外,所选择的开关对应当使转换器单元能够提供有用水平的DC-DC电力转换。该步骤适应最初可能具有多于两个开关的2电平转换器单元设计(例如,正激式转换器)。

[0094] 框558:将两个所选择的开关中的每一个“拆分”成2个串联开关,从而在每对2个串联开关之间形成中间节点。

[0095] 框560:通过电容器连接新形成的中间节点。所添加的开关和电容器向转换器单元添加另一节点电压电平。

[0096] 框562:使M递减1。

[0097] 框564:测试M是否小于3。

[0098] 框566:如果M不小于3,那么选择一个对应的拆分开关对(其可以是与框556中选择的开关相对应的开关),并且循环至框558。因此,例如,如果开关对A和B被“拆分”成A1-A2和B1-B2,那么可以选择A1和B1或A2和B2进行进一步的“拆分”。

[0099] 框568:如果M小于3,则可以输出最终完成的拓扑结构设计。

[0100] 框570:该处理完成。

[0101] 作为图5A中所示出的处理的变型的另一示例,图5C是概述将所选择的2电平转换器单元修改成M电平转换器单元的第三方法的处理流程图580,其中, $M \geq 3$ 。所示出的方法包括以下步骤,其中一些步骤可以以不同的顺序执行。

[0102] 框582:将M(节点电压的数目)的值(例如,由电路设计者)设置为3或更大的值。

[0103] 框584:从所选择的2电平转换器单元拓扑结构开始,用SPST开关代替影响转换器单元的输出的每个二极管开关(如果其包括在2电平转换器单元拓扑结构中)。当然,如果在转换器单元拓扑结构中不存在二极管开关,则可以省略该步骤。

[0104] 框586:在稳态操作期间选择同时不切换接通(即不导通,因此断开)的开关对,使得可以产生对地短路。此外,所选择的开关对应当使转换器单元能够提供有用水平的DC-DC电力转换。该步骤适应最初可能具有多于两个开关的2电平转换器单元设计(例如,正激式转换器)。

[0105] 框588:将两个所选择的开关中的每一个“拆分”成2个串联开关,从而在每对2个串联开关之间形成中间节点。

[0106] 框590:通过电容器连接新形成的中间节点。所添加的开关和电容器向转换器单元添加另一节点电压电平。

[0107] 框592:使M递减1。

[0108] 框594:测试M是否小于3,并且如果M不小于3,则循环至框586。

[0109] 框596:如果M小于3,那么可以输出最终完成的拓扑结构设计。

[0110] 框598:该处理完成。

[0111] 应当清楚的是,以上处理的其他变型可以用于相同的效果。例如,任一处理可以从具有比2电平转换器单元更高电平的转换器单元拓扑结构(例如,3电平转换器单元)开始。

[0112] 以下是将以上处理应用于各种2电平转换器单元的示例,所述2电平转换器单元包括至少一个内置电感和至少一个互补开关对(在一些设计中,所述开关对包括开关等效物,例如二极管)。这样的2电平转换器单元的有用子集包括:(1)至少3个内置能量存储元件(即,呈内置电感和/或电容的某种组合但包括至少一个电感的3个或更多个能量存储元件)和至少2个开关的阶;或者(2)至少一个电感和至少4个开关。这样的2电平转换器单元可以包括变压器或耦接的电感器。

[0113] 非隔离式Ćuk转换器单元实施方式

[0114] 图6是现有技术2电平非隔离式Ćuk转换器单元600的示意图。在所示出的示例中,转换器单元600包括串联耦接至电容器C0的第一电感器L1,电容器C0进而串联耦接至第二电感器L2。待转换的电压可以施加到端子N1,在端子N2处可获得转换后的输出。第一开关QL从L1与C0之间的节点耦接至端子N3(在所示出的示例中,端子N3耦接至诸如电路接地的参考电位)。二极管形式的第二开关QR从C0与L2之间的节点耦接至端子N3。在替选实施方式中,QR可以由如QL的开关代替。

[0115] 如本领域已知的,非隔离式Ćuk转换器单元的主要优点是转换器单元的输入和输出处的连续电流。主要缺点是开关QL上的高电流应力。

[0116] 通过根据如图5A至图5C中所描述的方法的方法修改图6的电路的拓扑结构,可以减轻开关QL上的应力并且减小部件中的一些部件的尺寸。图7A是新颖的3电平非隔离式Ćuk转换器单元700的示意图。从图6的2电平电路开始,用单刀单掷(SPST)开关代替二极管开关QR。然后,QL开关和QR开关都被“拆分”成串联耦接的两个开关,这意味着它们都被相应的串联耦接的开关对QL1、QL2和QR1、QR2“代替”。再次,从另一角度看,来自图6的原始开关(在用SPST开关替换二极管开关QR之后)被重新标记为“QL1”和“QR1”,并且两个新开关QL2和QR2被串联耦接至重新标记的开关。电容器C1然后从QL1与QL2之间的节点耦接至QR1与QR2之间的节点。

[0117] 所得到的拓扑结构在转换器单元700的节点 $L_x$ 处提供3个电压电平。因此,转换器单元700的输出电压纹波和任一个开关两端的电压摆动减小(假设相同的无源部件)。减小的开关电压摆动允许在很大程度上使用较小的开关。例如,相对于图6的2电平转换器单元,图7A的3电平转换器单元的尺寸可以减小2倍到4倍。这种尺寸的减小通常也意味着用于切换的功耗的减小。减小的物理尺寸和更好的功率效率二者对于在诸如电池供电的便携式电子装置(例如,移动手机)的应用中实现电力转换解决方案来说尤其重要。

[0118] 可以迭代地应用关于图7A的非隔离式Ćuk转换器单元700应用的方法以生成具有多于3个节点电压的拓扑结构。例如,图7B是新颖的4电平非隔离式Ćuk转换器单元710的示意图。根据图5A所示的方法,M被设置为4。

[0119] 由于图7A中示出了3电平修改(即,框502至框512完成),因此该处理可以从该电路开始。因此,从图7A的3电平电路开始,该处理在图5A的框518处继续。在设置n并使n递增之后,选择对应的“拆分”开关对(例如,QL1和QR1用于“外部拆分”,或者QL2和QR2用于“内部拆分”)。所选择的开关中的每一个被“拆分”成两个串联耦接的开关(同样,从另一角度看,两个新开关串联耦接至重新标记的现有开关对)。例如,在图7B中,“内部”开关对QL2和QR2被“拆分”成相应的串联耦接的开关对QL21、QL22和QR21、QR22。电容器C2然后从QL21与QL22之间的节点耦接至QR21与QR22之间的节点。

[0120] 所得到的拓扑结构在转换器单元710的节点 $L_x$ 处提供4个电压电平。因此,与图7A的3电平转换器单元700相比(假设相同的电感和电容),转换器单元710的输出电压纹波和任一个开关两端的电压摆动进一步减小。减小的开关电压摆动允许在很大程度上使用甚至更小的开关。可以通过将如图5A或图5B的方法的方法迭代地应用于图7B的拓扑结构来生成提供多于4个节点电压电平的附加拓扑结构。

[0121] 通过切换每个拓扑结构的各种开关使得端子N2通过一个或更多个开关对耦接至端子N1或端子N3来实现转换器单元700、710的节点 $L_x$ 处的电压电平。

[0122] 隔离式Ćuk转换器单元实施方式

[0123] 图8是现有技术2电平隔离式Ćuk转换器单元800的示意图。在所示出的示例中,转换器单元800包括串联耦接至电容器 $C_{0L}$ 的第一电感器 $L_1$ ,电容器 $C_{0L}$ 进而串联耦接至隔离变压器T1的第一侧,如所示出的。第一开关QL从 $L_1$ 与 $C_{0L}$ 之间的节点耦接至第一参考电位。如所示出的,隔离变压器T1的第一侧也耦接至第一参考电位。待转换的电压可以施加到端子N1,在端子N2处可获得转换后的输出。在所示出的示例中,端子N3耦接至参考电位(例如,电路接地)。

[0124] 第二电感器 $L_2$ 串联耦接至电容器 $C_{0R}$ ,电容器 $C_{0R}$ 进而串联耦接至隔离变压器T1的第二侧,如所示出的。二极管形式的第二开关QR从 $C_{0R}$ 与 $L_2$ 之间的节点耦接至第二参考电位。隔离变压器T1的第二侧也耦接至第二参考电位,如所示出的。

[0125] 图9A是新颖的3电平隔离式Ćuk转换器单元900的示意图。3电平隔离式Ćuk转换器单元900具有通过应用如图5A至图5C中所描述的方法的方法生成的拓扑结构。从图6的2电平电路开始,用SPST开关代替二极管开关QR。然后,QL开关和QR开关二者都被“拆分”成串联耦接的两个开关,从而得到相应的串联耦接的开关对QL1、QL2和QR1、QR2。电容器C1然后从QL1与QL2之间的节点耦接至QR1与QR2之间的节点。

[0126] 所得到的拓扑结构提供了3个内部电压电平。因此,转换器单元900的输出电压纹波和任一个开关两端的电压摆动减小。同样,减小的开关电压摆动允许在很大程度上使用较小的开关。

[0127] 可以迭代地应用关于图9A的隔离式Ćuk转换器单元900应用的方法以生成具有多于4个节点电压的拓扑结构。例如,图9B是新颖的4电平隔离式Ćuk转换器单元910的示意图。从图9A的3电平电路开始,选择对应的“拆分”开关对(例如,QL1和QR1用于“外部拆分”,或者QL2和QR2用于“内部拆分”)。然后,所选择的开关中的每一个被“拆分”成串联耦接的两个开关。例如,在图9B中,“内部”开关对QL2和QR2被“拆分”成相应的串联耦接的开关对QL21、QL22和QR21、QR22。电容器C2然后从QL21与QL22之间的节点耦接至QR21与QR22之间的节点。

[0128] 所得到的拓扑结构提供了4个内部电压电平。因此,与图9A的3电平转换器单元900相比,转换器单元910的输出电压纹波和任一个开关两端的电压摆动进一步减小。减小的开关电压摆动允许在很大程度上使用甚至更小的开关。可以通过将如图5A或图5B的方法的方法迭代地应用于图9B的拓扑结构来生成提供多于4个节点电压电平的附加拓扑结构。

[0129] Zeta/SEPIC实施方式

[0130] 图10A是现有技术2电平Zeta转换器单元1000的示意图。在所示出的示例中,转换器单元1000包括串联耦接至电容器C0的第一开关QL,电容器C0进而串联耦接至第一电感器 $L_1$ 。待转换的电压可以施加到端子N1,在端子N2处可获得转换后的输出。第二电感器 $L_2$ 从QL与C0之间的节点耦接至端子N3(在所示出的示例中,端子N3耦接至诸如电路接地的参考电位)。二极管形式的第二开关QR从C0与 $L_1$ 之间的节点耦接至端子N3。在备选实施方式中,二

极管QR可以由如QL的开关代替。

[0131] 图10B是现有技术2电平SEPIC转换器单元1010的示意图。在所示出的示例中，SEPIC(代表“单端初级电感器转换器”)转换器单元1010包括串联耦接至电容器C0的第一电感器L1,电容器C0进而串联耦接至二极管形式的第一开关QR。待转换的电压可以施加到端子N1,在端子N2处可获得转换后的输出。第二开关QL从L1与C0之间的节点耦接至端子N3(在所示出的示例中,端子N3耦接至诸如电路接地的参考电位)。第二电感器L2从C0与QR之间的节点耦接至端子N3。在替选实施方式中,二极管QR可以由如QL的开关代替。

[0132] SEPIC转换器单元1010本质上是Zeta转换器单元1000的镜像或反向版本,在概念上通过用SPST开关代替基于二极管的开关最容易看到。

[0133] 图11A是新颖的3电平Zeta/SEPIC转换器单元1100的示意图。3电平Zeta/SEPIC转换器单元1100具有通过应用如图5A至图5C中所描述的方法的方法生成的拓扑结构。从图11A或图11B的2电平电路开始,用SPST开关代替二极管开关QR。然后,QL开关和QR开关中的每一个被“拆分”成串联耦接的两个开关,并且由相应的串联耦接的开关对QL1、QL2和QR1、QR2代替。电容器C1然后从QL1与QL2之间的节点耦接至QR1与QR2之间的节点。

[0134] 图11B是新颖的4电平Zeta/SEPIC转换器单元1110的示意图。4电平Zeta/SEPIC转换器单元1110具有通过将如图5A至图5C中所描述的方法的方法迭代地应用于图11A的3电平Zeta/SEPIC转换器单元1100而生成的拓扑结构。

[0135] 可以通过将如图5A或图5B的方法的方法迭代地应用于图11B的拓扑结构来生成提供多于4个节点电压电平的附加拓扑结构。

[0136] 如图11A和图11B中所示的3电平Zeta/SEPIC转换器单元1100、1110的多电平转换器单元拓扑结构的显著特征是,它们可以通过使用合适的控制电路系统对所选择的其开关状态设置进行排序来选择性地在降压或升压模式下操作。例如,对于图11A中所示的3电平Zeta/SEPIC转换器单元1100,可以如表3所阐述的在相关联的控制电路系统内定义开关状态。

[0137]

| 开关状态 | QL2状态 | QL1状态 | QR1状态 | QR2状态 |
|------|-------|-------|-------|-------|
| A    | 闭合    | 断开    | 断开    | 闭合    |
| B    | 断开    | 断开    | 闭合    | 闭合    |
| C    | 闭合    | 闭合    | 断开    | 断开    |
| D    | 断开    | 断开    | 断开    | 断开    |

[0138] 表3

[0139] 然后可以按照特定顺序对这些开关状态进行排序,以在降压模式或升压模式下操作Zeta/SEPIC转换器单元1100。在一些情况下,开关占空比可以是确定降压或升压模式的因素。例如,表4示出了涉及来自表3的开关状态中的3个或4个开关状态的序列以及所得到的操作模式。

[0140]

| 序列   | 模式 |
|------|----|
| CACB | 升压 |
| CBCA | 升压 |
| DADB | 降压 |
| DBDA | 降压 |

|     |    |
|-----|----|
| CAB | 升压 |
| DAB | 降压 |

[0141] 表4

[0142] 可选的降压或升压模式的概念可以扩展到更高电平的Zeta/SEPIC转换器单元，例如图11B中所示的4电平Zeta/SEPIC转换器单元1110。

[0143] 反激式转换器单元实施方式

[0144] 图12A是现有技术2电平反激式转换器单元1200的示意图。有时也被称为“Flycap”转换器，端子N1如所示出的耦接至变压器T1的第一侧。第一开关QL串联耦接在变压器T1的第一侧与第一参考电位之间。如所示出的，二极管形式的第二开关QR串联耦接在变压器T1的第二侧与端子N2之间。如所示出的，变压器T1的第二侧也耦接至第二参考电位。在替选实施方式中，二极管QR可以由如QL的开关代替。

[0145] 图12B是变型的现有技术2电平反激式转换器单元1220的示意图。在该实施方式中，二极管QR(或等效开关)耦接在变压器T1的第二侧的“底部”支路上，而不是如图12A所示的“顶部”支路上。

[0146] 图12C是另一变型的2电平反激式转换器单元1240的示意图。在该实施方式中，二极管QR1(或等效开关)如图12A所示耦接在变压器T1的第二侧的“顶部”支路上，并且二极管QR2(或等效开关)如图12B所示耦接在变压器T1的第二侧的“底部”支路上。

[0147] 图13A是具有通过应用如图5A至图5C中所描述的方法的方法从图12A的电路生成的拓扑结构的新颖的3电平反激式转换器单元1300的示意图。具体地，开关QL被“拆分”成开关QL1和QL2，并且开关QR被“拆分”成开关QR1和QR2。电容器C1然后从QL1与QL2之间的节点耦接至QR1与QR2之间的节点。类似的处理可以应用于图12B所示的拓扑结构。

[0148] 图13B是双开关反激式转换器单元1320的示意图。对图12A所示的拓扑结构进行添加，开关QT耦接在端子N1与变压器T1的第一侧上的“顶部”端子之间，开关QL也通过二极管D1耦接至端子N1，并且参考电位通过二极管D2耦接至变压器T1的第一侧上的“顶部”端子。类似地将电路系统添加到变压器T1的第一侧可以基于图12B或图12C进行。图13B中的示例配置示出了带圆圈的相关联的开关对(包括将被转换成SPST开关的二极管QR)，所述开关各自可以根据如图5A至图5C中所描述的方法的方法被拆分成新的开关对并且通过新形成的开关间节点之间的电容器耦接。带圆圈的相关联的开关对是QT和QR(由线1322链接)以及QL和QR(由线1324链接)。类似的关联处理可以应用于图12B和图12C所示的拓扑结构。

[0149] 图13C是在两次应用本发明的方法之一之后示出的基于图12C的双开关反激式转换器单元1340的示意图。耦接在端子N1与变压器T1的第一侧上的“顶部”端子之间的开关QT可以被拆分成开关对QT1和QT2。开关QL可以被拆分成开关对QL1和QL2。来自图12C的二极管QR1可以被拆分成开关对QR11和QR12。类似地，来自图12C的二极管QR1可以被拆分成开关对QR21和QR22。所示出的示例示出了电容器C1可以耦接至开关对QL1-QL2和QR21-QR22的开关间节点，并且电容器C2可以耦接至开关对QT1-QT2和QR11-QR12的开关间节点。根据本公开内容应当清楚的是，拆分开关对的其他关联可以与电容器相互耦接。

[0150] 如在上面描述的示例实施方式中，可以迭代地应用如图5A至图5C中所描述的方法的方法，以生成具有多于4个节点电压的反激式转换器单元拓扑结构。

[0151] 正激式转换器单元实施方式

[0152] 图14是现有技术2电平正激式转换器单元1400的示意图。如所示出的,端子N1耦接至变压器T1的第一侧。第一开关QL串联耦接在变压器T1的第一侧与第一参考电位之间。如所示出的,二极管形式的第二开关QH串联耦接在变压器T1的第二侧与电感器L1之间,电感器L1进而串联耦接至端子N2。二极管形式的第三开关QR耦接在端子N2与第二参考电位之间。如所示出的,变压器T1的第二侧也耦接至第二参考电位。

[0153] 图15A是具有通过应用如图5A至图5C中所描述的方法的方法从图14的电路生成的拓扑结构的新颖的3电平正激式转换器单元1500的示意图。关于图15A需要注意的一点是,2电平正激式转换器单元1400具有影响输出的3个开关QL、QH和QR。然而,通过应用图5A的框506(在稳态操作期间“选择同时不切换接通的开关对”),选择用于“拆分”的开关是QH和QR。因此,开关QH被“拆分”成开关QH1和QH2,并且开关QR被“拆分”成开关QR1和QR2。电容器C1然后从QH1与QH2之间的节点耦接至QR1与QR2之间的节点。

[0154] 在备选实施方式中,要修改的初始的所选择的开关对可以是QL和QR。因此,开关QL将被“拆分”成开关QL1和QL2,并且开关QR将被“拆分”成开关QR1和QR2。电容器C1然后从QL1与QL2之间的节点耦接至QR1与QR2之间的节点。

[0155] 图15B是双开关正激式转换器单元1520的示意图。对图14所示的拓扑结构进行添加,开关QT耦接在端子N1与变压器T1的第一侧上的“顶部”端子之间,开关QL也通过二极管D1耦接至端子N1,并且参考电位通过二极管D2耦接至变压器T1的第一侧上的“顶部”端子。所示出的示例示出了带圆圈的相关联的开关对(包括将被转换成SPST开关的二极管QR),所述开关各自可以根据如图5A至图5C中所描述的方法的方法被拆分成新的开关对并且通过新形成的开关间节点之间的电容器耦接。带圆圈的相关联的开关对是QT和QR以及QL和QR。

[0156] 图15C是2电平双开关正激式转换器单元1540根据如图5A至图5C中所描述的方法的方法转换成3电平拓扑结构之后的示意图。在所示出的示例中,开关QT和开关QR(在将二极管转换成SPST开关之后)已经分别被拆分成开关对QT1、QT2和QR1、QR2,并且其各自的开关间节点已经通过电容器C1耦接。

[0157] 如在上面描述的示例实施方式中,可以迭代地应用如图5A至图5C中所描述的方法的方法,以生成具有多于4个节点电压的正激式转换器单元拓扑结构。

[0158] 四开关降压-升压实施方式

[0159] 上面描述的转换器单元实施方式中的大多数都是至少3阶的(即,具有呈内置电感和电容的某种组合但包括至少一个电感的3个或更多个能量存储元件)。本发明的方法也可以应用于具有至少2个开关的1阶的转换器单元。例如,图16是使用4个开关的1阶的现有技术2电平转换器单元1600的示意图。这样的转换器单元也可以被称为四开关降压-升压转换器单元。

[0160] 在所示出的示例中,转换器单元1600包括串联耦接至电感器L1的第一开关Q1,电感器L1进而串联耦接至第二开关Q4。待转换的电压可以施加到端子N1,在端子N2处可获得转换后的输出。第三开关Q2从Q1与L1之间的节点耦接至端子N3(在所示出的示例中,端子N3耦接至诸如电路接地的参考电位)。第四开关Q3从L1与Q4之间的节点耦接至端子N3。

[0161] 图17是具有通过应用如图5A至图5C中所描述的方法的方法从图16的电路生成的拓扑结构的新颖的3电平转换器单元1700的示意图。在所示出的示例中,Q1被“拆分”成开关Q11和Q12,并且开关Q2被“拆分”成开关Q21和Q22。电容器C1然后从节点Q11与Q12之间的节

点耦接至Q21与Q22之间的节点。

[0162] 在替选实施方式中,来自图16的其他开关对可以被拆分成两对两个开关和插入在新的开关对之间的新形成的节点之间的电容器。例如,图18是使用4个开关的1阶的2电平转换器单元1800的示意图,示出了带圆圈的相关联的开关对的示例,所述开关各自可以被拆分成新的开关对并且通过新形成的开关间节点之间的电容器耦接。带圆圈的相关联的开关对是:Q1和Q2(如图17所示)[线1];Q3和Q4[线2];Q1和Q4[线3];以及Q2和Q3[线4]。

[0163] 可以通过将如图5A或图5B的方法的方法迭代地应用于图17的拓扑结构来生成提供多于3个节点电压电平的附加拓扑结构。例如,可以通过应用如图5A至图5C中所描述的方法的方法,通过拆分以下开关对集合并将新形成的开关间节点与相应电容器连接,来从图17B的电路生成4电平转换器拓扑结构:Q1和Q2[线1802]加Q3和Q4[线1804];或Q1和Q4[线1806]加Q2和Q3[线1808]。

[0164] 如图17中所示的3电平降压-升压转换器单元的多电平转换器单元拓扑结构的显著特征是,它们可以通过使用合适的控制电路系统选择的其开关状态设置而作为较低电平转换器单元操作。例如,图17中所示的3电平拓扑结构可以通过闭合开关Q11和Q12、断开开关Q21和Q22并且以不同的频率循环开关Q3和Q4而作为2电平升压转换器单元操作。作为另一示例,图17所示的3电平拓扑结构可以通过闭合开关Q4、断开开关Q3并且以一定的频率和所选择的状态序列操作开关Q11、Q12和Q22以产生3电平降压转换器单元而作为3电平降压转换器单元操作。

[0165] 附加转换器单元实施方式

[0166] 如应当理解的,图5A至图5C中所阐述的处理或这些处理的变型可以应用于其他转换器单元拓扑结构。这样的2电平转换器单元可以包括变压器或耦接的电感器。

[0167] 例如,图19至图30是几个2电平转换器单元电路拓扑结构的示意图,所述2电平转换器单元电路拓扑结构可以通过应用图5A至图5C中所阐述的处理或这些处理的变型而被变换成更高电平转换器单元。每个图都示出了通过弯曲的双箭头连接线连接的带圆圈的相关联的开关对的示例。通过应用本公开内容的处理,相关联的开关对各自可以被拆分成新的开关对,并且通过位于新的开关对之间的新形成的节点之间的电容器耦接,以形成3电平转换器单元。应当清楚的是,本公开内容的处理可以迭代地应用于新变换的拓扑结构,以生成甚至更高电平转换器单元(例如,4电平和5电平)。

[0168] 本发明不限于简单的转换器单元电路拓扑结构。例如,图31至图33是更复杂的转换器单元电路拓扑结构的几个示例的示意图,所述更复杂的转换器单元电路拓扑结构可以通过应用图5A至图5C中所阐述的处理或这些处理的变型而被变换成更高电平转换器单元。每个图都示出了通过弯曲的双箭头连接线连接的带圆圈的相关联的开关对的示例。通过应用本公开内容的处理,相关联的开关对各自可以被拆分成新的开关对,并且通过插入在新的开关对之间的新形成的节点之间的电容器耦接。应当清楚的是,本公开内容的处理可以迭代地应用于新变换的拓扑结构,以生成甚至更高电平转换器单元(例如,4电平和5电平)。

[0169] 多个转换器单元的配置

[0170] 图34是示出多单元配置3402的一个示例的框图3400,该多单元配置3402包括具有公共输入 $V_{IN}$ 和公共输出 $V_{OUT}$ 的并联耦接的两个或更多个转换器单元1至n。转换器单元1至n中的至少一个是根据本公开内容的教导改进为M电平转换器单元的经修改的2电平转换器

单元。多单元配置3402被示出为耦接至控制器3404,控制器3404从转换器单元1至n接收反馈和监测信号,并向转换器单元1至n提供开关信号。反馈和监测信号可以是例如转换器单元1至n内的电容器电压、 $V_{IN}$ 和/或 $V_{OUT}$ 的值、通过每个转换器单元的电流等。控制器3404可以通过输入/输出(I/O)信号耦接至其他电路系统。图34中的控制器3404是控制器的简化表示,该控制器可以被配置成控制其他多级架构,包括一个或更多个本公开内容中描述的类型的多电平转换器单元。

[0171] 在一些实施方式中,两个或更多个所选择的转换器单元1至n通过对应的可选电感器L1至Ln(通常为“Lx”)耦接至输出端子。电感器L1至Ln可以在对应的转换器单元1至n外部,或者在对应的转换器单元1至n内部。仅出于示例的目的,电感器L1至Ln被示出为在对应的转换器单元1至n外部。

[0172] 在多单元配置3402的第一实施方式中,两个或更多个所选择的转换器单元1至n以差分时钟相位操作(经由控制器3404),这意味着到每个所选择的转换器单元的开关信号相对于到每个其他所选择的转换器单元的开关信号在时间上偏斜。例如,多单元配置3402的实施方式可以以4个相位操作,每个相位相对于彼此异相90度。作为另一示例,多单元配置3402的实施方式可以以5个相位操作,每个相位相对于彼此异相60度。这样的“多相”配置有助于减少 $V_{OUT}$ 处的电压纹波。

[0173] 在包括用于至少两个所选择的转换器单元1至n的相应电感器Lx的多单元配置3402的第二实施方式中,电感器中的至少两个电感器可选地可以磁耦接。在所示出的示例中,耦接线3406指示与转换器单元1和转换器单元2相对应的电感器L1和L2以相反的磁极磁耦接。在这样的耦接电感器配置中,通常期望磁耦接的电感器的耦接因子(即,入射功率与耦接功率之比,均以dB为单位测量)较高(例如,更接近1——理想耦接——而非零)。

[0174] 电感器Lx抵抗电流的变化。在稳态操作中,当多单元配置3402的负载相对稳定时,大值电感器有助于稳定并联转换器单元1至n的输出。然而,在瞬态条件期间,例如当负载变化时,大值电感器在其试图适应新的负载条件时抵抗并联转换器单元1至n的输出的快速变化。耦接电感器配置的一个优点是,在瞬态事件期间,磁耦接的电感器基本上相互抵消,从而有效地导致耦接的转换器单元的相应输出处的“动态”低电感,从而允许转换器单元1至n更快地适应新的负载条件。

[0175] 多单元配置3402的第三实施方式将多相配置与耦接电感器配置相结合。

[0176] 多单元配置3402的第四实施方式使用常规转换器单元设计(即,未被如图5A至图5C中所描述的处理的处理修改的转换器单元拓扑结构)来将多相配置与耦接电感器配置相结合。

[0177] 用于M电平转换器单元的示例控制电路系统

[0178] 图35是用于耦接至包括电感器L和输出电容器 $C_{OUT}$ 的输出块3504的M电平转换器单元3502的控制电路系统3500的一个实施方式的框图(概念上,电感器L也可以被认为被包括在M电平转换器单元3502内)。该示例控制电路系统3500改编自2021年11月8日提交的题为“Controlling Charge-Balance and Transients in a Multi-Level Power Converter”[代理师案号:PER-370-PROV]的美国专利申请序列号63276923中阐述的教导,该美国专利转让给本发明的受让人,其内容通过引用并入。然而,本发明可以与用于M电平转换器单元3502的其他类型的控制电路系统结合使用。

[0179] 控制电路系统3500用作耦接至M电平转换器单元3502的输出并且耦接至M电平转换器单元3502的开关控制输入的控制环路。通常,控制电路系统3500被配置成监测M电平转换器单元3502的输出(例如,电压和/或电流)并且考虑到 $V_{IN}$ 和输出负载的变化动态地生成到M电平转换器单元3502的一组开关控制输入,该组开关控制输入试图将输出电压和/或电流稳定在规定值处。在替选实施方式中,控制电路系统3500可以被配置成监测M电平转换器单元3502的输入(例如,电压和/或电流)和/或M电平转换器单元3502的内部节点(例如,一个或多个飞行电容器两端的电压或通过一个或多个电力开关的电流)。因此,最一般地,控制电路系统3500可以被配置成监测M电平转换器单元3502的节点(例如,输入端子、内部节点或输出端子)的电压和/或电流。控制电路系统3500可以并入至用于实施M电平转换器单元3502的电力转换器100的整体控制器104中或者与整体控制器104分离。

[0180] 第一块包括反馈控制器3506,其可以是传统控制器,例如固定频率电压模式或电流模式控制器、恒定接通时间控制器、滞后控制器或任何其他变体。反馈控制器3506被示为耦接至来自M电平转换器单元3502的 $V_{OUT}$ 。在替选实施方式中,反馈控制器3506可以被配置成监测M电平转换器单元3502的输入和/或M电平转换器单元3502的内部节点。反馈控制器3506产生直接或间接指示 $V_{OUT}$ 处的电压的信号,一般而言,该信号确定在M电平转换器单元3502中需要做什么来维持 $V_{OUT}$ 的期望值:充电、放电或三态(即,开路,没有电流流动)。

[0181] 在所示出的示例中,反馈控制器3506包括反馈电路3508、补偿电路3510和PWM发生器3512。反馈电路3508可以例如包括反馈环路电压检测器,该反馈环路电压检测器将 $V_{OUT}$ (或 $V_{OUT}$ 的衰减版本)与表示期望 $V_{OUT}$ 目标电压(其可以是动态的)的参考电压进行比较,并输出控制信号以指示 $V_{OUT}$ 是高于还是低于目标电压。反馈环路电压检测器可以用比较装置来实现,例如运算放大器(op-amp)或跨导放大器(gm放大器)。

[0182] 补偿电路3510被配置成通过以下操作来稳定反馈控制器3506的闭环响应:避免无意地创建可能引起振荡的正反馈,并且控制反馈控制器3506的阶跃响应中的过冲和振铃。补偿电路3510可以以已知方式实现,并且可以包括LC和/或RC电路。

[0183] PWM发生器3512生成最终设置M电平转换器单元3502的开关的占空比的实际PWM控制信号。在一些实施方式中,PWM发生器3512可以传递附加的可选控制信号CTRL,所述控制信号CTRL指示例如 $V_{OUT}$ 与参考电压之间的差值的大小(因此指示应绕过M电平转换器单元3502的某些电平以达到更高或更低的电平)以及该差值的方向(例如, $V_{OUT}$ 大于或小于参考电压)。在其他实施方式中,可选控制信号CTRL可以从补偿电路3510的输出或者从反馈电路3508的输出、或者从耦接至例如 $V_{OUT}$ 的单独比较器(未示出)得到。可选控制信号CTRL的一个目的是在知晓 $V_{OUT}$ 距目标输出电压有多远可能有益时用于高级控制算法,从而允许在 $V_{OUT}$ 严重欠调节(under regulated)的情况下对电感器L进行较快的充电。

[0184] 第二块包括M电平控制器3514,M电平控制器3514的主要功能是在每次选择输出电压电平时选择生成期望 $V_{OUT}$ 同时保持M电平转换器单元3502内的飞行电容器上的电荷平衡状态的开关状态,而无论过去使用哪种开关状态或哪些开关状态。

[0185] M电平控制器3514包括电压电平选择器3516,电压电平选择器3516接收PWM控制信号和附加控制信号CTRL(如果可获得的话)。此外,电压电平选择器3516可以耦接至 $V_{OUT}$ 和/或 $V_{IN}$ ,并且在一些实施方式中,耦接至来自耦接至M电平转换器单元3502内的对应飞行电容器 $C_{FX}$ 的电压检测器的高/低状态信号 $C_{FX\_H/L}$ 。电压电平选择器3516的功能是将接收到的信号

转换为目标输出电压电平(例如,在逐个周期的基础上)。电压电平选择器3516通常将至少考虑 $V_{OUT}$ 和 $V_{IN}$ 以确定哪个目标电平应以期望的速率对M电平转换器单元3502的输出进行充电或放电。

[0186] 电压电平选择器3516的输出耦接至M电平开关状态选择器3518,M电平开关状态选择器3518通常将耦接至来自飞行电容器 $C_{Fx}$ 的电容器电压检测器的状态信号 $C_{Fx\_H/L}$ 。考虑到由电压电平选择器3516生成的目标电平,M电平开关状态选择器3518确定针对期望输出电压的哪个开关状态应最适合电容器电荷平衡。M电平开关状态选择器3518可以例如实现为查找表(LUT)或比较电路系统和组合逻辑或更通用的处理器电路系统。M电平开关状态选择器3518的输出耦接至M电平转换器单元3502的开关(通过适当的电平移位器电路和驱动器电路,如特定转换器单元可能需要的那样)并且包括由M电平开关状态选择器3518(其选择与所选择的目标电平相对应的M电平转换器单元3502内的开关的配置)确定的开关状态设置。

[0187] 通常(但不总是),电压电平选择器3516和M电平开关状态选择器3518仅在PWM信号改变时改变它们的状态。例如,当PWM信号变高时,电压电平选择器3516选择哪个电平致使电感器L的充电,并且M电平开关状态选择器3518设置使用这个电平的哪个版本。然后,在PWM信号变低时,电压电平选择器3516选择哪个电平应使电感器L放电,并且M电平开关状态选择器3518设置要使用这个电平的哪个版本。因此,电压电平选择器3516和M电平开关状态选择器3518通常仅在PWM信号改变时改变状态(PWM信号实际上是它们的时钟信号)。然而,可能存在以下情况或事件:期望CTRL信号改变电压电平选择器3516的状态。此外,可能存在以下情况或事件:期望来自耦接至M电平转换器单元3502内的飞行电容器 $C_{Fx}$ 的电压检测器的 $C_{Fx\_H/L}$ 状态信号使M电平开关状态选择器3518选择电力开关设置的特定配置,例如当发生严重的中期周期不平衡时。在一些实施方式中,包括以下定时功能可能是有用的:该定时功能迫使M电平开关状态选择器3518周期性地重新评估状态的最佳版本,例如,以避免被“卡在”一个电平处达很长时间,而这可能会导致电荷不平衡。

[0188] 在利用上面引用的题为“Controlling Charge-Balance and Transients in a Multi-Level Power Converter”的专利申请中阐述的教导的实施方式中,M电平控制器3514实现用于M电平转换器单元3502的控制方法,该控制方法在每次选择 $L_x$ 节点处的电压电平时选择使飞行电容器 $C_{Fx}$ 移向电荷平衡状态的基本上最佳开关状态,而不管过去使用了哪种开关状态或哪些开关状态。因此,这样的多电平转换器电路在每个开关周期自由地选择不同的开关状态或 $L_x$ 电压电平,而无需保持跟踪任何先前的开关状态或开关状态序列。

[0189] 图35中所示的控制电路系统的一个显著益处在于,其使得能够在电压电平之间的边界区域中生成电压,所述边界区域表示常规多电平DC至DC转换器电路无法获得的输出电压。

[0190] 在替选的未调节电荷泵实施方式中,可以省略反馈控制器3506和电压电平选择器3516,反而可以将时钟信号CLK施加至M电平开关状态选择器3518。M电平开关状态选择器3518将生成开关状态设置的模式,该模式周期性地使飞行电容器 $C_{Fx}$ 进行电荷平衡,而不管过去使用哪种开关状态或哪些开关状态(而不是循环通过预定义的状态序列)。这确保了如果 $V_{IN}$ 改变或出现异常事件,系统通常总是为飞行电容器 $C_{Fx}$ 寻求电荷平衡。

[0191] 在一些实施方式中,M电平开关状态选择器3518可以通过可选的电流测量输入

3520的方式考虑流过电感器L的电流 $I_L$ ,这可以以常规方式实现。

[0192] 虽然图35示出了根据本发明修改的用于M电平转换器单元的控制电路系统的特定实施方式,但是应当理解的是,可以改编或设计其他控制电路以为转换器单元内的开关提供合适的开关信号。

[0193] 多电平转换器的公共电路细节

[0194] 在电力转换器中,特别是多电平电力转换器中,电力开关可以用FET,尤其是MOSFET来实现。对于每个电力FET,通常需要电平移位器和驱动器电路将来自模拟或数字控制器的以地为参考的低电压逻辑接通/关断信号转变为具有相同电压摆动但以电力FET的源极电压为参考的信号,其中该信号驱动该电力FET以对电力FET的栅极进行充电或放电并且从而控制电力FET的导通或阻断状态。在一些应用中,电平移位器和驱动器电路的功能可以并入一个电路中。

[0195] 一般益处

[0196] 当与常规2电平转换器单元相比时,通过应用如图5A至图5C中所描述的处理的处理生成的M电平拓扑结构在宽的输入/输出电压的动态范围下提供较高的功率密度和/或效率。例如,相对于底层2电平转换器单元,3电平经修改的转换器单元的尺寸可以减小2倍到4倍。如上所述,这种尺寸的减小通常也意味着用于切换的功耗的减小。减小的物理尺寸和更好的功率效率二者对于在诸如电池供电的便携式电子装置(例如,移动手机)的应用中实现电力转换解决方案来说尤其重要。

[0197] 通过应用如图5A至图5C中所描述的处理的处理生成的M电平拓扑结构还使得能够通过降低许多节点处的电压来降低跨无源元件和开关(例如,FET器件)的应力。因此,可以使开关、电容器和/或电感器较小。

[0198] 因此,在明显的矛盾中,通过应用如图5A至图5C中所描述的处理的处理来添加开关和电容器,与通过应用另一处理创建的多电平转换器相比,部件的总数实际上可以减少。例如,随着电压暴露的减少,开关可能需要更低程度的晶体管堆叠,从而消除了一个或更多个晶体管。这样的多电平转换器也可能需要较少的电容,因此可能需要较少并联电容器来满足电容要求。

[0199] 附加控制和操作考虑

[0200] 可能期望提供附加控制和操作电路系统(或一个或更多个关停程序),其使得利用根据本公开内容设计的多电平转换器单元的电力转换器能够可靠且高效操作。例如,在降压电力转换器中,转换器单元的输出电压小于转换器单元的输入电压。当输出负载电流非零时关停或禁用(例如,由于故障事件,例如短路)使内置电感连接至输出的转换器单元通常需要一些释放电感器电流的手段。在一些实施方式中,可以将旁路开关与连接至转换器单元的输出的内置电感并联连接,并且将该旁路开关控制为在正常操作期间断开以及在关停转换器单元时或在发生故障事件的情况下闭合。理想情况下,为了防止瞬态振铃并提供电感器电流的安全放电,可以在禁用转换器单元切换之前使旁路开关闭合。在将MOSFET用于转换器的主开关的备选实施方式中,连接在每个MOSFET的本体与漏极端子之间的固有本体二极管也可以释放电感器电流。2020年6月16日公布的题为“Apparatus and Method for Efficient Shutdown of Adiabatic Charge Pumps”的美国专利第10,686,367号中教导了这些解决方案以及备选关停解决方案的细节,该美国专利已转让给本发明的受让人,其内

容通过引用并入。

[0201] 在并联组合转换器单元时的另一考虑是,控制多个并联电力转换器以避免浪涌电流(例如,在电力转换器的软启动时段期间)和/或在所有的电力转换器未完全运行的情况下例如在启动期间或者在发生故障状况时的开关过应力。条件控制可以通过使用耦接至并联连接的电力转换器内的所选择的节点的节点状态检测器来监测电压和/或电流来实现。在一些实施方式中,这样的节点状态检测器可以被配置成在启动期间与测量相关联的电力转换器的输出电压的输出状态检测器并行工作。节点状态检测器确保在实现并联电力转换器的全功率稳态操作之前,电力转换器的转换器单元内的重要部件(例如,飞行电容器和/或开关)两端的电压处于期望范围内,否则会阻止全功率稳态操作。节点状态检测器可以耦接至主控制器,该主控制器使用一个或更多个公共控制信号来控制并联电力转换器中的一个或更多个。在主控制器配置的推进中,当准备离开启动阶段以进行全功率稳态操作时,并联电力转换器可以各自报告电力良好信号(Pgood)。主控制器可以基本上将所有这样的Pgood信号以及可能连同来自其他电路的一个或更多个状态信号“与”(“AND”)在一起,使得主控制器不会启用任何并联电力转换器的全功率稳态操作,除非所有并联电力转换器已为该状态做好准备。实质上,来自每个并联电力转换器的Pgood信号全部连结在一起,使得并联电力转换器可能不会转变离开启动阶段,直到所有Pgood信号指示它们已准备好转变至稳定操作。此外,如果Pgood信号由于并联电力转换器中的一个或更多个中的故障状况而改变,则并联电力转换器可以从稳态操作转变为自动重启或关停操作。2021年4月27日公布的题为“Startup Detection for Parallel Power Converters”的美国专利第10,992,226号中教导了这些解决方案以及替选关停解决方案的细节,该美国专利已转让给本发明的受让人,其内容通过引用并入。

[0202] 在操作多电平转换器单元时的另一考虑是获得(即,预充电)和保持基本上完全按比例平衡的飞行电容器电压,使得所有开关都受到类似的电压应力,这是因为不平衡的飞行电容器可能导致开关(特别是FET开关)由于暴露于高压而击穿。在多电平DC至DC转换器电路中预充电电容器电压和电容器电压的操作平衡两者的一种解决方案是提供并联“影子”(“shadow”)电路,该电路有条件地将飞行电容器耦接至电压源或其他电路以对该电容器进行预充电,或者有条件地将两个或更多个飞行电容器耦接在一起以将电荷从较高电压电容器转移至较低电压电容器,或者有条件地将飞行电容器耦接至电压吸收器(voltage sink)以对该电容器放电,所有这些都在实时电容器电压测量的控制下。每个并联“影子”电路可以包括与作为多电平转换器单元的一部分的主开关并联耦接的开关和电阻器(在一些情况下,一个开关-电阻器对可以跨越两个串联连接的开关)。这种用于飞行电容器上预充电和/或平衡电荷的特殊解决方案非常快速,在预充电时段期间提供飞行电容器的缓慢的预充电,保护开关免受浪涌电流的影响,并为转换器单元开关提供稳定的电压。2020年7月21日公布的题为“Multi-Level DC-DC Converter with Lossy Voltage Balancing”的美国专利第10,720,843号中教导了该解决方案以及替选预充电和电荷平衡解决方案的细节,该美国专利转让给本发明的受让人,其内容通过引用并入。

[0203] 平衡多电平DC至DC转换器电路中的电容器电压的另一解决方案是提供无损电压平衡解决方案,其中多电平DC至DC转换器单元的无序状态转变被允许在正常操作期间发生。无序状态转变的净效应是增加或减少特定飞行电容器两端的电压,从而防止DC至DC转

换器的主开关上的电压过应力。在一些实施方式中,对状态转变的整体序列进行限制以减少或避免转变状态切换,从而允许每个电容器有机会使其电压根据需要进行操控,而不是允许对一个电容器进行电压平衡然后再对另一电容器进行电压平衡。2020年9月8日公布的题为“Multi-Level DC-DC Converter with Lossless Voltage Balancing”的美国专利第10,770,974号中教导了该解决方案以及替选电荷平衡解决方案的细节,该美国专利转让给本发明的受让人,其内容通过引用并入。

[0204] 一些实施方式的附加考虑是实现多电平转换器单元的操作,使得可以在电压电平之间的边界区域中产生电压。“边界区域”表示常规多电平DC至DC转换器电路无法获得的输出电压。为了在边界区域内产生输出电压,一些实施方式通过在边界区域过渡模式下设置转换器单元开关的状态来基本上在相邻(或甚至附近)区域之间交替(切换)。例如,3电平DC至DC转换器电路可以在区域1中操作达所选择的时间并且在相邻的区域2中操作达所选择的时间。因此,将区域1和区域2视为单个“超级区域”。更一般地,在一些情况下,使用非相邻区域或使用多于两个区域(相邻和/或非相邻)创建超级区域可能是有用的。2020年7月21日公布的题为“Multi-Level DC-DC Converter with Boundary Transition Control”的美国专利第10,720,842号中教导了该解决方案的细节,该美国专利已转让给本发明的受让人,其内容通过引用并入。

[0205] 一些实施方式的又一考虑是保护电力转换器内的主电力开关和其他部件免受应力条件的影响,特别是免受超过这样的开关(特别是FET开关)的击穿电压的电压的影响。一种用于保护多电平电力转换器的方法使用至少一个高压FET开关,同时允许所有或大多数其他主电力开关为低压FET开关。

[0206] 在电力转换器中,特别是多电平电力转换器中,电力开关可以用FET,尤其是MOSFET来实现。对于每个电力FET,通常需要驱动器电路。此外,对于一些电力FET,可能需要电平移位器来将来自模拟或数字控制器的以地为参考的低电压逻辑接通/关断信号转变为具有相同电压摆动但以电力FET的源极电压为参考的信号,该信号驱动该电力FET以对电力FET的栅极进行充电或放电,从而控制电力FET的导通或阻断状态。在一些应用中,电平移位器和驱动器电路的功能可以并入一个电路中。

[0207] 应当清楚的是,本公开内容中描述的多电平电力转换器实施方式可以与本节中描述的附加控制和操作电路和方法中的一个或更多的教导协同组合。

[0208] 多电平电力转换器的一般益处和优点

[0209] 本发明的实施方式提高了合并电路和电路模块或块的功率密度和/或功率效率。如本领域普通技术人员应理解的,以关键方式利用本发明的实施方式有益地影响系统架构,包括较低的功率和/或较长的电池寿命。因此,本发明具体包括通过包含在大型系统设计和应用中而创造性地实现的系统级实施方式。

[0210] 更具体地,多电平电力转换器提供或实现许多益处和优势,包括:

[0211] -对其中输入和/或输出电压可以具有宽动态范围(例如,不同的电池输入电压电平、不同的输出电压)的应用的适应性;

[0212] -对在便携式电能源(电池、发电机或使用液体或气体燃料的燃料电池、太阳能电池等)上运行的装置的运行时间的效率提高;

[0213] -在效率对于热管理特别是保护其他部件(例如,显示器、附近的IC)免受过热的影响

响是重要的情况下的效率提高；

[0214] -实现电力转换器的功率效率、功率密度和形状因数的设计优化——例如，较小尺寸的多电平电力转换器可能允许将电力转换器放置得靠近负载，因此提高效率和/或降低整体材料清单；

[0215] -利用较小、低压晶体管的性能的能力；

[0216] -对其中电源可以广泛变化的应用的适应性，电源例如为电池、其他电力转换器、发电机或者使用液体或气体燃料的燃料电池、太阳能电池、线路电压 (AC) 和DC电压源 (例如，USB、USB-C、通过以太网供电等)；

[0217] -对其中负载可以广泛变化的应用的适应性，负载例如为一般IC (包括微处理器和存储器IC)、电动机和致动器、换能器、传感器和显示器 (例如，所有类型的LCD和LED)；

[0218] -在多种IC技术 (例如，MOSFET、GaN、GaAs和体硅) 和封装技术 (例如，倒装芯片、球栅阵列、晶圆级芯片封装、宽扇出型封装和嵌入式封装) 中实现的能力。

[0219] 多电平电力转换器的优点和益处使得能够在广泛的应用中使用。例如，多电平电力转换器的应用包括便携式和移动计算和/或通信产品和部件 (例如，笔记本电脑、超级本计算机、平板装置和手机)、显示器 (例如，LCD、LED)、基于无线电的装置和系统 (例如，蜂窝系统、WiFi、蓝牙、Zigbee、Z-Wave和基于GPS的装置)、有线网络装置和系统、数据中心 (例如，用于电池备份系统和/或用于处理系统和/或电子/光学联网系统的电力转换)、物联网 (IOT) 装置 (例如，智能开关和灯、安全传感器和安全摄像装置)、家用电器和电子产品 (例如，机顶盒、电池供电的真空吸尘器、带有内置无线电收发器的电器，例如洗衣机、干衣机和冰箱)、AC/DC电力转换器、所有类型的电动汽车 (例如，用于传动系统、控制系统和/或信息娱乐系统) 以及使用便携式发电源和/或需要电力转换的其他装置和系统。

[0220] 无线电系统的用途包括使用各种技术和协议的无线RF系统 (包括基站、中继站和手持收发器)，各种技术和协议包括各种类型的正交频分复用 (“OFDM”)、正交幅度调制 (“QAM”)、码分多址 (“CDMA”)、时分多址 (“TDMA”)、宽带码分多址 (“W-CDMA”)、全球移动通信系统 (“GSM”)、长期演进 (“LTE”)、5G和WiFi (例如，802.11a、802.11b、802.11g、802.11ac、802.11ax) 以及其他无线电通信标准和协议。

[0221] 制造技术和选项

[0222] 在多电平电力转换器的各种实施方式中，使用特定类型的电容器可能是有益的，特别是飞行电容器。例如，这样的电容器具有低等效串联电阻 (ESR)、低DC偏置退化、高电容和小体积通常是有用的。低ESR对于包含附加开关和飞行电容器以增加电压电平的数目的多电平电力转换器尤为重要。应在考虑功率水平、效率、尺寸等的规格后选择特定电容器。可以使用各种类型的电容器技术，包括陶瓷 (包括多层陶瓷电容器)、电解电容器、膜电容器 (包括功率膜电容器) 和基于IC的电容器。电容器电介质可以根据特定应用的需要而变化，并且可以包括顺电性的电介质，例如二氧化硅 ( $\text{SiO}_2$ )、二氧化铪 ( $\text{HfO}_2$ ) 或铝氧化物  $\text{Al}_2\text{O}_3$ 。此外，多电平电力转换器设计可以有利地利用固有寄生电容 (例如，电力FET固有的) 结合或代替所设计的电容器，以减小电路尺寸和/或提高电路性能。多电平电力转换器的电容器的选择还可以考虑诸如电容器部件变化、具有DC偏置的降低的有效电容和陶瓷电容器温度系数 (最小和最大温度工作限制，以及电容随温度变化) 的因素。

[0223] 类似地，在多电平电力转换器的各种实施方式中，使用特定类型的电感器可能是

有益的。例如,电感器具有低DC等效电阻、高电感和小体积通常是有用的。

[0224] 可以将用于控制多电平电力转换器的启动和操作的控制器实现为微处理器、微控制器、数字信号处理器(DSP)、寄存器传输级(RTL)电路系统和/或组合逻辑。

[0225] 如本公开内容中所使用的,术语“MOSFET”包括具有其电压确定晶体管的导电性的绝缘栅极的任何场效应晶体管(FET)并且包括具有金属或类金属、绝缘体和/或半导体结构的绝缘栅极。术语“金属”或“类金属”包括至少一种导电材料(例如铝、铜或其他金属或者重掺杂的多晶硅、石墨烯或其他导体),“绝缘体”包括至少一种绝缘材料(例如硅氧化物或其他介电材料),并且“半导体”包括至少一种半导体材料。

[0226] 如本公开内容中所使用的,术语“射频”(RF)是指在约3kHz至约300GHz的范围内的振荡速率。该术语还包括在无线通信系统中使用的频率。RF频率可以是电磁波的频率或者是电路中的交流电压或电流的频率。

[0227] 关于本公开内容中引用的附图,各个元件的尺寸未按比例绘制;为了清楚或强调起见,一些尺寸已经被竖向和/或水平地显著放大。另外,对取向和方向(例如,“顶部”、“底部”、“上方”、“下方”、“横向”、“竖向”、“水平”等)的引用是相对于示例附图而言的,并不一定是绝对取向或方向。

[0228] 可以实现本发明的各种实施方式以满足各种各样的规范。除非以上另有说明,否则合适的部件值的选择是设计选择的问题。本发明的各种实施方式可以以任何合适的集成电路(IC)技术(包括但不限于MOSFET结构)来实现或者以混合电路形式或分立电路形式来实现。可以使用任何合适的基板和工艺(包括但不限于标准体硅、高电阻体CMOS、绝缘体上硅(SOI)和蓝宝石上硅(SOS))来制造集成电路实施方式。除非以上另有说明,否则本发明的实施方式可以以例如双极、BiCMOS、LDMOS、BCD、GaAs HBT、GaN HEMT、GaAs pHEMT和MESFET技术的其他晶体管技术来实现。然而,本发明的实施方式在使用基于SOI或SOS的工艺来制造时或者在使用具有类似特性的工艺来制造时特别有用。使用SOI或SOS工艺在CMOS中进行的制造使得电路能够具有低功耗、由于FET堆叠而在操作期间承受高功率信号的能力、良好的线性度和高频操作(即,高达并且超过300GHz的射频)。由于寄生电容通常可以通过精心设计来保持较低(或最小,在所有单元上保持均匀,从而允许对寄生电容进行补偿),因此单片IC的实现方式特别有用。

[0229] 取决于特定规范和/或实现技术(例如,NMOS、PMOS或CMOS以及增强模式或耗尽模式晶体管器件),可以调整电压电平和/或使电压和/或逻辑信号极性反转。可以根据需要例如通过调整器件尺寸、串联地“堆叠”部件(特别是FET)以承受更大的电压和/或使用并联的多个部件以处理更大的电流来对部件电压、电流和功率处理能力进行调整。可以添加另外的电路部件以增强所公开的电路的能力和/或可以在不会显著地改变所公开的电路的功能的情况下提供另外的功能。

[0230] 根据本发明的电路和装置可以被单独使用或者与其他部件、电路和装置组合使用。本发明的实施方式可以被制造为集成电路(IC),集成电路(IC)可以被封装在IC封装和/或模块中以易于处理、制造和/或改善性能。特别地,本发明的IC实施方式通常用于这样的IC中的一个或多个与其他电路部件或块(例如,滤波器、放大器、无源部件和可能的附加IC)组合成一个封装的模块中。然后,通常将IC和/或模块与通常在印刷电路板上的其他部件组合,以形成诸如蜂窝电话、膝上型计算机或电子平板的最终产品的一部分,或者形成可

以用于诸如车辆、测试设备、医疗装置等的各种产品中的更高级别的模块。通过模块和组件的各种配置,这样的IC通常使得能够进行通常是无线通信的通信模式。

**[0231] 编程的实施方式**

**[0232]** 本发明的一些或所有方面可以以硬件或软件或两者的组合(例如,可编程逻辑阵列)来实现。除非另有说明,否则作为本发明的一部分所包括的方法并不固有地与任何特定的计算机或其他设备相关。特别地,各种通用计算机器可以与根据本文的教导编写的程序一起使用,或者可以更方便地使用专用计算机或专用硬件(例如集成电路)来执行特定功能。因此,本发明的实施方式可以在一个或更多个编程的或可编程计算机系统(其可以具有各种架构,例如分布式、客户端/服务器或网格)上执行的一个或更多个计算机程序(即,指令或代码集)中实现,每个计算机系统包括至少一个处理器、至少一个数据存储系统(其可以包括易失性和非易失性存储器和/或存储元件)、至少一个输入装置或端口以及至少一个输出装置或端口。将程序指令或代码应用于输入数据以执行本文所描述的功能并生成输出信息。以已知的方式将输出信息应用于一个或更多个输出装置。

**[0233]** 每个这样的计算机程序可以以任何期望的计算机语言(包括机器、汇编或高级过程、逻辑、面向对象的编程语言或自定义语言/脚本)来实现,以与计算机系统通信,并且可以以分布式方式实现,在该分布式方式中,由软件指定的计算的不同部分由不同的处理器执行。在任何情况下,计算机语言可以是编译或解释语言。实现本发明的一些或全部的计算机程序可以形成较大程序或程序系统的一个或更多个模块。计算机程序的一些或全部元素可以被实现为存储在计算机可读介质中的数据结构或符合存储在数据存储库中的数据模型的其他有组织的数据。

**[0234]** 每个这样的计算机程序可以存储在有形的、非暂态存储介质或装置(例如,固态存储器介质或装置,或者磁介质或光介质)上或下载到(例如,通过被编码在传播的信号中并通过诸如网络的通信介质传递)该有形的、非暂态存储介质或装置持续一段时间(例如,诸如动态RAM的动态存储器装置的刷新时段之间的时间,或者半永久地,或者永久地),该存储介质或装置可由通用或专用可编程计算机读取,以在计算机系统读取存储介质或装置以执行上述过程时配置和操作计算机。本发明的系统还可以被认为是被实现为配置有计算机程序的非暂态计算机可读存储介质,其中如此配置的存储介质使得计算机系统以特定且预定义的方式操作以执行以上描述的功能。

**[0235] 结论**

**[0236]** 已经描述了本发明的多个实施方式。应当理解,在不脱离本发明的精神和范围的情况下可以进行各种修改。例如,以上描述的步骤中的一些步骤可以是与顺序无关的,并且因此可以以与所描述的顺序不同的顺序来执行。此外,上述步骤中的一些步骤可以是可选的。可以以重复、串行和/或并行的方式来执行关于以上标识的方法所描述的各种活动。

**[0237]** 应当理解,前述描述旨在说明而不是限制本发明的范围,本发明的范围由所附权利要求的范围限定,并且其他实施方式也在权利要求的范围内。特别地,本发明的范围包括所附权利要求中阐述的处理、机器、制造或物质组成中的一种或更多种的任何和所有可行组合。(注意,用于权利要求元素的括号标记是为了便于引用这样的元素,并且其本身并不指示元素的特定所需的顺序或枚举;此外,这样的标记可以在从属权利要求中重复使用作为对附加元素的引用,而不被认为是开始有冲突的标记序列)。

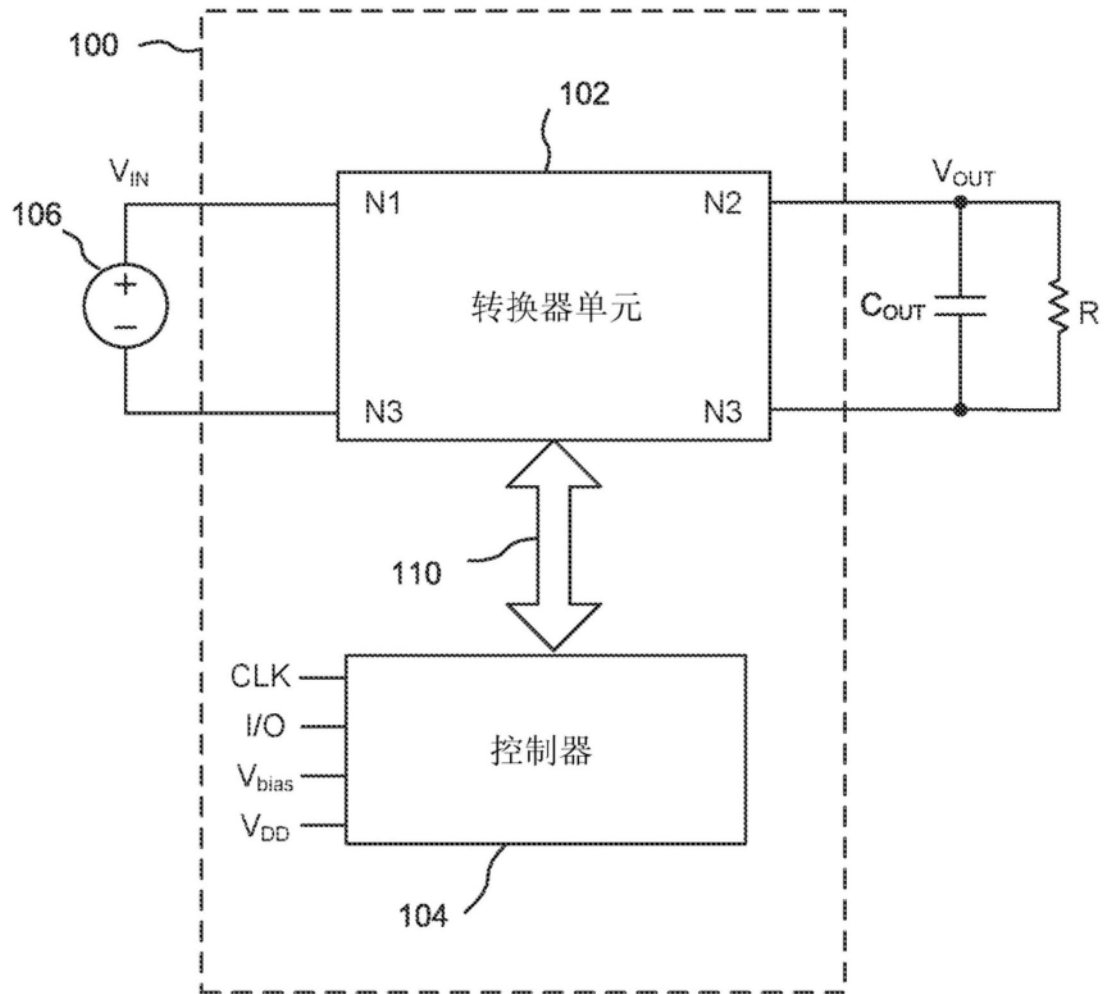


图1 (现有技术)

200

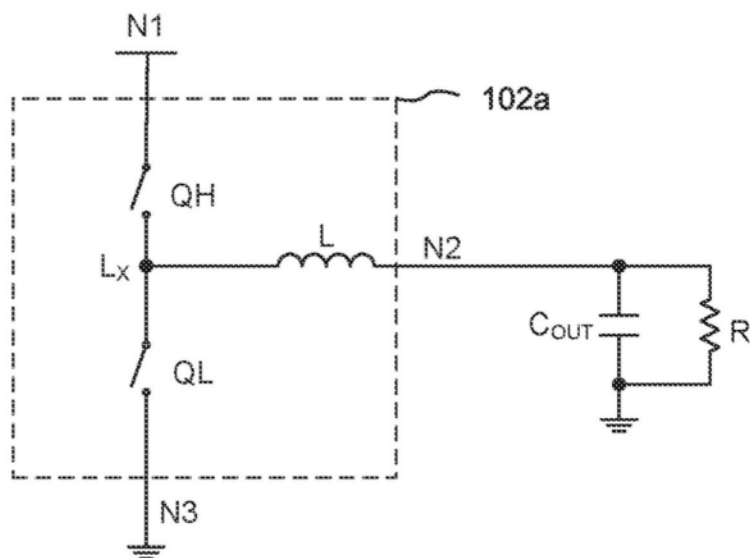


图2A(现有技术)

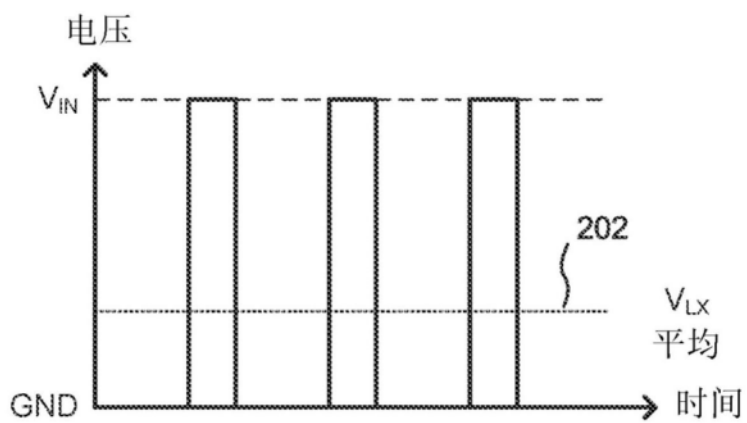


图2B(现有技术)

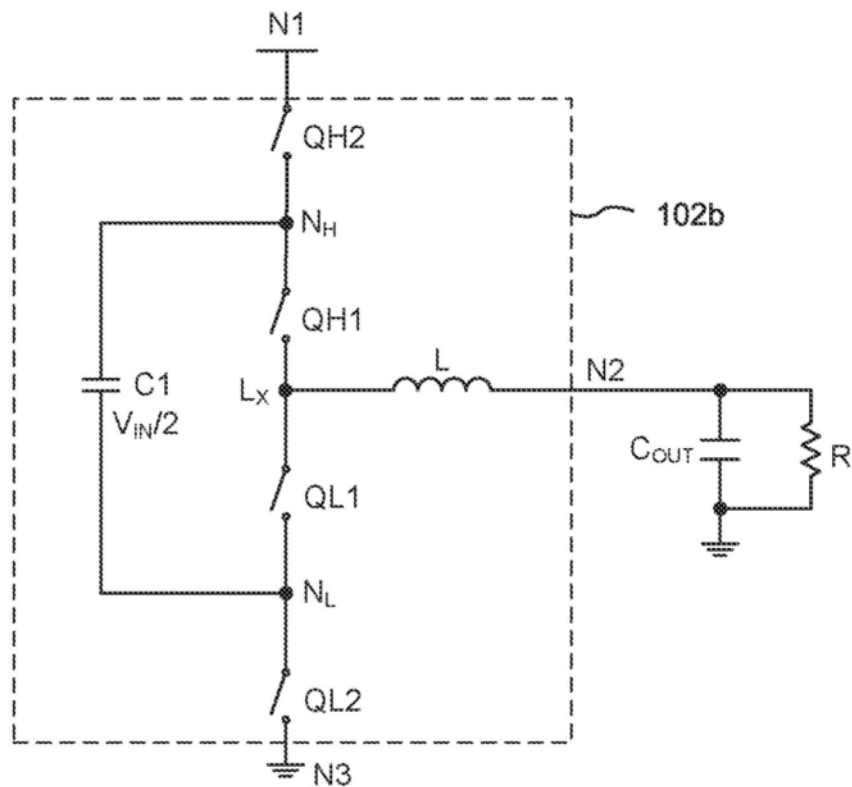
300

图3A (现有技术)

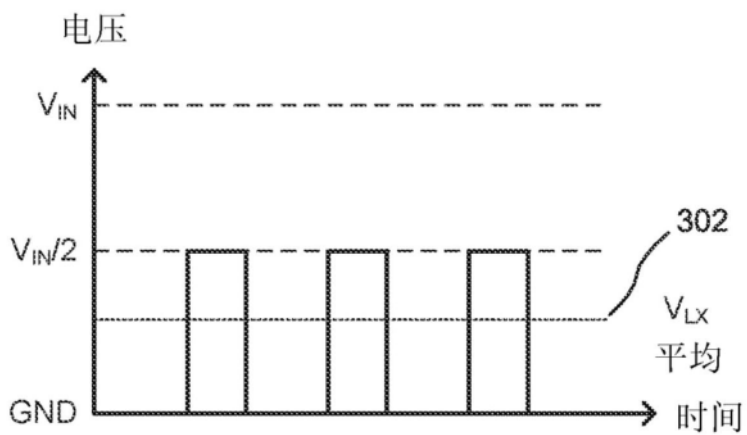


图3B (现有技术)

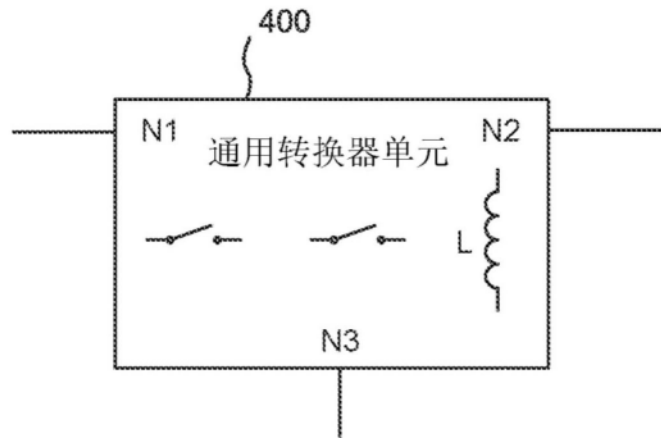


图4

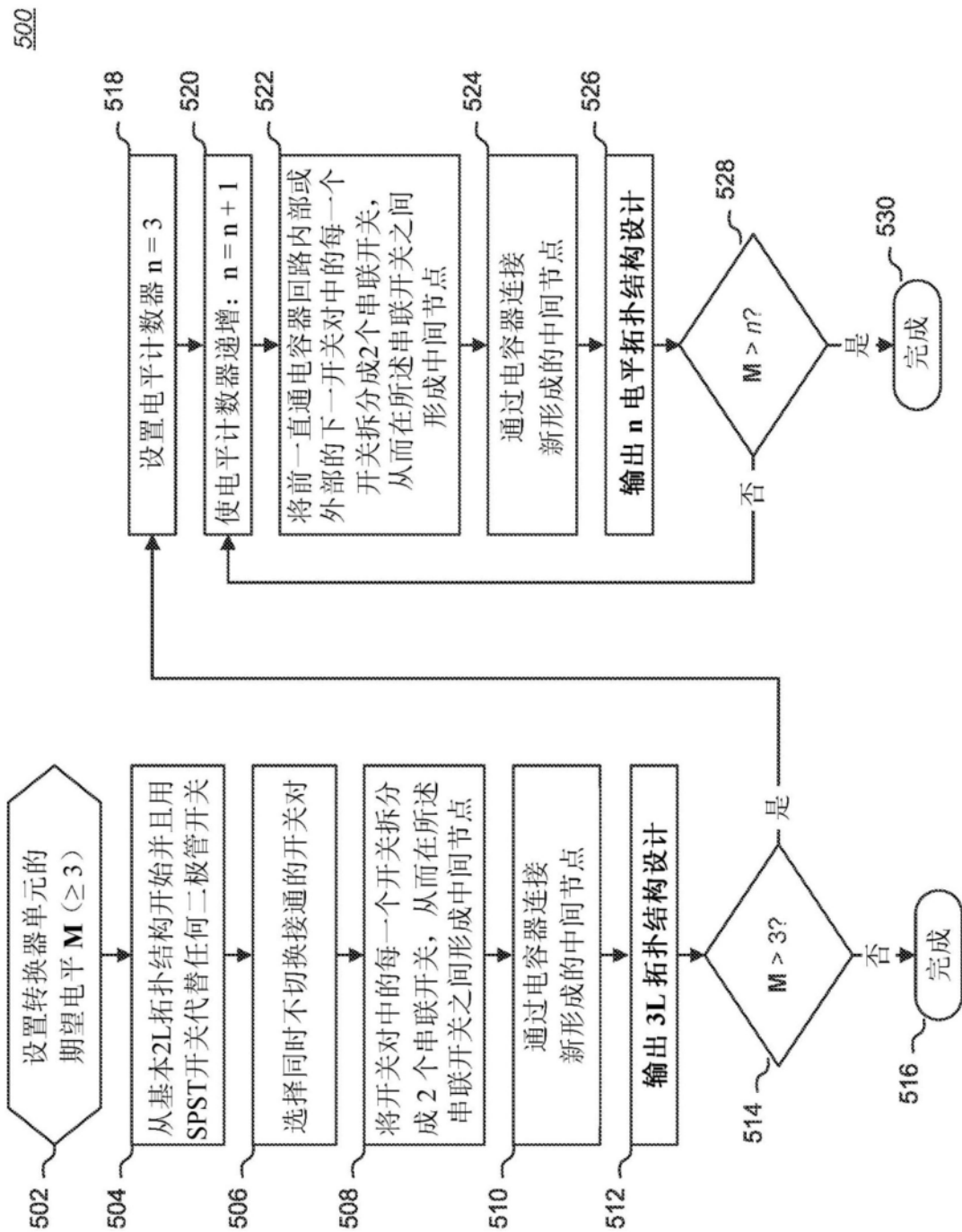


图5A

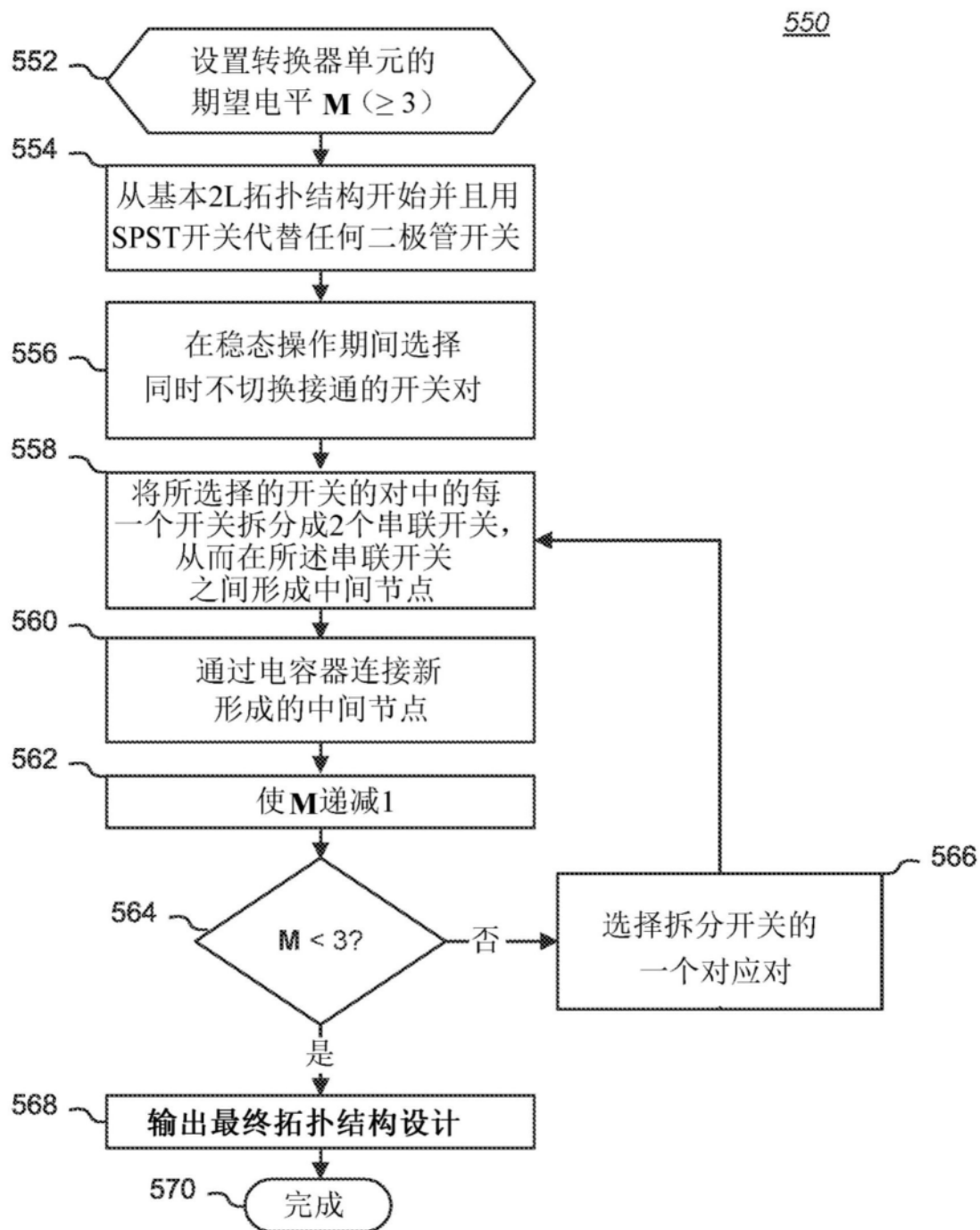


图5B

580

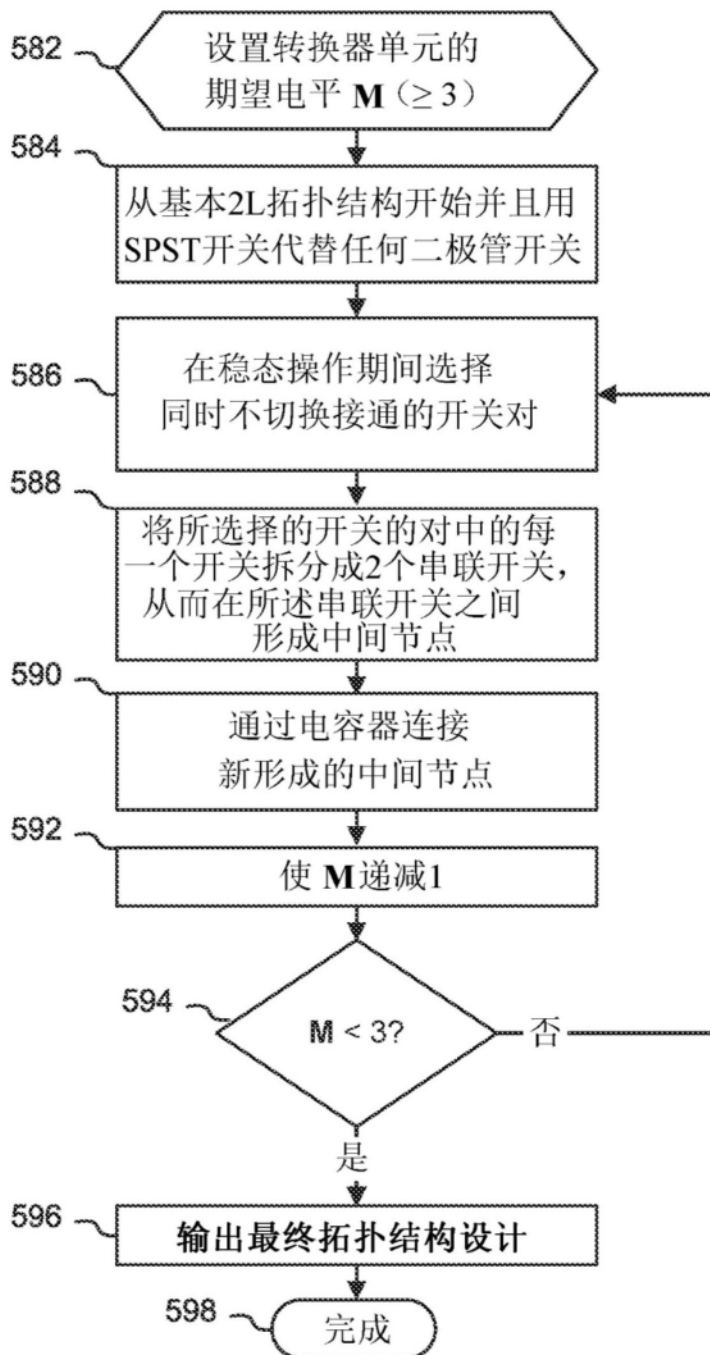


图5C

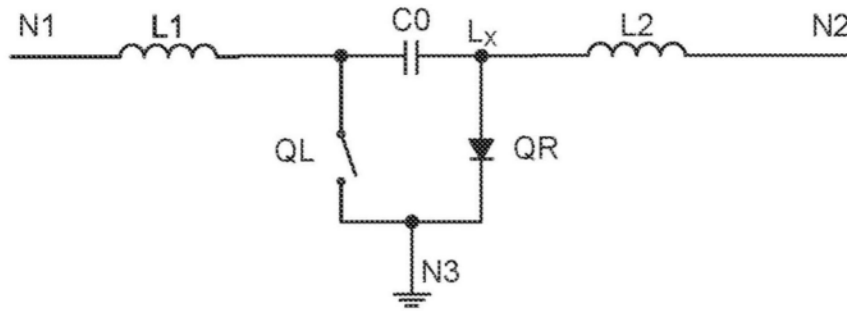
600

图6(现有技术)

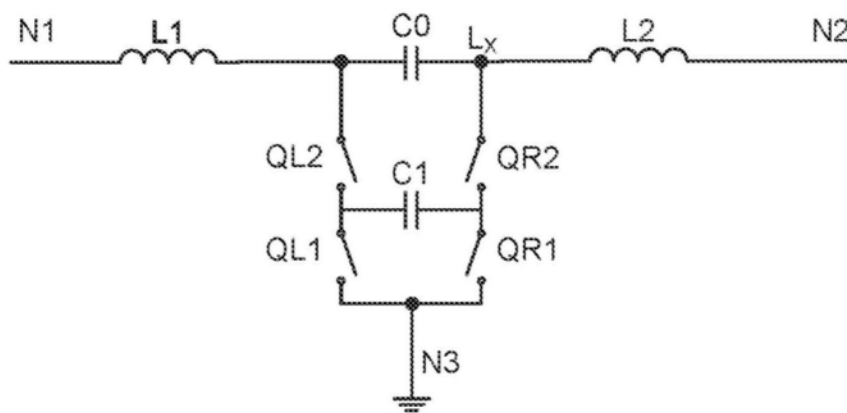
700

图7A

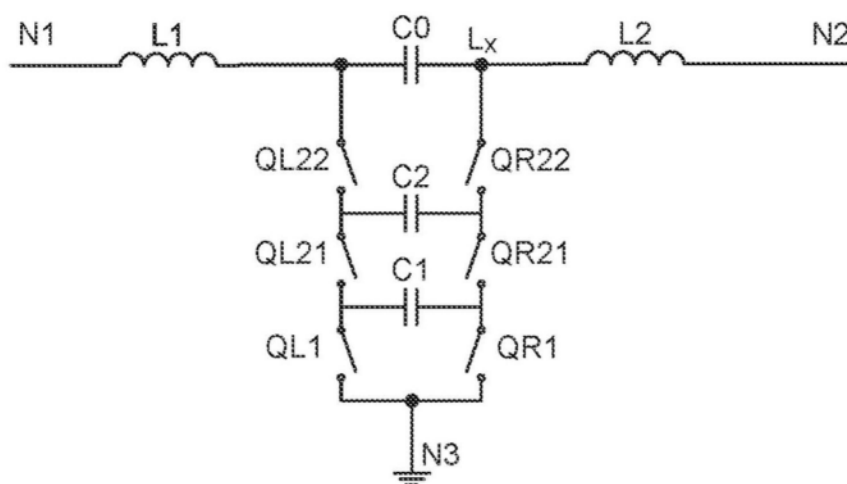
710

图7B

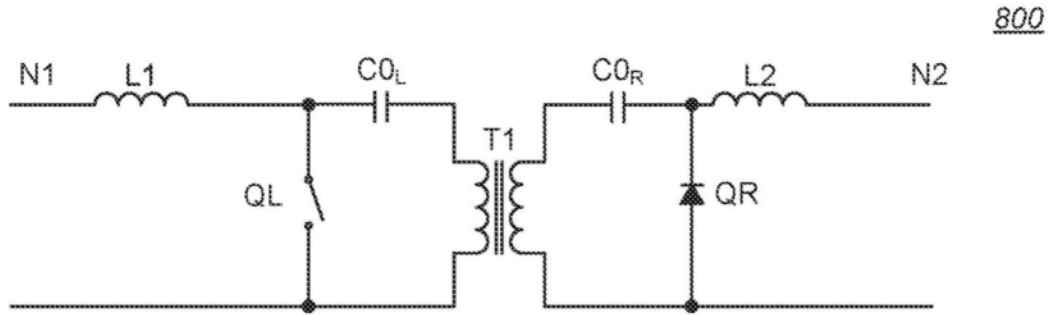


图8(现有技术)

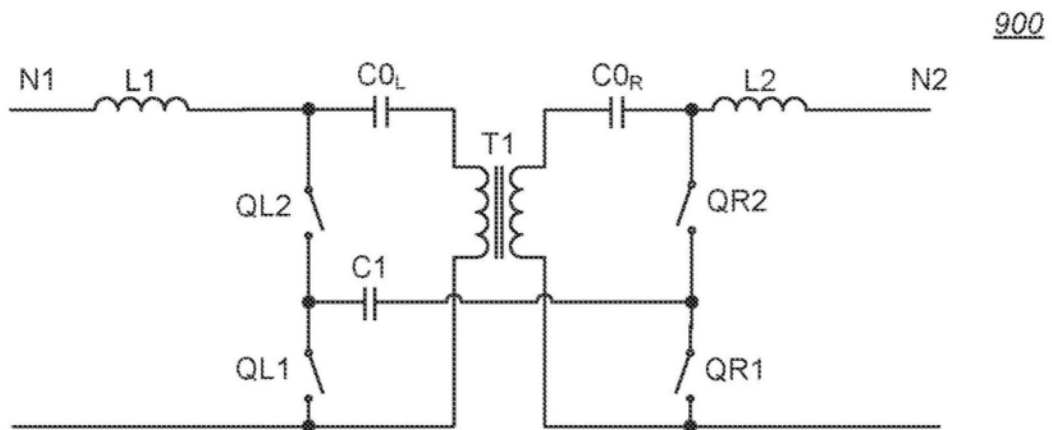


图9A

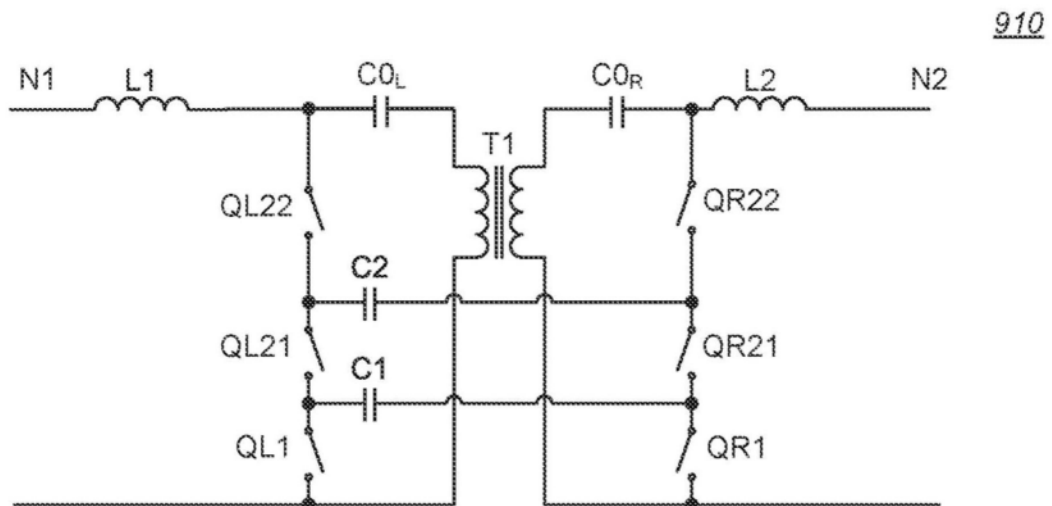


图9B

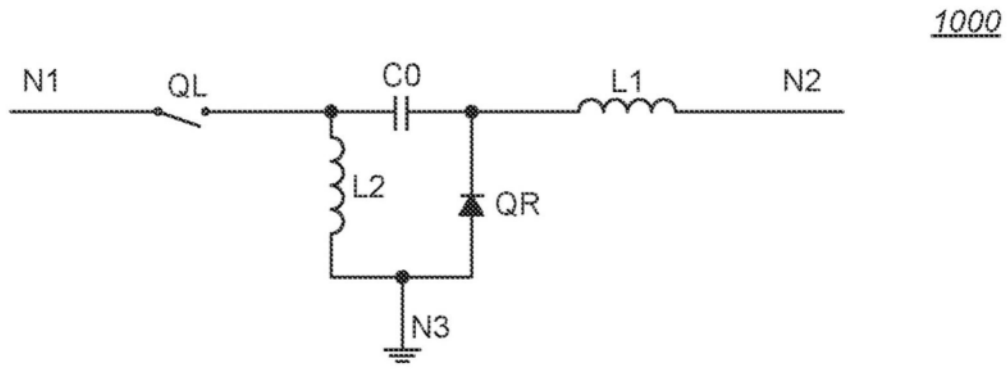


图10A(现有技术)

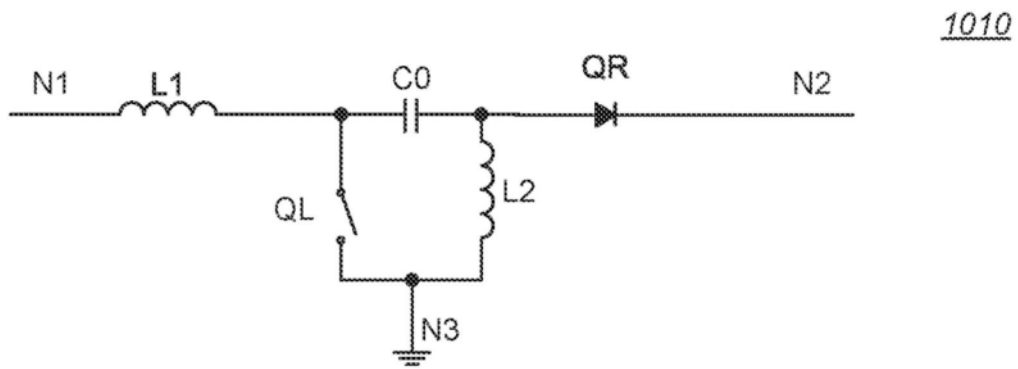


图10B(现有技术)

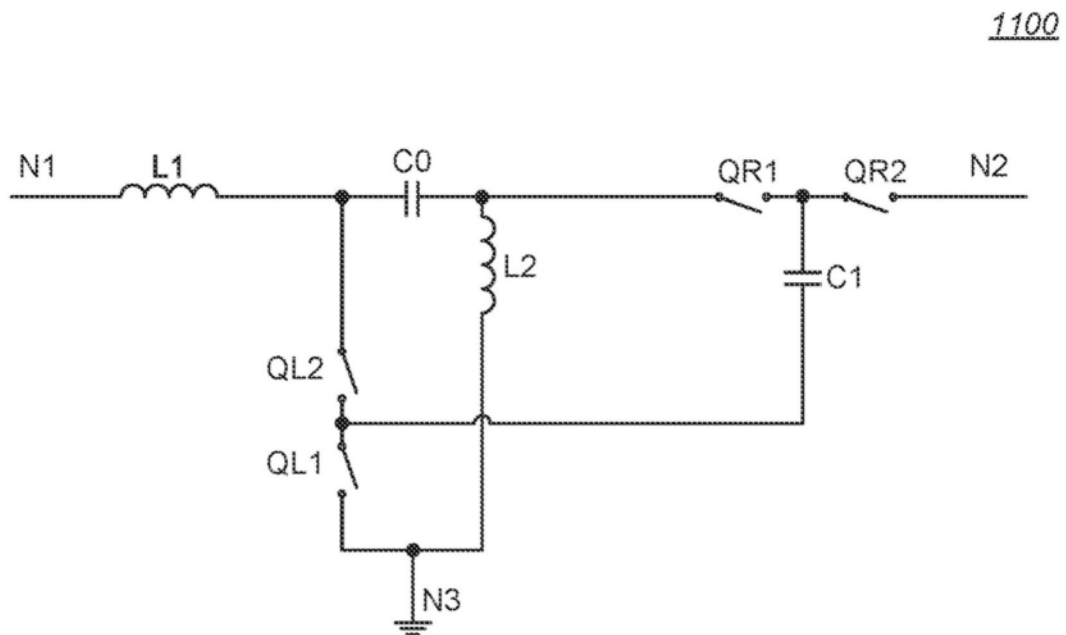


图11A

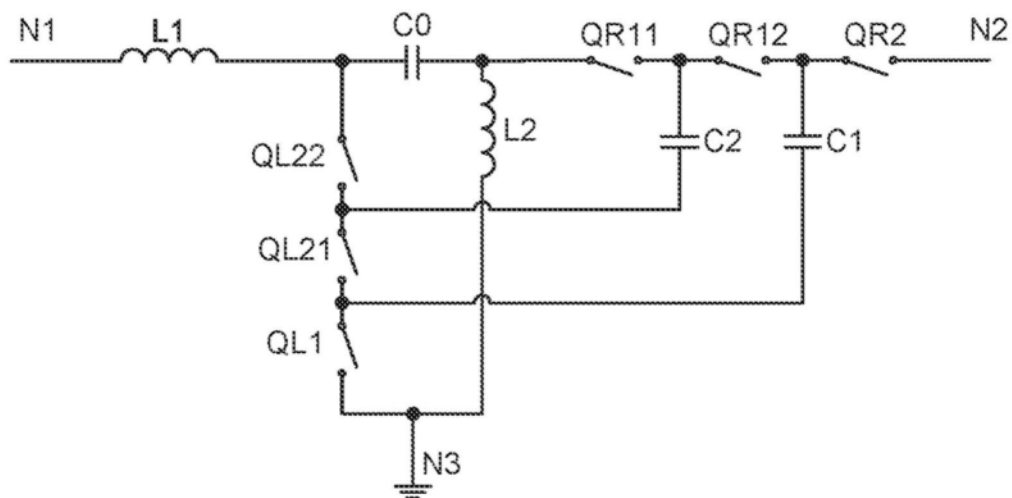
1110

图11B

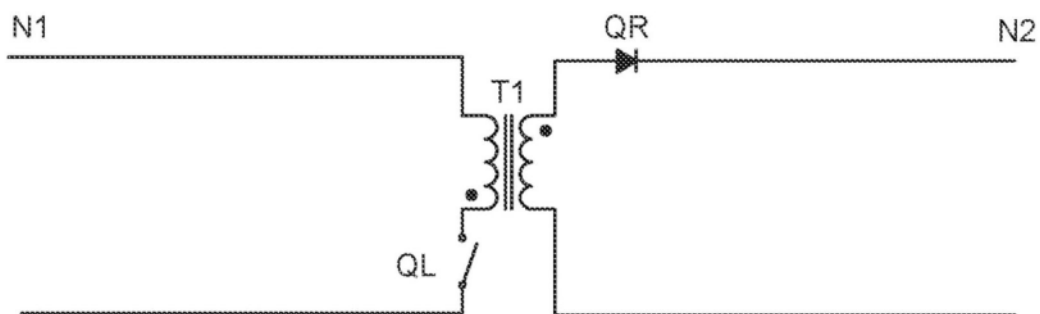
1200

图12A (现有技术)

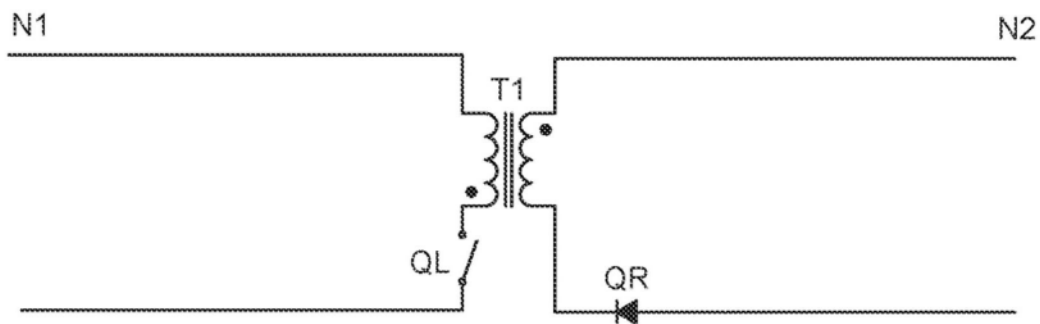
1220

图12B (现有技术)

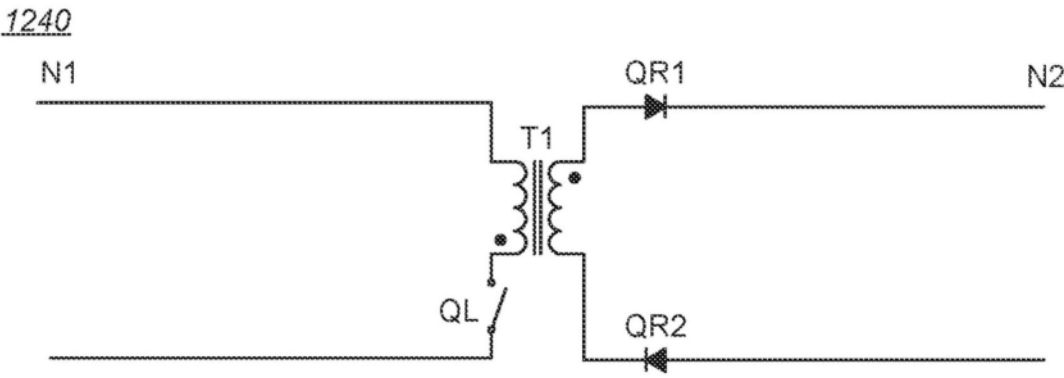


图12C

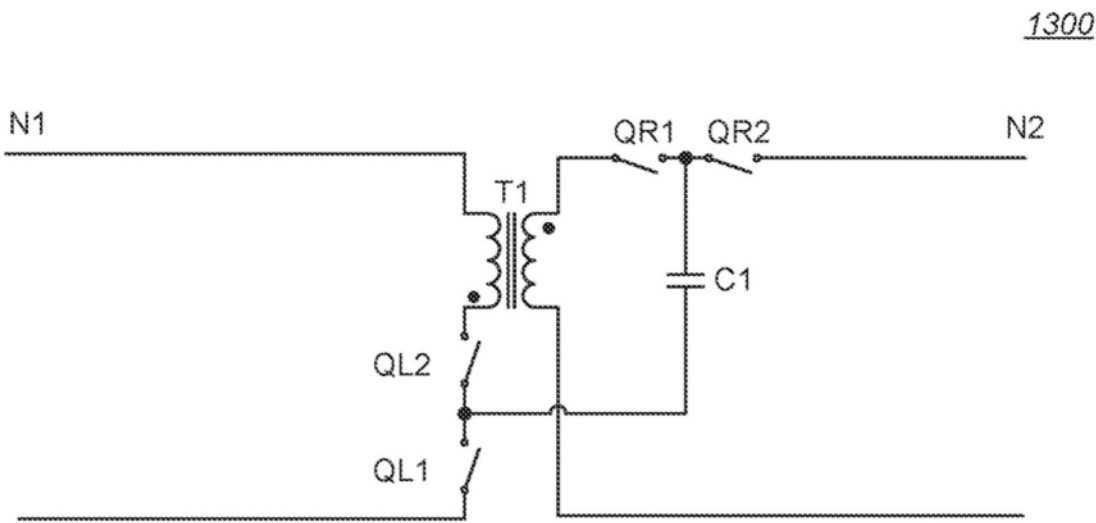


图13A

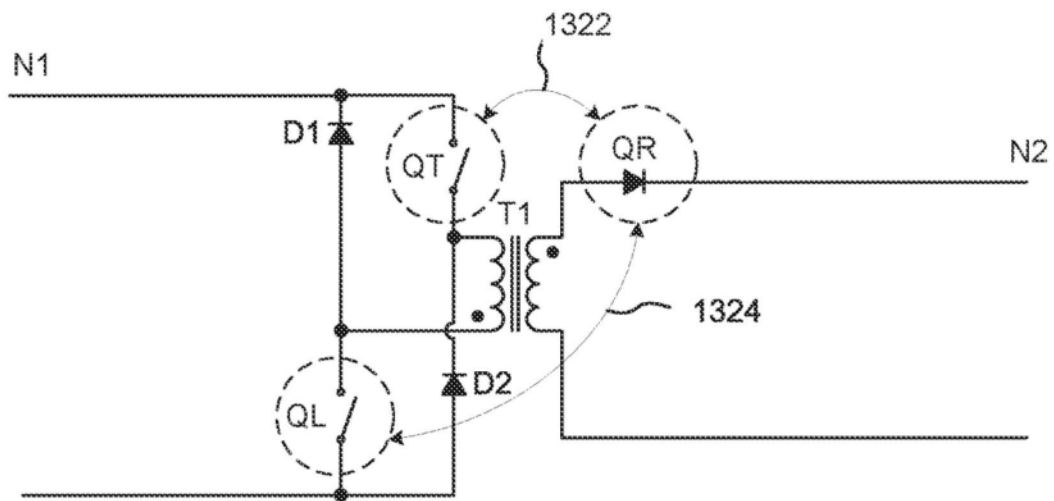
1320

图13B

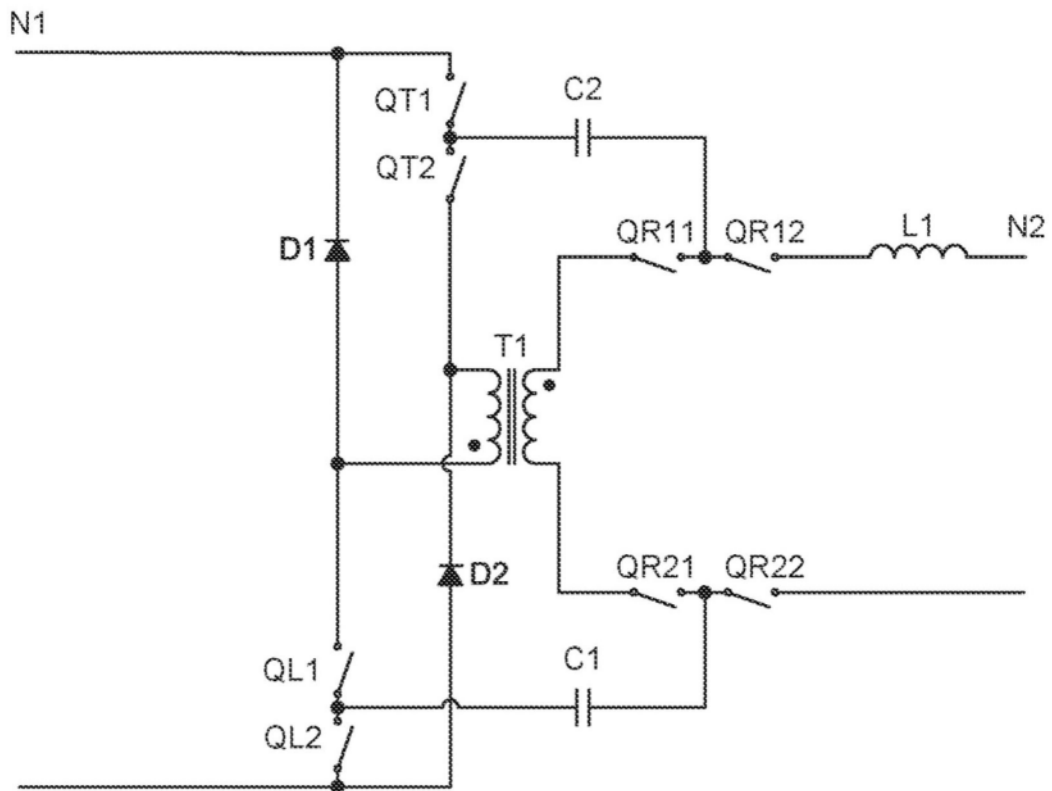
1340

图13C

1400

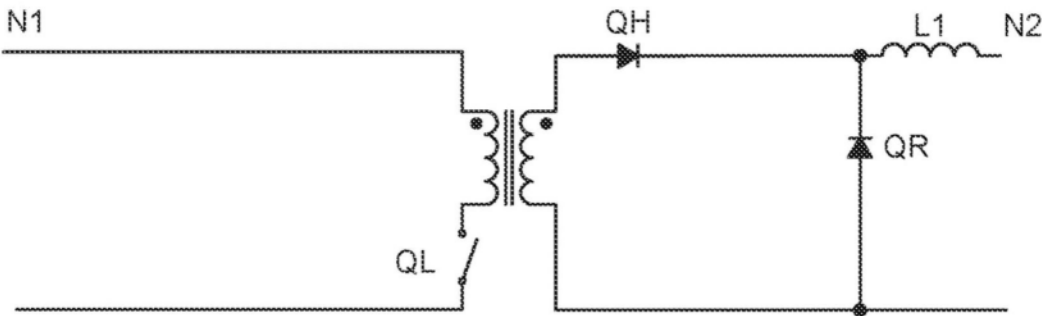


图14(现有技术)

1500

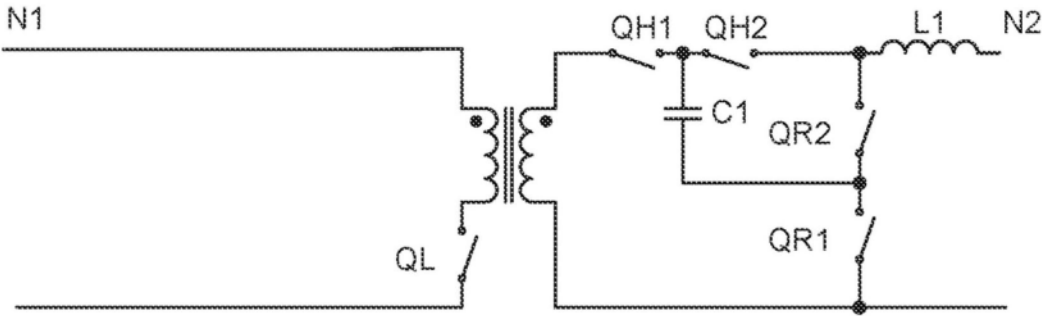


图15A

1520

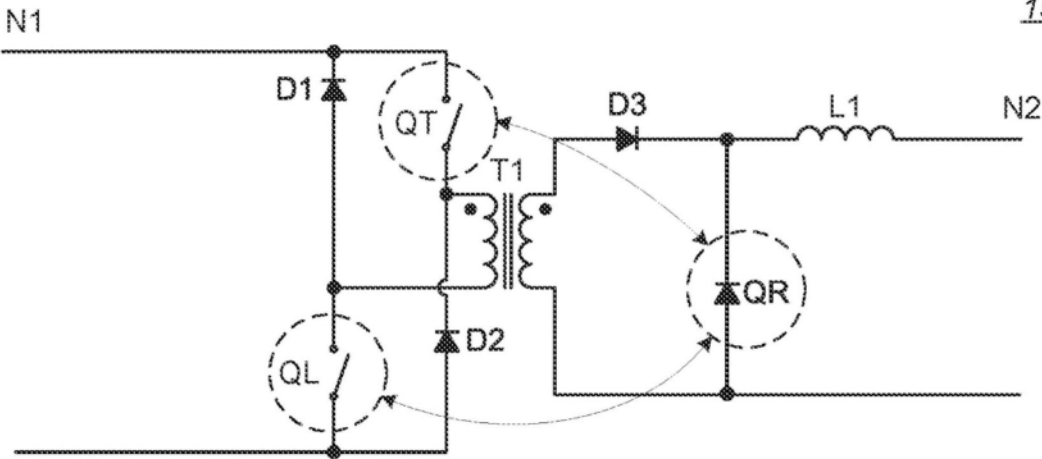


图15B

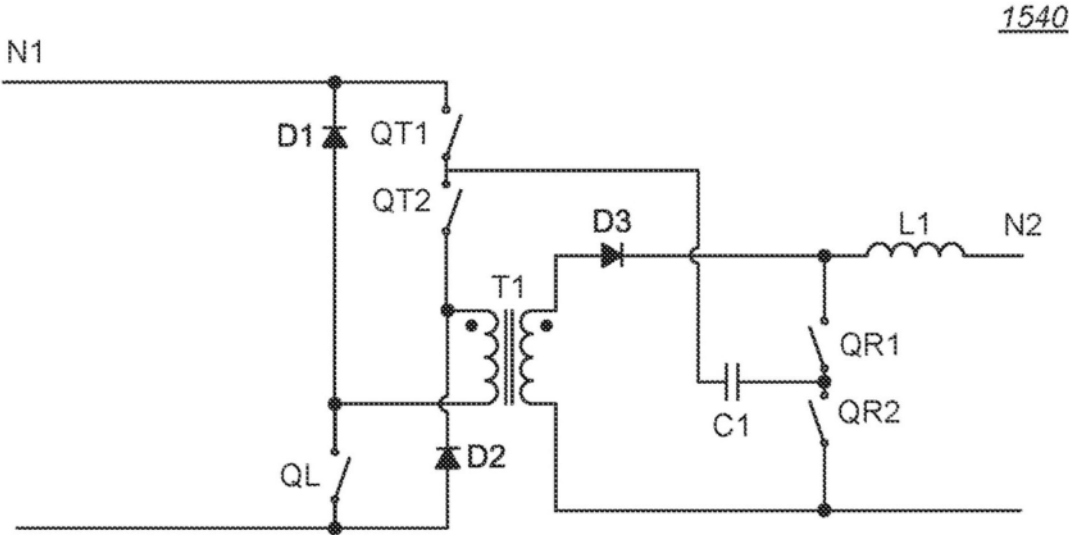


图15C

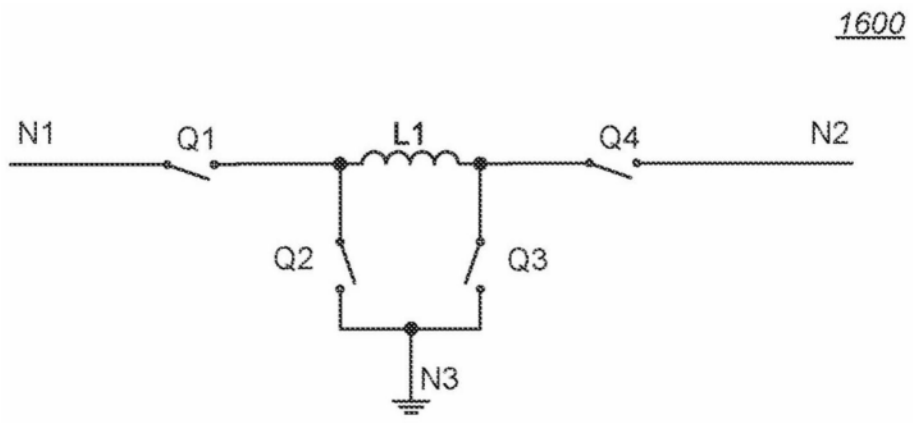


图16 (现有技术)

1700

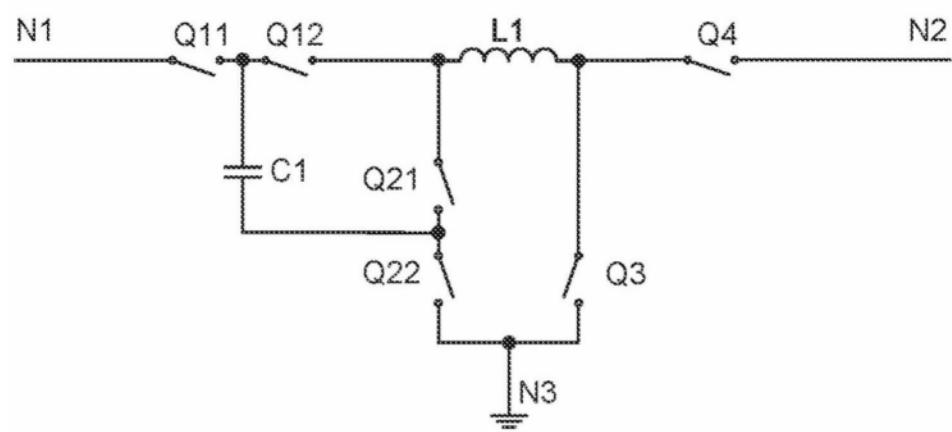


图17

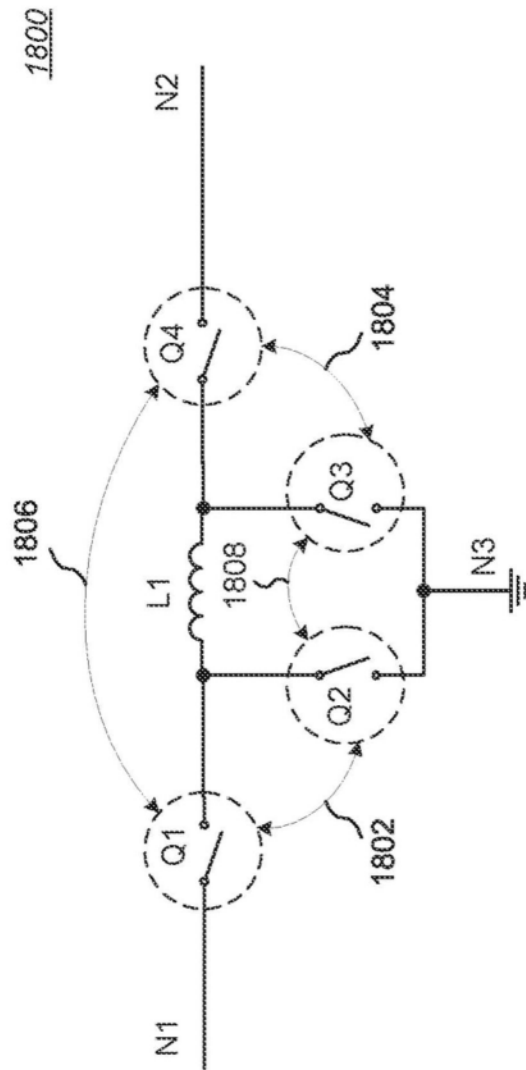


图18

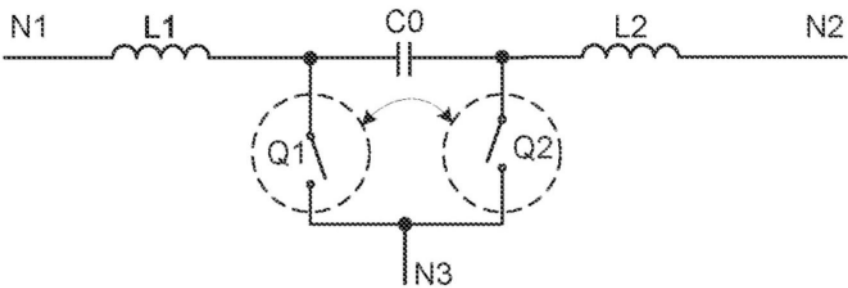


图19

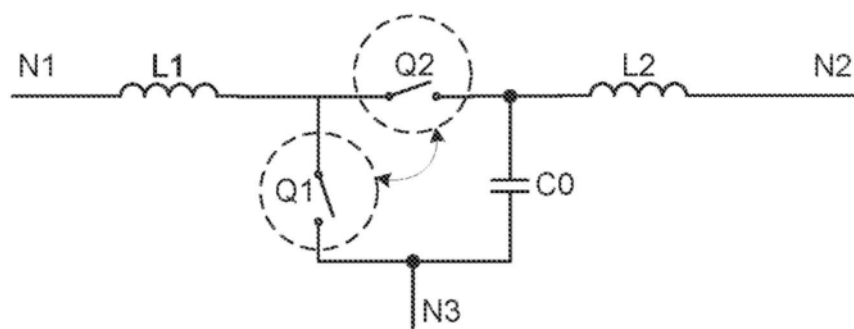


图20

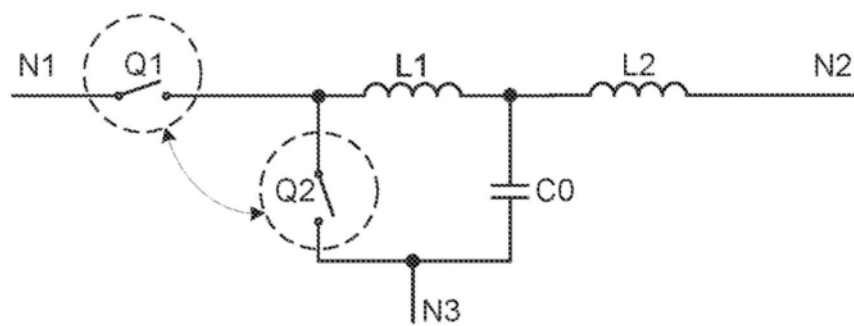


图21

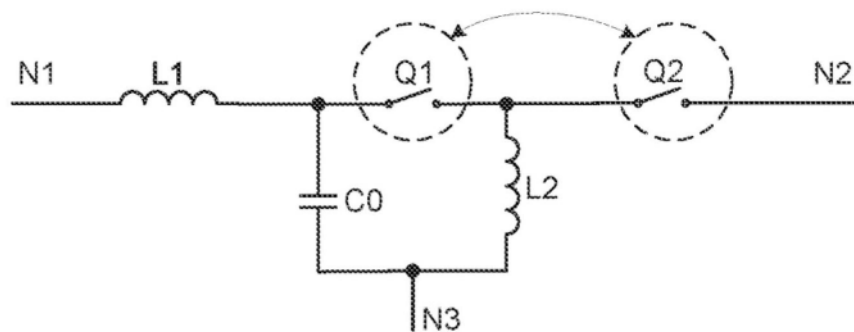


图22

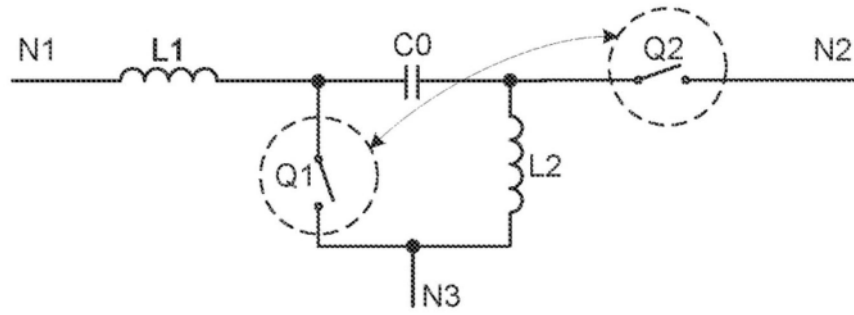


图23

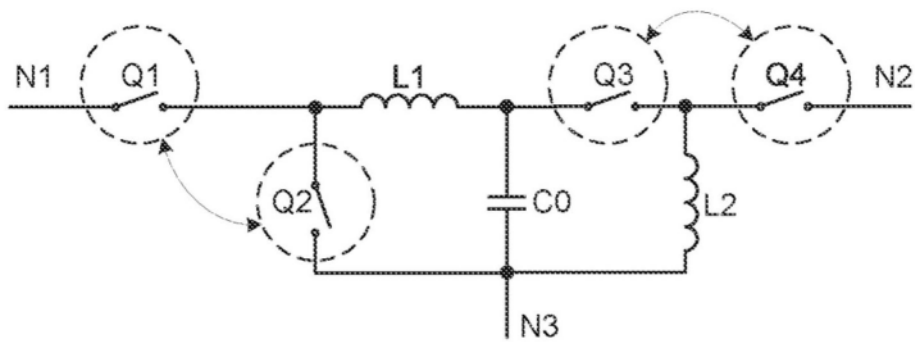


图24

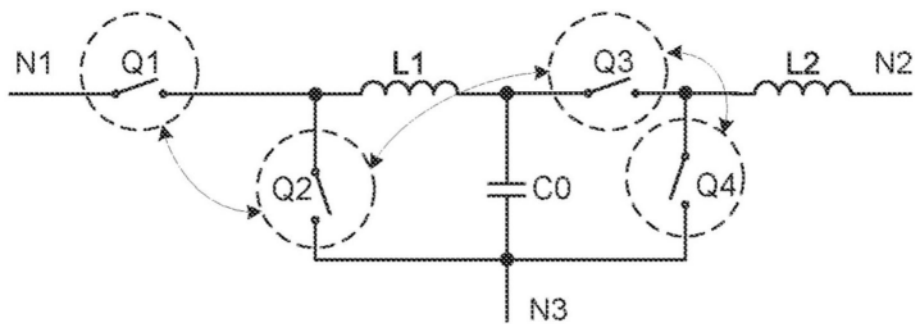


图25

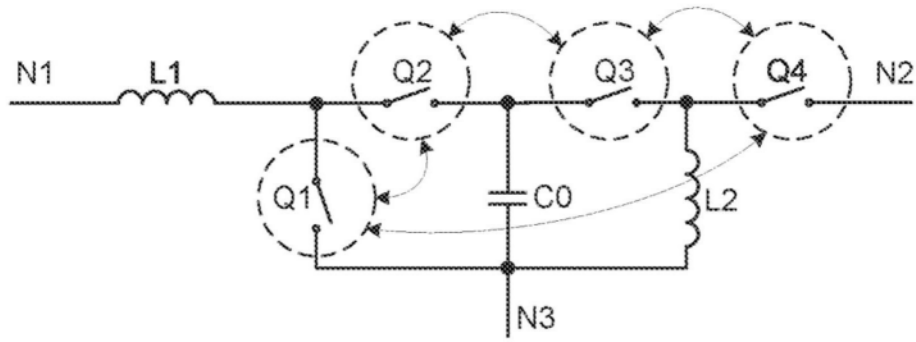


图26

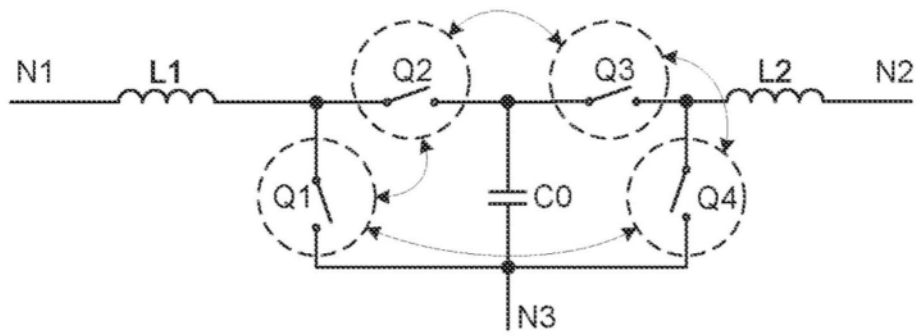


图27

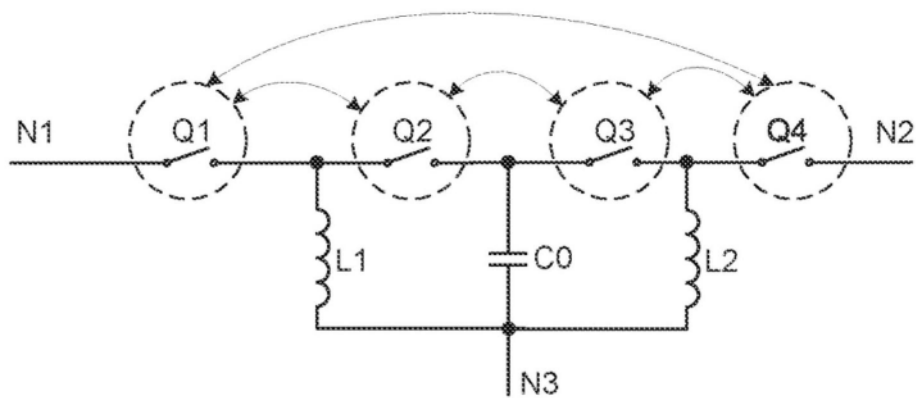


图28

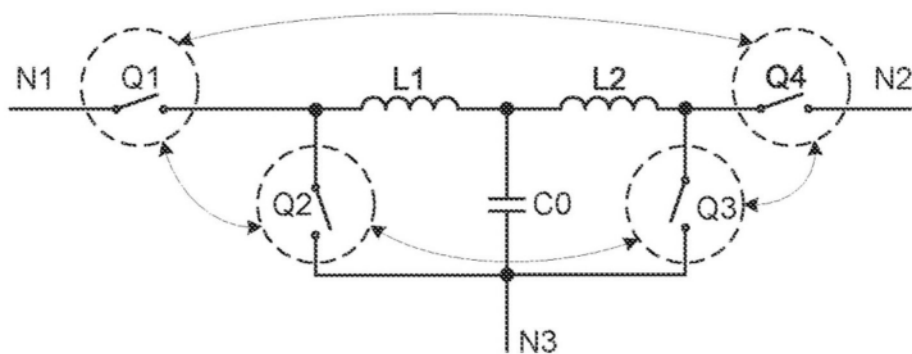


图29

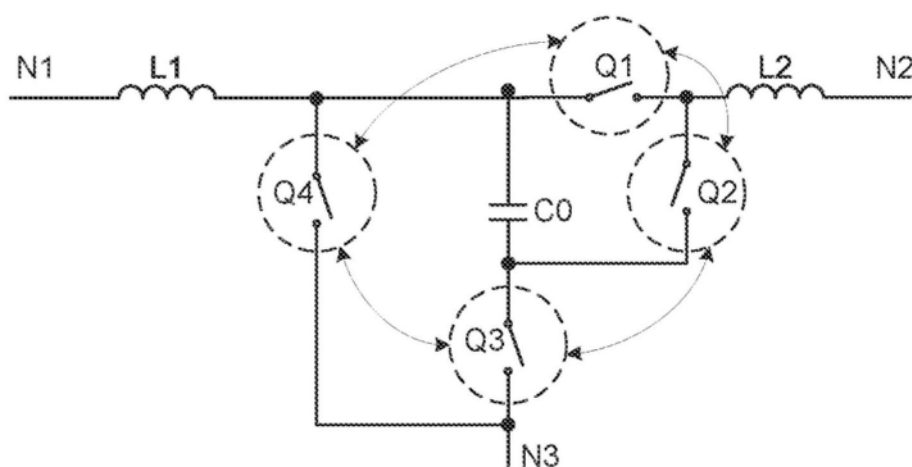


图30

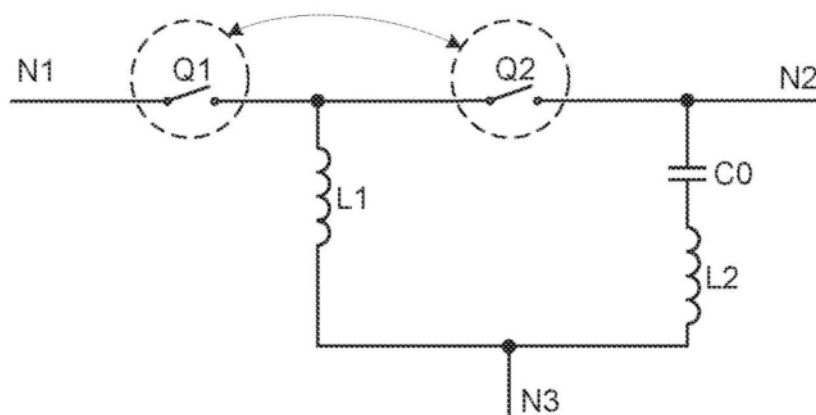


图31

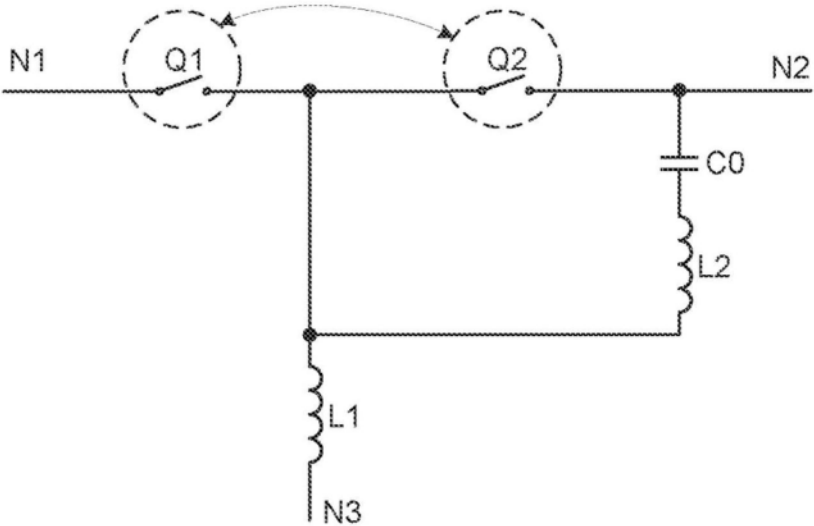


图32

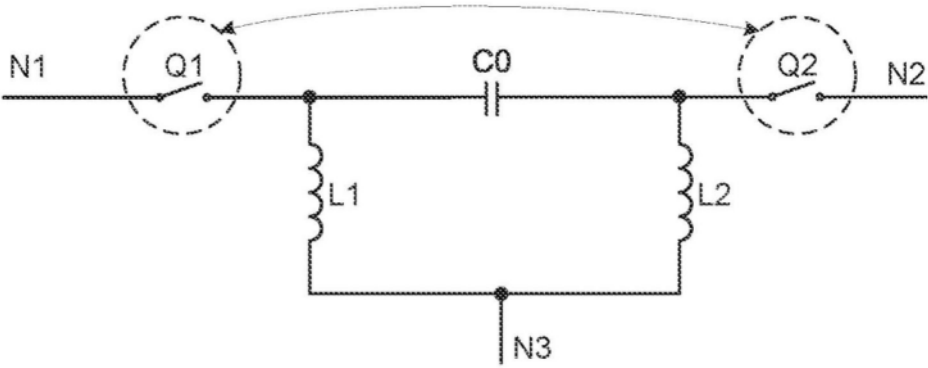


图33

3400

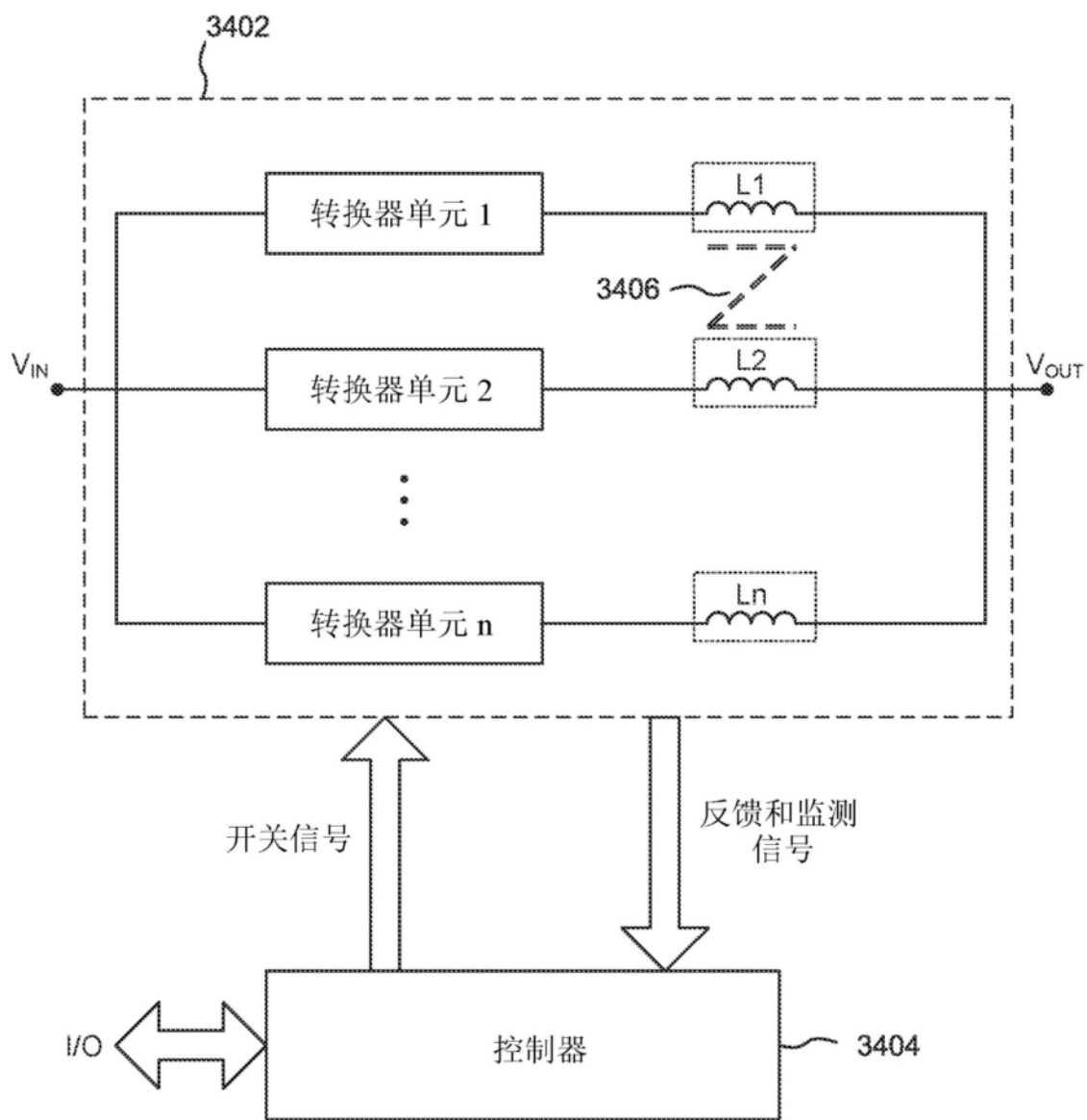


图34

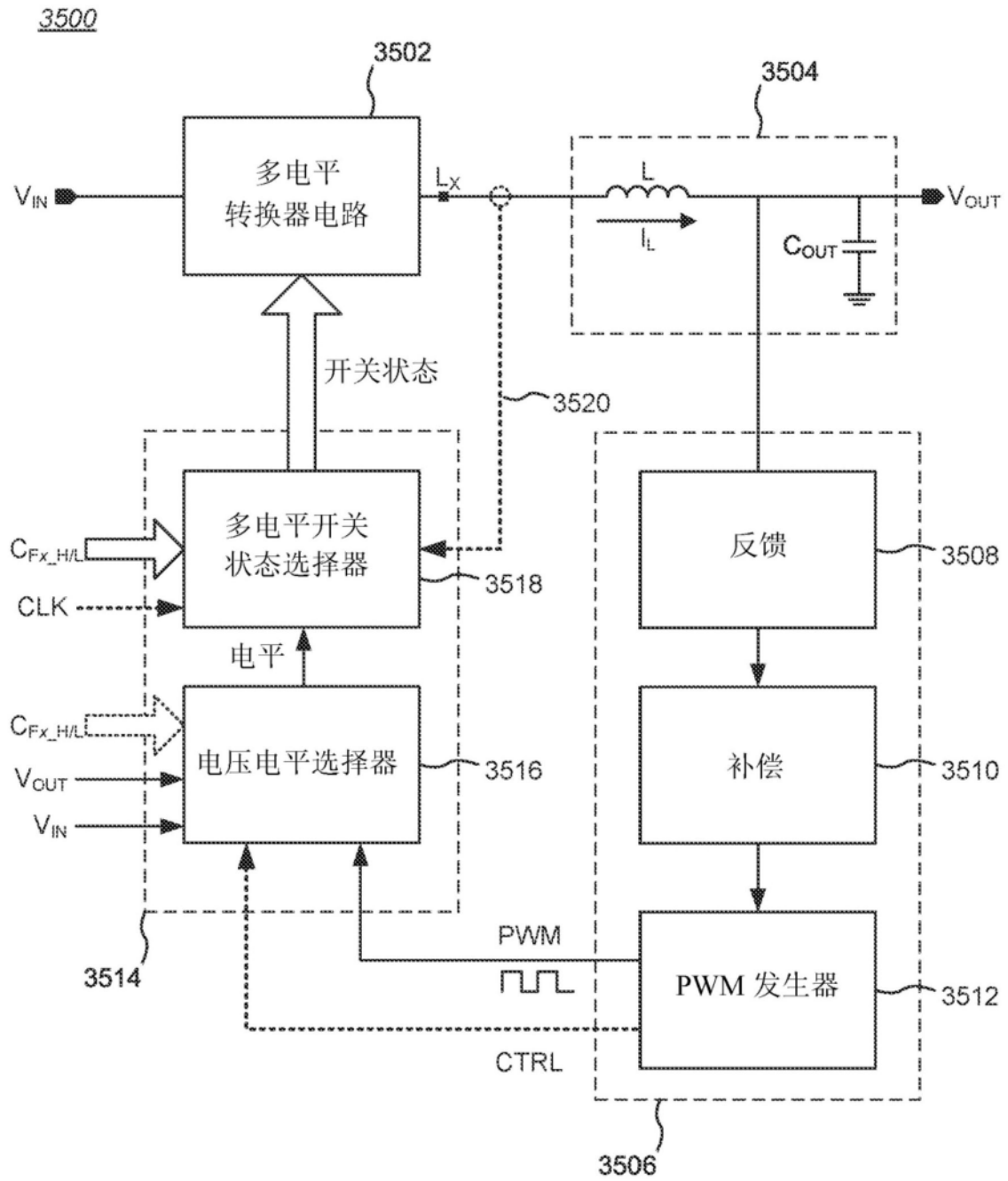


图35