



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I512701 B

(45) 公告日：中華民國 104 (2015) 年 12 月 11 日

(21) 申請案號：102128474

(22) 申請日：中華民國 102 (2013) 年 08 月 08 日

(51) Int. Cl. : G09G3/20 (2006.01)

G09G3/36 (2006.01)

(71) 申請人：聯詠科技股份有限公司 (中華民國) NOVATEK MICROELECTRONICS CORP.

(TW)

新竹市新竹科學園區創新一路 13 號 2 樓

(72) 發明人：胡仁傑 HU, JEN CHIEH (TW)

(74) 代理人：祁明輝；林素華；涂綺玲

(56) 參考文獻：

TW I343555

TW 201117177A

TW 201117179A

CN 101739968A

審查人員：吳傳瑞

申請專利範圍項數：20 項 圖式數：6 共 30 頁

(54) 名稱

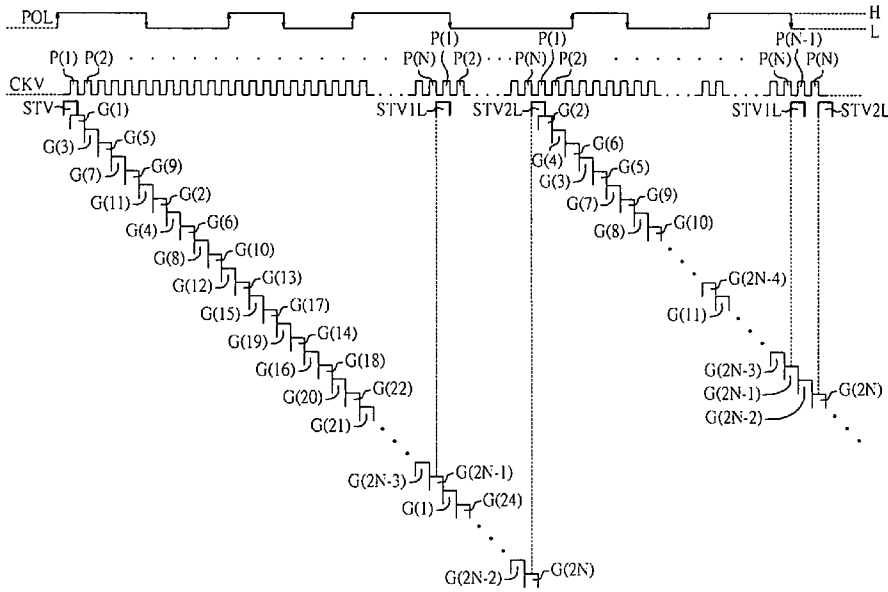
液晶顯示器及其閘極驅動器

LIQUID CRYSTAL DISPLAY AND GATE DRIVER THEREOF

(57) 摘要

一種液晶顯示器及其閘極驅動器。閘極驅動器包括第一輸出單元、第二輸出單元、第一計數器、第二計數器及多工單元。第一計數器根據第一起始訊號及極性訊號計數時脈訊號以控制第一輸出單元輸出奇數閘極驅動訊號。第二計數器根據第二起始訊號及極性訊號計數時脈訊號以控制第二輸出單元輸出偶數閘極驅動訊號。多工單元選擇性地將極性訊號輸出至第一計數器或第二計數器。

A liquid crystal display and a data driver are disclosed. The gate driver comprises a first output unit, a second output unit, a first counter, a second counter, and a multiplex unit. The first counter counts a clock to control the first output unit to output odd gate driving signal according to a first start signal and a polar signal. The second counter counts the clock to control the second output unit to output even gate driving signal according to a second start signal and the polar signal. The multiplex unit selectively outputs the polar signal to the first counter or the second counter.



第 4 圖

G(1)、G(3)、G

(5)、...、G

(2N-1) . . . 奇數閘

極驅動訊號

G(2)、G(4)、G

(6)、...、G

(2N) . . . 偶數閘極

驅動訊號

STV . . . 起始訊號

STV1L . . . 第三起
始訊號

STV2L . . . 第四起
始訊號

CKV . . . 時脈訊號

POL . . . 極性訊號

P(1)~P(n) . . . 時脈

H . . . 第一位準

L . . . 第二位準

公告本**發明摘要**

※ 申請案號： 102128474

※ 申請日：

102. 8. -8

※IPC 分類： G09G 3/20 (2006.1)
G09G 3/36 (2006.1)**【發明名稱】(中文/英文)**

液晶顯示器及其閘極驅動器 /LIQUID CRYSTAL DISPLAY AND
GATE DRIVER THEREOF

【中文】

一種液晶顯示器及其閘極驅動器。閘極驅動器包括第一輸出單元、第二輸出單元、第一計數器、第二計數器及多工單元。第一計數器根據第一起始訊號及極性訊號計數時脈訊號以控制第一輸出單元輸出奇數閘極驅動訊號。第二計數器根據第二起始訊號及極性訊號計數時脈訊號以控制第二輸出單元輸出偶數閘極驅動訊號。多工單元選擇性地將極性訊號輸出至第一計數器或第二計數器。

【英文】

A liquid crystal display and a data driver are disclosed. The gate driver comprises a first output unit, a second output unit, a first counter, a second counter, and a multiplex unit. The first counter counts a clock to control the first output unit to output odd gate driving signal according to a first start signal and a polar signal. The second counter counts the clock to control the second output

unit to output even gate driving signal according to a second start signal and the polar signal. The multiplex unit selectively outputs the polar signal to the first counter or the second counter.

【代表圖】

【本案指定代表圖】：第（ 4 ）圖。

【本代表圖之符號簡單說明】：

G(1)、G (3)、G(5)、...、G(2N-1)：奇數閘極驅動訊號

G(2)、G (4)、G (6)、...、G(2N)：偶數閘極驅動訊號

STV：起始訊號

STV1L：第三起始訊號

STV2L：第四起始訊號

CKV：時脈訊號

POL：極性訊號

P(1)~P(n)：時脈

H：第一位準

L：第二位準

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：

無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

液晶顯示器及其閘極驅動器 / LIQUID CRYSTAL DISPLAY AND
GATE DRIVER THEREOF

【技術領域】

【0001】 本發明是有關於一種電子裝置，且特別是有關於一種液晶顯示器及其閘極驅動器。

【先前技術】

【0002】 由於液晶顯示(Liquid Crystal Display, LCD)裝置具有耗電量低、發熱量少、重量輕及非輻射性等特性，因此被使用於各式各樣的電子產品中，並且逐漸地取代傳統的陰極射線管(Cathode Ray Tube, CRT)顯示裝置。液晶顯示裝置的液晶分子有一種特性，就是不能夠一直固定驅動在同一極性電壓不變。否則時間一久，即使將此電壓取消掉，液晶分子會因為特性的破壞而無法再因應電場的變化來轉動。因此每隔一段時間就必須將電壓極性改變，以避免液晶分子的特性遭到破壞。

【0003】 目前常見的液晶顯示面板可分為常規畫素(Normal Pixel)陣列及翻轉畫素(Flip Pixel)陣列。常規畫素陣列的極性變換方式係採 1+2 線反轉(Line Inversion)，而翻轉畫素陣列的極性變換方式係採行反轉(Column Inversion)。然而，翻轉畫素陣列的開口率較低，而 1+2 線反轉的極性變換方式的耗電量較大。因此，

如何同時兼具高開口率及低耗電量即成爲一個相當重要的課題。

【發明內容】

【0004】 本發明係有關於一種液晶顯示器及其閘極驅動器。

【0005】 根據本發明，提出一種液晶顯示器。液晶顯示器包括奇數掃描線、偶數掃描線、常規畫素(Normal Pixel)陣列、資料線、資料驅動器、閘極驅動器及時序控制器。常規畫素陣列包括奇數列畫素及偶數列畫素。奇數列畫素係受控於奇數掃描線，且偶數列畫素係受控於偶數掃描線。奇數列畫素與偶數列畫素相鄰且位於同一行。資料線係連接奇數列畫素及偶數列畫素。資料驅動器係連接資料線。閘極驅動器根據時脈訊號、第一起始訊號及極性訊號輸出奇數閘極驅動訊號至奇數掃描線，並根據時脈訊號、第二起始訊號及極性訊號輸出偶數閘極驅動訊號至偶數掃描線。時序控制器提供時脈訊號及極性訊號。

【0006】 根據本發明，提出一種閘極驅動器。閘極驅動器包括第一輸出單元、第二輸出單元、第一計數器、第二計數器及多工單元。第一計數器根據第一起始訊號及極性訊號計數時脈訊號以控制第一輸出單元輸出奇數閘極驅動訊號。第二計數器根據第二起始訊號及極性訊號計數時脈訊號以控制第二輸出單元輸出偶數閘極驅動訊號。多工單元選擇性地將極性訊號輸出至第一計數器或第二計數器。

【0007】 爲了對本發明之上述及其他方面有更佳的瞭解，下

文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

【圖式簡單說明】

【0008】

第 1 圖繪示係為依照第一實施例之一種液晶顯示器之示意圖。

第 2 圖繪示係為掃描線、資料線、奇數列畫素及偶數列畫素之局部示意圖。

第 3 圖繪示係為依照第一實施例之一種閘極驅動器之示意圖。

第 4 圖繪示係為依照第一實施例之一種訊號時序圖。

第 5 圖繪示係為依照第二實施例之一種訊號時序圖。

第 6 圖繪示係為依照第三實施例之一種訊號時序圖。

【實施方式】

第一實施例

【0009】 請同時參照第 1 圖及第 2 圖，第 1 圖繪示係為依照第一實施例之一種液晶顯示器之示意圖，第 2 圖繪示係為掃描線、資料線、奇數列畫素及偶數列畫素之局部示意圖。液晶顯示器 1 包括奇數掃描線 11、偶數掃描線 12、常規畫素(Normal Pixel)陣列 13、資料線 14、資料驅動器 15、閘極驅動器 GD₁~DG_i及時序控制器 17，i 係大於 1 之正整數。閘極驅動器 GD₂ 為閘極驅動器 GD₁ 之下一級，閘極驅動器 GD₃ 為閘極驅動器 GD₂ 之下一級。以此類推，閘極驅動器 GD_i 為閘極驅動器 GD_{i-1} 之下一級。常規畫素陣列 13 包括奇數列畫素 131 及偶數列畫素 132。奇數列畫素 131 係受控於奇數掃描線 11 其中之一，且偶數列畫素 132 係受控於偶數掃

描線 12 其中之一。相鄰且位於同一行之奇數列畫素 131 與偶數列畫素 132 連接至相同之資料線 14。

【0010】 各閘極驅動器 GD₁~DG_i 根據時脈訊號 CKV、第一起始訊號 STVR1 及極性訊號 POL 輸出複數個奇數閘極驅動訊號 G(1)、G(3)、G(5)、...、G(2N-1)至奇數掃描線 11，並根據時脈訊號 CKV、第二起始訊號 STVR2 及極性訊號 POL 輸出偶數閘極驅動訊號 G(2)、G(4)、G(6)、...、G(2N)至偶數掃描線 12。其中，N 係大於 1 之正整數。時序控制器 17 提供門鎖致能訊號 LD、起始訊號 STV、時脈訊號 CKV 及極性訊號 POL。起始訊號 STV 可以做為位於第一級之閘極驅動器 GD₁ 的第一起始訊號 STV1R 及第二起始訊號 STV2R。前述時序控制器 17 可以調整極性訊號 POL 以控制閘極驅動器 16 改變奇數閘極驅動訊號 G(1)、G(3)、G(5)、...、G(2N-1)及偶數閘極驅動訊號 G(2)、G(4)、G(6)、...、G(2N)之輸出順序。

【0011】 請參照第 1 圖及第 3 圖，第 3 圖繪示係為依照第一實施例之一種閘極驅動器之示意圖。前述閘極驅動器 GD₁~DG_i 於第 3 圖係以閘極驅動器 16 為例說明。閘極驅動器 16 包括第一輸出單元 161、第二輸出單元 162、第一計數器 163、第二計數器 164 及多工單元 165。第一計數器 163 例如為正向計數、反向計數或跳躍計數，且第二計數器 164 例如為正向計數、反向計數或跳躍計數。

【0012】 第一計數器 163 根據第一起始訊號 STV1R 及極性訊

號 POL 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 $G(1)$ 、 $G(3)$ 、 $G(5)$ 、...、 $G(2N-1)$ 。第二計數器 164 根據第二起始訊號 STV2R 及極性訊號 POL 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 $G(2)$ 、 $G(4)$ 、 $G(6)$ 、...、 $G(2N)$ 。多工單元 165 選擇性地將極性訊號 POL 輸出第一計數器 163 或第二計數器 164。

● **【0013】** 第一計數器 163 根據第一起始訊號 STV1R 及極性訊號 POL 輸出第三起始訊號 STV1L 至下一級之閘極驅動器，第三起始訊號 STV1L 用以關閉及重置本級之第一計數器 163，並喚醒下一級之第一計數器 163。第二計數器 164 根據第二起始訊號 STV2R 及極性訊號 POL 輸出第四起始訊號 STV2L 至下一級之閘極驅動器，第四起始訊號 STV2L 用以關閉及重置本級之第二計數器 164，並喚醒下一級之閘極驅動器之第二計數器 164。

● **【0014】** 舉例來說，閘極驅動器 GD_1 之第一計數器 163 根據第一起始訊號 STV1R 及極性訊號 POL 輸出第三起始訊號 STV1L 至閘極驅動器 GD_2，第三起始訊號 STV1L 用以關閉及重置閘極驅動器 GD_1 之第一計數器 163，並喚醒閘極驅動器 GD_2 之第一計數器 163。第二計數器 164 根據第二起始訊號 STV2R 及極性訊號 POL 輸出第四起始訊號 STV2L 至閘極驅動器 GD_2，第四起始訊號用以關閉及重置閘極驅動器 GD_1 之第二計數器 164，並喚醒閘極驅動器 GD_2 之第二計數器 164。

【0015】 請參照第 1 圖、第 3 圖及第 4 圖，第 4 圖繪示係為

依照第一實施例之一種訊號時序圖。舉例來說，第一計數器 163 及第二計數器 164 係正向計數。當閘極驅動器 GD_1 收到起始訊號 STV 且極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(1)、G(3)、G(5)、G(7)、G(9)及 G(11)。其中，時脈訊號 CKV 包括第 1 個時脈 P(1)~第 N 個時脈 P(N)，且第一位準 H 大於第二位準 L。接著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(2)、G(4)、G(6)、G(8)、G(10)及 G(12)。

【0016】 跟著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(13)、G(15)、G(17)及 G(19)。然後，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(14)、G(16)、G(18)、G(20)及 G(22)。

【0017】 接著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(21)、...、G(2N-3)、G(2N-1)及 G(1)。當第一計數器 163 計數時脈訊號 CKV 之第 N 個時脈 P(N) 時，輸出第三起始訊號 STV1L 做為閘極驅動器 GD_2 的第一起始

訊號 STV1R。第三起始訊號 STV1L 用以關閉及重置閘極驅動器 GD_1 之第一計數器 163，並喚醒閘極驅動器 GD_2 之第一計數器 163。閘極驅動器 GD_2 之第一計數器 163 開始計數時脈訊號 CKV。閘極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(1)。

【0018】 跟著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(24)、...、G(2N-2)及 G(2N)。當閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 之第 N 個時脈 P(N)時，輸出第四起始訊號 STV2L 做為閘極驅動器 GD_2 的第一起始訊號 STV2R。第四起始訊號 STV2L 用以關閉及重置閘極驅動器 GD_1 之第二計數器 164，並喚醒閘極驅動器 GD_2 之第二計數器 164。閘極驅動器 GD_2 之第二計數器 164 開始計數時脈訊號 CKV。閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(2)、G(4)及 G(6)。

【0019】 然後，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(3)、G(5)、G(7)及 G(9)。接著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(8)、G(10)、...、

$G(2N-4)$ 。跟著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 $G(1)$ 、...、 $G(2N-3)$ 及 $G(2N-1)$ 。

【0020】 當閘極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 之第 N 個時脈 P(N) 時，輸出第三起始訊號 STV1L 做為閘極驅動器 GD_3 的第一起始訊號 STV1R。第三起始訊號 STV1L 用以關閉及重置閘極驅動器 GD_2 之第一計數器 163，並喚醒閘極驅動器 GD_3 之第一計數器 163。接著，閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 $G(2N-2)$ 及 $G(2N)$ 。當閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 之第 N 個時脈 P(N) 時，輸出第四起始訊號 STV2L 做為閘極驅動器 GD_3 的第二起始訊號 STV2R。以此類推，可得閘極驅動器 GD_3 ~ DG_i 之奇數閘極驅動訊號 $G(1)$ 、 $G(3)$ 、 $G(5)$ 、...、 $G(2N-1)$ 與偶數閘極驅動訊號 $G(2)$ 、 $G(4)$ 、 $G(6)$ 、...、 $G(2N)$ 之輸出順序。

第二實施例

【0021】 請參照第 1 圖、第 3 圖及第 5 圖，第 5 圖繪示係為依照第二實施例之一種訊號時序圖。第二實施例與第一實施例主要不同之處在於第二實施例之第一計數器 163 係反向計數，且第二計數器 164 係正向計數。當閘極驅動器 GD_1 收到起始訊號 STV

且極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(2N-1)、G(2N-3)、G(2N-5)、G(2N-7)、G(2N-9)及 G(2N-11)。接著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(2)、G(4)、G(6)、G(8)、G(10)及 G(12)。

● **【0022】** 跟著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(2N-13)、G(2N-15)、G(2N-17)及 G(2N-19)。然後，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(14)、G(16)、G(18)、G(20)及 G(22)。

● **【0023】** 接著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(2N-21)、...、G(3)及 G(1)。當第一計數器 163 計數時脈訊號 CKV 之第 N 個時脈 P(N)時，輸出第三起始訊號 STV1L 做為閘極驅動器 GD_2 的第一起始訊號 STV1R。第三起始訊號 STV1L 用以關閉及重置閘極驅動器 GD_1 之第一計數器 163，並喚醒閘極驅動器 GD_2 之第一計數器 163。閘極驅動器 GD_2 之第一計數器 163 開始計數時脈訊號 CKV。閘

極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 $G(2N-1)$ 。

【0024】 跟著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 $G(24)$ 、...、 $G(2N-2)$ 及 $G(2N)$ 。當閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 之第 N 個時脈 P(N) 時，輸出第四起始訊號 STV2L 做為閘極驅動器 GD_2 的第一起始訊號 STV2R。第四起始訊號 STV2L 用以關閉及重置閘極驅動器 GD_1 之第二計數器 164，並喚醒閘極驅動器 GD_2 之第二計數器 164。閘極驅動器 GD_2 之第二計數器 164 開始計數時脈訊號 CKV。閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 重新輸出偶數閘極驅動訊號 $G(2)$ 。

第三實施例

【0025】 請參照第 1 圖、第 3 圖及第 6 圖，第 6 圖繪示係為依照第三實施例之一種訊號時序圖。第三實施例與第一實施例主要不同之處在於第三實施例之第一計數器 163 及第二計數器 164 係跳躍計數。畫面時間 Tf 包括時段 Ta 及時段 Tb。時段 Ta 為畫面時間 Tf 的二分之一，且時段 Tb 為畫面時間 Tf 的二分之一。於時段 Ta，跳躍訊號 JUMP 等於第二位準 L。於時段 Tb，跳躍訊號 JUMP 等於第一位準 H。

【0026】 於時段 Ta，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後且跳躍訊號 JUMP 等於第二位準 L，第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出第 $4n-3$ 個閘極驅動訊號。當極性訊號 POL 由第一位準 H 改變為第二位準 L 後且跳躍訊號等於第二位準 L，第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出第 $4n-2$ 個閘極驅動訊號。其中， n 係大於 1 之正整數。

● 【0027】 於時段 Tb，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後且跳躍訊號 JUMP 等於第一位準 H，第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出第 $4n-1$ 個閘極驅動訊號。當極性訊號 POL 由第一位準 H 改變為第二位準 L 後且跳躍訊號 JUMP 等於第一位準 H，第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出第 $4n$ 個閘極驅動訊號。

● 【0028】 舉例來說，於時段 Ta，當閘極驅動器 GD_1 收到起始訊號 STV 且極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(1)、G(5)、G(9)、G(13)、G(17)及 G(21)。接著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(2)、G(6)、G(10)、G(14)、G(18)及 G(22)。

【0029】 跟著，當極性訊號 POL 由第二位準 L 改變為第一位

準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(25)、G(29)、G(33)及 G(37)。然後，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(26)、G(30)、G(34)、G(38)及 G(42)。

【0030】 接著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(41)、...、G(4N-7)及 G(4N-3)。當第一計數器 163 計數時脈訊號 CKV 之第 N 個時脈 P(N)時，輸出第三起始訊號 STV1L 做為閘極驅動器 GD_2 的第一起始訊號 STV1R。第三起始訊號 STV1L 用以關閉及重置閘極驅動器 GD_1 之第一計數器 163，並喚醒閘極驅動器 GD_2 之第一計數器 163。閘極驅動器 GD_2 之第一計數器 163 開始計數時脈訊號 CKV。閘極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(1)。

【0031】 跟著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(46)、...、G(4N-6)及 G(4N-2)。當閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 之第 N 個時脈 P(N)時，輸出第四起始訊號 STV2L 做為閘極驅動器 GD_2 的第一起始訊號 STV2R。第四起始訊號 STV2L 用以關閉及重置

閘極驅動器 GD_1 之第二計數器 164，並喚醒閘極驅動器 GD_2 之第二計數器 164。閘極驅動器 GD_2 之第二計數器 164 開始計數時脈訊號 CKV。閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 重新輸出偶數閘極驅動訊號 G(2)。

● **【0032】** 於時段 Tb，當閘極驅動器 GD_1 收到起始訊號 STV 且極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(3)、G(7)、G(11)、G(15)、G(19) 及 G(23)。接著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(4)、G(8)、G(12)、G(16)、G(20) 及 G(24)。

● **【0033】** 跟著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，閘極驅動器 GD_1 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 G(27)、G(31)、G(35) 及 G(39)。然後，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，閘極驅動器 GD_1 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 G(28)、G(32)、G(36)、G(40) 及 G(44)。

【0034】 接著，當極性訊號 POL 由第二位準 L 改變為第一位準 H 後，第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單

元 161 輸出奇數閘極驅動訊號 $G(43)$ 、...、 $G(4N-5)$ 及 $G(4N-1)$ 。當第一計數器 163 計數時脈訊號 CKV 之第 N 個時脈 $P(N)$ 時，輸出第三起始訊號 STV1L 做為閘極驅動器 GD_2 的第一起始訊號 STV1R。第三起始訊號 STV1L 用以關閉及重置閘極驅動器 GD_1 之第一計數器 163，並喚醒閘極驅動器 GD_2 之第一計數器 163。閘極驅動器 GD_2 之第一計數器 163 開始計數時脈訊號 CKV。閘極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 以控制第一輸出單元 161 輸出奇數閘極驅動訊號 $G(3)$ 。

【0035】 跟著，當極性訊號 POL 由第一位準 H 改變為第二位準 L 後，第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 輸出偶數閘極驅動訊號 $G(48)$ 、...、 $G(4N-4)$ 及 $G(4N)$ 。當閘極驅動器 GD_2 之第一計數器 163 計數時脈訊號 CKV 之第 N 個時脈 $P(N)$ 時，輸出第四起始訊號 STV2L 做為閘極驅動器 GD_2 的第一起始訊號 STV2R。第四起始訊號 STV2L 用以關閉及重置閘極驅動器 GD_1 之第二計數器 164，並喚醒閘極驅動器 GD_2 之第二計數器 164。閘極驅動器 GD_2 之第二計數器 164 開始計數時脈訊號 CKV。閘極驅動器 GD_2 之第二計數器 164 計數時脈訊號 CKV 以控制第二輸出單元 162 重新輸出偶數閘極驅動訊號 $G(4)$ 。

【0036】 前述液晶顯示器及其閘極驅動器所應用的畫素陣列可採用常規畫素陣列以提高開口率。此外，前述液晶顯示器及其閘極驅動器所應用的資料驅動器可採用行反轉(column)的驅動方

式來驅動常規畫素陣列以減少耗電量。

【0037】 綜上所述，雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明。本發明所屬技術領域中具有通常知識者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾。因此，本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0038】

- 1：液晶顯示器
- 11：奇數掃描線
- 12：偶數掃描線
- 13：常規畫素陣列
- 14：資料線
- 15：資料驅動器
- 17：時序控制器
- 131：奇數列畫素
- 132：偶數列畫素
- 161：第一輸出單元
- 162：第二輸出單元
- 163：第一計數器
- 164：第二計數器
- 165：多工單元
- GD₁~DG_i：閘極驅動器

G(1)、G(3)、G(5)、...、G(2N-1)：奇數閘極驅動訊號

G(2)、G(4)、G(6)、...、G(2N)：偶數閘極驅動訊號

LD：閃鎖致能訊號

STV：起始訊號

STV1R：第一起始訊號

STV2R：第二起始訊號

STV1L：第三起始訊號

STV2L：第四起始訊號

CKV：時脈訊號

POL：極性訊號

P(1)~P(n)：時脈

H：第一位準

L：第二位準

JUMP：跳躍訊號

Tf：畫面時間

Ta、Tb：時段

申請專利範圍

1. 一種閘極驅動器，包括：

— 第一輸出單元；

— 第二輸出單元；

— 第一計數器，用以根據一第一起始訊號及一極性訊號計數一時脈訊號以控制該第一輸出單元輸出複數個奇數閘極驅動訊號；

— 第二計數器，用以根據一第二起始訊號及該極性訊號計數該時脈訊號以控制該第二輸出單元輸出複數個偶數閘極驅動訊號；以及

— 多工單元，用以選擇性地將該極性訊號輸出至該第一計數器或該第二計數器。

2. 如申請專利範圍第 1 項所述之閘極驅動器，其中該些奇數閘極驅動訊號及該些偶數閘極驅動訊號之輸出順序係受控於該極性訊號。

3. 如申請專利範圍第 1 項所述之閘極驅動器，其中當該極性訊號由一第二位準改變為一第一位準後，該第一計數器計數該時脈訊號以控制該第一輸出單元輸出該些奇數閘極驅動訊號，當該極性訊號由該第一位準改變為該第二位準後，該第二計數器計數該時脈訊號以控制該第二輸出單元輸出該些偶數閘極驅動訊號，該第一位準大於該第二位準。

4. 如申請專利範圍第 1 項所述之閘極驅動器，其中該第一計

數器根據該第一起始訊號及該極性訊號輸出一第三起始訊號至一另一閘極驅動器，該另一閘極驅動器係為該閘極驅動器之下一級。

5. 如申請專利範圍第 4 項所述之閘極驅動器，其中該第二計數器根據該第二起始訊號及該極性訊號輸出一第四起始訊號至一另一閘極驅動器，該另一閘極驅動器係為該閘極驅動器之下一級。

6. 如申請專利範圍第 1 項所述之閘極驅動器，其中該些奇數閘極驅動訊號包括一第 $4n-3$ 個閘極驅動訊號，該些偶數閘極驅動訊號包括一第 $4n-2$ 個閘極驅動訊號， n 係大於 1 之正整數，當該極性訊號由一第二位準改變為一第一位準後且一跳躍訊號等於該第二位準，該第一計數器計數該時脈訊號以控制該第一輸出單元輸出該第 $4n-3$ 個閘極驅動訊號，當該極性訊號由該第一位準改變為該第二位準後且該跳躍訊號等於該第二位準，該第二計數器計數該時脈訊號以控制該第二輸出單元輸出該第 $4n-2$ 個閘極驅動訊號，該第一位準大於該第二位準。

7. 如申請專利範圍第 1 項所述之閘極驅動器，其中該些奇數閘極驅動訊號包括一第 $4n-1$ 個閘極驅動訊號，該些偶數閘極驅動訊號包括一第 $4n$ 個閘極驅動訊號， n 係大於 1 之正整數，當該極性訊號由一第二位準改變為一第一位準後且一跳躍訊號等於一第一位準，該第一計數器計數該時脈訊號以控制該第一輸出單元輸出該第 $4n-1$ 個閘極驅動訊號，當該極性訊號由該第一位準改變

為該第二位準後且該跳躍訊號等於該第一位準，該第二計數器計數該時脈訊號以控制該第二輸出單元輸出該第 $4n$ 個閘極驅動訊號，該第一位準大於該第二位準。

8. 如申請專利範圍第 1 項所述之閘極驅動器，其中該第一計數器係為正向計數、反向計數或跳躍計數。

9. 如申請專利範圍第 1 項所述之閘極驅動器，其中該第二計數器係為正向計數、反向計數或跳躍計數。

10. 如申請專利範圍第 1 項所述之閘極驅動器，其中該第一計數器係反向計數，且該第二計數器係正向計數。

11. 一種液晶顯示器，包括：

複數個奇數掃描線；

複數個偶數掃描線；

一常規畫素(Normal Pixel)陣列，包括：

一奇數列畫素，係受控於該些奇數掃描線其中之一；

一偶數列畫素，係受控於該些偶數掃描線其中之一，該奇數列畫素與該偶數列畫素相鄰且位於同一行；

一資料線，係連接該奇數列畫素及該偶數列畫素；

一資料驅動器，係連接該資料線；

一閘極驅動器，用以根據一時脈訊號、一第一起始訊號及一極性訊號輸出複數個奇數閘極驅動訊號至該些奇數掃描線，並根據該時脈訊號、一第二起始訊號及該極性訊號輸出複數個偶數閘極驅動訊號至該些偶數掃描線；

一時序控制器，用以提供該時脈訊號及該極性訊號。

12. 如申請專利範圍第 11 項所述之液晶顯示器，其中該時序控制器調整該極性訊號以控制該閘極驅動器改變該些奇數閘極驅動訊號及該些偶數閘極驅動訊號之輸出順序。

13. 如申請專利範圍第 11 項所述之液晶顯示器，其中該閘極驅動器，包括：

一第一輸出單元；

一第二輸出單元；

一第一計數器，用以根據該第一起始訊號及該極性訊號計數該時脈訊號以控制該第一輸出單元輸出該些奇數閘極驅動訊號；

一第二計數器，用以根據該第二起始訊號及該極性訊號計數該時脈訊號以控制該第二輸出單元輸出該些偶數閘極驅動訊號；以及

一多工單元，用以選擇性地將該極性訊號輸出至該第一計數器或該第二計數器。

14. 如申請專利範圍第 13 項所述之液晶顯示器，其中當該極性訊號由一第二位準改變為一第一位準後，該第一計數器計數該時脈訊號以控制該第一輸出單元輸出該些奇數閘極驅動訊號，當該極性訊號由該第一位準改變為該第二位準後，該第二計數器計數該時脈訊號以控制該第二輸出單元輸出該些偶數閘極驅動訊號，該第一位準大於該第二位準。

15. 如申請專利範圍第 13 項所述之液晶顯示器，更包括一另

一閘極驅動器，該另一閘極驅動器係位於該閘極驅動器之下一級，該第一計數器根據該第一起始訊號及該極性訊號輸出一第三起始訊號至該另一閘極驅動器，該第三起始訊號用以關閉及重置該第一計數器。

16. 如申請專利範圍第 13 項所述之液晶顯示器，更包括一另一閘極驅動器，該另一閘極驅動器係位於該閘極驅動器之下一級，該第二計數器根據該第二起始訊號及該極性訊號輸出一第四起始訊號至該另一閘極驅動器，該第四起始訊號用以關閉及重置該第二計數器。

17. 如申請專利範圍第 13 項所述之液晶顯示器，其中該些奇數閘極驅動訊號包括一第 $4n-3$ 個閘極驅動訊號，該些偶數閘極驅動訊號包括一第 $4n-2$ 個閘極驅動訊號， n 係大於 1 之正整數，當該極性訊號由一第二位準改變為一第一位準後且一跳躍訊號等於該第二位準，該第一計數器計數該時脈訊號以控制該第一輸出單元輸出該第 $4n-3$ 個閘極驅動訊號，當該極性訊號由該第一位準改變為該第二位準後且該跳躍訊號等於該第二位準，該第二計數器計數該時脈訊號以控制該第二輸出單元輸出該第 $4n-2$ 個閘極驅動訊號，該第一位準大於該第二位準。

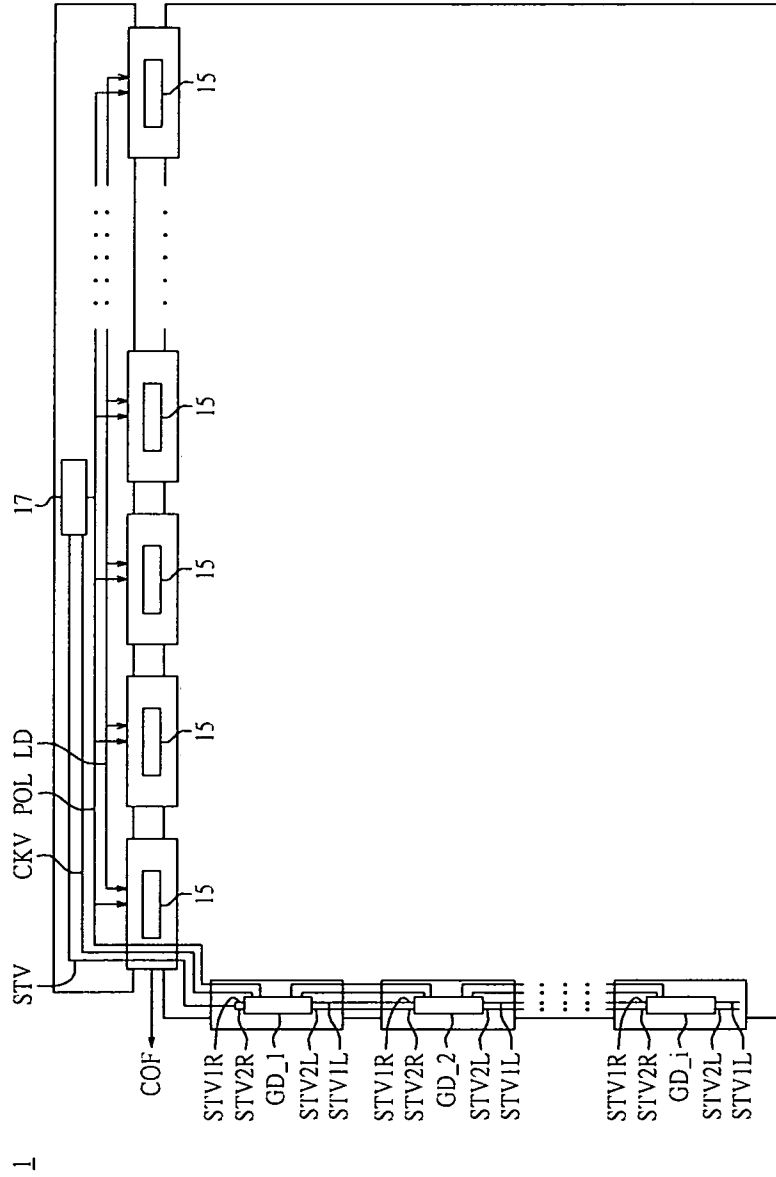
18. 如申請專利範圍第 13 項所述之液晶顯示器，其中該些奇數閘極驅動訊號包括一第 $4n-1$ 個閘極驅動訊號，該些偶數閘極驅動訊號包括一第 $4n$ 個閘極驅動訊號， n 係大於 1 之正整數，當該極性訊號由一第二位準改變為一第一位準後且一跳躍訊號等於

該第一位準，該第一計數器計數該時脈訊號以控制該第一輸出單元輸出該第 $4n-1$ 個閘極驅動訊號，當該極性訊號由該第一位準改變為該第二位準後且該跳躍訊號等於該第一位準，該第二計數器計數該時脈訊號以控制該第二輸出單元輸出該第 $4n$ 個閘極驅動訊號，該第一位準大於該第二位準。

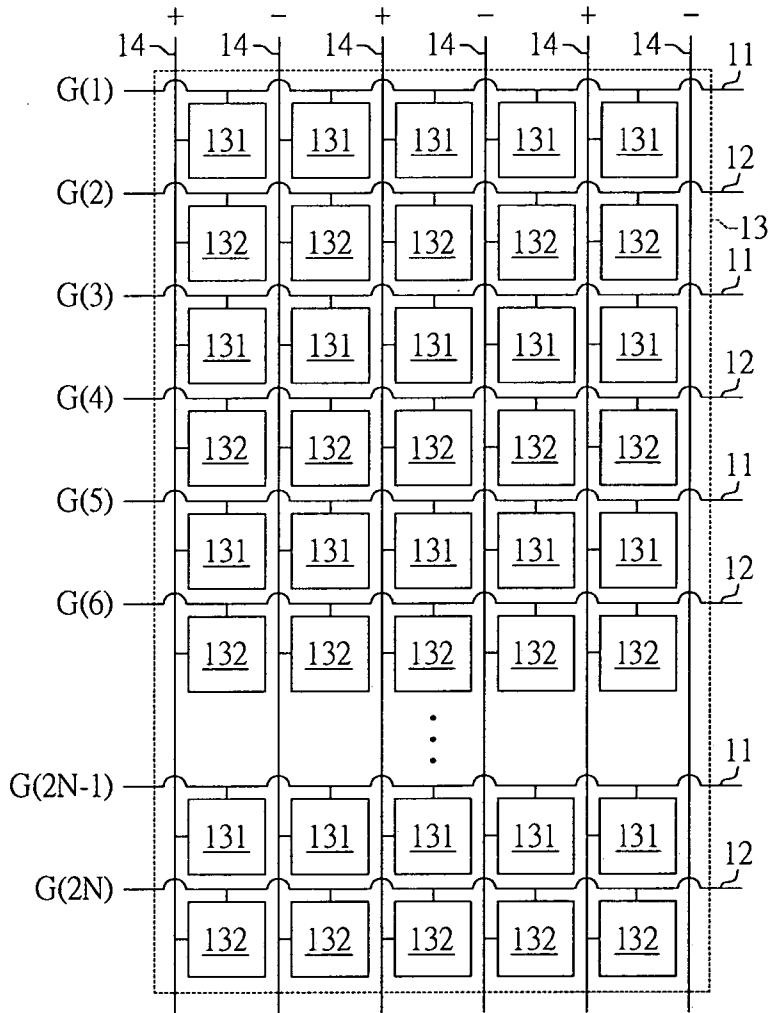
19. 如申請專利範圍第 11 項所述之液晶顯示器，其中該第一計數器係為正向計數、反向計數或跳躍計數。

20. 如申請專利範圍第 11 項所述之液晶顯示器，其中該第二計數器係為正向計數、反向計數或跳躍計數。

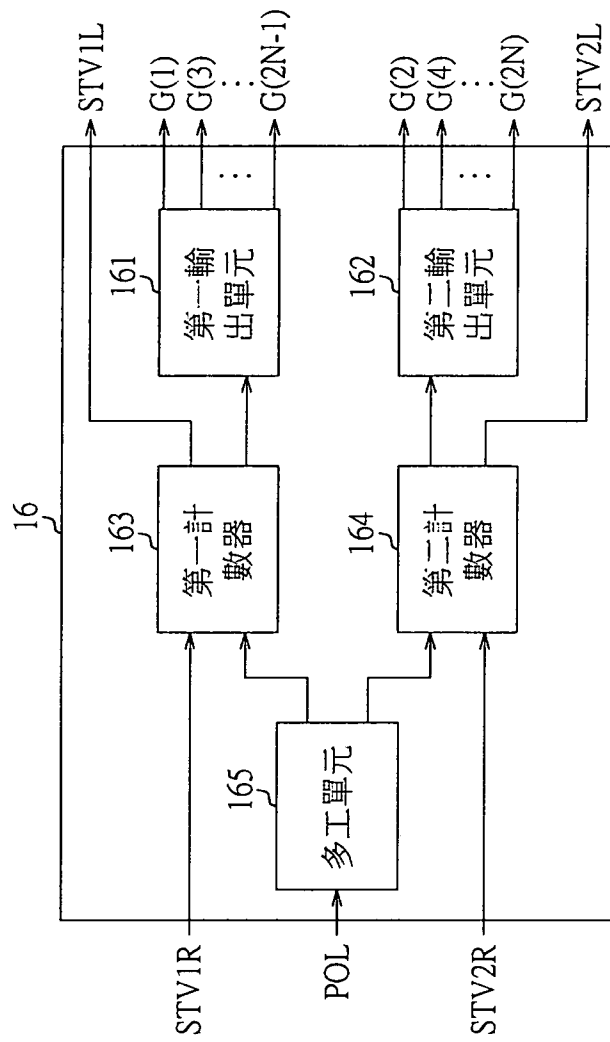
圖式



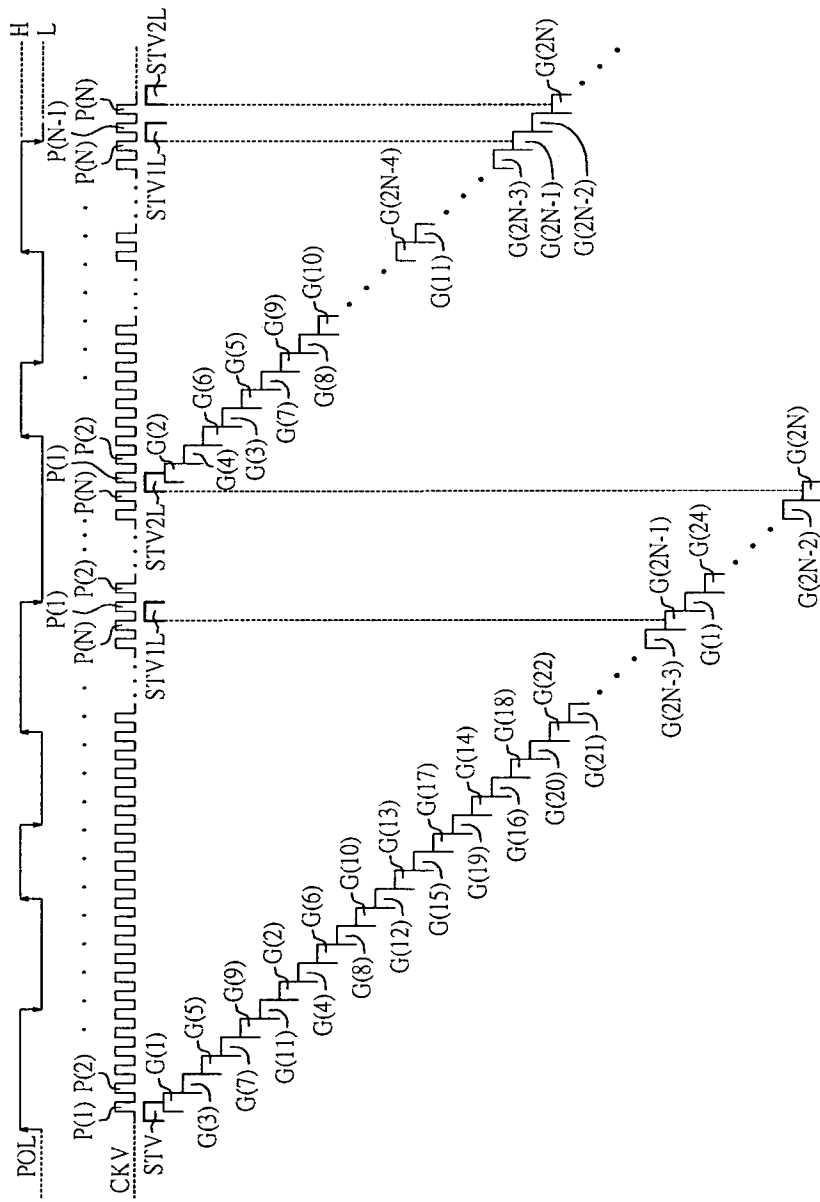
第1圖



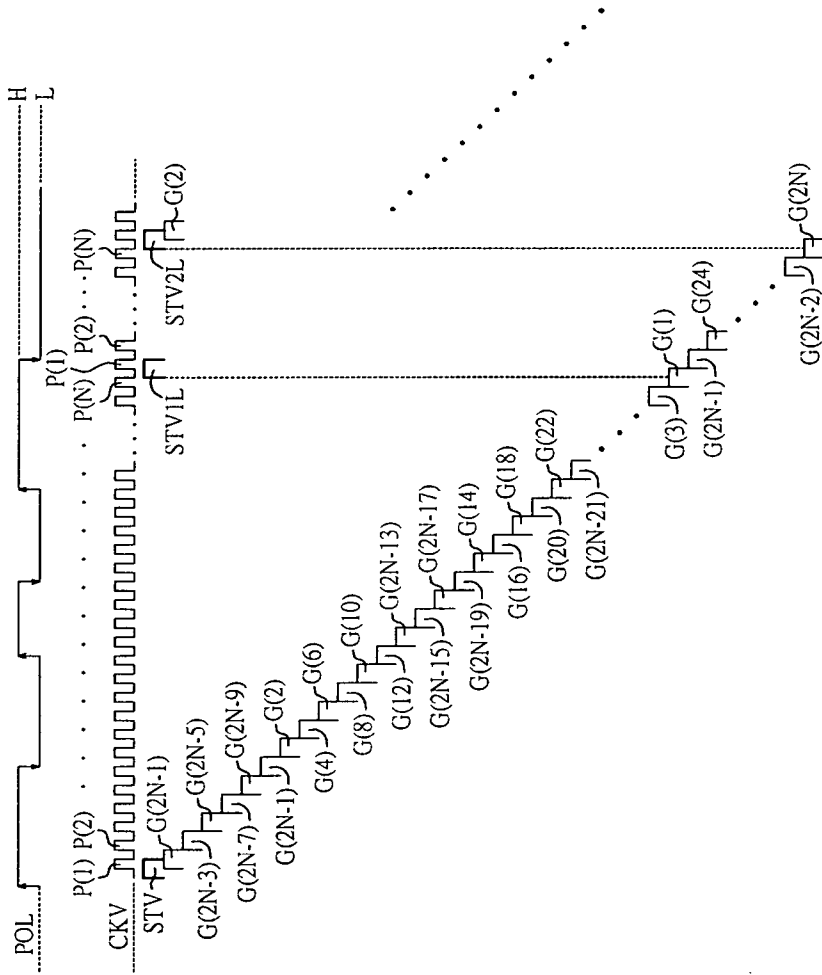
第 2 圖



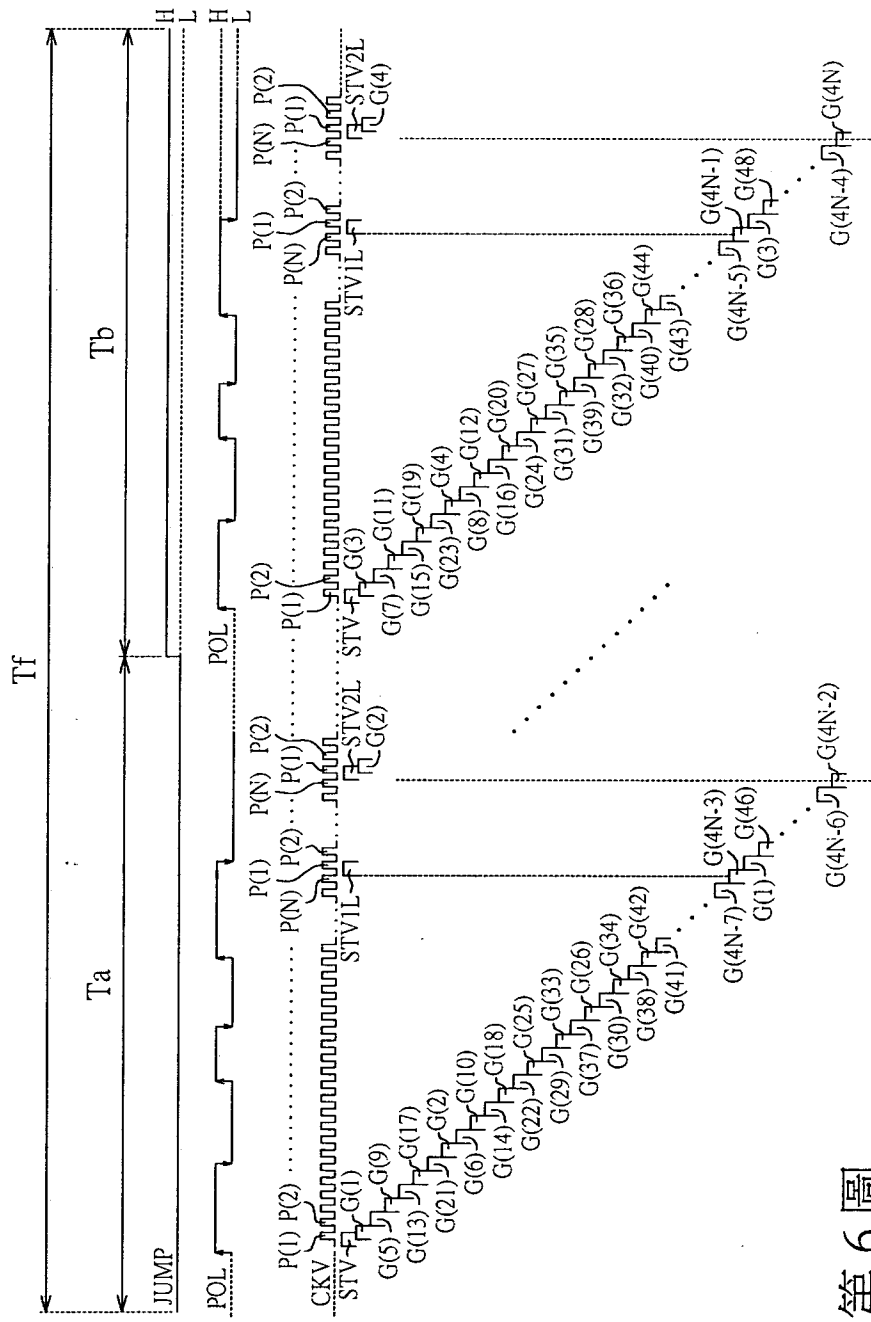
第3圖



第 4 圖



第 5 圖



第6圖