

# 公告本

申請日期	87.9.17
案 號	S71005-7
類 別	H01C <sup>27</sup> / <sub>108</sub>

A4  
C4

468276

(以上各欄由本局填註)

## 發 明 專 利 說 明 書

一、發明 名稱	中 文	自動對準形成電容器的方法
	英 文	
二、發明 創作人	姓 名	1 李進輝 2 梁佳文
	國 籍	中華民國
	住、居所	1 台北市士林區芝玉路 2 段 20 巷 21 號 2 新竹縣關西鎮東光里 16 張 42 號
三、申請人	姓 名 (名稱)	聯華電子股份有限公司
	國 籍	中華民國
	住、居所 (事務所)	新竹科學工業園區新竹市力行二路三號
	代 表 人 姓 名	曹興誠

經濟部中央標準局員工消費合作社印製

裝 訂 線

## 五、發明說明( | )

本發明是有關於一種積體電路的製造方法，且特別是有關於一種製作動態隨機存取記憶體(Dynamic Random Access Memory, DRAM)之電容的方法。

目前所發展之記憶體單元(Memory Cell)係由一個轉移場效電晶體(Transfer Field Effect Transistor, TFET)與一個儲存電容器所構成。第 1 圖是動態隨機存取記憶體元件的記憶單元之電路示意圖。其中，由半導體基底表面之電容陣列(Array of Capacitors)中所篩選出來的電容器 C，可利用其充放電的特性儲存資料；最常見的做法，是將二進位的單一位元資料儲存在所有的電容器中，當未充電時其電容為邏輯 0，而充電後其電容則為邏輯 1。

通常，在電容器 C 的上電極 102 與下電極 100 間具有介電質 101，用以提供電極間所需要的介電常數，並且將電容器 C 耦合至位元線 BL(Bit Line)，藉由電容器的充放電而達到讀寫的目的。而電容器 C 充放電之間的切換工作室透過轉移場效電晶體 T 執行；其方法是將位元線 BL 與轉移場效電晶體 T 的源極相接，電容器 C 與轉移場效電晶體 T 的汲極相接，而字元線 WL(Word Line)的信號則傳送進轉移場效電晶體 T 的閘極，藉以選擇電容器 C 是否與位元線相連接。

當電腦微處理器功能逐漸增強、軟體所進行的程式與運算越來越龐大時，記憶體的電容需求也就越來越高。而增加電容器儲存電荷能力的方法有：(1)增加電容器的面積，使整個儲存於電容器內的電荷數量增加；(2)選擇適當

(請先閱讀背面之注意事項再填寫本頁)

訂

結

## 五、發明說明( > )

的介電層材料，以增加介電層的介電常數，使電容器單位面積所能儲存的電荷增加；(3)減少介電層的厚度。由於受介電層材料特性與製造技術的限制，將使介電層的厚度受限於某一最低值。

因為，積體電路積集度越來越大，故在儲存電容所佔的平面縮小的情況下，具有較大的電容面積的電容器結構，便成為熟悉此技藝者研究的重點，但具有大面積的電容器的製作過程大多複雜繁瑣，故簡單的製程步驟亦是研究的重點。

有鑑於此，本發明的主要目的就是在提供一種自動對準形成電容器的方法，使得在積體電路尺寸日益縮小的情況下，具有較高的可行性，並且使用較少的罩幕，同時形成位元線接觸與終端接觸。

根據本發明的上述及其他目的，提出一種形成自動對準形成電容器的方法。於形成位元線接觸窗及終端接觸窗以後，將表面低於接觸窗頂部之複晶矽層填充在接觸窗中，並在複晶矽上方的接觸窗之側壁形成間隙壁。然後定義形成位元線，再覆蓋上一層絕緣層，在其中形成電容器的圖案之開口。於電容器圖案之開口側壁形成間隙壁後，在開口中形成一層導電層作為電容器的下電極。

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

圖式之簡單說明：

## 五、發明說明(3)

第 1 圖是動態隨機存取記憶體元件的記憶單元之電路示意圖；

第 2A 圖至第 2K 圖繪示依照本發明一較佳實施例的一種電容器的下電極之製造流程圖。

圖示標記說明：

C 電容器

100 下電極

102 上電極

BL 位元線

WL 字元線

T 轉移場效電晶體

200 基底

202.214.226.226' 導電層

204.208.216.216'.218.230.230' 絕緣層

206.212.224 間隙壁

210 複晶矽層

214' 位元線

220 光阻罩幕

222 電容器圖案

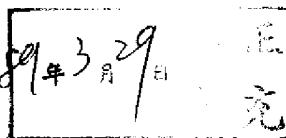
### 實施例

第 2A 圖至第 2J 圖繪示依照本發明一較佳實施例的一種電容器的下電極之製造流程圖。

請參照第 2A 圖，首先提供半導體基底 200，在基底 200 上覆蓋一層第二絕緣層 208。其中，在基底 200 上已形成

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線



## 五、發明說明(4)

有用以作為字元線(Word Line)的第一導電層 202，以及在第一導電層 202 上方的第一絕緣層 204，在第一導電層 202 與第一絕緣層 204 的側壁有第一間隙壁 206。其中，第一絕緣層 204 之材質比如為氮化矽或含矽多之氧化物(Silicon Rich Oxide, SRO)；另外第一間隙壁 206 之材質比如為氮化矽或含矽多之氧化物。

接著，請參照第 2B 圖，定義並去除部分的第二絕緣層 208，形成接觸窗(未顯示)以暴露出基底 200 的導電區域(未顯示)。然後再形成一層複晶矽層 210 並回蝕，以使複晶矽層 210 僅填充在接觸窗內，其上表面較第二絕緣層 208 之上表面低約 2000~4000Å。

之後，請參照第 2C 圖，在複晶矽層 210 上方的第二絕緣層 208 之側壁上形成第二間隙壁 212，形成方式比如在第 2B 圖所示的結構上覆蓋一層厚度約為 500Å 的第三絕緣層，回蝕此第三絕緣層至暴露出複晶矽層 210 為止，即形成第二間隙壁 212。其中，第二間隙壁 212 之材質比如為氧化物或氮化矽，厚度約為 500Å。

接著，請參照第 2D 圖，在第 2C 圖所示的結構上依序覆蓋一層第二導電層 214 與第四絕緣層 216。其中第四絕緣層 216 之材質比如為含矽多之氧化物或氮化矽，其厚度約為 1000~3000Å。

之後，請參照第 2E 圖，定義並回蝕第二導電層 214 與第四絕緣層 216，至暴露出複晶矽層 210，藉以形成位元線 214'與覆蓋於其上的蓋絕緣層 216'。

## 五、發明說明(5)

接著，請參照第 2F 圖，在第 2E 圖所示的結構上覆蓋一層第五絕緣層 218，並於其上形成一層具有電容器圖案的光阻罩幕 220。其中，光阻罩幕 220 上的電容器圖案之開口對應在第 2E 圖中暴露出來的複晶矽層 210。

之後，請參照第 2G 圖，將光阻罩幕 220 上的圖案轉移到第五絕緣層 218 上，進行選擇性蝕刻，去除部分的第五絕緣層 218，至暴露出複晶矽層 210 為止，因為此步驟採用的是選擇性的蝕刻，所以電容器的圖案 222 會以自動對準的轉移到第五絕緣層 218 中。

接著，請參照第 2H 圖，在第 2G 所示的結構上覆蓋並回蝕一層厚度約為 500~1000Å 的第六絕緣層，以在電容器圖案 222 之側壁形成第三間隙壁 224。其中，第六絕緣層之材質比如為氮化矽或氧化物。

之後，請參照第 2I 圖，依序形成第三導電層 226 與第七絕緣層 230 於第五絕緣層 218 及第三間隙壁 224 上。

接著，請參照第 2J 圖，去除位於第五絕緣層 218 上的第三導電層 226 與第七絕緣層 230，僅留下填充在電容器圖案 222 中的第三導電層 226' 與第七絕緣層 230'。去除的方法比如以化學機械研磨法(CMP)進行。

之後，請參照第 2K 圖，更進一步的利用選擇性的蝕刻，將填充在電容器圖案 222 中的第七絕緣層 230' 移除，剩餘之第三導電層 226' 即形成電容器的下電極。之後繼續進行後續製程，形成介電層與上電極，以完成電容器之製作；後段製程亦非本發明重點，故在此不予詳細說明。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

### 五、發明說明(6)

本發明利用自動對準的方式形成電容器之下電極，而減少罩幕的使用，藉以可降低製作電容器之成本。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

(請先閱讀背面之注意事項再填寫本頁)

訂

線

## 四、中文發明摘要(發明之名稱：自動對準形成電容器的方法)

一種自動對準形成電容器的方法。於形成位元線接觸窗及終端接觸窗以後，將表面低於接觸窗頂部之複晶矽層填充在接觸窗中，並在複晶矽上方的接觸窗之側壁形成間隙壁。然後定義形成位元線，再覆蓋上一層絕緣層，在其中形成電容器的圖案之開口。於電容器圖案之開口側壁形成間隙壁後，在開口中形成一層導電層作為電容器的下電極。

## 英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

## 六、申請專利範圍

1.一種自動對準形成電容器的方法，係在一基底上進行，該方法包括下列步驟：

形成一第一絕緣層於該基底上；

定義並去除部份該第一絕緣層，以暴露出部份該基底；

形成一複晶矽層於暴露出來之該基底上，其中該複晶矽之頂部低於該第一絕緣層之頂部；

形成一第一間隙壁於該複晶矽層上方之該第一絕緣層之側壁；

依序形成並定義一位元線與一蓋絕緣層於該第一絕緣層上，並暴露出部份該複晶矽層；

形成並定義一第二絕緣層於該蓋絕緣層與該第一絕緣層上，以形成一電容器圖案暴露出該複晶矽層；

形成並回蝕一第三絕緣層，以在該電容器圖案之側壁形成一第二間隙壁；以及

形成一導電層於該介層洞中，用以作為一下電極。

2.如申請專利範圍第 1 項所述之方法，其中形成該下電極之步驟更進一步的包括下列步驟：

形成一導電層覆蓋在包括該電容器圖案的該第二絕緣層上；

形成一第四絕緣層於該導電層上；

去除第二導電層上的該第四絕緣層與該導電層；以及

去除該第四絕緣層，以使剩餘之該導電層作為該下電極之用。

3.如申請專利範圍第 2 項所述之方法，其中去除第二

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

絕緣層上的該第四絕緣層與該導電層之步驟係以化學機械研磨法進行。

4.如申請專利範圍第 1 項所述之方法，其中該第一間隙壁為氮化矽。

5.如申請專利範圍第 1 項所述之方法，其中該第一間隙壁為氧化物。

6.如申請專利範圍第 1 項所述之方法，其中該第二絕緣層之材質為含矽多之氧化物。

7.如申請專利範圍第 1 項所述之方法，其中該第二絕緣層之材質為氮化矽。

8.如申請專利範圍第 1 項所述之方法，其中該第二絕緣層之厚度約為 1000~3000Å。

9.如申請專利範圍第 1 項所述之方法，其中該第三絕緣層之材質為氮化矽。

10.如申請專利範圍第 1 項所述之方法，其中該第三絕緣層之材質為氧化物。

11.如申請專利範圍第 1 項所述之方法，其中該第三絕緣層的厚度約為 500~1000Å。

12.如申請專利範圍第 1 項所述之方法，其中該複晶矽層之頂部較該第一絕緣層之頂部低約 2000~4000Å。

13.一種自動對準製作電容器的方法，該方法包括下列步驟：

提供一基底；

形成一第一絕緣層於該基底上；

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

定義並去除部份該第一絕緣層，以暴露出部份該基底；  
形成一複晶矽層於暴露出來之該基底上，其中該複晶矽層之頂部低於該第一絕緣層之頂部；

於該複晶矽層上方之該第一絕緣層的側壁形成一第一間隙壁；

形成一第一導電層與一第二絕緣層於該第一絕緣層與該複晶矽層上；

進行單幕定義，去除部分之該第一導電層與該第二絕緣層，以形成一位元線，並暴露出部分該複晶矽層；

形成一第三絕緣層於該位元線與暴露出該複晶矽層上；

形成一光阻罩幕於該第三絕緣層上，並將該光阻罩幕上之圖案轉移到該第三絕緣層之上表面；

透過該光阻罩幕去除部份該第三絕緣層，以在該第三絕緣層中形成一電容器圖案；

在該電容器圖案之側壁形成一第二間隙壁；

形成一第二導電層於包括該電容器圖案之該第三絕緣層上；

形成一第四絕緣層於該第二導電層上；

去除該第三絕緣層上之該第四絕緣層與該第二導電層；以及

去除殘留於該電容器圖案中之該第四絕緣層。

14. 如申請專利範圍第 13 項所述之方法，其中去除第三絕緣層上的該第四絕緣層與該第二導電層之步驟係以化

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

學機械研磨法進行。

15.如申請專利範圍第 13 項所述之方法，其中該第一間隙壁為氮化矽。

16.如申請專利範圍第 13 項所述之方法，其中該第一間隙壁為氧化物。

17.如申請專利範圍第 13 項所述之方法，其中該第二絕緣層之材質為含矽多之氧化物。

18.如申請專利範圍第 13 項所述之方法，其中該第二絕緣層之材質為氮化矽。

19.如申請專利範圍第 13 項所述之方法，其中該第二絕緣層之厚度約為 1000~3000Å。

20.如申請專利範圍第 13 項所述之方法，其中該第二間隙壁之材質為氮化矽。

21.如申請專利範圍第 13 項所述之方法，其中該第二間隙壁之材質為氧化物。

22.如申請專利範圍第 13 項所述之方法，其中該第二間隙壁的厚度約為 500~1000Å。

23.如申請專利範圍第 13 項所述之方法，其中該複晶矽層之頂部較該第一絕緣層之頂部低約 2000~4000Å。

(請先閱讀背面之注意事項再填寫本頁)

裝

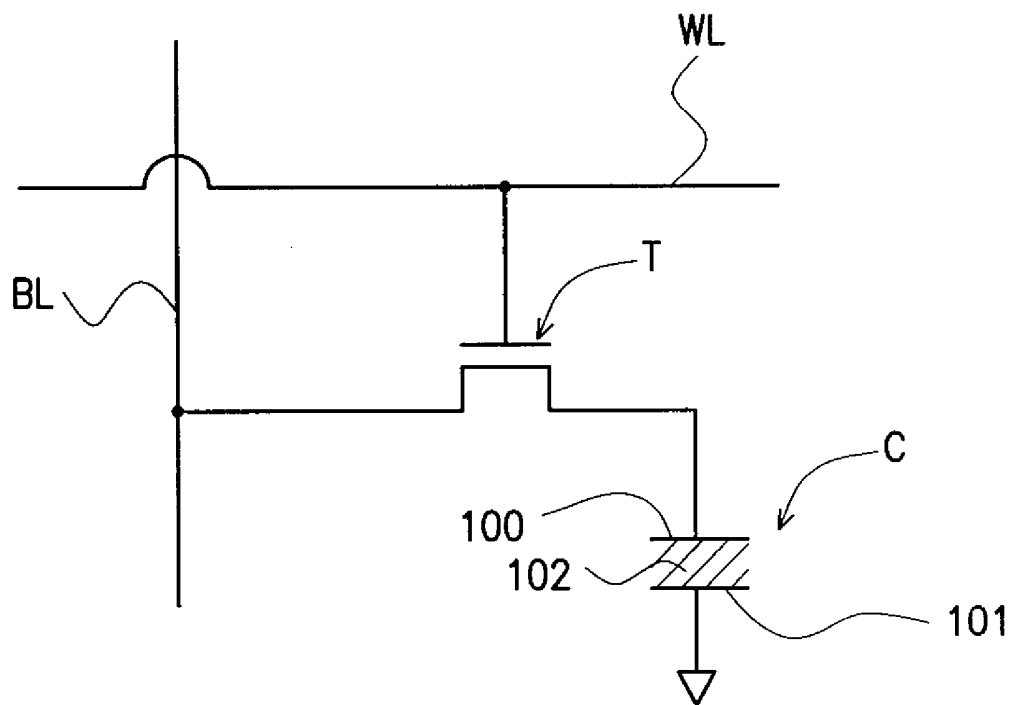
訂

線

468276

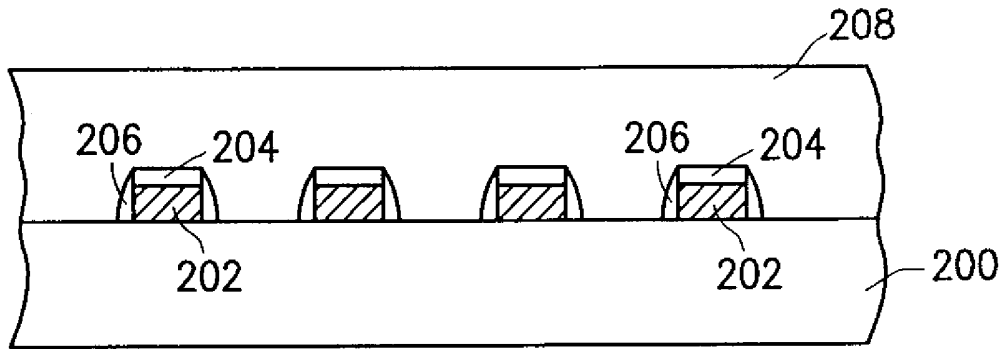
87109657

3111TW

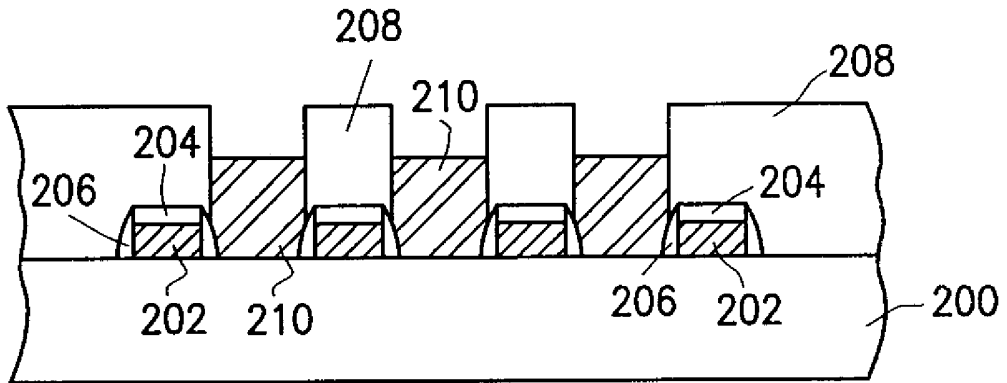


第 1 圖

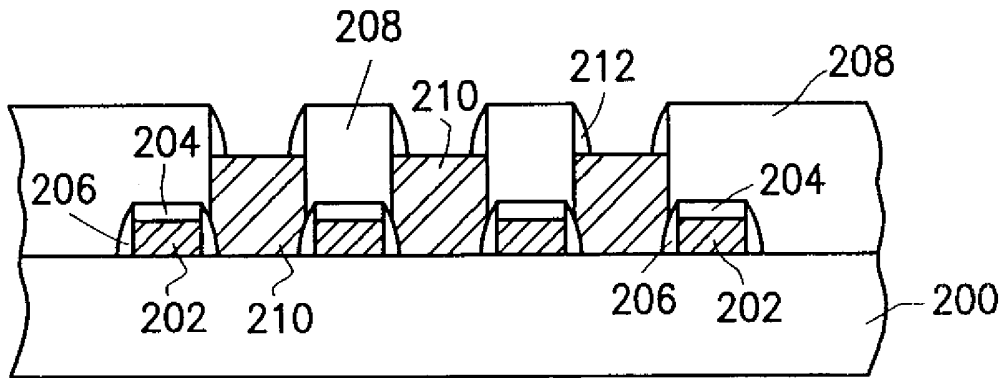
3111TW



第2A圖

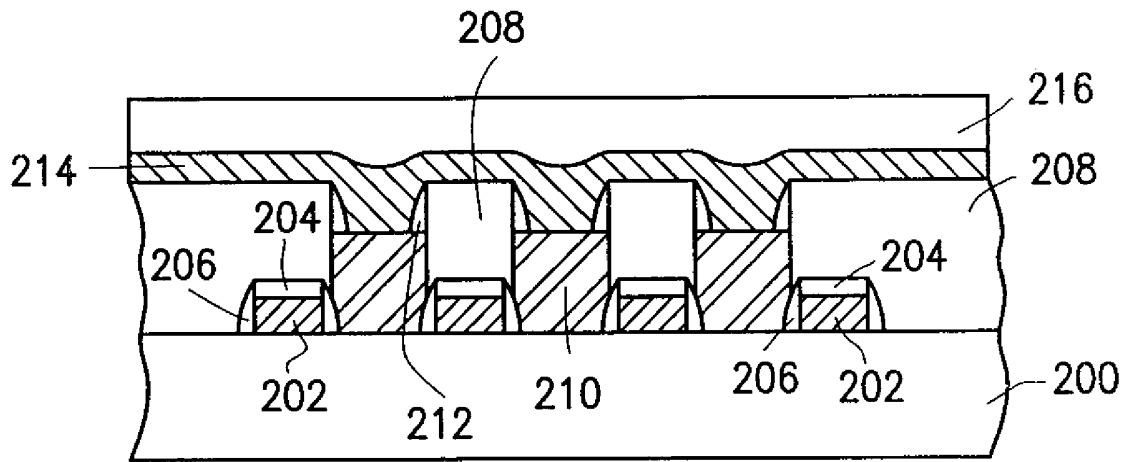


第2B圖

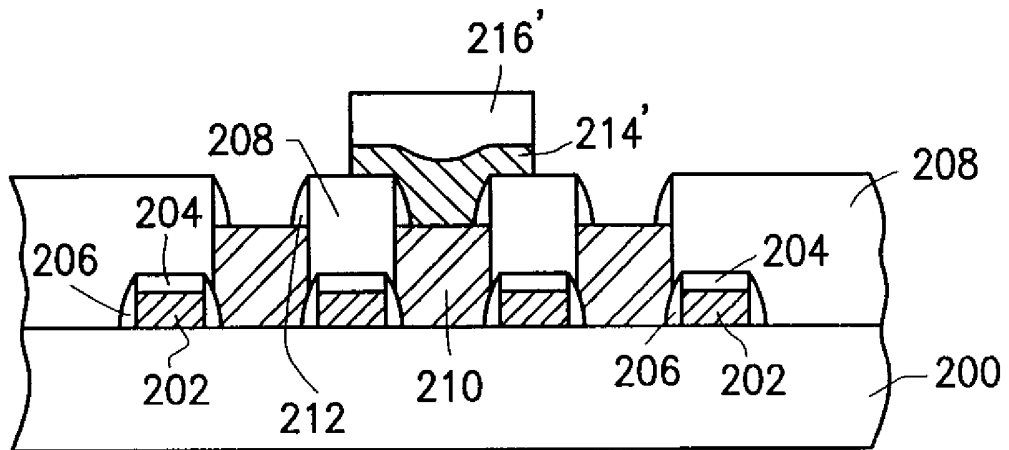


第2C圖

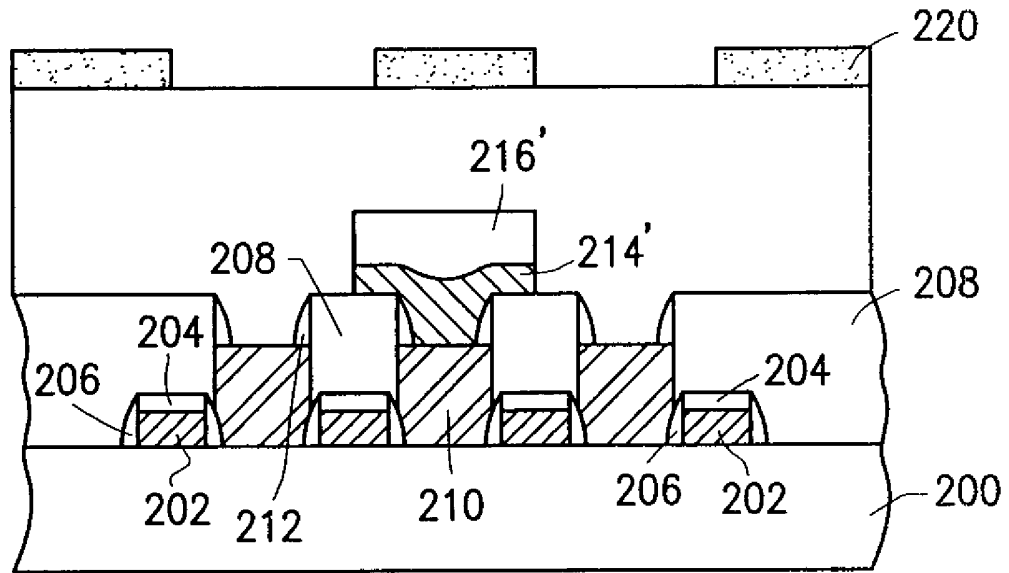
3111TW



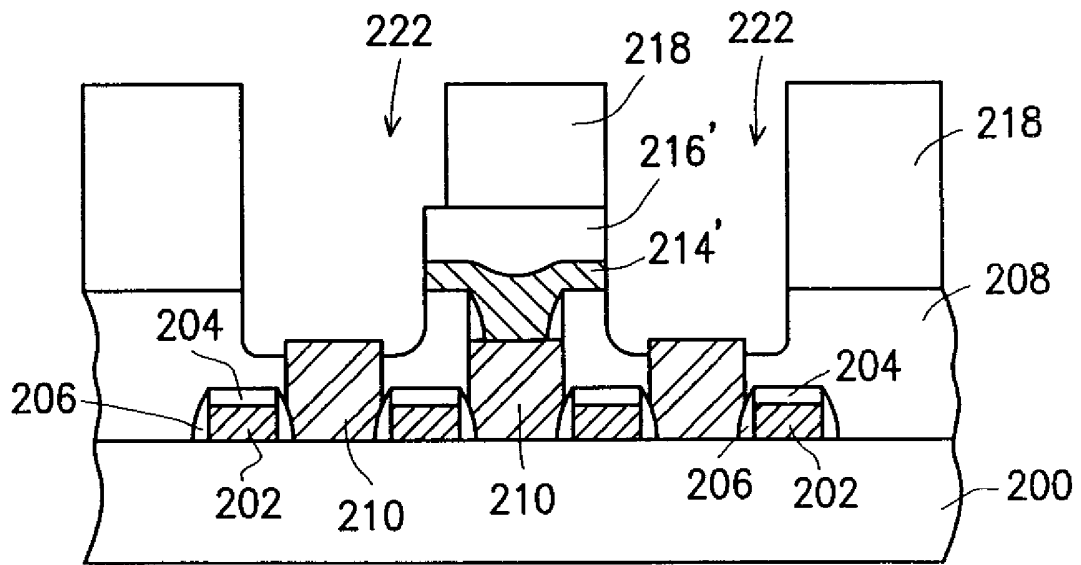
第2D圖



第2E圖

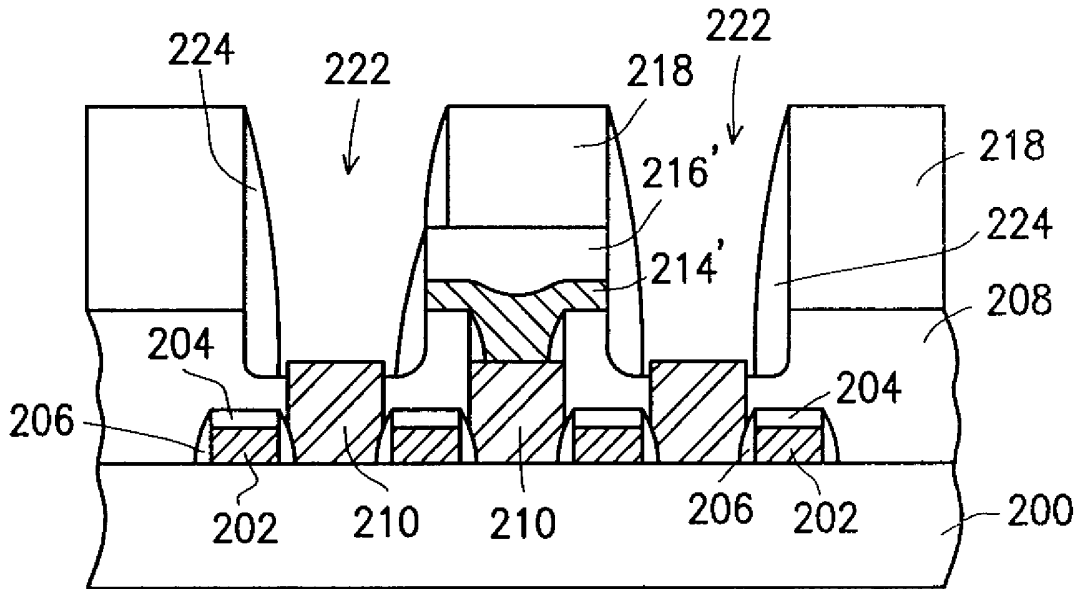


第2F圖

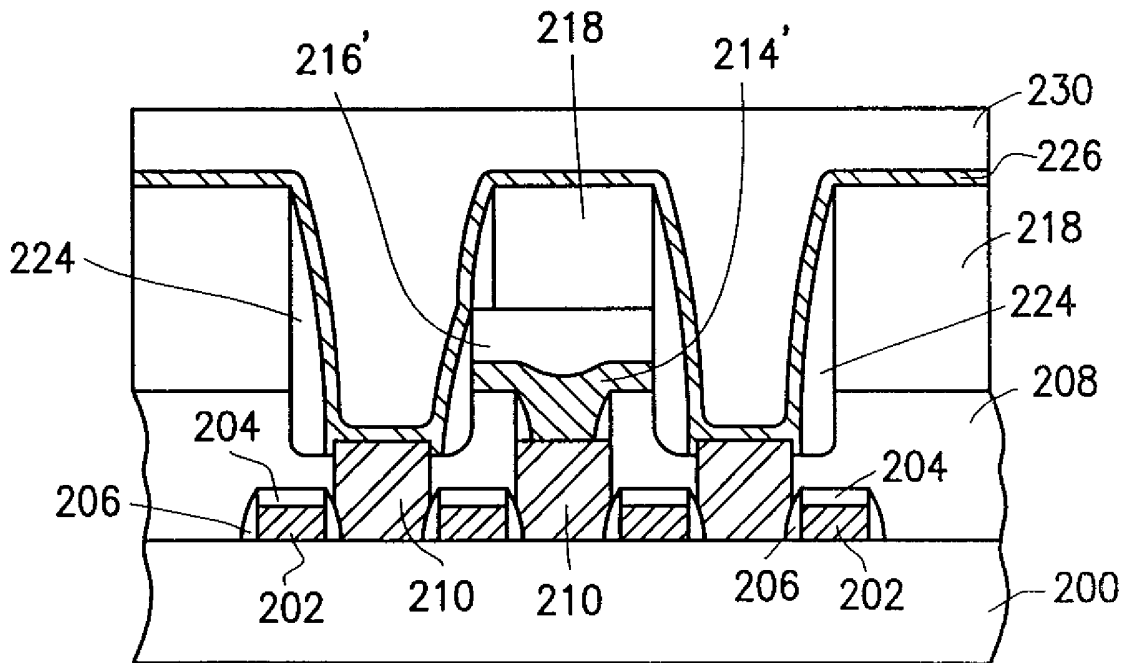


第2G圖

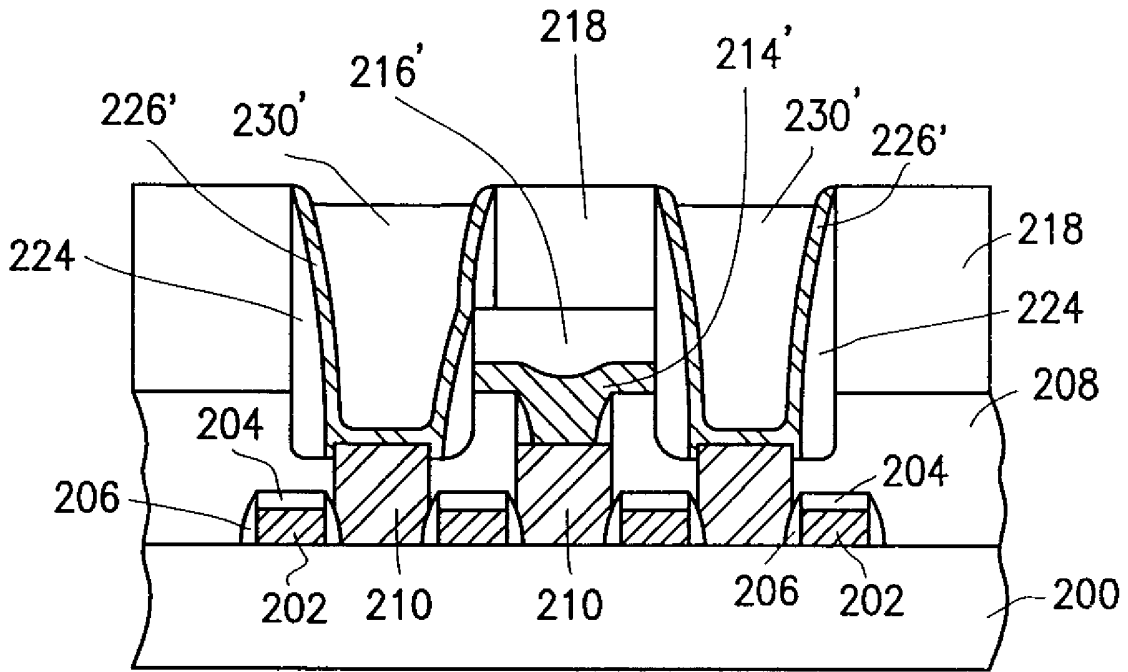
3111TW



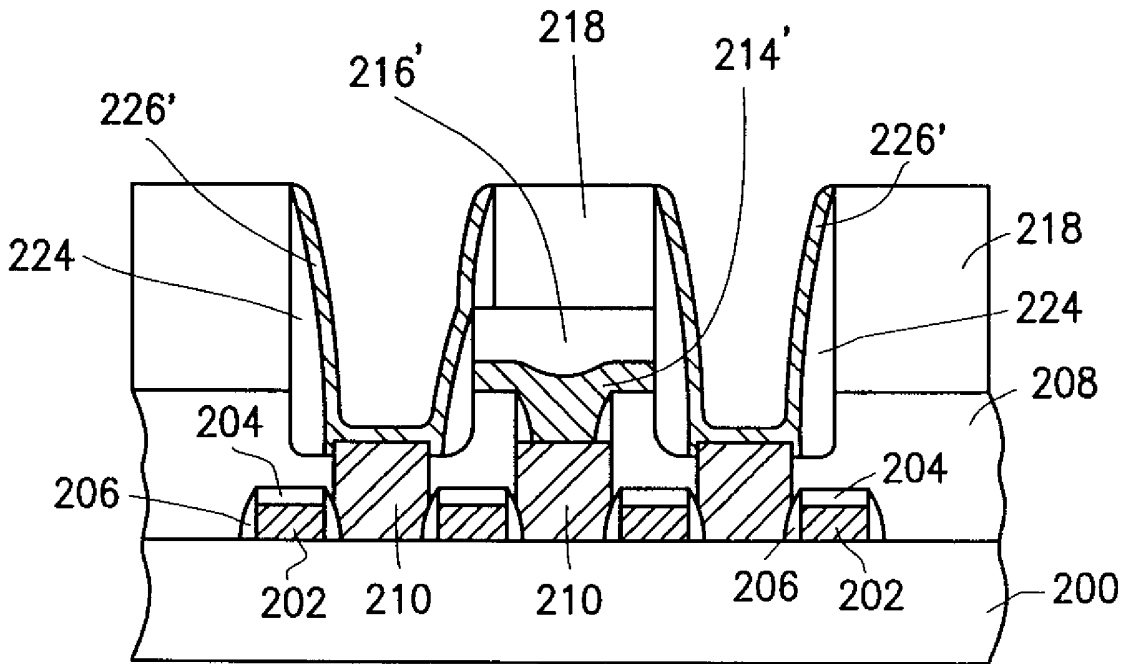
第2H圖



第2I圖



第2J圖



第2K圖

## 五、發明說明(3)

第 1 圖是動態隨機存取記憶體元件的記憶單元之電路示意圖；

第 2A 圖至第 2K 圖繪示依照本發明一較佳實施例的一種電容器的下電極之製造流程圖。

圖示標記說明：

C 電容器

100 下電極

102 上電極

BL 位元線

WL 字元線

T 轉移場效電晶體

200 基底

202.214.226.226' 導電層

204.208.216.216'.218.230.230' 絕緣層

206.212.224 間隙壁

210 複晶矽層

214' 位元線

220 光阻罩幕

222 電容器圖案

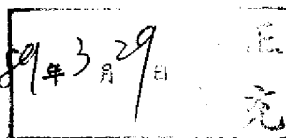
### 實施例

第 2A 圖至第 2J 圖繪示依照本發明一較佳實施例的一種電容器的下電極之製造流程圖。

請參照第 2A 圖，首先提供半導體基底 200，在基底 200 上覆蓋一層第二絕緣層 208。其中，在基底 200 上已形成

(請先閱讀背面之注意事項再填寫本頁)

裝  
訂  
線



## 五、發明說明(4)

有用以作為字元線(Word Line)的第一導電層 202，以及在第一導電層 202 上方的第一絕緣層 204，在第一導電層 202 與第一絕緣層 204 的側壁有第一間隙壁 206。其中，第一絕緣層 204 之材質比如為氮化矽或含矽多之氧化物(Silicon Rich Oxide, SRO)；另外第一間隙壁 206 之材質比如為氮化矽或含矽多之氧化物。

接著，請參照第 2B 圖，定義並去除部分的第二絕緣層 208，形成接觸窗(未顯示)以暴露出基底 200 的導電區域(未顯示)。然後再形成一層複晶矽層 210 並回蝕，以使複晶矽層 210 僅填充在接觸窗內，其上表面較第二絕緣層 208 之上表面低約 2000~4000Å。

之後，請參照第 2C 圖，在複晶矽層 210 上方的第二絕緣層 208 之側壁上形成第二間隙壁 212，形成方式比如在第 2B 圖所示的結構上覆蓋一層厚度約為 500Å 的第三絕緣層，回蝕此第三絕緣層至暴露出複晶矽層 210 為止，即形成第二間隙壁 212。其中，第二間隙壁 212 之材質比如為氧化物或氮化矽，厚度約為 500Å。

接著，請參照第 2D 圖，在第 2C 圖所示的結構上依序覆蓋一層第二導電層 214 與第四絕緣層 216。其中第四絕緣層 216 之材質比如為含矽多之氧化物或氮化矽，其厚度約為 1000~3000Å。

之後，請參照第 2E 圖，定義並回蝕第二導電層 214 與第四絕緣層 216，至暴露出複晶矽層 210，藉以形成位元線 214'與覆蓋於其上的蓋絕緣層 216'。