

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4423950号
(P4423950)

(45) 発行日 平成22年3月3日 (2010.3.3)

(24) 登録日 平成21年12月18日 (2009.12.18)

(51) Int.Cl.

F I

H O 2 M 5/293 (2006.01)

H O 2 M 5/293 Z

H O 2 M 5/297 (2006.01)

H O 2 M 5/297

請求項の数 5 (全 10 頁)

(21) 出願番号 特願2003-404449 (P2003-404449)
 (22) 出願日 平成15年12月3日 (2003.12.3)
 (65) 公開番号 特開2005-168198 (P2005-168198A)
 (43) 公開日 平成17年6月23日 (2005.6.23)
 審査請求日 平成18年5月16日 (2006.5.16)

(73) 特許権者 000005234
 富士電機ホールディングス株式会社
 神奈川県川崎市川崎区田辺新田1番1号
 (74) 代理人 100091281
 弁理士 森田 雄一
 (72) 発明者 伊東 淳一
 神奈川県横須賀市長坂二丁目2番1号 富士電機アドバンステクノロジー株式会社
 内
 (72) 発明者 佐藤 和久
 東京都品川区大崎一丁目11番2号 富士電機機器制御株式会社内
 審査官 櫻田 正紀

最終頁に続く

(54) 【発明の名称】 交流交流直接変換器の制御装置

(57) 【特許請求の範囲】

【請求項1】

単方向の電流を制御可能な少なくとも二つの単方向半導体スイッチからなる双方向性の交流スイッチを複数設けて交流スイッチ群を構成し、多相交流電源の各相に接続される前記交流スイッチ群により多相交流電圧を任意の大きさ及び周波数を有する多相交流電圧に直接変換する交流交流直接変換器の制御装置であって、前記直接変換器内に想定した仮想整流器及び仮想インバータに対する各PWMパルスを合成して前記直接変換器に与えるPWMパルス合成手段と、仮想整流器のPWMパルスのオンオフ比に応じて生成したキャリアを仮想インバータキャリアとして発生する仮想インバータキャリア発生手段と、を備えた交流交流直接変換器の制御装置において、

前記仮想インバータキャリア発生手段は、

第1のUp / Down信号としての仮想整流器キャリアのUp / Down信号と、仮想整流器PWMパルスと、から生成した第2のUp / Down信号としての仮想インバータキャリアのUp / Down信号を、各相電源電圧のうち中間電圧相の電圧極性に応じて反転させる手段と、

前記第2のUp / Down信号に従い、仮想整流器キャリアのピークでゼロまたは所定のピーク値をセットしてカウント動作することにより仮想インバータキャリアを生成する手段と、

を備えたことを特徴とする交流交流直接変換器の制御装置。

【請求項2】

10

20

請求項 1 に記載した交流交流直接変換器の制御装置において、
前記第 2 の Up / Down 信号を、前記第 1 の Up / Down 信号と仮想整流器 PWM パルスとの排他的論理和によって生成することを特徴とする交流交流直接変換器の制御装置。

【請求項 3】

請求項 1 または 2 に記載した交流交流直接変換器の制御装置において、
前記所定のピーク値を、仮想整流器 PWM パルスのパルス幅に応じた値としたことを特徴とする交流交流直接変換器の制御装置。

【請求項 4】

請求項 1 ~ 3 の何れか 1 項に記載した交流交流直接変換器の制御装置において、
前記中間電圧相の電圧極性が正負何れの場合にも、前記直接変換器のスイッチング 1 周期におけるスイッチング回数を同数としたことを特徴とする交流交流直接変換器の制御装置。

【請求項 5】

請求項 1 ~ 4 の何れか 1 項に記載した交流交流直接変換器の制御装置において、
交流交流直接変換器が三相 - 三相直接変換を行うマトリクスコンバータであることを特徴とする交流交流直接変換器の制御装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体スイッチを用いて多相交流電圧を任意の大きさ及び周波数の多相交流電圧に変換する交流交流直接変換器の制御装置に関し、特に、マトリクスコンバータ等の電力変換器内に想定した仮想 PWM 整流器及び仮想 PWM インバータを制御する際の PWM パルス発生手段に特徴を有する制御装置に関するものである。

【背景技術】

【0002】

単方向の電流を制御できる少なくとも二つの単方向半導体スイッチにより交流スイッチを構成し、この交流スイッチ群をスイッチングして三相交流電源から任意の大きさ及び周波数の三相交流電圧を直接得るようにした交流交流直接変換器として、マトリクスコンバータを例にとって以下に説明する。

【0003】

図 4 は、マトリクスコンバータ 20 及びその制御装置を示す従来技術のブロック図である。ここで、マトリクスコンバータ 20 は、三相交流電源に接続される各相入力端子 R, S, T と負荷側の各相出力端子 U, V, W との間に、双方向性の交流スイッチ S1 ~ S9 を接続して構成されている。なお、これらの交流スイッチ S1 ~ S9 は、前述したように、例えば双方向に耐圧を持つ二つの単方向半導体スイッチを逆並列接続したり、逆並列ダイオードがそれぞれ接続された二つの単方向半導体スイッチを逆方向に直列接続して構成されている。

【0004】

上記マトリクスコンバータ 20 では、交流スイッチ S1 ~ S9 を構成する単方向スイッチを PWM 制御して三相交流電圧を直接切り出し、任意の大きさ、周波数を持つ三相交流電圧を得て負荷に供給している。

ここで、マトリクスコンバータの入力電流及び出力電圧の制御方式としては、マトリクスコンバータ内に仮想の PWM 整流器（以下、必要に応じて単に仮想整流器という）と仮想の PWM インバータ（同じく単に仮想インバータという）とを想定し、これらを PWM 制御する仮想 AC / DC / AC 変換方式が知られている（後述する非特許文献 1 参照）。

以下、この仮想 AC / DC / AC 変換方式の概要を説明する。

【0005】

図 4 の従来技術では、仮想整流器により入力電流を制御する。すなわち、入力電流指令から台形波指令発生手段 11 により、一相だけをスイッチングする台形波の入力電流指令

10

20

30

40

50

を生成する。そして、この入力電流指令とキャリア発生手段 1 2 により発生させたキャリアとを比較手段 1 3 により比較し、仮想整流器側の P W M パルスパターンを得る。

【 0 0 0 6 】

一方、仮想インバータ側については、比較手段 1 3 から出力される P W M パルスパターンに基づき、仮想整流器のスイッチングしている相のオンオフ比をオンオフ比抽出手段 1 6 により抽出し、このオンオフ比を用いてキャリアである三角波の頂点位置を移動した変形三角波を対称変形三角波発生手段 1 4 により発生させる。そして、この対称変形三角波を比較手段 1 5 により出力電圧指令と比較し、仮想インバータ側の P W M パルスパターンを得る。

【 0 0 0 7 】

その後、P W M パルス合成手段 1 7 により、仮想整流器と仮想インバータの P W M パルスパターンを合成し、マトリクスコンバータ 2 0 の P W M パルスパターンを得て交流スイッチ S 1 ~ S 9 をスイッチングしている。

【 0 0 0 8 】

ここで、図 5 は仮想インバータキャリアに対称変形三角波を用いた場合の仮想整流器 P W M パルス、仮想インバータの上アーム及び下アームの P W M パルス、マトリクスコンバータ 2 0 の P W M パルスを示している。

図示するように、仮想整流器キャリア（キャリア発生手段 1 2 の出力）の U p / D o w n に応じて、仮想インバータキャリアの U p / D o w n パターンを切り替える。図 5 では、対称変形三角波発生手段 1 4 における割り込み処理により、仮想整流器キャリアの最大値、最小値（山、谷）の時点で仮想インバータキャリアのピーク値をセット（プリセット）している。

【 0 0 0 9 】

仮想インバータキャリアの U p と D o w n との比は、仮想整流器 P W M パルスのオンオフ比（デューティ比）により決定する。その結果、図 5 に示すように、仮想インバータキャリアは仮想整流器キャリアの山、谷のピークで対称な変形三角波となり、結果的に、仮想インバータの上アーム P W M パルス及び下アーム P W M パルスは、仮想整流器キャリアの山谷に対して対称になる。

なお、図 5 において、a ~ d は仮想整流器 P W M パルスが変化するタイミングを示している。

【 0 0 1 0 】

次に、図 6 はマトリクスコンバータ 2 0 の出力一相分の回路を示している。マトリクスコンバータ 2 0 では、電源電圧値の最大 / 中間 / 最小に応じてスイッチングするスイッチを選択し、出力電圧を制御している。

図 6 は、図 4 における電源側の R 相、S 相、T 相の電圧の大きさに応じた最大相、中間相、最小相と出力側の U 相との間にそれぞれ接続される交流スイッチ 2 1 , 2 2 , 2 3 を表したものである。例えば、R 相が最大相、S 相が中間相、T 相が最小相である場合、図 6 の交流スイッチ 2 1 , 2 2 , 2 3 は、図 4 における交流スイッチ S 1 , S 4 , S 7 にそれぞれ相当する。

【 0 0 1 1 】

図 6 において、最大相、中間相、最小相との接続関係に起因する印加電圧の極性から、参照記号に a を付したスイッチ 2 1 a , 2 3 a は I G B T モードで動作するスイッチ、参照記号 b を付したスイッチ 2 1 b , 2 3 b は還流ダイオードモードで動作するスイッチをそれぞれ示している。

ここで、I G B T モードとは、コレクタ - エミッタ間に順電圧が印加されている（コレクタ電圧がエミッタ電圧より高い）状態の動作モードをいい、ゲートオンと同時に電流が流れる動作モードである。また、還流ダイオードモードとは、コレクタ - エミッタ間に逆電圧が印加されている（コレクタ電圧がエミッタ電圧より低い）状態の動作モードをいい、この場合には、順電圧が印加されてゲートオンしないと電流が流れず、インバータにおける還流ダイオードとほぼ同様の作用になることから還流ダイオードモードと称している

10

20

30

40

50

。

また、中間相に接続される交流スイッチ 22 のスイッチ 22 a / b , 22 b / a については、最大相及び中間相の間でスイッチングする場合（交流スイッチ 22 が下アームとして動作する場合）と、中間相及び最小相の間でスイッチングする場合（交流スイッチ 22 が上アームとして動作する場合）とで、IGBTモード、還流ダイオードモードになるスイッチが何れも入れ替わることになる。このため、参照符号に 2 a / b , 2 b / a を付してある。

【 0 0 1 2 】

例えば、図 6 における最大相及び中間相の間の交流スイッチ 21 , 22 でスイッチングする場合には、スイッチ 22 a / b が IGBTモード、22 b / a が還流ダイオードモードとなり、中間相及び最小相の間の交流スイッチ 22 , 23 でスイッチングする場合には、スイッチ 22 a / b が還流ダイオードモード、22 b / a が IGBTモードとなる。

10

【 0 0 1 3 】

なお、前述した仮想 AC / DC / AC 変換方式では、スイッチングモードに関する基本的な概念として、「上アーム切替」と「下アーム切替」とがある。

「上アーム切替」とは、仮想インバータの上アーム PWM パルスで最大相と中間相の交流スイッチの PWM パルスにより分配してスイッチングするモードであり、「下アーム切替」とは、仮想インバータの下アーム PWM パルスを中間相と最小相の交流スイッチの PWM パルスにより分配してスイッチングするモードである。

ここで、「分配する」とは、例えば「上アーム切替」の時に、仮想インバータの上アーム PWM パルスが、最大相と中間相の交流スイッチの PWM パルスの論理和になることを意味する。

20

【 0 0 1 4 】

「上アーム切替」になるか「下アーム切替」になるかは中間相の電圧（以下、中間電圧という）の極性に依存し、中間電圧が正のときは「上アーム切替」、中間電圧が負のときは「下アーム切替」となる。

例えば、中間電圧が正（上アーム切替）のときは、仮想インバータの U 相上アームの PWM パルスを図 6 における交流スイッチ 21 , 22 の PWM パルスにより分配し、中間電圧が負（下アーム切替）のときは、仮想インバータの U 相下アームの PWM パルスを図 6 における交流スイッチ 22 , 23 の PWM パルスにより分配する。

30

【 0 0 1 5 】

この動作について、前述した図 5 を参照すると、中間電圧が正の時の「上アーム切替」では、スイッチング 1 周期（仮想整流器のキャリア 1 周期）中に、マトリクスコンバータの PWM パルスとして合計 6 回のスイッチングを行っている。

また、中間電圧が負の時の「下アーム切替」では、スイッチング 1 周期中に合計 4 回のスイッチングを行うことになる。

【 0 0 1 6 】

【非特許文献 1】伊東淳一ほか 2 名、「仮想 AC / DC / AC 変換方式によるマトリクスコンバータの入出力波形改善法」, 社団法人電気学会研究会資料（半導体電力変換・産業電力電気応用合同研究会）, SPC - 02 - 77 ~ 96 , IEA - 02 - 18 ~ 37 , 平成 14 年 11 月 14 日, p . 75 - 80

40

【発明の開示】

【発明が解決しようとする課題】

【 0 0 1 7 】

上述した仮想 AC / DC / AC 変換方式によるマトリクスコンバータのスイッチング方式には、以下の問題がある。

(1) 上アーム切替の際のスイッチング回数が多いため、スイッチング損失や発生ノイズが増加する。この結果、放熱フィンの体積やノイズフィルタの体積も増加し、装置全体が大型化する。

(2) 上アーム切替と下アーム切替とでスイッチング回数が異なることから、スイッチン

50

グ時に発生する転流による出力電圧誤差が、上アーム切替時と下アーム切替時で異なる。このため、出力電圧の制御精度が悪化し、波形の歪みを増加させると共に、負荷が電動機の場合にはトルクリプルや騒音の原因となる。

【 0 0 1 8 】

そこで本発明は、仮想 A C / D C / A C 変換方式により P W M 制御される交流交流直接変換器において、上アーム切替時、下アーム切替時の何れの場合でもスイッチング回数を少なくかつ同数にしてスイッチング損失やノイズを低減すると共に、出力電圧の制御精度を向上させた小型かつ高性能の交流交流直接変換器の制御装置を提供しようとするものである。

【課題を解決するための手段】

10

【 0 0 1 9 】

上記課題を解決するため、請求項 1 に記載した発明は、単方向の電流を制御可能な少なくとも二つの単方向半導体スイッチからなる双方向性の交流スイッチを複数設けて交流スイッチ群を構成し、多相交流電源の各相に接続される前記交流スイッチ群により多相交流電圧を任意の大きさ及び周波数を有する多相交流電圧に直接変換する交流交流直接変換器の制御装置であって、前記直接変換器内に想定した仮想整流器及び仮想インバータに対する各 P W M パルスを合成して前記直接変換器に与える P W M パルス合成手段と、仮想整流器の P W M パルスのオンオフ比に応じて生成したキャリアを仮想インバータキャリアとして発生する仮想インバータキャリア発生手段と、を備えた交流交流直接変換器の制御装置において、

20

前記仮想インバータキャリア発生手段は、

第 1 の U p / D o w n 信号としての仮想整流器キャリアの U p / D o w n 信号と、仮想整流器 P W M パルスと、から生成した第 2 の U p / D o w n 信号としての仮想インバータキャリアの U p / D o w n 信号を、各相電源電圧のうち中間電圧相の電圧極性に応じて反転させる手段と、

前記第 2 の U p / D o w n 信号に従い、仮想整流器キャリアのピークでゼロまたは所定のピーク値をセットしてカウント動作することにより仮想インバータキャリアを生成する手段と、を備えたものである。

【 0 0 2 0 】

請求項 2 に記載した発明は、請求項 1 に記載した交流交流直接変換器の制御装置において、前記第 2 の U p / D o w n 信号を、前記第 1 の U p / D o w n 信号と仮想整流器 P W M パルスとの排他的論理和によって生成するものである。

30

【 0 0 2 1 】

請求項 3 に記載した発明は、請求項 1 または 2 に記載した交流交流直接変換装置の制御装置において、前記所定のピーク値を、仮想整流器 P W M パルスのパルス幅に応じた値としたものである。

【 0 0 2 2 】

請求項 4 に記載した発明は、請求項 1 ~ 3 の何れか 1 項に記載した交流交流直接変換器の制御装置において、前記中間電圧相の電圧極性が正負何れの場合にも、前記直接変換器のスイッチング 1 周期におけるスイッチング回数を同数（例えば 4 回）としたものである。

40

【 0 0 2 3 】

請求項 5 に記載した発明は、請求項 1 ~ 4 の何れか 1 項に記載した交流交流直接変換器の制御装置において、交流交流直接変換器が三相 - 三相直接変換を行うマトリクスコンバータであることを特徴とする。

【発明の効果】

【 0 0 2 5 】

本発明によれば、マトリクスコンバータをはじめとする交流交流直接変換器において、中間電圧の極性に従って仮想インバータのキャリアを反転させることにより、全電源周期にわたって上アーム切替時、下アーム切替時ともにスイッチング回数を少なくすることが

50

でき、スイッチング損失やノイズを低減することができる。これにより、放熱フィンやノイズフィルタの体積増大を防ぎ、装置全体を小型化することが可能である。

また、上アーム切替時、下アーム切替時のスイッチング回数を同数にすることにより、出力電圧誤差によって出力電圧の制御精度が悪化するおそれもなく、出力電圧波形の歪みを解消できると共に、トルクリプルや騒音の発生を抑制した高性能な交流交流直接変換器を実現することができる。

【発明を実施するための最良の形態】

【0026】

以下、図に沿って本発明の実施形態を説明する。

図1はこの実施形態の構成を示すブロック図であり、図4と同一の構成要素には同一の符号を付して説明を省略し、以下では図4と異なる部分を中心に説明する。

【0027】

図1において、18は仮想インバータキャリア生成手段としてのスイッチング回数低減対称変形三角波発生手段であり、オンオフ比抽出手段16から出力される仮想整流器のスイッチング相のオンオフ比が入力され、また、電源側のR、S、T相のうち中間相の電圧（中間電圧）が入力されている。この変形三角波発生手段18では、これらの入力に基づいて対称変形三角波を作成し、仮想インバータ側のキャリアとして出力する。

【0028】

前述したように、中間電圧の極性によって上アーム切替と下アーム切替とが発生し、スイッチング回数が増加するので、本実施形態では、各相の電源電圧から検出した中間電圧をスイッチング回数低減対称変形三角波発生手段18に入力し、この発生手段18により、中間電圧に依存するキャリアを発生させて仮想インバータのPWMパルスを得る。

以下に、本実施形態によるPWMパルス発生原理、及びスイッチング回数低減の原理について説明する。

【0029】

図2は、仮想整流器キャリア、仮想整流器PWMパルス、仮想インバータキャリア、仮想インバータ上アームPWMパルス、及び上アーム切替時のマトリクスコンバータのPWMパルス等を示す図である。

上アーム切替時にスイッチング回数が増加する原因は、前述した図5のa～dから明らかなように、仮想整流器のPWMパルス変化に伴うパルス変化が、マトリクスコンバータ20のPWMパルスに現れるためである。

これに対し、下アーム切替では、仮想整流器のPWMパルス変化がマトリクスコンバータの最小相（仮想インバータの下アーム）に接続されている交流スイッチのPWMパルスがオフの時に現れており、仮想整流器のPWMパルス変化に伴うパルス変化はマトリクスコンバータのPWMパルスに現れない。

【0030】

すなわち、切替アームと同一アーム（例えば上アーム切替時における上アーム、または下アーム切替時における下アーム）の仮想インバータPWMパルスがオフのときに仮想整流器をスイッチングすれば、仮想整流器のPWMパルス変化がマトリクスコンバータのPWMパルスに現れることはなく、スイッチング回数を減少させることができる。

そこで、図2に示すように、例えば中間電圧が正である上アーム切替時には、仮想整流器キャリアの山、谷のタイミングで割り込み処理により仮想インバータキャリアの値として後述のUp/Downカウンタにゼロをセットすると共に、図5の従来技術に対して仮想インバータキャリアのUp/Downのタイミングを反転させる（仮想インバータキャリアを180°反転させる）。なお、このUp/Downのタイミングの反転は、Up/DownカウンタのUpカウント、Downカウントの切り替えによって行うこととする。

【0031】

この結果、図2に示す如く、仮想インバータキャリアの山の折り返し点（頂上点）と仮想整流器のPWMパルス変化時点とが同期することになる。

これにより、仮想整流器のPWMパルス変化は最大相に接続されている上アームの交流スイッチが必ずオフしているときに発生することになり、マトリクスコンバータのPWMパルスに仮想PWM整流器のパルス変化は現れない。

従って、上アーム切替時のマトリクスコンバータ20のスイッチング回数を図2のように4回にすることができる。

【0032】

なお、仮想インバータキャリアの位相が反転しても、キャリア波形が直線であれば、キャリア比較方式では1スイッチング周期（仮想整流器キャリアまたは仮想インバータキャリアの1周期）中に出力電圧指令に応じたオンオフ比のパルスが発生するので、出力電圧指令に応じた出力電圧を得ることができる。

10

【0033】

また、図示されていないが、中間電圧が負である下アーム切替時には、仮想整流器キャリアの山、谷のタイミングの割り込み処理により、仮想インバータキャリアの値として、仮想整流器PWMパルスのパルス幅に応じたピーク値をUp/Downカウンタにセットすると共に、図2に対して仮想インバータキャリアを180°反転させればよい。

【0034】

次に、図3は、図1におけるスイッチング回数低減対称変形三角波発生手段18のハードウェア構成を示すブロック図である。

図3において、181は中間電圧が入力される中間電圧正負判別回路、182は仮想整流器キャリアのUp/Down信号と仮想整流器PWMパルスが入力されるXOR（排他的論理和）回路、183はXOR回路182の出力が加えられるNOT回路、184は中間電圧の極性に応じてXOR回路182の出力とNOT回路183の出力とを切り替え、これらの何れかを仮想インバータキャリアUp/Down信号として出力するセクタ、185はセクタ184からの仮想インバータキャリアUp/Down信号に応じてUp/Downカウンタし、かつ、仮想整流器キャリアのピーク値とゼロとが入力されるUp/Downカウンタであり、このカウンタ185の出力が仮想インバータキャリアとして前記比較手段15に入力されている。

20

また、186、187は仮想インバータの出力電圧指令が保持されている電圧指令レジスタ、188は仮想整流器PWMパルスに応じてレジスタ186、187を選択し、所定の電圧指令を比較手段15に出力するセクタである。

30

【0035】

ここで、従来では、仮想整流器PWMパルスと仮想整流器キャリアUp/Down信号とを用いて仮想インバータキャリアのUp/Downを決定していた。

しかるに本実施形態では、スイッチング回数を低減するために、中間電圧の極性に応じてインバータキャリアのUp/Downを反転させ、仮想整流器キャリアのピークに同期した割り込みごとに、Up/Downカウンタ185に対して、インバータキャリアピーク値を仮想整流器のPWMパルス幅に応じたピーク値またはゼロにセットする。

ただし、仮想インバータキャリアを反転するときにキャリアの跳躍が出ないように、キャリアのピーク時点でUp/Downを必ず切り替えることとする。

【0036】

40

なお、図2の下段には、図3における仮想整流器キャリアUp/Down信号、XOR回路182の出力、NOT回路183の出力を併せて示してある。中間電圧の極性に応じて図示するXOR回路182の出力、NOT回路183の出力をセクタ184により選択し、選択した信号を仮想インバータキャリアのUp/Down信号として用いることで図示する仮想インバータキャリアが生成される。ここで、図2の例は、セクタ184がNOT回路183の出力を選択し、この出力を仮想インバータキャリアのUp/Down信号として用いた例である。

また、図示されていないが、図2の例では下アーム切替時にも1スイッチング周期中のスイッチング回数は4回となる。

【図面の簡単な説明】

50

【 0 0 3 7 】

【図 1】本発明の実施形態を示すブロック図である。

【図 2】本発明の実施形態における上アーム切替時の各キャリア及び P W M パルス等の説明図である。

【図 3】図 1 におけるスイッチング回数低減対称変形三角波発生手段の構成図である。

【図 4】従来技術を示すブロック図である。

【図 5】従来技術における仮想整流器パルス、仮想インバータパルス等の説明図である。

【図 6】マトリクスコンバータの出力ー相分の回路図である。

【符号の説明】

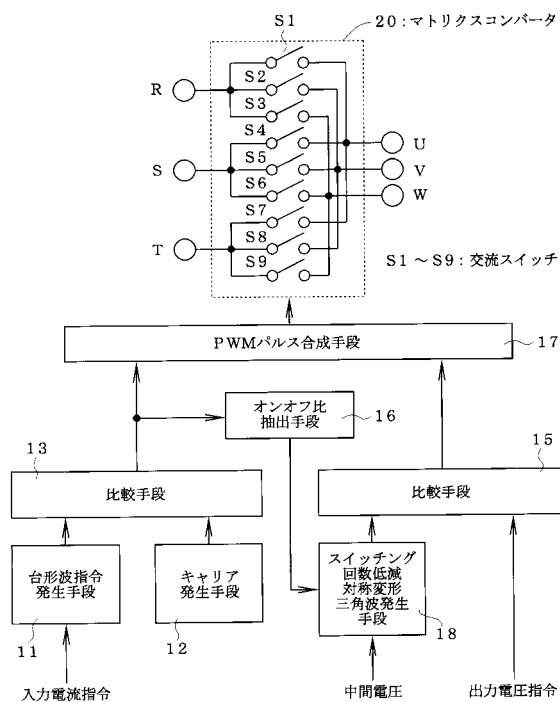
【 0 0 3 8 】

- 11 : 台形波指令発生手段
 12 : キャリア発生手段
 13, 15 : 比較手段
 16 : オンオフ比抽出手段
 17 : PWMパルス合成手段
 18 : スwitching回数低減対称変形三角波発生手段
 20 : マトリクスコンバータ
 181 : 中間電圧正負判別回路
 182 : X O R 回路
 183 : N O T 回路
 184, 188 : セレクタ
 185 : U p / D o w n カウンタ
 186, 187 : 電圧指令レジスタ
 S1 ~ S9 : 交流スイッチ

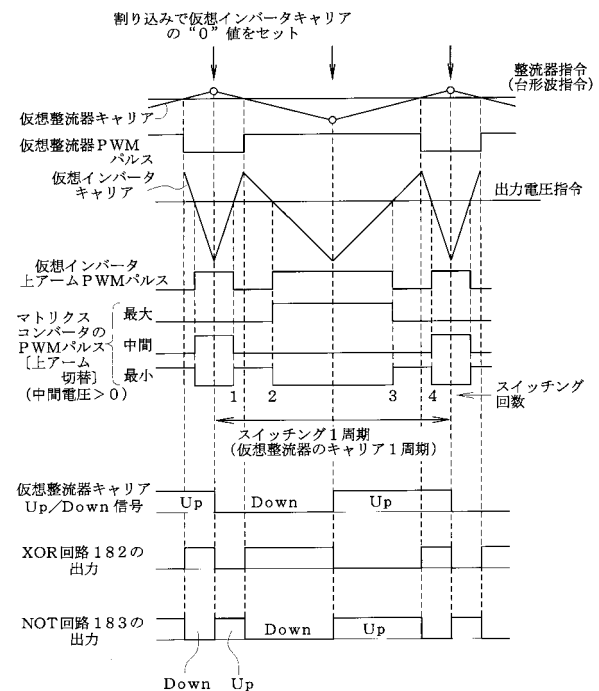
10

20

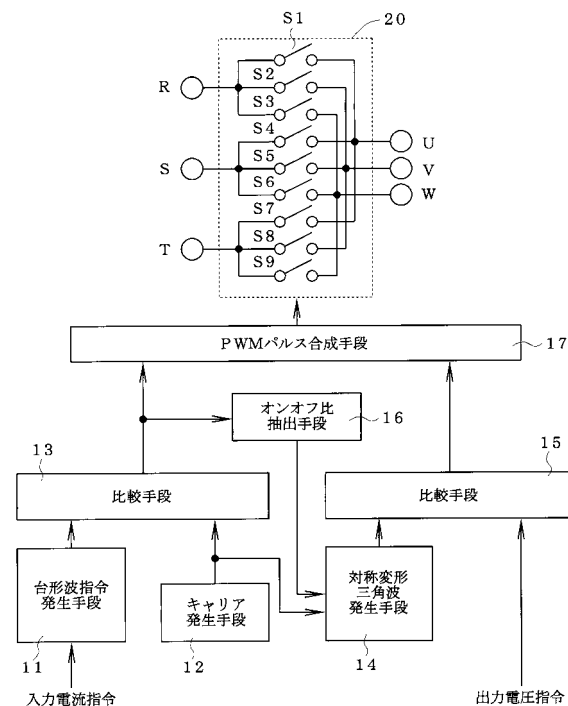
【図 1】



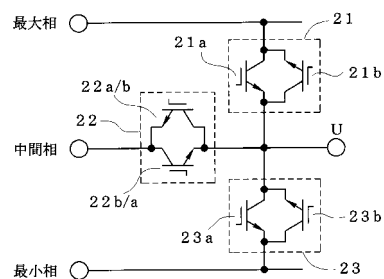
【図 2】



【 図 4 】



【 図 6 】



フロントページの続き

- (56)参考文献 伊東淳一 他, 仮想AC/DC/AC変換方式によるマトリックスコンバータの入出力波形改善法, 電気学会半導体電力変換研究会資料, 2002年11月14日, Vol.SPC-02, No.77-96, pp.75-80
伊東淳一 他, 仮想AC/DC/AC変換によるマトリックスコンバータのPWM発生法, 電気学会全国大会講演論文集, 2003年3月17日, Vol.2003, No.4, pp.93-94
佐藤以久也 他, マトリックスコンバータの電圧利用率改善法, 電気学会全国大会講演論文集, 2003年3月17日, Vol.2003, No.4, pp.95-96

- (58)調査した分野(Int.Cl., DB名)

H02M 5/00 - 5/48