



(12) 发明专利

(10) 授权公告号 CN 113094103 B

(45) 授权公告日 2024. 02. 27

(21) 申请号 202010022965.6

(22) 申请日 2020.01.09

(65) 同一申请的已公布的文献号
申请公布号 CN 113094103 A

(43) 申请公布日 2021.07.09

(73) 专利权人 北京君正集成电路股份有限公司
地址 100193 北京市海淀区西北旺东路10
号院东区14号楼一层A101-A113

(72) 发明人 魏芳芳

(74) 专利代理机构 北京嘉东律师事务所 11788
专利代理师 田欣欣

(51) Int. Cl.
G06F 9/4401 (2018.01)
G06F 1/3234 (2019.01)

(56) 对比文件

- CN 102156524 A, 2011.08.17
- CN 104063061 A, 2014.09.24
- CN 109256826 A, 2019.01.22
- CN 109298775 A, 2019.02.01
- CN 109857243 A, 2019.06.07
- US 2001027530 A1, 2001.10.04
- US 2003014677 A1, 2003.01.16
- US 8862921 B1, 2014.10.14
- WO 2016180132 A1, 2016.11.17

审查员 姚翠

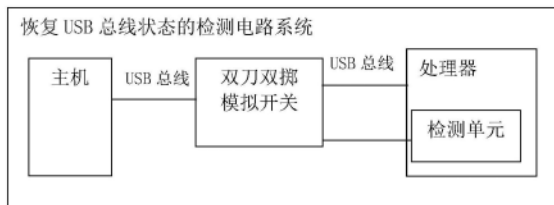
权利要求书1页 说明书3页 附图2页

(54) 发明名称

一种恢复USB总线状态的检测电路系统

(57) 摘要

本发明提供一种恢复USB总线状态的检测电路系统,所述检测电路系统,包括处理器、主机;以及在处理器与主机之间的USB路径上的一个高速低功耗的双刀双掷模拟开关,所述开关的其中一通路用于断开和连接处理器与主机之间的USB总线连接,并保证USB总线传输数据信号质量;所述开关的另一个通路用于与处理器的中断输入相连,且这个通路经过一个1.5K欧姆的电阻上拉到3.3V的电源上,维持USB总线上的suspended状态;所述处理器还包括检测单元,用于当检测到主机通过USB总线对USB设备发送的作为处理器的中断信号K或SE0信号时,使处理器退出sleep状态,恢复USB总线。



1. 一种恢复USB总线状态的检测电路系统,其特征在于,所述检测电路系统,包括处理器、主机;以及

在处理器与主机之间的USB路径上的一个切换开关,所述切换开关的其中一通路用于断开和连接处理器与主机之间的USB总线连接,并保证USB总线传输数据信号质量;所述切换开关的另一个通路用于与处理器的中断输入相连,且这个通路经过一个1.5K欧姆的电阻上拉到3.3V的电源上,维持USB总线上的suspended状态;

所述的切换开关在默认状态下其引脚D+与HSD1+连通,D-与HSD1-相连通;当处理器USB设备进入suspended状态后,处理器发送切换开关的控制信号USB_SEL,将USB的USB_DP信号切换置另一通路,即D+与HSD2+相连通,与其相连的GPIO设置为处理器的中断信号,通过软件关闭时钟、总线以及处理器内核电源,进入更低功耗的sleep状态;

检测单元,用于当检测到主机通过USB总线对USB设备发送的作为处理器的中断信号K或SE0信号时,使处理器退出sleep状态,恢复USB总线。

2. 根据权利要求1所述的一种恢复USB总线状态的检测电路系统,其特征在于,所述的切换开关为高速低功耗的双刀双掷模拟开关。

3. 根据权利要求1所述的一种恢复USB总线状态的检测电路系统,其特征在于,当所述主机发送K或者SE0信号时,USB的USB_DP信号边沿由高变低,作为中断信号使处理器退出sleep状态,并在USB2.0总线协议的最长响应时间内发送切换开关的控制信号,断开D+与HSD2+的连接,切换为D+与HSD1+,D-与HSD1-,并恢复主机与处理器之间的USB总线。

4. 根据权利要求3所述的一种恢复USB总线状态的检测电路系统,其特征在于,所述最长响应时间为6ms。

5. 根据权利要求1所述的一种恢复USB总线状态的检测电路系统,其特征在于,USB设备进入suspended状态USB总线上保持J状态,即 $D+ = 1, D- = 0$;当主机对USB设备发送K状态,即 $D+ = 0, D- = 1$ 或,SE0状态,即 $D+ = 0, D- = 0$,则D+状态从1变为0,那么将D+作为USB设备的处理器中断,即可实现处理器退出sleep状态。

6. 根据权利要求1所述的一种恢复USB总线状态的检测电路系统,其特征在于,所述USB总线是一个高速信号总线,数据传输率480Mbps。

7. 根据权利要求1所述的一种恢复USB总线状态的检测电路系统,其特征在于,当USB总线上出现K信号状态,USB设备进入唤醒流程,当USB总线上出现SE0信号状态,USB设备会进入复位握手流程。

一种恢复USB总线状态的检测电路系统

技术领域

[0001] 本发明涉及电子电路领域,特别涉及一种恢复USB总线状态的检测电路系统。

背景技术

[0002] 现有技术中,USB总线空闲时,USB设备会收到主机通过USB总线发送的suspend信号,从而进入一种低功耗suspend状态,当USB设备接受到主机通过USB总线发送的唤醒信号退出suspended状态。如果为进一步降低功耗,需USB设备端关闭处理器内核电源以及时钟和总线,使处理器进入低功耗sleep状态,只有中断信号和复位信号才能使处理器退出sleep状态。处理器sleep状态下USB设备无法响应主机通过USB总线发送的唤醒信号。

[0003] 现有技术中的术语和解释:

[0004] Suspended (挂起状态):3ms未见USB总线活动而处于省电状态,USB设备不可用,但仍然保持原有的USB地址和配置,进入suspended状态后USB总线上保持J状态。

[0005] J状态:USB总线上 $D^+=1, D^-=0$ 。

[0006] K状态:USB总线上 $D^+=0, D^-=1$ 。

[0007] SE0状态:USB总线上 $D^+=0, D^-=0$ 。

[0008] 为保证USB设备能接受到并响应主机通过USB总线发送的唤醒信号退出suspended状态恢复工作,就需要保持打开处理器内核的电源和时钟和总线,这会导致USB设备在suspended状态下功耗过大,可能无法满足USB IF compliance认证要求的低功耗要求。而若使处理器进入低功耗sleep状态,被关闭了时钟和总线的USB设备是无法直接识别和响应主机通过USB总线发送的任何信号。

发明内容

[0009] 为了解决上述问题,本发明的目的在于:本发明可以在USB设备在一种更低功耗的suspended状态下,通过本系统可以检测到主机通过USB总线对USB设备发送的K信号以及SE0信号,并使USB设备退出suspended状态。

[0010] 具体地,本发明提供一种恢复USB总线状态的检测电路系统,所述检测电路系统,包括处理器、主机;以及

[0011] 在处理器与主机之间的USB路径上的一个切换开关,所述切换开关的其中一通路用于断开和连接处理器与主机之间的USB总线连接,并保证USB总线传输数据信号质量;所述切换开关的另一个通路用于与处理器的中断输入相连,且这个通路经过一个1.5K欧姆的电阻上拉到3.3V的电源上,维持USB总线上的suspended状态;

[0012] 所述处理器还包括检测单元,用于当检测到主机通过USB总线对USB设备发送的作为处理器的中断信号K或SE0信号时,使处理器退出sleep状态,恢复USB总线。

[0013] 所述的切换开关为高速低功耗的双刀双掷模拟开关。

[0014] 由此,本申请的优势在于:采用本系统,只需要增加一个切换开关和一个检测单元即可实现当处理器进入低功耗sleep状态,所述检测电路系统可以检测到主机通过USB总线

对USB设备发送的K或SE0信号,作为处理器的中断信号使处理器退出sleep状态,恢复USB总线,从而使USB设备退出suspended状态。通过检测D+的信号有边沿变化,转变成控制器的中断信号,解决处理器sleep状态下USB设备无法响应主机通过USB总线发送的唤醒信号的问题。实现了省电、更低功耗的效果。

附图说明

[0015] 此处所说明的附图用来提供对本发明的进一步理解,构成本申请的一部分,并不构成对本发明的限定。

[0016] 图1是本发明系统的示意框图。

[0017] 图2是本发明系统的具体实施例的应用电路设计示意图。

[0018] 图3是USB总线从suspended状态下收到K信号进入唤醒流程的示意图。

[0019] 图4是USB总线从suspended状态下收到SE0信号进入port rest即复位握手流程的示意图。

具体实施方式

[0020] 为了能够更清楚地理解本发明的技术内容及优点,现结合附图对本发明进行进一步的详细说明。

[0021] 如图1所示,本发明涉及一种恢复USB总线状态的检测电路系统,所述检测电路系统,包括处理器、主机;以及

[0022] 在处理器与主机之间的USB路径上的一个切换开关,所述切换开关的其中一通路用于断开和连接处理器与主机之间的USB总线连接,并保证USB总线传输数据信号质量;所述切换开关的另一个通路用于与处理器的中断输入相连,且这个通路经过一个1.5K欧姆的电阻上拉到3.3V的电源上,维持USB总线上的suspended状态;

[0023] 检测单元,用于当检测到主机通过USB总线对USB设备发送的作为处理器的中断信号K或SE0信号时,使处理器退出sleep状态,恢复USB总线。

[0024] 所述的切换开关为高速低功耗的双刀双掷模拟开关。

[0025] 当所述主机发送K或者SE0信号时,USB的DP信号边沿由高变低,作为中断信号使处理器退出sleep状态,并在USB2.0总线协议的最长响应时间6ms内发送切换开关的控制信号,断开D+与HSD2+的连接,切换为D+与HSD1+,D-与HSD1-,并恢复主机与处理器之间的USB总线。

[0026] 所述的切换开关在默认状态下其引脚D+与HSD1+连通,D-与HSD1-相连通;当处理器USB设备进入suspended状态后,处理器发送切换开关的控制信号USB_SEL,将USB的DP信号切换置另一通路,即D+与HSD2+相连通,与其相连的GPIO设置为处理器的中断信号,通过软件关闭时钟、总线以及处理器内核电源,进入更低功耗的sleep状态。

[0027] 所述USB设备进入suspended状态USB总线上保持J状态,即 $D+ = 1, D- = 0$;当主机对USB设备发送K状态,即 $D+ = 0, D- = 1$ 或,SE0状态,即 $D+ = 0, D- = 0$,则D+状态从1变为0,那么将D+作为USB设备的处理器中断,即可实现处理器退出sleep状态。

[0028] 所述USB总线是一个高速信号总线,数据传输率480Mbps。

[0029] 具体实施例,可以如图2所示,以北京君正集成电路股份有限公司的X1500应用电

路设计为例。默认状态模拟开关U23的D+与HSD1+连通,D-与HSD1-相连通;当处理器USB设备进入suspended状态后,处理器U24发送切换开关的控制信号USB_SEL,将USB的DP信号切换置另一通道,即D+与HSD2+相连通,与其相连的GPIO设置为处理器的中断信号,通过软件关闭时钟、总线以及处理器内核电源进入更低功耗的sleep状态。当主机发送K或者SE0时,USB的DP信号边沿由高变低,X1500_DP_INT信号相应的由高变低,作为中断信号使处理器退出sleep状态,并在USB2.0总线协议的最长响应时间6ms内发送切换开关的控制信号,断开D+与HSD2+的连接,切换为D+与HSD1+,D-与HSD1-,并恢复主机与处理器之间的USB总线,USB设备恢复工作。

[0030] 根据USB2.0协议,只要USB总线上出现K状态或者SE0状态USB设备就退出suspended状态,如图3所示,当USB总线上出现K信号,USB设备进入唤醒流程,如图4所示,当USB总线上出现SE0信号,USB设备会进入复位握手流程。本发明,在保证USB2.0信号质量下,通过检测K状态和SE0状态作为中断触发使控制器退出sleep状态,从而恢复USB总线。

[0031] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明实施例可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

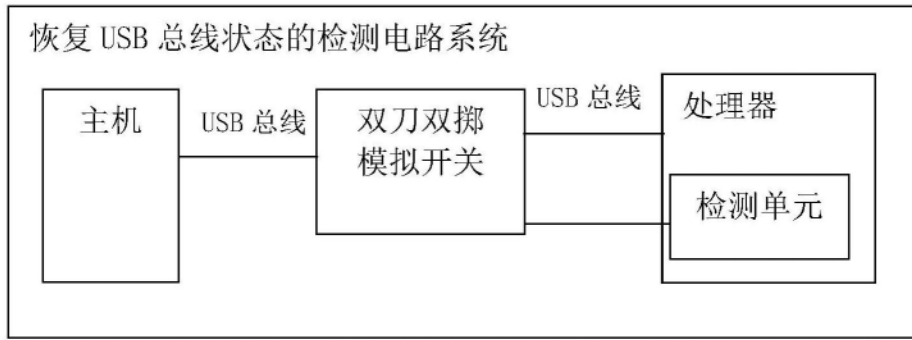


图1

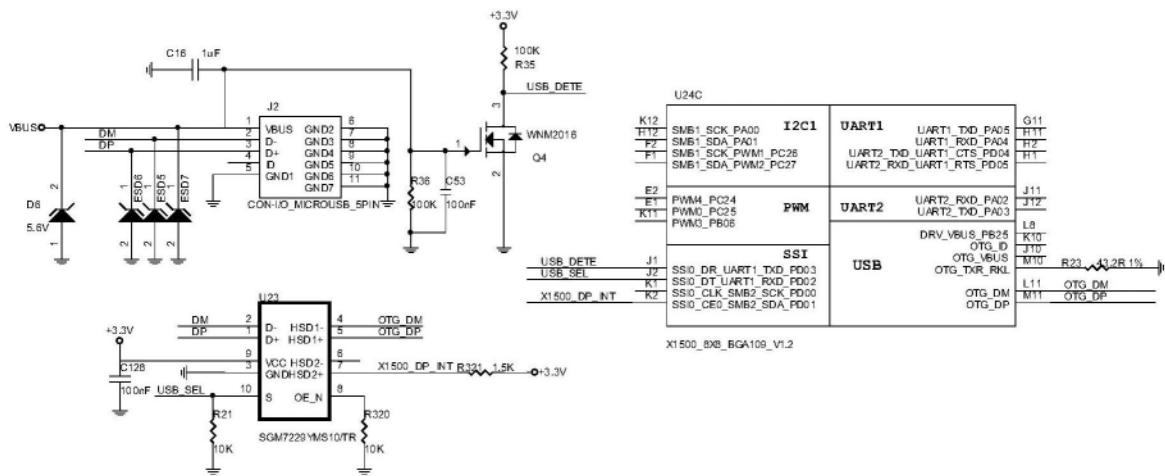


图2

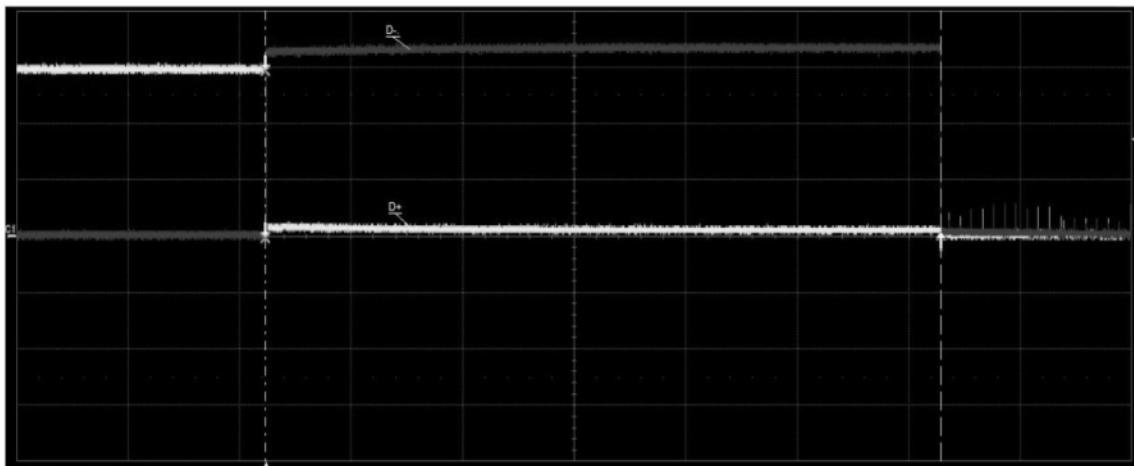


图3

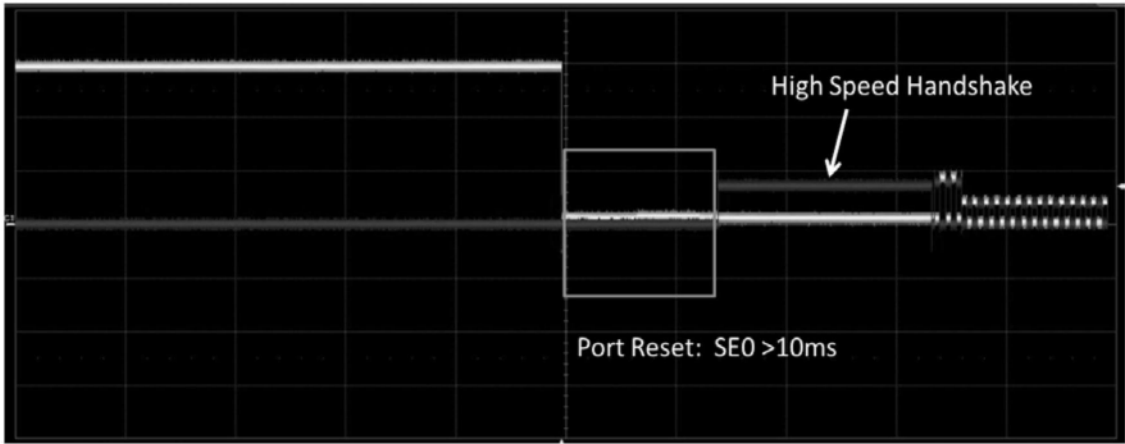


图4