

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5760923号  
(P5760923)

(45) 発行日 平成27年8月12日 (2015. 8. 12)

(24) 登録日 平成27年6月19日 (2015. 6. 19)

(51) Int. Cl.		F I			
HO 1 L	27/146	(2006. 01)	HO 1 L	27/14	F
HO 1 L	27/14	(2006. 01)	HO 1 L	27/14	D
HO 4 N	5/369	(2011. 01)	HO 4 N	5/335	6 9 0

請求項の数 4 (全 25 頁)

(21) 出願番号	特願2011-220310 (P2011-220310)	(73) 特許権者	000002185
(22) 出願日	平成23年10月4日 (2011. 10. 4)		ソニー株式会社
(65) 公開番号	特開2013-80838 (P2013-80838A)		東京都港区港南1丁目7番1号
(43) 公開日	平成25年5月2日 (2013. 5. 2)	(74) 代理人	110000925
審査請求日	平成26年9月29日 (2014. 9. 29)		特許業務法人信友国際特許事務所
		(72) 発明者	秋山 健太郎
			東京都港区港南1丁目7番1号 ソニー株式会社内
		審査官	柴山 将隆

最終頁に続く

(54) 【発明の名称】 固体撮像装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

センサ基板に設定された画素領域に光電変換部を配列形成することと、  
前記センサ基板において前記光電変換部に対する受光面とは逆の表面側に駆動回路を形成することと、

前記画素領域の外側の周辺領域に、前記センサ基板における前記受光面側から前記駆動回路に達する貫通ビアを形成することと、

前記周辺領域における前記受光面側に、前記貫通ビア上に直接積層されたパッド配線を形成することとを行う固体撮像装置の製造方法であって、

前記貫通ビアを形成する前に、前記受光面上に絶縁層を成膜し、

次いで前記絶縁層および前記センサ基板を貫通する貫通ビアを形成した後、

前記絶縁層において前記画素領域に対応する部分を前記周辺領域に対して選択的に薄膜化することにより当該絶縁層に段差構造を形成することと、

前記絶縁層における段差上部に、前記貫通ビア上に直接積層されたパッド配線を形成することと、

前記絶縁層における段差下部に、前記光電変換部に対応した受光開口を有する遮光膜を形成することとを行う

固体撮像装置の製造方法。

【請求項2】

前記貫通ビアを形成する際には、

10

20

前記センサ基板の受光面側に、配線溝と、当該配線溝の底部から当該センサ基板を貫通して前記駆動回路にまで延設された接続孔とを形成した後、当該配線溝と接続孔とを同時に埋め込むことにより、埋込配線部分と貫通ビア部分とで構成された貫通ビアを形成する  
請求項 1 記載の固体撮像装置の製造方法。

【請求項 3】

前記パッド配線を形成する際には、  
前記光電変換部に対応した受光開口を有する遮光膜を、前記パッド配線と同一層で前記画素領域に形成する  
請求項 1 または 2 記載の固体撮像装置の製造方法。

【請求項 4】

前記絶縁層を成膜する際には、異なる材料を用いて構成された積層構造として当該絶縁層を成膜し、  
前記絶縁層に段差構造を形成する際には、当該絶縁層において積層構造の上層部分を構成する膜を、下層部分を構成する膜に対して選択的に除去する  
請求項 1 ~ 3 の何れかに記載の固体撮像装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、固体撮像装置の製造方法に関し、特に半導体基板の受光面とは逆の表面側に駆動回路が設けられた固体撮像装置の製造方法に関する。

【背景技術】

【0002】

固体撮像装置においては、入射光に対する光電変換効率や感度の向上を図ることを目的とし、半導体基板の表面側に駆動回路を形成し裏面側を受光面とする、いわゆる裏面照射型の構造が提案されている。またさらに、光電変換部が形成された半導体基板とは別に、駆動回路を形成した回路基板を用意し、半導体基板における受光面と反対側の面に、回路基板を貼り合わせた 3 次元構造も提案されている。

【0003】

以上のような裏面照射型の固体撮像装置における受光面側の構成は、次のようである。光電変換部が配列された画素領域の周辺部には、半導体基板を貫通する貫通ビアが設けられている。この貫通ビアは、受光面の反対側に設けられた配線や回路基板に接続されている。また受光面側の上部は絶縁膜で覆われ、この絶縁膜上に接続用配線や電極パッドなどのパッド配線が設けられている。このパッド配線は、絶縁膜に形成された接続孔を介して貫通ビアに接続されており、ワイヤーボンディングにて外部配線と接続される。

【0004】

さらに受光面側においてパッド配線を覆う絶縁膜が設けられ、この上部に各光電変換部に対応してカラーフィルタおよびオンチップレンズが設けられている。またパッド配線を覆う絶縁膜には、パッド配線を露出する開口が設けられている（以上、下記特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0005】

【特許文献 1】特開 2010 - 245506 号公報（例えば図 3 および段落 0057，段落 0062 参照）

【発明の概要】

【発明が解決しようとする課題】

【0006】

しかしながらこのような構成の裏面照射型の固体撮像装置においては、受光面の上方に複数層の絶縁膜を介してパッド配線およびオンチップレンズが配置されるため、受光面からオンチップレンズまでの距離が大きく、光電変換部においての受光特性を劣化させる要

10

20

30

40

50

因となる。

【 0 0 0 7 】

そこで本技術は、受光面側にパッド配線を設けた裏面照射型の固体撮像装置において、絶縁膜の薄膜化を図ることにより光電変換部での受光特性の向上を図ることが可能な裏面照射型の固体撮像装置を提供することを目的とする。また本技術は、このような構成の固体撮像装置の製造方法およびこの固体撮像装置を用いた電子機器を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

このような目的を達成するための本技術の固体撮像装置は、光電変換部が配列形成された画素領域を有するセンサ基板を備え、このセンサ基板において光電変換部に対する受光面とは逆の表面側に、駆動回路が設けられている。また画素領域の外側の周辺領域には、センサ基板における受光面側から駆動回路に達する貫通ビアが設けられている。さらに、周辺領域の受光面側には、貫通ビア上に直接積層されたパッド配線が設けられている。

10

【 0 0 0 9 】

このような構成の固体撮像装置は、光電変換部を設けたセンサ基板において、駆動回路が形成された表面側と反対側の面を受光面とした裏面照射型であり、貫通ビア上にパッド配線が直接積層されている。これにより、貫通ビアを覆う絶縁層上にパッド配線を設け、接続孔を介して貫通ビアとパッド配線とを接続する構成と比較して、受光面上を覆う絶縁膜の積層数が削減された構成となり、この上部に形成されるオンチップレンズと受光面との距離を小さくすることができる。

20

【 0 0 1 0 】

また本技術は、上述した固体撮像装置の製造方法でもあり、次の手順が行われる。先ず、センサ基板に設定された画素領域に光電変換部を配列形成する。また、センサ基板において光電変換部に対する受光面とは逆の表面側に駆動回路を形成する。さらに、画素領域の外側の周辺領域に、センサ基板における受光面側から駆動回路に達する貫通ビアを形成する。その後、周辺領域における受光面側に、貫通ビア上に直接積層されたパッド配線を形成する。

【 0 0 1 1 】

また本技術は、上述した固体撮像装置を備えた電子機器でもあり、光電変換部に入射光を導く光学系をさらに備えている。

30

【発明の効果】

【 0 0 1 2 】

以上のような本技術によれば、受光面側にパッド配線を設けた裏面照射型の固体撮像装置において、貫通ビア上にパッド配線を直接積層させたことにより、受光面上の絶縁膜の積層数を削減することができる。この結果、この上部に形成されるオンチップレンズと受光面との距離を小さくでき、光電変換部においての受光特性の向上を図ることが可能になる。

【図面の簡単な説明】

【 0 0 1 3 】

【図 1】本技術が適用される固体撮像装置の一例を示す概略構成図である。

【図 2】第 1 実施形態の固体撮像装置の構成を示す要部断面図である。

【図 3】第 1 実施形態の固体撮像装置の製造手順を示す断面工程図（その 1）である。

【図 4】第 1 実施形態の固体撮像装置の製造手順を示す断面工程図（その 2）である。

【図 5】第 1 実施形態の固体撮像装置の製造手順を示す断面工程図（その 3）である。

【図 6】第 1 実施形態の固体撮像装置の製造手順を示す断面工程図（その 4）である。

【図 7】第 2 実施形態の固体撮像装置の構成を示す要部断面図である。

【図 8】第 2 実施形態の固体撮像装置の製造手順を示す断面工程図（その 1）である。

【図 9】第 2 実施形態の固体撮像装置の製造手順を示す断面工程図（その 2）である。

【図 10】第 2 実施形態の固体撮像装置の製造手順を示す断面工程図（その 3）である。

40

50

【図 1 1】第 3 実施形態の固体撮像装置の構成を示す要部断面図である。

【図 1 2】第 3 実施形態の固体撮像装置の製造手順を示す断面工程図（その 1）である。

【図 1 3】第 3 実施形態の固体撮像装置の製造手順を示す断面工程図（その 2）である。

【図 1 4】本技術を適用して得られた固体撮像装置を用いた電子機器の構成図である。

【発明を実施するための形態】

【0014】

以下、本技術の実施の形態を、図面に基づいて次に示す順に説明する。

1. 実施形態の固体撮像装置の概略構成例
2. 第 1 実施形態（キャビティ構造を有し貫通ビア上に直接パッド配線を設けた例）
3. 第 2 実施形態（キャビティ構造を有し埋込配線部分と貫通ビア部分とを一体に形成した貫通ビア上に、直接パッド配線を設けた例）
4. 第 3 実施形態（埋込配線部分と貫通ビア部分とを一体に形成した貫通ビア上に、直接パッド配線を設けた例）
5. 電子機器（固体撮像装置を用いた電子機器の例）

尚、各実施形態において共通の構成要素には同一の符号を付し、重複する説明は省略する。

【0015】

1. 実施形態の固体撮像装置の概略構成例

図 1 に、本技術が適用される裏面照射型の固体撮像装置の一例として、三次元構造の固体撮像装置の概略構成を示す。この図に示す固体撮像装置 1 は、光電変換部が配列形成されたセンサ基板 2 と、このセンサ基板 2 に対して積層させた状態で貼り合わされた回路基板 9 とを備えている。

【0016】

センサ基板 2 は、一方の面を受光面 A とし、光電変換部を含む複数の画素 3 が受光面 A に対して 2 次的に配列された画素領域 4 を備えている。画素領域 4 には、複数の画素駆動線 5 が行方向に配線され、複数の垂直信号線 6 が列方向に配線されており、1 つの画素 3 が 1 本の画素駆動線 5 と 1 本の垂直信号線 6 とに接続される状態で配置されている。これらの各画素 3 には、光電変換部と、電荷蓄積部と、複数のトランジスタ（いわゆる MOS トランジスタ）および容量素子等で構成された画素回路とが設けられている。尚、画素回路の一部は、受光面 A とは反対側の表面側に設けられている。また複数の画素で画素回路の一部を共有していても良い。

【0017】

またセンサ基板 2 は、画素領域 4 の外側に周辺領域 7 を備えている。この周辺領域 7 には、パッド配線 8 が設けられている。このパッド配線 8 は、必要に応じてセンサ基板 2 に設けられた画素駆動線 5、垂直信号線 6、および画素回路、さらには回路基板 9 に設けられた駆動回路に接続されている。

【0018】

回路基板 9 は、センサ基板 2 側に向かう一面側に、センサ基板 2 に設けられた各画素 3 を駆動するための垂直駆動回路 10、カラム信号処理回路 11、水平駆動回路 12、およびシステム制御回路 13 などの駆動回路を備えている。これらの駆動回路は、センサ基板 2 側のパッド配線 8 に接続されている。尚、センサ基板 2 の表面側に設けられた画素回路も、駆動回路の一部である。

【0019】

2. 第 1 実施形態

< 固体撮像装置の構成 >

（キャビティ構造を有し貫通ビア上に直接パッド配線を設けた例）

図 2 は、第 1 実施形態の固体撮像装置 1-1 の構成を示す要部断面図であり、図 1 における画素領域 4 と周辺領域 7 との境界付近の断面図である。以下、この要部断面図に基づいて第 1 実施形態の固体撮像装置 1-1 の構成を説明する。

【0020】

10

20

30

40

50

図 2 に示す第 1 実施形態の固体撮像装置 1-1 は、上述したようにセンサ基板 2 と回路基板 9 とを積層させた状態で貼り合わせた 3 次元構造の固体撮像装置である。センサ基板 2 の表面側、すなわち回路基板 9 側に向かう面上には、配線層 2 a と、配線層 2 a を覆う保護膜 2 b とが設けられている。一方、回路基板 9 の表面側、すなわちセンサ基板 2 側に向かう面上には、配線層 9 a と、配線層 9 a を覆う保護膜 9 b とが設けられている。また回路基板 9 の裏面側には、保護膜 9 c が設けられている。これらのセンサ基板 2 と回路基板 9 とは、保護膜 2 b と保護膜 9 b との間で貼り合わせられている。

【 0 0 2 1 】

またセンサ基板 2 における回路基板 9 と反対側の面、すなわち受光面 A 上には、段差構造を有する絶縁層 1 4 が設けられ、この絶縁層 1 4 からセンサ基板 2 を貫通する状態で貫通ビア 2 3 が設けられている。さらに絶縁層 1 4 上には、パッド配線 8 および遮光膜 1 6 が設けられ、これらを覆う状態で透明保護膜 1 7、カラーフィルタ 1 8、およびオンチップレンズ 1 9 がこの順に積層されている。本第 1 実施形態においては、貫通ビア 2 3 上にパッド配線 8 が直接積層されているところが特徴的である。

10

【 0 0 2 2 】

次に、センサ基板 2 側の各層、および回路基板 9 側の各層の構成、段差構造を有する絶縁層 1 4、貫通ビア 2 3、パッド配線 8、遮光膜 1 6、透明保護膜 1 7、カラーフィルタ 1 8、およびオンチップレンズ 1 9 の構成をこの順に説明する。

【 0 0 2 3 】

[ センサ基板 2 ]

センサ基板 2 は、例えば単結晶シリコンからなる半導体基板を薄膜化したものである。このセンサ基板 2 における画素領域 4 には、受光面 A に沿って複数の光電変換部 2 0 が配列形成されている。各光電変換部 2 0 は、例えば n 型拡散層と p 型拡散層との積層構造で構成されている。尚、光電変換部 2 0 は画素毎に設けられており、図面においては 1 画素分の断面を図示している。

20

【 0 0 2 4 】

またセンサ基板 2 において受光面 A とは逆の表面側には、n + 型不純物層からなるフローティングディフュージョン F D、トランジスタ T r のソース/ドレイン 2 1、さらにはここでの図示を省略した他の不純物層、および素子分離 2 2 などが設けられている。さらにセンサ基板 2 において、画素領域 4 の外側の周辺領域 7 には、以降に説明する貫通ビア 2 3 が設けられている。

30

【 0 0 2 5 】

[ 配線層 2 a ( センサ基板 2 側 ) ]

センサ基板 2 の表面上に設けられた配線層 2 a は、センサ基板 2 との界面側に、ここでの図示を省略したゲート絶縁膜を介して転送ゲート T G およびトランジスタ T r のゲート電極 2 5、さらにはここでの図示を省略した他の電極を有している。またこれらの転送ゲート T G およびゲート電極 2 5 は、層間絶縁膜 2 6 で覆われており、この層間絶縁膜 2 6 に設けられた溝パターン内には、例えば銅 ( C u ) を用いた埋込配線 2 7 が多層配線として設けられている。これらの埋込配線 2 7 は、ビアによって相互に接続され、また一部がソース/ドレイン 2 1、転送ゲート T G、さらにはゲート電極 2 5 に接続された構成となっている。また、埋込配線 2 7 には、センサ基板 2 に設けられた貫通ビア 2 3 も接続され、トランジスタ T r および埋込配線 2 7 等によって画素回路が構成されている。

40

【 0 0 2 6 】

以上のような埋込配線 2 7 が形成された層間絶縁膜 2 6 上に、絶縁性の保護膜 2 b が設けられ、この保護膜 2 b 表面においてセンサ基板 2 が回路基板 9 に貼り合わせられている。

【 0 0 2 7 】

[ 回路基板 9 ]

回路基板 9 は、例えば単結晶シリコンからなる半導体基板を薄膜化したものである。この回路基板 9 において、センサ基板 2 側に向かう表面層には、トランジスタ T r のソース

50

ノドレイン 31、さらにはここでの図示を省略した不純物層、および素子分離 32 などが設けられている。

【0028】

さらに回路基板 9 には、これを貫通する貫通ビア 33 が設けられている。この貫通ビア 33 は、回路基板 9 を貫通して形成された接続孔内に、分離絶縁膜 34 を介して埋め込まれた導電性材料によって構成されている。

【0029】

[配線層 9a (回路基板 9 側)]

回路基板 9 の表面上に設けられた配線層 9a は、回路基板 9 との界面側に、ここでの図示を省略したゲート絶縁膜を介して設けられたゲート電極 35、さらにはここでの図示を省略した他の電極を有している。これらのゲート電極 35 および他の電極は、層間絶縁膜 36 で覆われており、この層間絶縁膜 36 に設けられた溝パターン内にはたとえば銅 (Cu) を用いた埋込配線 37 が多層配線として設けられている。これらの埋込配線 37 は、ビアによって相互に接続され、また一部がソース/ドレイン 31 やゲート電極 35 に接続された構成となっている。また、埋込配線 37 には、回路基板 9 に設けられた貫通ビア 33 も接続され、トランジスタ Tr および埋込配線 37 等によって駆動回路が構成されている。

【0030】

以上のような埋込配線 37 が形成された層間絶縁膜 36 上に、絶縁性の保護膜 9b が設けられ、この保護膜 9b 表面において回路基板 9 がセンサ基板 2 に貼り合わせられている。また、回路基板 9 において、配線層 9a が設けられた表面側とは逆の裏面側には、回路基板 9 を覆う保護膜 9c が設けられ、この保護膜 9c には貫通ビア 33 を露出させるパッド開口 33a が設けられている。

【0031】

[絶縁層 14]

絶縁層 14 は、センサ基板 2 の受光面 A 上に設けられている。この絶縁層 14 は、画素領域 4 の膜厚が周辺領域 7 の膜厚よりも薄い段差構造を有しているところが特徴的である。このような絶縁層 14 は、例えば異なる絶縁材料を用いた積層膜として構成され、ここでは一例として受光面 A 側から順に反射防止膜 14-1、界面準位抑制膜 14-2、エッチングストップ膜 14-3、上層絶縁膜 14-4 の 4 層構造である。

【0032】

反射防止膜 14-1 は、例えば酸化ハフニウム ( $\text{HfO}_2$ )、酸化タンタル ( $\text{Ta}_2\text{O}_5$ )、または窒化シリコンなど、酸化シリコンよりも高屈折率の絶縁性材料を用いて構成される。界面準位抑制膜 14-2 は、例えば酸化シリコン ( $\text{SiO}_2$ ) を用いて構成される。エッチングストップ膜 14-3 は、上層の上層絶縁膜 14-4 を構成する材料に対してエッチング選択比が低く抑えられる材料が用いられ、例えば窒化シリコン ( $\text{SiN}$ ) を用いて構成される。上層絶縁膜 14-4 は、例えば酸化シリコン ( $\text{SiO}_2$ ) を用いて構成される。

【0033】

以上のような 4 層構造の絶縁層 14 は、画素領域 4 においては、上層部分の上層絶縁膜 14-4 およびエッチングストップ膜 14-3 が除去され、反射防止膜 14-1 と界面準位抑制膜 14-2 との 2 層構造に薄型化された段差構造に形成されている。

【0034】

[貫通ビア 23]

貫通ビア 23 は、画素領域 4 の外側の周辺領域 7 において、絶縁層 14 からセンサ基板 2 を貫通し、配線層 2a の埋込配線 27 や、配線層 9a の埋込配線 37 に達する状態でそれぞれ設けられている。これらの貫通ビア 23 は、絶縁層 14 およびセンサ基板 2 を貫通して形成された接続孔内に、分離絶縁膜 24 を介して銅 (Cu) のような導電性材料を埋め込んで構成されている。

【0035】

[パッド配線 8]

パッド配線 8 は、受光面 A 側の周辺領域 7 において、絶縁層 1 4 の段差上部に形成され、絶縁層 1 4 に埋め込まれた貫通ビア 2 3 上に、直接積層されているところが特徴的である。このようなパッド配線 8 は、例えば複数の貫通ビア 2 3 間を接続するための配線部分や、この配線部分に接続された電極パッド部分と備えている。このようなパッド配線 8 は、センサ基板 2 に設けられたトランジスタ Tr や他の素子、さらには埋込配線 2 7 と重ねて配置され、いわゆるカップ構造を構成している。これにより、センサ基板 2 および回路基板 9、配線層 2 a および配線層 9 a における素子のレイアウトの自由度が確保されている。

【 0 0 3 6 】

以上のようなパッド配線 8 は、例えばタンタル (Ta) や窒化タンタル (Ta<sub>2</sub>N<sub>5</sub>) 等、貫通ビア 2 3 を構成する銅 (Cu) に対して拡散防止機能を有するバリアメタル膜 8 -1 と、この上部のアルミニウム - 銅 (AlCu) 合金膜 8 -2 との積層構造で構成されている。このような積層構造のパッド配線 8 は、例えば窒化シリコンからなる保護絶縁膜 1 5 で覆われている。

10

【 0 0 3 7 】

またパッド配線 8 は、このパッド配線 8 を覆って設けられた保護絶縁膜 1 5 や、以降に説明する透明保護膜 1 7 およびオンチップレンズ膜 1 9 a に形成されたパッド開口 8 a の底部を構成している。つまり、パッド開口 8 a の底部には、パッド配線 8 が露出された構成となっている。

【 0 0 3 8 】

20

[ 遮光膜 1 6 ]

遮光膜 1 6 は、受光面 A 側における画素領域 4 において、絶縁層 1 4 の段差下部、つまり、絶縁層 1 4 において積層構造の下層部分を構成する界面準位抑制膜 1 4 -2 の上部に設けられている。このような遮光膜 1 6 は、各光電変換部 2 0 に対応する複数の受光開口 1 6 a を備えている。

【 0 0 3 9 】

このような遮光膜 1 6 は、アルミニウム (Al) やタングステン (W) のような遮光性に優れた導電性材料を用いて構成され、絶縁層 1 4 に設けた開口 1 4 a においてセンサ基板 2 に対して接地された状態で設けられている。

【 0 0 4 0 】

30

[ 透明保護膜 1 7 ]

透明保護膜 1 7 は、パッド配線 8 および遮光膜 1 6 を覆う状態で設けられている。この透明保護膜 1 7 は、例えばアクリル樹脂などを用いて構成されている。

【 0 0 4 1 】

[ カラーフィルタ 1 8 ]

カラーフィルタ 1 8 は、各光電変換部 2 0 に対応して設けられ、各光電変換部 2 0 に対応する各色で構成されている。各色のカラーフィルタ 1 8 の配列が限定されることはない。

【 0 0 4 2 】

[ オンチップレンズ 1 9 ]

40

オンチップレンズ 1 9 は、各光電変換部 2 0 に対応して設けられ、各光電変換部 2 0 に入射光が集光されるように構成されている。

【 0 0 4 3 】

< 固体撮像装置の製造方法 >

次に、上述した構成の固体撮像装置 1 -1 の製造方法を図 3 ~ 図 6 の断面工程図に基づいて説明する。

【 0 0 4 4 】

[ 図 3 A ]

先ず図 3 A に示すように、センサ基板 2 における画素領域 4 に、複数の光電変換部 2 0 を配列形成すると共に、センサ基板 2 にフローティングディフュージョン FD、ソースノ

50

ドレイン 2 1、他の不純物層、および素子分離 2 2 を形成する。次に、センサ基板 2 の表面上に転送ゲート T G およびゲート電極 2 5 を形成し、さらに層間絶縁膜 2 6 と共に埋込配線 2 7 を形成して配線層 2 a を設け、この配線層 2 a の上部を保護膜 2 b で覆う。一方、回路基板 9 に、ソース/ドレイン 3 1 他の不純物層や素子分離 3 2 を形成する。次に、回路基板 9 の表面上にゲート電極 3 5 を形成し、さらに層間絶縁膜 3 6 と共に埋込配線 3 7 を形成して配線層 9 a を設け、また配線層 9 a から回路基板 9 にかけてビア 3 3 を形成し、配線層 9 a の上部を保護膜 9 b で覆う。

【 0 0 4 5 】

以上の後、センサ基板 2 と回路基板 9 とを、保護膜 2 b と保護膜 9 b との間で貼り合わせる。貼り合わせの終了後には、必要に応じてセンサ基板 2 の受光面 A 側を薄膜化する。以上までの工程は、特に手順が限定されることはなく、通常の貼り合わせ技術を適用して行うことができる。

10

【 0 0 4 6 】

[ 図 3 B ]

次に図 3 B に示すように、センサ基板 2 の受光面 A 上に、反射防止膜 1 4 -1、界面準位抑制膜 1 4 -2、エッチングストップ膜 1 4 -3、および上層絶縁膜 1 4 -4 をこの順に積層成膜し、4 層構造の絶縁層 1 4 を形成する。反射防止膜 1 4 -1 は、例えば酸化ハフニウム ( $\text{HfO}_2$ ) からなり、原子層蒸着法によって膜厚 1 0 n m ~ 3 0 0 n m (例えば 6 0 n m) で成膜される。界面準位抑制膜 1 4 -2 は、例えば酸化シリコン ( $\text{SiO}_2$ ) からなり、P - C V D (plasma-chemical vapor deposition) 法によって膜厚 2 0 0 n m で成膜される。エッチングストップ膜 1 4 -3 は、例えば窒化シリコン ( $\text{SiN}$ ) からなり、P - C V D 法によって膜厚 3 6 0 n m で成膜される。上層絶縁膜 1 4 -4 は、例えば酸化シリコン ( $\text{SiO}_2$ ) からなり、P - C V D 法によって膜厚 2 0 0 n m で成膜される。

20

【 0 0 4 7 】

[ 図 4 A ]

その後、図 4 A に示すように、センサ基板 2 の周辺領域 7 において、絶縁層 1 4 およびセンサ基板 2 を貫通する各接続孔 2 3 a を形成する。これらの各接続孔 2 3 a は、センサ基板 2 の表面側に設けられた配線層 2 a の埋込配線 2 7 または配線層 9 a の埋込配線 3 7 の上部に達する各深さで形成されれば良く、底部に埋込配線 2 7 および埋込配線 3 7 を露出させなくても良い。この際、接続孔 2 3 a の深さ毎に、ここでの図示を省略した複数のレジストパターンを形成し、これらのレジストパターンをマスクにしてセンサ基板 2 および層間絶縁膜 2 6 に対して複数回のエッチングを行う。各エッチングの終了後には各レジストパターンを除去する。

30

【 0 0 4 8 】

[ 図 4 B ]

次いで図 4 B に示すように、接続孔 2 3 a の内壁を覆う状態で、絶縁層 1 4 上に分離絶縁膜 2 4 を成膜する。ここでは例えば 2 層構造の分離絶縁膜 2 4 を形成することとし、先ず p - C V D 法によって膜厚 7 0 n m の窒化シリコン膜 2 4 -1 を成膜し、次いで p - C V D 法によって膜厚 9 0 0 n m の酸化シリコン膜 2 4 -2 を成膜する。尚、分離絶縁膜 2 4 は、積層構造に限定されることはなく、例えば酸化シリコン膜または窒化シリコン膜の単層構造であっても良い。

40

【 0 0 4 9 】

[ 図 4 C ]

その後、図 4 C に示すように、異方性の高いエッチング条件により分離絶縁膜 2 4 をエッチング除去することにより、接続孔 2 3 a の底部の分離絶縁膜 2 4 を除去する。引き続き、異方性の高いエッチング条件により接続孔 2 3 a の底部の層間絶縁膜 2 6、保護膜 2 b、および保護膜 9 b をエッチング除去し、接続孔 2 3 a を掘り進める。これにより、各接続孔 2 3 a の底部に埋込配線 2 7 または埋込配線 3 7 を露出させる。

【 0 0 5 0 】

[ 図 5 A ]

50

次に、図5Aに示すように、接続孔23aを導電性材料で埋め込むことにより、センサ基板2を貫通する接続孔23a内に貫通ビア23を形成する。ここでは先ず、接続孔23a内を埋め込む状態で、絶縁層14上に導電性材料膜[例えば銅(Cu)膜]を成膜し、次に化学的機械研磨(CMP)法によって絶縁層14上の導電性材料膜を研磨除去する。これにより、接続孔23a内のみに導電性材料膜を残し、センサ基板2の受光面A側における周辺領域7に、貫通ビア23を形成する。

【0051】

[図5B]

次いで図5Bに示すように、センサ基板2における周辺領域7に、パッド配線8を形成する。この際、先ずタンタル(Ta)や窒化タンタル(TaN)等からなるバリア金属膜8-1を成膜し、次にAlCu合金膜8-2を積層成膜する。次に、ここでの図示を省略したレジストパターンをマスクにしてAlCu合金膜8-2およびバリア金属膜8-1をパターンエッチングする。これにより、周辺領域7において、貫通ビア23上に直接積層されたパッド配線8を形成する。このパッド配線8は、貫通ビア23間を接続するための配線部分およびこの配線部分に接続された電極パッド部分とで構成される。このようなパッド配線8は、センサ基板2に設けられたトランジスタTrや他の素子、さらには埋込配線27と重ねて形成され、いわゆるカップ構造を構成する。

【0052】

以上の後は、このパッド配線8を覆う状態で、絶縁層14上に保護絶縁膜15を成膜する。

【0053】

[図5C]

その後、図5Cに示すように、絶縁層14において画素領域4に対応する部分を、周辺領域7に対して選択的に薄膜化し、これにより絶縁層14に段差構造を形成する。この際、ここでの図示を省略したレジストパターンをマスクにして、窒化シリコン(SiN)からなる保護絶縁膜15をエッチングし、次いでエッチング条件を変更して酸化シリコン(SiO<sub>2</sub>)からなる上層絶縁膜14-4をエッチングする。この際、下層の窒化シリコン(SiN)からなるエッチングストップ膜14-3でエッチングをストップさせる。その後、さらに条件を変えてエッチングストップ膜14-3をエッチングする。

【0054】

以上により、受光面A上の絶縁層14は、画素領域4の膜厚が周辺領域7の膜厚よりも薄い段差構造であって、画素領域4上において薄膜化したキャビティ構造となる。このような状態において、画素領域4には、反射防止膜14-1と界面準位抑制膜14-2のみが残される。一方、周辺領域7には、4層構造の絶縁層14がそのまま残される。

【0055】

尚、絶縁層14における薄膜部分は、パッド配線8に影響のない範囲でできるだけ広範囲に設定されて良く、これによって絶縁層14の段差形状が、以降に形成する透明保護膜の塗布ムラを悪化させることによって光電変換部20への光入射に影響を及ぼすことを防止する。

【0056】

[図6A]

次に、図6Aに示すように、絶縁層14の段差下部に、センサ基板2を露出させる開口14aを形成する。この際、ここでの図示を省略したレジストパターンをマスクにして、界面準位抑制膜14-2と反射防止膜14-1をエッチングする。尚、この開口14aは、光電変換部20の上方を避けた位置に形成される。

【0057】

次に、絶縁層14の段差下部に、開口14aを介してセンサ基板2に接地された遮光膜16をパターン形成する。この遮光膜16は、光電変換部20に対応する受光開口16aを有している。ここでは先ず、スパッタ成膜法によって、絶縁層14上にアルミニウム(Al)やタングステン(W)のような遮光性を有する導電性材料膜を成膜する。その後、

10

20

30

40

50

ここでの図示を省略したレジストパターンをマスクにして導電性材料膜をパターンエッチングすることにより、絶縁層 14 の段差下部（すなわち画素領域 4）を広く覆うと共に、各光電変換部 20 に対応する受光開口 16 a を有し、センサ基板 2 に接地された遮光膜 16 を形成する。

【0058】

このような遮光膜 16 は、絶縁層 14 の段差上部で除去され、段差下部を広く覆う形状で良い。これにより、絶縁層 14 の段差を広い範囲で軽減する。

【0059】

[図6B]

次いで図 6 B に示すように、パッド配線 8 および遮光膜 16 を覆う状態で光透過性を有する材料からなる透明保護膜 17 を成膜する。透明保護膜 17 の成膜は、スピコート法のような塗布法によって行う。次に、透明保護膜 17 上に、光電変換部 20 に対応する各色のカラーフィルタ 18 を形成し、さらにこの上部に光電変換部 20 に対応するオンチップレンズ 19 を備えたオンチップレンズ膜 19 a を形成する。

【0060】

[図2]

以上の後には先の図 2 に示したように、周辺領域 7 にパッド配線 8 を露出するパッド開口 8 a を形成する。この際、ここでの図示を省略したレジストパターンをマスクにしてオンチップレンズ膜 19 a を、透明保護膜 17、および保護絶縁膜 15 をパターンエッチングすることにより、パッド配線 8 を露出させたパッド開口 8 a を形成する。

【0061】

また回路基板 9 の露出面を研磨することで回路基板 9 を薄膜化し、ビア 33 を露出させて貫通ビア 33 とする。その後、貫通ビア 33 を覆う状態で回路基板 9 上に保護膜 9 c を成膜し、貫通ビア 33 を露出するパッド開口 33 a を形成することにより、固体撮像装置 1-1 を完成させる。

【0062】

<第1実施形態の効果>

以上説明した構成の固体撮像装置 1-1 は、駆動回路が形成された表面側と反対側の面を受光面 A とした裏面照射型であり、受光面 A の上方において、センサ基板 2 を貫通して設けた貫通ビア 23 にパッド配線 8 を直接積層させた構成である。これにより、貫通ビア 23 上に拡散防止絶縁膜を介してパッド配線 8 を設け、接続孔を介してこれらを接続させた構成と比較して、拡散防止絶縁膜が省略された構成となり、製造工程数を削減することが可能になると共に、周辺領域 7 を含む受光面 A 上に積層される絶縁膜を削減することが可能になる。この際、拡散防止絶縁膜を設けることなく、パッド配線 8 の最下層にバリアメタル膜 8-1 を設けたことにより、貫通ビア 23 を構成する銅 (Cu) の拡散を防止することができる。

【0063】

また本第 1 実施形態の固体撮像装置 1-1 は、受光面 A 上には、周辺領域 7 に対して画素領域 4 で膜厚が薄い段差構造の絶縁層 14 を設け、この上部にオンチップレンズ 19 を設けている。これにより、周辺領域 7 においては、パッド配線 8 の絶縁に必要な絶縁層 14 の膜厚が確保され、一方、画素領域 4 においては絶縁層 14 を薄膜化してこの上部のオンチップレンズ 19 と受光面 A との距離を小さくすることができる。

【0064】

しかもこの段差構造においては、上述した通り、周辺領域 7 を含む受光面 A 上に形成する絶縁膜の積層数が削減されていることから、パッド配線 8 の絶縁に必要な絶縁層 14 の膜厚を確保しつつも、絶縁層 14 における段差上部の高さを低くすることができる。これにより、パッド配線 8 を含む段差構造を覆う透明保護膜 17 の薄膜化が可能になり、この透明保護膜 17 の上部に形成されるオンチップレンズ 19 と受光面 A との距離を小さくすることが可能になる。

【0065】

10

20

30

40

50

この結果、光電変換部 20 に対する入射光の減衰や、斜め光入射の場合の隣接画素への光の漏れ込みによる混色の悪化などの光学特性を改善することが可能となる。

【0066】

また特に第1実施形態の製造方法では、図5Cを用いて説明したように、絶縁層14に段差構造を形成する場合に、エッチングストップ膜14-3でエッチングをストップさせた後に、条件を変えてエッチングストップ膜14-3をエッチングする手順としている。これにより、画素領域4の受光面A上に、制御性良好に反射防止膜14-1と界面準位抑制膜14-2とを残すことができる。この結果、安定した受光特性および暗電流防止効果を得ることが可能になる。また、受光面Aをエッチングダメージに晒すことなく良好に保つことも可能である。

10

【0067】

尚、上述した第1実施形態の固体撮像装置1-1では、図2に示したようにパッド配線8と遮光膜16とが、それぞれ異なる層からなる構成を説明した。しかしながら、本第1実施形態の固体撮像装置1-1は、パッド配線8と遮光膜16とが同一層からなる構成であっても良い。この場合、図5Bを用いて説明したパッド配線8の形成工程で、同時に遮光膜16を形成すれば良く、保護絶縁膜15の形成を省略することができる。これにより、製造工程数の削減と、受光面A上における絶縁膜の積層数をさらに削減することが可能になる。

【0068】

第2実施形態

20

<固体撮像装置の構成>

(キャビティ構造を有し埋込配線部分と貫通ビア部分とを一体に形成した貫通ビア上に、直接パッド配線を設けた例)

図7は、第2実施形態の固体撮像装置1-2の構成を示す要部断面図であり、図1における画素領域4と周辺領域7との境界付近の断面図である。以下、この要部断面図に基づいて第2実施形態の固体撮像装置1-2の構成を説明する。

【0069】

図7に示す第2実施形態の固体撮像装置1-2が、図2を用いて説明した第1実施形態の固体撮像装置と異なるところは、貫通ビア41が、埋込配線部分43と、この埋込配線部分43と一体に形成された貫通ビア部分45とで構成されているところにあり、他の構成は第1実施形態と同様である。

30

【0070】

すなわち貫通ビア41を構成する埋込配線部分43は、4層構造の絶縁層14からセンサ基板2にかけて形成された配線溝43a内に、分離絶縁膜24を介して銅(Cu)のような導電性材料を埋め込んで構成されている。尚、埋込配線部分43は、図示したように絶縁層14からセンサ基板2にまで達する深さで埋め込まれていることに限定されず、絶縁層14の厚さの範囲内のみで埋め込まれていても良い。

【0071】

また、貫通ビア41を構成する貫通ビア部分45は、配線溝43aの底部からセンサ基板を貫通して設けられた複数の接続孔45a内に、分離絶縁膜24を介して銅(Cu)のような導電性材料を埋め込んで構成されている。それぞれの接続孔45a内に設けられた各貫通ビア部分45は、埋込配線部分43によって相互に接続された状態となっている。またこれらの貫通ビア部分45のそれぞれは、配線層2aの埋込配線27や、配線層9aの埋込配線37に達する状態でそれぞれ設けられている。

40

【0072】

本第2実施形態においては、以上のように構成された貫通ビア41上に、パッド配線8が直接積層されているところが特徴的である。

【0073】

<固体撮像装置の製造方法>

次に、上述した構成の固体撮像装置1-2の製造方法を図8～図10の断面工程図に基づ

50

いて説明する。

【 0 0 7 4 】

[ 図 8 A ]

先ず図 8 A に示すように、センサ基板 2 と回路基板とを貼り合わせ、必要に応じてセンサ基板 2 の受光面 A 側を薄膜化するまでを、第 1 実施形態で図 3 A を用いて説明したと同様に行う。その後、センサ基板 2 の受光面 A 上に、反射防止膜 1 4 -1、界面準位抑制膜 1 4 -2、エッチングストップ膜 1 4 -3、上層絶縁膜 1 4 -4 の 4 層構造で絶縁層 1 4 を成膜する。

【 0 0 7 5 】

次いで、センサ基板 2 の周辺領域 7 において、絶縁層 1 4 からセンサ基板 2 の受光面 A 側の表面層にかけて、配線溝 4 3 a を形成する。この際、ここでの図示を省略したレジストパターンをマスクにして、絶縁層 1 4 からセンサ基板 2 の表面層をエッチングする。エッチングの終了後にはレジストパターンを除去する。

10

【 0 0 7 6 】

[ 図 8 B ]

次に図 8 B に示すように、配線溝 4 3 a の底部に、必要に応じた深さの各接続孔 4 5 a を形成する。これらの各接続孔 4 5 a は、第 1 実施形態と同様であり、センサ基板 2 の表面側に設けられた埋込配線 2 7 または埋込配線 3 7 の上部に達する各深さで形成される。その後は、第 1 実施形態において図 4 B , 図 4 C , 図 5 A を用いて説明した手順と同様の

20

【 0 0 7 7 】

[ 図 9 A ]

これにより図 9 A に示すように、配線溝 4 3 a および接続孔 4 5 a の内壁に、積層構造の分離絶縁膜 2 4 を形成し、これらの内部を銅 ( C u ) で一体に埋め込むと共に埋込配線 2 7 または埋込配線 3 7 に接続された貫通ビア 4 1 を形成する。この貫通ビア 4 1 は、配線溝 4 3 a に埋め込まれた埋込配線部分 4 3 と、接続孔 4 5 a に埋め込まれた貫通ビア部分 4 5 とで構成されたものとなる。

【 0 0 7 8 】

また以上の後は、以降の図 9 B ~ に示す工程を、第 1 実施形態において図 5 B ~ を用いて説明した工程と同様に行う。

30

【 0 0 7 9 】

[ 図 9 B ]

すなわち先ず、図 9 B に示すように、センサ基板 2 における周辺領域 7 に、パッド配線 8 を形成する。この際、先ずタンタル ( T a ) や窒化タンタル ( T a N ) 等からなるバリアメタル膜 8 -1 を成膜し、次に A l C u 合金膜 8 -2 を積層成膜する。次に、ここでの図示を省略したレジストパターンをマスクにして A l C u 合金膜 8 -2 およびバリアメタル膜 8 -1 をパターンエッチングする。これにより、周辺領域 7 において、貫通ビア 4 1 上に直接積層されたパッド配線 8 を形成する。このようなパッド配線 8 は、センサ基板 2 に設けられたトランジスタ T r や他の素子、さらには埋込配線 2 7 と重ねて形成され、いわゆるカップ構造を構成する。これにより、センサ基板 2 および回路基板 9、配線層 2 a および配線層 9 a における素子のレイアウトの自由度を確保する。

40

【 0 0 8 0 】

以上の後は、このパッド配線 8 を覆う状態で、絶縁層 1 4 上に保護絶縁膜 1 5 を成膜する。

【 0 0 8 1 】

[ 図 9 C ]

その後、図 9 C に示すように、絶縁層 1 4 において画素領域 4 に対応する部分を、周辺領域 7 に対して選択的に薄膜化し、これにより絶縁層 1 4 に段差構造を形成する。この際、ここでの図示を省略したレジストパターンをマスクにして、窒化シリコン ( S i N ) からなる保護絶縁膜 1 5 をエッチングし、次いでエッチング条件を変更して酸化シリコン (

50

SiO<sub>2</sub>) からなる上層絶縁膜 14-4 をエッチングする。この際、下層の窒化シリコン (SiN) からなるエッチングストップ膜 14-3 でエッチングをストップさせる。その後、さらに条件を変えてエッチングストップ膜 14-3 をエッチングする。

【0082】

以上により、受光面 A 上の絶縁層 14 は、画素領域 4 の膜厚が周辺領域 7 の膜厚よりも薄い段差構造であって、画素領域 4 上において薄膜化したキャビティ構造となる。このような状態において、画素領域 4 には、反射防止膜 14-1 と界面準位抑制膜 14-2 のみが残される。一方、周辺領域 7 には、4 層構造の絶縁層 14 がそのまま残される。

【0083】

尚、絶縁層 14 における薄膜部分は、パッド配線 8 に影響のない範囲でできるだけ広範囲に設定されて良く、これによって絶縁層 14 の段差形状が、以降に形成する透明保護膜の塗布ムラを悪化させることによって光電変換部 20 への光入射に影響を及ぼすことを防止する。

【0084】

[図10A]

次に、図 10 A に示すように、絶縁層 14 の段差下部に、センサ基板 2 を露出させる開口 14 a を形成する。この際、ここでの図示を省略したレジストパターンをマスクにして、界面準位抑制膜 14-2 と反射防止膜 14-1 をエッチングする。尚、この開口 14 a は、光電変換部 20 の上方を避けた位置に形成される。

【0085】

次に、絶縁層 14 の段差下部に、開口 14 a を介してセンサ基板 2 に接地された遮光膜 16 をパターン形成する。この遮光膜 16 は、光電変換部 20 に対応する受光開口 16 a を有している。ここでは先ず、スパッタ成膜法によって、絶縁層 14 上にアルミニウム (Al) やタングステン (W) のような遮光性を有する導電性材料膜を成膜する。その後、ここでの図示を省略したレジストパターンをマスクにして導電性材料膜をパターンエッチングすることにより、絶縁層 14 の段差下部を広く覆うと共に、各光電変換部 20 に対応する受光開口 16 a を有し、センサ基板 2 に接地された遮光膜 16 を形成する。

【0086】

このような遮光膜 16 は、絶縁層 14 の段差上部で除去され、段差下部すなわち画素領域 4 を広く覆う形状で良い。これにより、絶縁層 14 の段差を広い範囲で軽減する。

【0087】

[図10B]

次いで図 10 B に示すように、パッド配線 8 および遮光膜 16 を覆う状態で光透過性を有する材料からなる透明保護膜 17 を成膜する。透明保護膜 17 の成膜は、スピコート法のような塗布法によって行う。次に、透明保護膜 17 上に、光電変換部 20 に対応する各色のカラーフィルタ 18 を形成し、さらにこの上部に光電変換部 20 に対応するオンチップレンズ 19 を備えたオンチップレンズ膜 19 a を形成する。

【0088】

[図7]

以上の後には先の図 7 に示したように、周辺領域 7 にパッド配線 8 を露出するパッド開口 8 a を形成する。この際、ここでの図示を省略したレジストパターンをマスクにしてオンチップレンズ膜 19 a、透明保護膜 17、および保護絶縁膜 15 をパターンエッチングすることにより、パッド配線 8 を露出させたパッド開口 8 a を形成する。

【0089】

また回路基板 9 の露出面を研磨することで回路基板 9 を薄膜化し、ビア 33 を露出させて貫通ビア 33 とする。その後、貫通ビア 33 を覆う状態で回路基板 9 上に保護膜 9 c を成膜し、貫通ビア 33 を露出するパッド開口 33 a を形成することにより、固体撮像装置 1-2 を完成させる。

【0090】

< 第 2 実施形態の効果 >

10

20

30

40

50

以上説明した第2実施形態の固体撮像装置1-2は、第1実施形態の固体撮像装置と同様に、駆動回路が形成された表面側と反対側の面を受光面Aとした裏面照射型であり、受光面Aの上方において、センサ基板2を貫通して設けた貫通ビア41にパッド配線8を直接積層させた構成である。また、受光面A上には、周辺領域7に対して画素領域4で膜厚が薄い段差構造の絶縁層14を設け、この上部にオンチップレンズ19を設けている。

【0091】

このため第1実施形態と同様に、製造工程数の削減が可能になる。また透明保護膜17の上部に形成されるオンチップレンズ19と受光面Aとの距離を小さくすることが可能になり、光電変換部20に対する入射光の減衰や、斜め光入射の場合の隣接画素への光の漏れ込みによる混色の悪化などの光学特性を改善することが可能となる。

10

【0092】

また特に本第2実施形態の固体撮像装置1-2では、埋込配線部分43と貫通ビア部分45を一体に形成した貫通ビア41を設け、この上部にパッド配線8を積層した構成である。このため、パッド配線8が、貫通ビア41の埋込配線部分43で裏打ちされて部分的に厚膜化され、機械的強度を高めることが可能である。この結果、パッド配線8の下部に形成されたトランジスタTrなどの素子に対して、パッド配線8に対するボンディングの影響を低減することが可能である。

【0093】

また本第2実施形態の製造方法においても、図9Cを用いて説明したように、絶縁層14に段差構造を形成する場合に、エッチングストップ膜14-3でエッチングをストップさせた後に、条件を変えてエッチングストップ膜14-3をエッチングする手順としている。これにより、第1実施形態と同様に、画素領域4の受光面A上に、制御性良好に反射防止膜14-1と界面準位抑制膜14-2とを残すことができ、受光面Aをエッチングダメージに晒すことなく安定した受光特性および暗電流防止効果を得ることが可能になる。

20

【0094】

さらに本第2実施形態の1-2であっても、第1実施形態と同様にパッド配線8と遮光膜16とを同一層からなる構成として良く、これにより製造工程数の削減と、受光面A上における絶縁膜の積層数をさらに削減することが可能である。

【0095】

第3実施形態

30

<固体撮像装置の構成>

(埋込配線部分と貫通ビア部分とを一体に形成した貫通ビア上に、直接パッド配線を設けた例)

図11は、第3実施形態の固体撮像装置1-3の構成を示す要部断面図であり、図1における画素領域4と周辺領域7との境界付近の断面図である。以下、この要部断面図に基づいて第3実施形態の固体撮像装置1-3の構成を説明する。

【0096】

図11に示す第3実施形態の固体撮像装置1-3が、図2を用いて説明した第1実施形態の固体撮像装置と異なるところは、貫通ビア41が埋込配線部分43と貫通ビア部分45とで構成されており、また絶縁層14'に段差構造が設けられていないところにある。またこれにともない、絶縁層14'が2層構造で構成されているところにある。その他の構成は第1実施形態と同様である。

40

【0097】

すなわち、センサ基板2における受光面A上には、2層構造の絶縁層14'を介して遮光膜16が設けられ、この上部に上層絶縁膜51が設けられている。さらに上層絶縁膜51からセンサ基板2を貫通する状態で貫通ビア41が設けられ、この貫通ビア41上に直接積層された状態でパッド配線8が設けられているところが特徴的である。また上層絶縁膜51上には、これらを覆う状態で透明保護膜17、カラーフィルタ18、およびオンチップレンズ19がこの順に積層されている。以下、本第3実施形態に特徴的な絶縁層14'、遮光膜16、上層絶縁膜51、貫通ビア41、およびパッド配線8の構成を説明する

50

。

## 【0098】

## [絶縁層14']

絶縁層14'は、画素領域4および周辺領域7を含む受光面A上の全面に設けられており、受光面A側から順に反射防止膜14-1、界面準位抑制膜14-2を積層させた2層構造である。このうち反射防止膜14-1は、例えば酸化ハフニウム( $\text{HfO}_2$ )、酸化タantal( $\text{Ta}_2\text{O}_5$ )、または窒化シリコンなど、酸化シリコンよりも高屈折率の絶縁性材料を用いて構成される。界面準位抑制膜14-2は、例えば酸化シリコン( $\text{SiO}_2$ )を用いて構成される。

## 【0099】

## [遮光膜16]

遮光膜16は、受光面A側における画素領域4において、絶縁層14'の上部、つまり界面準位抑制膜14-2の上部に設けられている。このような遮光膜16は、各光電変換部20に対応する複数の受光開口16aを備えている。また、アルミニウム(Al)やタングステン(W)のような遮光性に優れた導電性材料を用いて構成され、絶縁層14'に設けた開口14a'においてセンサ基板2に対して接地された状態で設けられている。

## 【0100】

## [上層絶縁膜51]

上層絶縁膜51は、遮光膜16を覆う状態で、画素領域4および周辺領域7を含む受光面A上の全面に設けられている。このような上層絶縁膜51は、例えば酸化シリコン( $\text{SiO}_2$ )を用いて構成される。

## 【0101】

## [貫通ビア41]

貫通ビア41は、第2実施形態と同様のものであり、埋込配線部分43と、この埋込配線部分43と一体に形成された貫通ビア部分45とで構成されており、各貫通ビア部分45が埋込配線部分43によって相互に接続された状態となっている。尚、埋込配線部分43は、図示したように上層絶縁膜51からセンサ基板2にまで達する深さで埋め込まれていることに限定されず、上層絶縁膜51まで、または絶縁層14'までの厚さの範囲のみに埋め込まれていても良い。

## 【0102】

## [パッド配線8]

パッド配線8は、受光面A側における周辺領域7において、上層絶縁膜51上部に形成され、この上層絶縁膜51に埋め込まれた貫通ビア41上に、直接積層されているところが特徴的である。このようなパッド配線8は、例えば複数の貫通ビア41間を接続するための配線部分や、この配線部分に接続された電極パッド部分と備えている。またパッド配線8は、センサ基板2に設けられたトランジスタTrや他の素子、さらには埋込配線27と重ねて配置され、いわゆるカップ構造を構成している。これにより、センサ基板2および回路基板9、配線層2aおよび配線層9aにおける素子のレイアウトの自由度を確保した構成となっている。

## 【0103】

以上のようなパッド配線8よりも上層の構成は、透明保護膜17、カラーフィルタ18、およびオンチップレンズ19を備えたオンチップレンズ膜19aがこの順に積層され、これらに設けたパッド開口8aの底部にパッド配線8が露出している。

## 【0104】

<固体撮像装置の製造方法>

次に、上述した構成の固体撮像装置1-3の製造方法を図12~図13の断面工程図に基づいて説明する。

## 【0105】

## [図12A]

先ず図12Aに示すように、センサ基板2と回路基板とを貼り合わせ、必要に応じてセ

10

20

30

40

50

ンサ基板 2 の受光面 A 側を薄膜化するまでを、第 1 実施形態で図 3 A を用いて説明したと同様に行う。その後、センサ基板 2 の受光面 A 上に、反射防止膜 1 4 -1、界面準位抑制膜 1 4 -2 の 2 層構造で絶縁層 1 4 ' を成膜する。

【 0 1 0 6 】

[ 図 1 2 B ]

次に、図 1 2 B 示すように、おける画素領域 4 における絶縁層 1 4 ' 部分に、センサ基板 2 を露出させる開口 1 4 a ' を形成する。この際、ここでの図示を省略したレジストパターンをマスクにして、界面準位抑制膜 1 4 -2 と反射防止膜 1 4 -1 をエッチングする。尚、この開口 1 4 a ' は、光電変換部 2 0 の上方を避けた位置に形成される。

【 0 1 0 7 】

次に、絶縁層 1 4 ' 上に、開口 1 4 a ' を介してセンサ基板 2 に接地された遮光膜 1 6 をパターン形成する。この遮光膜 1 6 は、光電変換部 2 0 に対応する受光開口 1 6 a を有している。ここでは先ず、スパッタ成膜法によって、絶縁層 1 4 ' 上にアルミニウム ( A l ) やタングステン ( W ) のような遮光性を有する導電性材料膜を成膜する。その後、ここでの図示を省略したレジストパターンをマスクにして導電性材料膜をパターンエッチングすることにより、各光電変換部 2 0 に対応する受光開口 1 6 a を有し、センサ基板 2 に接地された遮光膜 1 6 を形成する。

【 0 1 0 8 】

[ 図 1 2 C ]

次いで図 1 2 C に示すように、遮光膜 1 6 を覆う状態で、絶縁層 1 4 ' の上部に上層絶縁膜 5 1 を成膜する。その後、センサ基板 2 の周辺領域 7 において、上層絶縁膜 5 1 からセンサ基板 2 の受光面 A 側の表面層にかけて、配線溝 4 3 a を形成する。この際、ここでの図示を省略したレジストパターンをマスクにして、上層絶縁膜 5 1 からセンサ基板 2 の表面層をエッチングする。エッチングの終了後にはレジストパターンを除去する。

【 0 1 0 9 】

[ 図 1 3 A ]

次いで図 1 3 A に示すように、配線溝 4 3 a の底部に、必要に応じた深さの各接続孔 4 5 a を形成する。これらの各接続孔 4 5 a は、第 1 実施形態と同様であり、センサ基板 2 の表面側に設けられた埋込配線 2 7 または埋込配線 3 7 の上部に達する各深さで形成される。その後は、第 1 実施形態において図 4 B , 図 4 C , 図 5 A を用いて説明した手順と同様の手順を行う。

【 0 1 1 0 】

[ 図 1 3 B ]

これにより図 1 3 B に示すように、配線溝 4 3 a および接続孔 4 5 a の内壁に、積層構造の分離絶縁膜 2 4 を形成し、これらの内部を銅 ( C u ) で一体に埋め込むと共に埋込配線 2 7 または埋込配線 3 7 に接続された貫通ビア 4 1 を形成する。この貫通ビア 4 1 は、配線溝 4 3 a に埋め込まれた埋込配線部分 4 3 と、接続孔 4 5 a に埋め込まれた貫通ビア部分 4 5 とで構成されたものとなる。

【 0 1 1 1 】

[ 図 1 3 C ]

次いで、図 1 3 C に示すように、センサ基板 2 における周辺領域 7 に、パッド配線 8 を形成する。この際、先ずタンタル ( T a ) や窒化タンタル ( T a N ) 等からなるバリアメタル膜 8 -1 を成膜し、次に A l C u 合金膜 8 -2 を積層成膜する。次に、ここでの図示を省略したレジストパターンをマスクにして A l C u 合金膜 8 -2 およびバリアメタル膜 8 -1 をパターンエッチングする。これにより、周辺領域 7 において、貫通ビア 4 1 上に直接積層されたパッド配線 8 を形成する。このようなパッド配線 8 は、センサ基板 2 に設けられたトランジスタ T r や他の素子、さらには埋込配線 2 7 と重ねて形成され、いわゆるカップ構造を構成する。

【 0 1 1 2 】

以上の後は、パッド配線 8 および遮光膜 1 6 を覆う状態で、光透過性を有する材料が

10

20

30

40

50

らなる透明保護膜 17 を成膜する。透明保護膜 17 の成膜は、スピコート法のような塗布法によって行う。次に、透明保護膜 17 上に、光電変換部 20 に対応する各色のカラーフィルタ 18 を形成し、さらにこの上部に光電変換部 20 に対応するオンチップレンズ 19 を備えたオンチップレンズ膜 19 a を形成する。

【0113】

[図11]

以上の後には先の図 11 に示したように、周辺領域 7 にパッド配線 8 を露出するパッド開口 8 a を形成する。この際、ここでの図示を省略したレジストパターンをマスクにしてオンチップレンズ膜 19 a および透明保護膜 17 をパターンエッチングすることにより、パッド配線 8 を露出させたパッド開口 8 a を形成する。

10

【0114】

また回路基板 9 の露出面を研磨することで回路基板 9 を薄膜化し、ビア 33 を露出させて貫通ビア 33 とする。その後、貫通ビア 33 を覆う状態で回路基板 9 上に保護膜 9 c を成膜し、貫通ビア 33 を露出するパッド開口 33 a を形成することにより、固体撮像装置 1-2 を完成させる。

【0115】

<第3実施形態の効果>

以上説明した第3実施形態の固体撮像装置 1-3 は、第1実施形態の固体撮像装置と同様に、駆動回路が形成された表面側と反対側の面を受光面 A とした裏面照射型であり、受光面 A の上方において、センサ基板 2 を貫通して設けた貫通ビア 41 にパッド配線 8 を直接積層させた構成である。これにより、貫通ビア 41 上に拡散防止絶縁膜を介してパッド配線 8 を設け、接続孔を介してこれらを接続させた構成と比較して、拡散防止絶縁膜が省略された構成となり、周辺領域 7 を含む受光面 A 上に積層される絶縁膜を削減することが可能になる。また製造工程数を削減することが可能になる。この際、拡散防止絶縁膜を設けることなく、パッド配線 8 の最下層にバリアメタル膜 8-1 を設けたことにより、貫通ビア 41 を構成する銅 (Cu) の拡散を防止することができる。

20

【0116】

この結果、画素領域 4 においては、オンチップレンズ 19 と受光面 A との距離を小さくすることができ、光電変換部 20 に対する入射光の減衰や、斜め光入射の場合の隣接画素への光の漏れ込みによる混色の悪化などの光学特性を改善することが可能となる。

30

【0117】

また特に本第3実施形態の固体撮像装置 1-3 は、第2実施形態と同様に埋込配線部分 43 と貫通ビア部分 45 を一体に形成した貫通ビア 41 を設け、この上部にパッド配線 8 を積層した構成である。このため第2実施形態と同様に、パッド配線 8 が貫通ビア 41 の埋込配線部分 43 で厚膜化され、機械的強度を高めることが可能である。この結果、パッド配線 8 の下部に形成されたトランジスタ Tr などの素子に対して、パッド配線 8 に対するボンディングの影響を低減することが可能である。

【0118】

以上説明した第1実施形態～第3実施形態の各実施形態においては、受光面 A の上方に遮光膜 16 を設けた構成を説明した。しかしながら本技術は、遮光膜 16 を設けない構成にも適用可能であり、同様の効果を得ることが可能である。

40

【0119】

また上述した第1実施形態～第3実施形態においては、裏面照射型の固体撮像装置の一例として三次元構造の固体撮像装置に本技術を適用した構成を説明した。しかしながら本技術は、三次元構造に限定されることなく裏面照射型の固体撮像装置に広く適用可能である。また段差構造を有する絶縁層は、各実施形態で説明した積層構造に限定されることなく、配線の形成および受光特性の向上に適する様々な積層構造を適用することができる。

【0120】

5. 固体撮像装置を用いた電子機器の一例

50

上述の実施形態で説明した本技術に係る固体撮像装置は、例えばデジタルカメラやビデオカメラ等のカメラシステム、さらには撮像機能を有する携帯電話、あるいは撮像機能を備えた他の機器などの電子機器に適用することができる。

【0121】

図14は、本技術に係る電子機器の一例として、固体撮像装置を用いたカメラの構成図を示す。本実施形態例に係るカメラは、静止画像又は動画撮影可能なビデオカメラを例としたものである。このカメラ90は、固体撮像装置91と、固体撮像装置91の受光センサ部に入射光を導く光学系93と、シャッター装置94と、固体撮像装置91を駆動する駆動回路95と、固体撮像装置91の出力信号を処理する信号処理回路96とを有する。

【0122】

固体撮像装置91は、上述した各実施形態で説明した構成の固体撮像装置が適用される。光学系(光学レンズ)93は、被写体からの像光(入射光)を固体撮像装置91の撮像面上に結像させる。これにより、固体撮像装置91内に、一定期間信号電荷が蓄積される。このような光学系93は、複数の光学レンズから構成された光学レンズ系としても良い。シャッター装置94は、固体撮像装置91への光照射期間及び遮光期間を制御する。駆動回路95は、固体撮像装置91及びシャッター装置94に駆動信号を供給し、供給した駆動信号(タイミング信号)により、固体撮像装置91の信号処理回路96への信号出力動作の制御、およびシャッター装置94のシャッター動作を制御する。すなわち、駆動回路95は、駆動信号(タイミング信号)の供給により、固体撮像装置91から信号処理回路96への信号転送動作を行う。信号処理回路96は、固体撮像装置91から転送された信号に対して、各種の信号処理を行う。信号処理が行われた映像信号は、メモリなどの記憶媒体に記憶され、或いは、モニタに出力される。

【0123】

以上説明した本実施形態に係る電子機器によれば、上述した第1実施形態～第3実施形態で説明した何れかの受光特性の良好な固体撮像装置を用いたことにより、撮像機能を有する電子機器における高精彩な撮像や小型化を達成することが可能になる。

【0124】

尚、本技術は以下のような構成も取ることができる。

【0125】

(1)

光電変換部が配列形成された画素領域を有するセンサ基板と、  
前記センサ基板において前記光電変換部に対する受光面とは逆の表面側に設けられた駆動回路と、

前記画素領域の外側の周辺領域において、前記センサ基板における前記受光面側から前記駆動回路に達して設けられた貫通ビアと、

前記周辺領域の前記受光面側において、前記貫通ビア上に直接積層されたパッド配線とを備えた

固体撮像装置。

【0126】

(2)

前記パッド配線を覆って前記受光面上に設けられた保護膜と、

前記保護膜上に設けられたオンチップレンズと、

前記パッド配線を露出する状態で前記保護膜に設けられたパッド開口とを備えた

(1)に記載の固体撮像装置。

【0127】

(3)

前記センサ基板の表面側において前記パッド配線と重なる位置には、素子が配置されている

(1)または(2)に記載の固体撮像装置。

【0128】

10

20

30

40

50

(4)

前記貫通ビアは、前記センサ基板の受光面側に設けられた埋込配線部分と当該埋込配線部分と一体に形成された貫通ビア部分とを備え、

前記パッド配線は、前記埋込配線部分上に直接積層されている

(1)～(3)の何れかに記載の固体撮像装置。

【0129】

(5)

前記埋込配線部分は、前記センサ基板の受光面側に埋め込まれている

(4)記載の固体撮像装置。

【0130】

10

(6)

前記画素領域における前記受光面上には、絶縁層を介して前記光電変換部に対応した受光開口を有する遮光膜が設けられて、

前記パッド配線は、前記遮光膜と同一層で構成されている

(1)～(5)の何れかに記載の固体撮像装置。

【0131】

(7)

前記受光面上には、前記画素領域の膜厚が当該画素領域の外側に設けられた周辺領域の膜厚よりも薄い段差構造を有する絶縁層が設けられ、

前記絶縁層における段差上部には、前記パッド配線が設けられ、

前記絶縁層における段差下部には、前記光電変換部に対応した受光開口を有する遮光膜が設けられた

(1)～(5)の何れかに記載の固体撮像装置。

【0132】

20

(8)

前記絶縁層は、異なる材料を用いて構成された積層構造であり、

前記画素領域においては、前記絶縁層において積層構造の上層部分を構成する膜が除去されている

(7)記載の固体撮像装置。

【0133】

30

(9)

前記センサ基板の表面側には、前記駆動回路を有する回路基板が貼り合わせられた

(1)～(8)の何れかに記載の固体撮像装置。

【0134】

(10)

センサ基板に設定された画素領域に光電変換部を配列形成することと、

前記センサ基板において前記光電変換部に対する受光面とは逆の表面側に駆動回路を形成することと、

前記画素領域の外側の周辺領域に、前記センサ基板における前記受光面側から前記駆動回路に達する貫通ビアを形成することと、

前記周辺領域における前記受光面側に、前記貫通ビア上に直接積層されたパッド配線を形成することとを行う

固体撮像装置の製造方法。

【0135】

40

(11)

前記貫通ビアを形成する際には、

前記センサ基板の受光面側に、配線溝と、当該配線溝の底部から当該センサ基板を貫通して前記駆動回路にまで延設された接続孔とを形成した後、当該配線溝と接続孔とを同時に埋め込むことにより、埋込配線部分と貫通ビア部分とで構成された貫通ビアを形成する

(10)記載の固体撮像装置の製造方法。

50

## 【 0 1 3 6 】

( 1 2 )

前記パッド配線を形成する際には、

前記光電変換部に対応した受光開口を有する遮光膜を、前記パッド配線と同一層で前記画素領域に形成する

( 1 0 ) または ( 1 1 ) に記載の固体撮像装置の製造方法。

## 【 0 1 3 7 】

( 1 3 )

前記貫通ビアを形成する前に、前記受光面上に絶縁層を成膜し、

次いで前記絶縁層および前記センサ基板を貫通する貫通ビアを形成した後、

前記絶縁層において前記画素領域に対応する部分を前記周辺領域に対して選択的に薄膜化することにより当該絶縁層に段差構造を形成することと、

前記絶縁層における段差上部に、前記貫通ビア上に直接積層されたパッド配線を形成することと、

前記絶縁層における段差下部に、前記光電変換部に対応した受光開口を有する遮光膜を形成することとを行う

( 1 0 ) ~ ( 1 2 ) の何れかに記載の固体撮像装置の製造方法。

## 【 0 1 3 8 】

( 1 4 )

前記絶縁層を成膜する際には、異なる材料を用いて構成された積層構造として当該絶縁層を成膜し、

前記絶縁層に段差構造を形成する際には、当該絶縁層において積層構造の上層部分を構成する膜を、下層部分を構成する膜に対して選択的に除去する

( 1 3 ) 記載の固体撮像装置の製造方法。

## 【 0 1 3 9 】

( 1 5 )

光電変換部が配列形成された画素領域を有するセンサ基板と、

前記センサ基板において前記光電変換部に対する受光面とは逆の表面側に設けられた駆動回路と、

前記画素領域の外側の周辺領域において、前記センサ基板における前記受光面側から前記駆動回路に達して設けられた貫通ビアと、

前記周辺領域の前記受光面側において、前記貫通ビア上に直接積層されたパッド配線と

、  
前記光電変換部に入射光を導く光学系を備えた電子機器。

## 【 符号の説明 】

## 【 0 1 4 0 】

1 -1 , 1 -2 , 1 -3... 固体撮像装置、 2 ... センサ基板、 4 ... 画素領域、 7 ... 周辺領域、 8 ... パッド配線、 8 a ... パッド開口、 9 ... 回路基板、 1 0 ~ 1 3 ... 駆動回路、 1 4 ... 絶縁層 ( 段差を有する )、 1 4 ' ... 絶縁層、 1 5 ... 保護絶縁膜 ( 保護膜 )、 1 6 ... 遮光膜、 1 6 a ... 受光開口、 1 7 ... 透明保護膜 ( 保護膜 )、 1 9 ... オンチップレンズ、 2 0 ... 光電変換部、 2 3 , 4 1 ... 貫通ビア、 4 3 ... 埋込配線部分、 4 5 ... 貫通ビア部分、 9 0 ... 電子機器、 9 3 ... 光学系、 A ... 受光面、 T r ... 素子

10

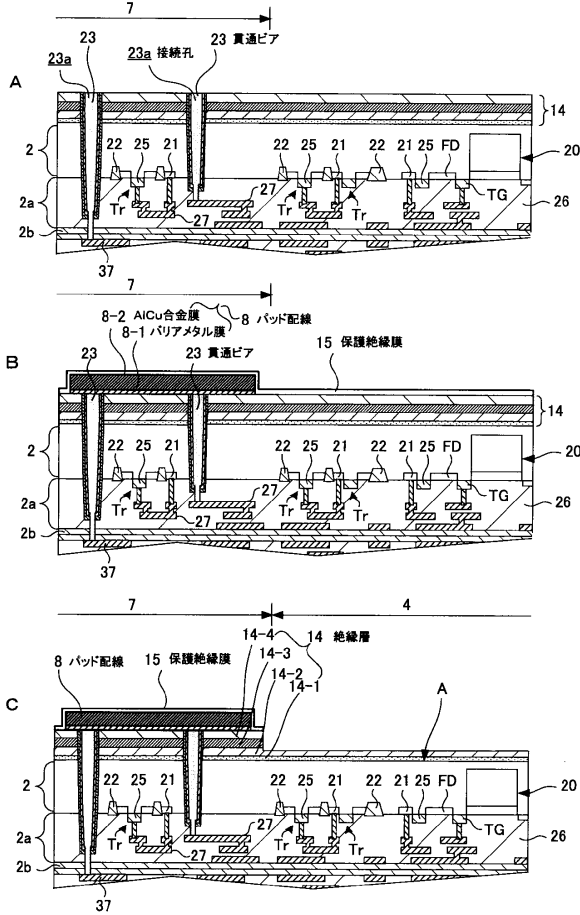
20

30

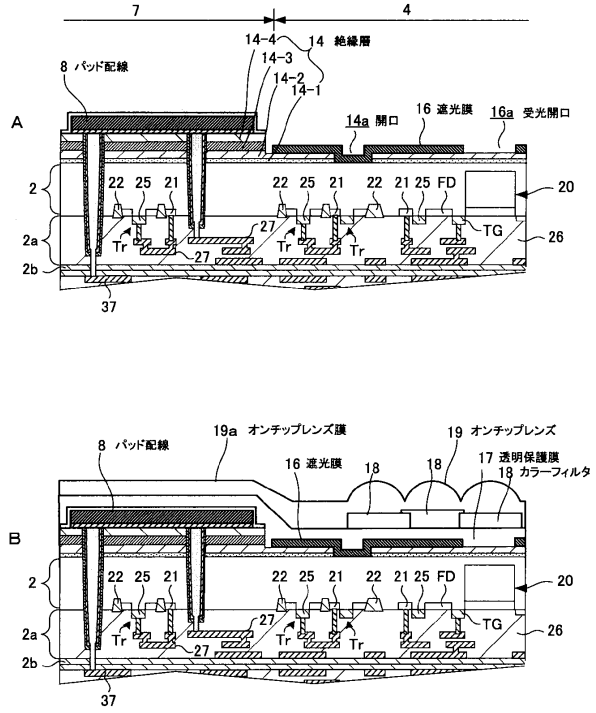
40



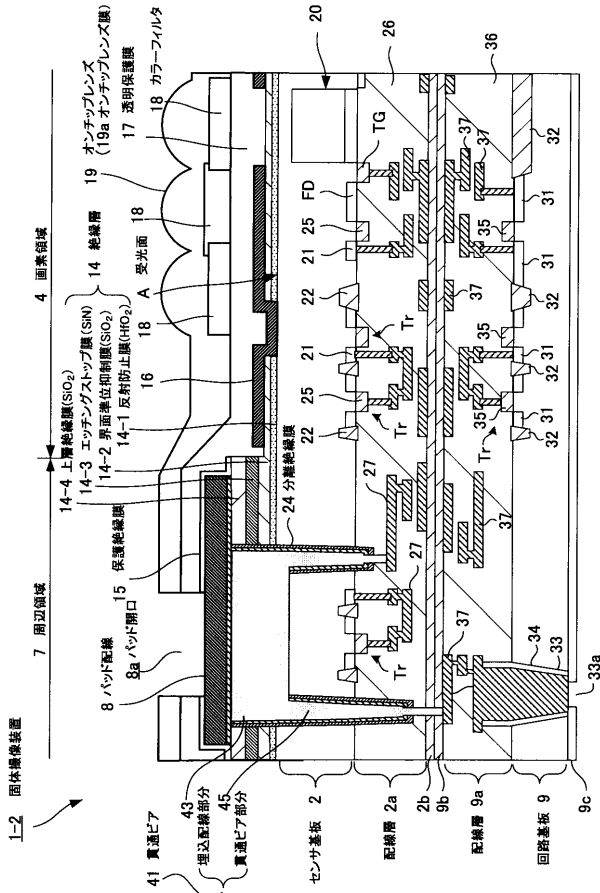
【図5】



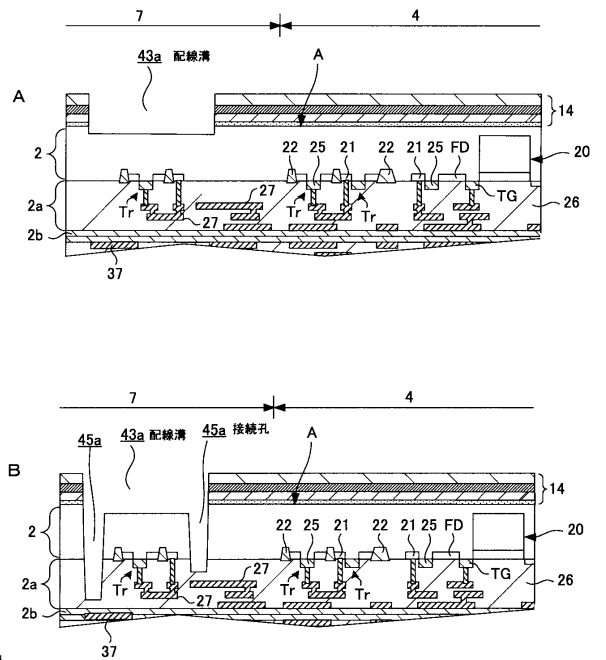
【図6】



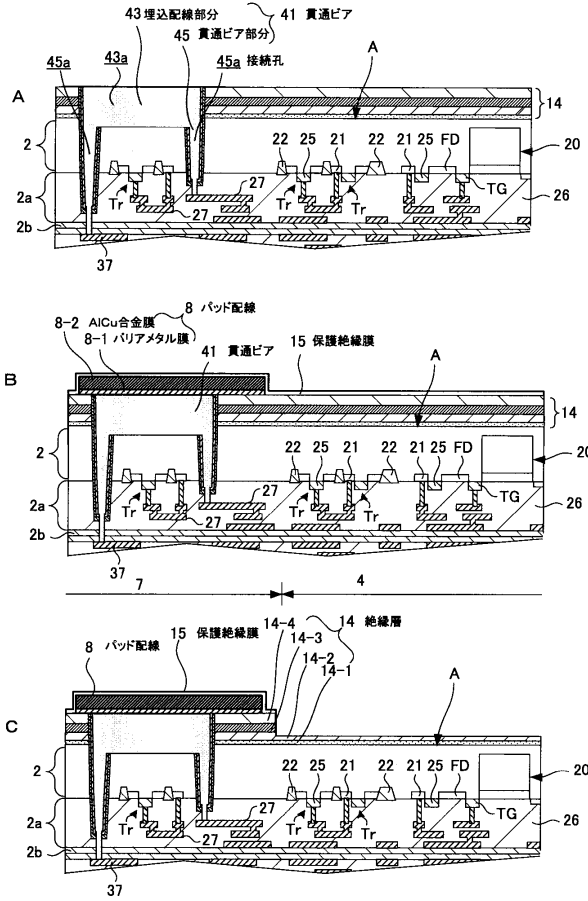
【図7】



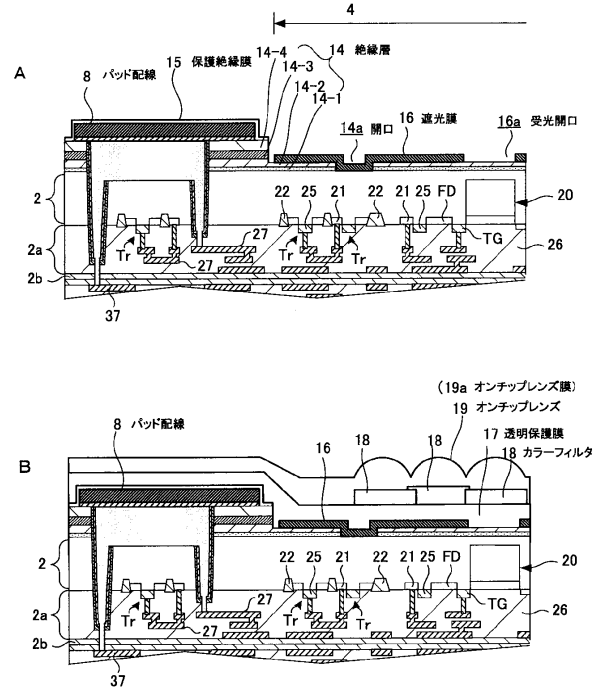
【図8】



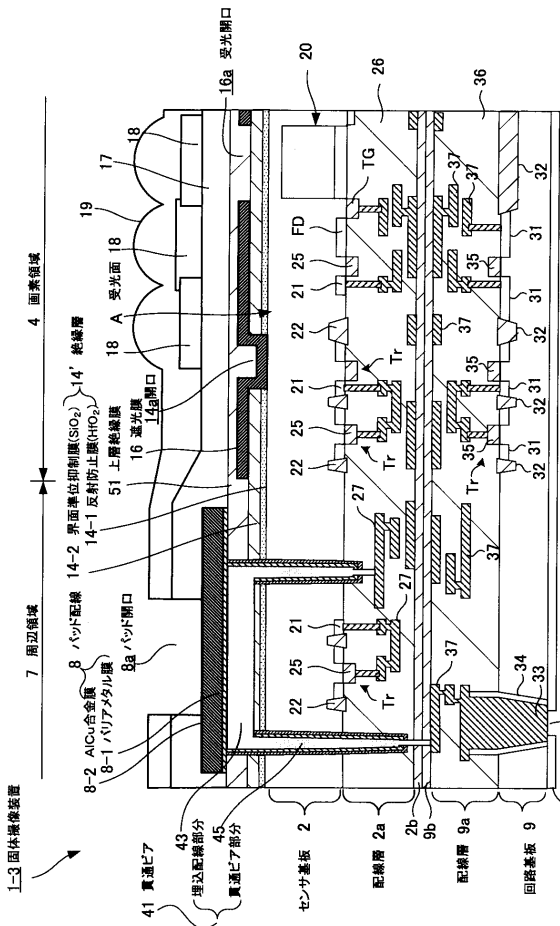
【図9】



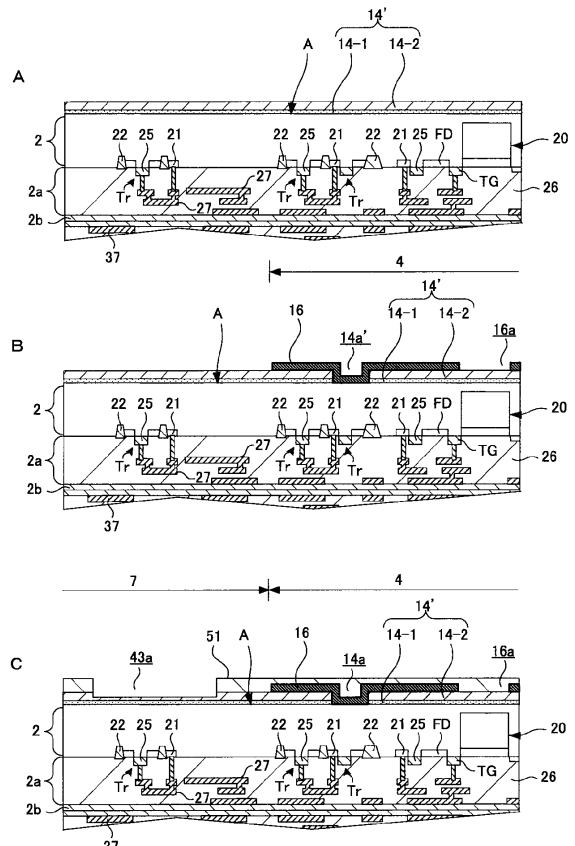
【図10】



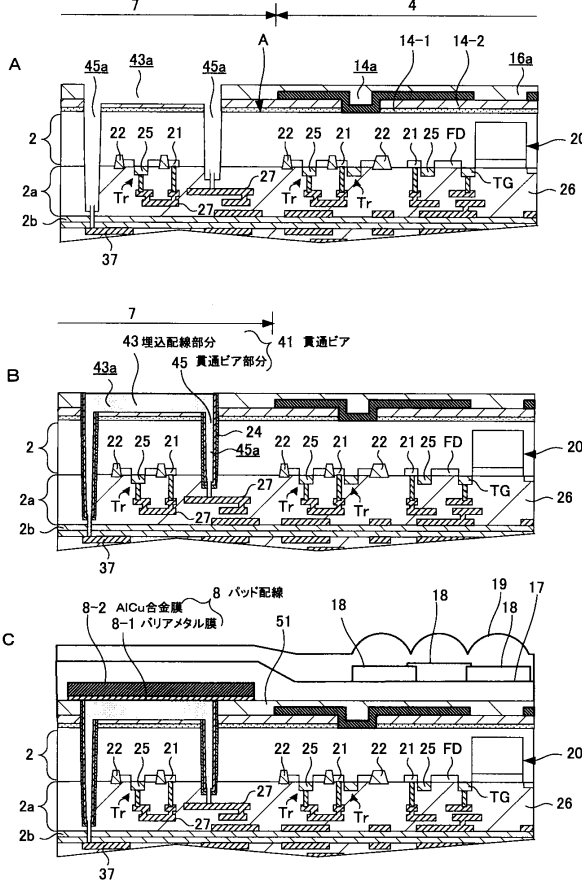
【図11】



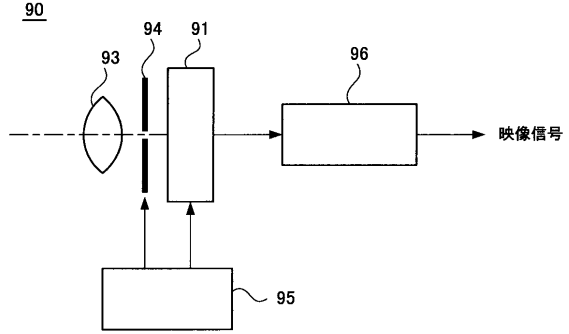
【図12】



【図13】



【図14】



---

フロントページの続き

- (56)参考文献 特開2010-245506(JP,A)  
特開2006-261638(JP,A)  
特開2001-351920(JP,A)  
特開2010-199602(JP,A)  
特開2011-096851(JP,A)  
特開平11-068074(JP,A)  
特開2003-209235(JP,A)  
特開2010-147230(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 27/146  
H01L 27/14  
H04N 5/369