(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2022년04월18일
(11) 등록번호 10-2387788
(24) 등록일자 2022년04월13일

(51) 국제특허분류(Int. Cl.)
G09G 3/00 (2006.01) *G09G 3/20* (2006.01)
G09G 3/32 (2016.01) *G09G 3/36* (2006.01)
(52) CPC특허분류
G09G 3/006 (2013.01)
G09G 3/20 (2013.01)
(21) 출원번호 10-2015-0120226
(22) 출원일자 2015년08월26일
심사청구일자 2020년07월16일
(65) 공개번호 10-2017-0026692
(43) 공개일자 2017년03월09일
(56) 선행기술조사문헌
US20130265072 A1*
KR1020140076660 A*
KR1020130061598 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
박제훈
경기도 고양시 일산서구 주화로 7 (주엽동, 강선마을16단지아파트) 1604동 1001호
임진호
경기도 고양시 일산서구 주엽로 161 (주엽동, 문촌마을8단지아파트) 808동 1202호
(뒷면에 계속)
(74) 대리인
박병석

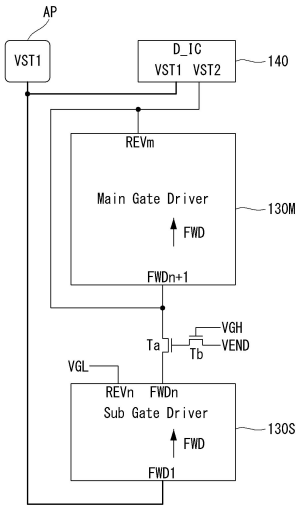
전체 청구항 수 : 총 9 항 심사관 : 박정근

(54) 발명의 명칭 **표시장치**

(57) 요 약

본 발명은 전기적으로 구분된 두 개의 게이트 구동부 사이에 신호를 전달하는 신호 전달 회로부와 하나의 AP 패드로 오토 프로브 검사를 진행할 수 있는 표시패널을 구현한다. 이를 위해, 신호 전달 회로부는 메인 게이트 구동부와 서브 게이트 구동부의 입출력단자를 통해 출력된 신호를 제1방향 또는 제2방향으로 전달한다.

대 표 도 - 도9



(52) CPC특허분류
G09G 3/3266 (2013.01)
G09G 3/3677 (2013.01)
G09G 2330/12 (2013.01)
(72) 발명자
이철환
경기도 수원시 팔달구 화산로 57, 146동 602호 (화서동, 꽃뫼버들마을 진흥아파트)
전경현
경기도 파주시 교하읍 야당리 한빛마을 8단지 휴먼시아아파트 807동 1503호

명 세 서

청구범위

청구항 1

하부기판;

상기 하부기판 상에 위치하는 서브 픽셀들로 이루어진 메인 표시영역과 서브 표시영역을 갖는 표시영역;

상기 메인 표시영역과 상기 서브 표시영역에 데이터신호를 제공하는 데이터 구동부;

상기 메인 표시영역에 게이트신호를 제공하는 메인 게이트 구동부와 상기 서브 표시영역에 게이트신호를 제공하는 서브 게이트 구동부를 갖는 게이트 구동부; 및

상기 메인 게이트 구동부와 상기 서브 게이트 구동부의 입출력단자를 통해 출력된 신호를 제1방향 또는 제2방향으로 전달하는 신호 전달 회로부를 포함하고,

상기 신호 전달 회로부는

상기 메인 게이트 구동부와 상기 서브 게이트 구동부가 순방향 순차 구동, 역방향 순차 구동, 양방향 동시 구동 및 양방향 순차 구동 중 선택된 하나로 동작하도록 외부로부터 공급된 신호에 대응하여 활성화되는 표시장치.

청구항 2

삭제

청구항 3

제1항에 있어서,

상기 하부기판은

비표시영역 상에 위치하는 하나의 오토 프로브 검사 패드를 가지며,

상기 메인 게이트 구동부와 상기 서브 게이트 구동부 중 하나 또는 둘은 상기 오토 프로브 검사 패드에 연결된 스타트신호라인을 통해 전달된 스타트신호를 기반으로 동작하는 표시장치.

청구항 4

제3항에 있어서,

상기 신호 전달 회로부는

상기 메인 게이트 구동부와 상기 서브 게이트 구동부의 입출력단자를 연결해주거나 이들의 입출력단자 사이에 스타트신호를 전달하는 표시장치.

청구항 5

제1항에 있어서,

상기 신호 전달 회로부는

상기 서브 게이트 구동부의 제N단자에 제1전극이 연결되고 상기 메인 게이트 구동부의 제N+1단자에 제2전극이 연결된 제1트랜지스터와,

제1신호라인에 게이트전극이 연결되고 제2신호라인에 제1전극이 연결되고 상기 제1트랜지스터의 게이트전극에 제2전극이 연결된 제2트랜지스터를 포함하는 표시장치.

청구항 6

제5항에 있어서,

상기 신호 전달 회로부는

상기 제1트랜지스터가 턴온되면 활성화되는 표시장치.

청구항 7

제5항에 있어서,

상기 제1트랜지스터는

오토 프로브 검사 패드에 연결된 스타트신호라인에 제2전극이 연결된 표시장치.

청구항 8

제1항에 있어서,

상기 신호 전달 회로부는

상기 메인 게이트 구동부와 상기 서브 게이트 구동부를 순방향 순차 구동하는 제1신호 전달 회로부와,

상기 메인 게이트 구동부와 상기 서브 게이트 구동부를 역방향 순차 구동하는 제2신호 전달 회로부를 포함하는 표시장치.

청구항 9

제8항에 있어서,

상기 제1신호 전달 회로부는

상기 서브 게이트 구동부의 제N순방향단자에 제1전극이 연결되고 상기 메인 게이트 구동부의 제N+1순방향단자에 제2전극이 연결된 제1트랜지스터와,

제1신호라인에 게이트전극이 연결되고 제2신호라인에 제1전극이 연결되고 상기 제1트랜지스터의 게이트전극에 제2전극이 연결된 제2트랜지스터와,

제3신호라인에 제1전극이 연결되고 제4신호라인에 게이트전극이 연결되고 상기 제1트랜지스터의 게이트전극에 제2전극이 연결된 제3트랜지스터를 포함하고,

상기 제2신호 전달 회로부는

상기 서브 게이트 구동부의 제N역방향단자에 제1전극이 연결되고 상기 메인 게이트 구동부의 제N+1역방향단자에 제2전극이 연결된 제4트랜지스터와,

상기 제1신호라인에 게이트전극이 연결되고 상기 제2신호라인에 제1전극이 연결되고 상기 제4트랜지스터의 게이트전극에 제2전극이 연결된 제5트랜지스터와,

제5신호라인에 게이트전극이 연결되고 상기 제3신호라인에 제1전극이 연결되고 상기 제4트랜지스터의 게이트전극에 제2전극이 연결된 제6트랜지스터를 포함하는 표시장치.

청구항 10

제9항에 있어서,

상기 서브 게이트 구동부의 제1순방향단자와 상기 메인 게이트 구동부의 제M역방향단자는 오토 프로브 검사 패드에 연결된 스타트신호라인에 연결된 표시장치.

발명의 설명

기 술 분 야

[0001] 본 발명은 표시장치에 관한 것이다.

배 경 기 술

[0002] 정보화 기술이 발달함에 따라 사용자와 정보 간의 연결 매체인 표시장치의 시장이 커지고 있다. 이에 따라, 유

기전계발광표시장치(Organic Light Emitting Display: OLED), 양자점표시장치(Quantum Dot Display; QDD), 액정표시장치(Liquid Crystal Display: LCD) 및 플라즈마표시장치(Plasma Display Panel: PDP) 등과 같은 표시장치의 사용이 증가하고 있다.

[0003] 앞서 설명한 표시장치 중 일부 예컨대, 액정표시장치나 유기전계발광표시장치에는 매트릭스 형태로 배치된 복수의 서브 픽셀을 포함하는 표시패널, 표시패널을 구동하는 구동 신호를 출력하는 구동부 및 표시패널 또는 구동부에 공급할 전원을 생성하는 전원 공급부 등이 포함된다.

[0004] 액정표시장치나 유기전계발광표시장치는 표시패널을 제작하고, 표시패널을 검사하는 검사공정이 진행된다. 검사공정에는 표시패널의 전반에 대한 전기적 검사(배선의 단락 및 점등 검사 등)를 수행할 수 있는 오토 프로브(Auto-probe) 검사가 이용된다.

[0005] 오토 프로브 검사는 표시패널의 하부기판에 형성된 오토 프로브 검사 패드(이하 "AP 패드"라 함)에 검사용 니들(needle)을 접촉시킨 후 전기적인 신호를 인가하는 과정 등을 통해 진행된다.

[0006] 한편, 최근에는 메인 게이트 구동부와 서브 게이트 구동부가 분리 구동이 가능한 형태로 표시패널의 기판 상에 게이트인패널(GIP) 방식으로 게이트 구동부를 형성하는 구조가 제안된 바 있다. 게이트 구동부가 위와 같은 구조를 갖는 경우, 메인 게이트 구동부와 서브 게이트 구동부에 전기적인 신호를 각각 인가하는 AP 패드 및 스타트신호라인(이하 "AP 배선"이라 함)을 형성해야 한다.

[0007] 그런데 베젤 공간의 제약에 의해 표시패널 상에 AP 패드 및 AP 배선을 게이트 구동부의 구조에 대응하여 형성할 경우 베젤영역의 증가를 초래할 수 있는바 이를 고려한 표시패널의 설계가 요구된다.

발명의 내용

해결하려는 과제

[0008] 상술한 배경기술의 문제점을 해결하기 위한 본 발명은 전기적으로 구분된 두 개의 게이트 구동부를 이용한 오토 프로브 검사를 진행할 수 있는 표시패널 구현시 베젤 공간의 제약에 따른 문제나 베젤영역의 증가 문제를 해소하는 것이다.

과제의 해결 수단

[0009] 상술한 과제 해결 수단으로 본 발명은 하부기판, 표시영역, 데이터 구동부, 게이트 구동부 및 신호 전달 회로부를 포함하는 표시장치를 제공한다. 표시영역은 하부기판 상에 위치하는 서브 픽셀들로 이루어진 메인 표시영역과 서브 표시영역을 갖는다. 데이터 구동부는 메인 표시영역과 서브 표시영역에 데이터신호를 제공한다. 게이트 구동부는 메인 표시영역에 게이트신호를 제공하는 메인 게이트 구동부와 서브 표시영역에 게이트신호를 제공하는 서브 게이트 구동부를 갖는다. 신호 전달 회로부는 메인 게이트 구동부와 서브 게이트 구동부의 입출력단자를 통해 출력된 신호를 제1방향 또는 제2방향으로 전달한다.

[0010] 신호 전달 회로부는 메인 게이트 구동부와 서브 게이트 구동부가 순방향 순차 구동, 역방향 순차 구동, 양방향 동시 구동 및 양방향 순차 구동 중 선택된 하나로 동작하도록 외부로부터 공급된 신호에 대응하여 활성화될 수 있다.

[0011] 하부기판은 비표시영역 상에 위치하는 하나의 오토 프로브 검사 패드를 가지며, 메인 게이트 구동부와 서브 게이트 구동부 중 하나 또는 둘은 오토 프로브 검사 패드에 연결된 스타트신호라인을 통해 전달된 스타트신호를 기반으로 동작할 수 있다.

[0012] 신호 전달 회로부는 메인 게이트 구동부와 서브 게이트 구동부의 입출력단자를 연결해주거나 이들의 입출력단자 사이에 스타트신호를 전달할 수 있다.

[0013] 신호 전달 회로부는 서브 게이트 구동부의 제N단자에 제1전극이 연결되고 메인 게이트 구동부의 제N+1단자에 제2전극이 연결된 제1트랜지스터와, 제1신호라인에 게이트전극이 연결되고 제2신호라인에 제1전극이 연결되고 제1트랜지스터의 게이트전극에 제2전극이 연결된 제2트랜지스터를 포함할 수 있다.

[0014] 신호 전달 회로부는 제1트랜지스터가 턴온되면 활성화될 수 있다.

[0015] 제1트랜지스터는 오토 프로브 검사 패드에 연결된 스타트신호라인에 제2전극이 연결될 수 있다.

[0016] 신호 전달 회로부는 메인 게이트 구동부와 서브 게이트 구동부를 순방향 순차 구동하는 제1신호 전달 회로부와,

메인 게이트 구동부와 서브 게이트 구동부를 역방향 순차 구동하는 제2신호 전달 회로부를 포함할 수 있다.

[0017] 제1신호 전달 회로부는 서브 게이트 구동부의 제N순방향단자에 제1전극이 연결되고 메인 게이트 구동부의 제N+1 순방향단자에 제2전극이 연결된 제1트랜지스터와, 제1신호라인에 게이트전극이 연결되고 제2신호라인에 제1전극이 연결되고 제1트랜지스터의 게이트전극에 제2전극이 연결된 제2트랜지스터와, 제3신호라인에 제1전극이 연결되고 제4신호라인에 게이트전극이 연결되고 제1트랜지스터의 게이트전극에 제2전극이 연결된 제3트랜지스터를 포함하고, 제2신호 전달 회로부는 서브 게이트 구동부의 제N역방향단자에 제1전극이 연결되고 메인 게이트 구동부의 제N+1역방향단자에 제2전극이 연결된 제4트랜지스터와, 제1신호라인에 게이트전극이 연결되고 제2신호라인에 제1전극이 연결되고 제4트랜지스터의 게이트전극에 제2전극이 연결된 제5트랜지스터와, 제5신호라인에 게이트전극이 연결되고 제3신호라인에 제1전극이 연결되고 제4트랜지스터의 게이트전극에 제2전극이 연결된 제6트랜지스터를 포함할 수 있다.

[0018] 서브 게이트 구동부의 제1순방향단자와 메인 게이트 구동부의 제M역방향단자는 오토 프로브 검사 패드에 연결된 스타트신호라인에 연결될 수 있다.

발명의 효과

[0019] 본 발명은 전기적으로 구분된 두 개의 게이트 구동부 사이에 신호를 전달하는 신호 전달 회로부와 하나의 AP 패드로 오토 프로브 검사를 진행할 수 있는 표시패널을 구현할 수 있어 베젤 공간의 제약에 따른 문제나 베젤영역의 증가 문제를 해소할 수 있는 효과가 있다. 또한, 본 발명은 신호 전달 회로부의 구성에 따라 두 개의 게이트 구동부를 다양한 방식으로 동작시킬 수 있는바, 범용성이 우수하고 또한 기존의 검사기를 사용(활용)할 수 있는 효과가 있다.

도면의 간단한 설명

[0020] 도 1은 표시장치를 개략적으로 나타낸 블록도.

도 2는 도 1에 도시된 서브 픽셀을 개략적으로 나타낸 구성도.

도 3은 실험예에 따라 제작된 표시패널을 개략적으로 나타낸 도면.

도 4는 실험예에 따라 제작된 표시패널의 일부를 구체화한 도면.

도 5는 실험예에 따라 제작된 표시패널의 오토 프로브 스타트신호 파형 예시도.

도 6은 본 발명의 제1실시예에 따라 제작된 표시패널을 개략적으로 나타낸 도면.

도 7 및 도 8은 본 발명의 제1실시예에 따라 제작된 표시패널의 오토 프로브 스타트신호 파형 예시도들.

도 9는 본 발명의 제1실시예에 따라 제작된 표시패널의 일부를 구체화한 도면.

도 10은 본 발명의 제1실시예의 변형예에 따라 제작된 표시패널의 일부를 구체화한 도면.

도 11은 검사용 트랜지스터에 인가되는 신호를 구동 조건에 따라 보여주는 파형도.

도 12 및 도 13은 본 발명의 제1실시예 및 이의 변형예의 표시패널에 인가된 스타트신호의 흐름을 보여주는 도면들.

도 14는 본 발명의 제2실시예에 따라 제작된 표시패널의 일부를 구체화한 도면.

도 15는 본 발명의 제2실시예의 변형예에 따라 제작된 표시패널의 일부를 구체화한 도면.

도 16은 검사용 트랜지스터에 인가되는 신호를 구동 조건에 따라 보여주는 파형도.

도 17 및 도 18은 본 발명의 제2실시예 및 이의 변형예의 표시패널에 인가된 스타트신호의 흐름을 보여주는 도면들.

도 19는 본 발명의 제3실시예에 따라 제작된 표시패널의 일부를 구체화한 도면.

도 20 및 도 21은 검사용 트랜지스터에 인가되는 신호를 구동 조건에 따라 보여주는 파형도들.

도 22는 본 발명의 제3실시예의 표시패널에 인가된 스타트신호의 흐름을 보여주는 도면.

발명을 실시하기 위한 구체적인 내용

[0021] 이하, 본 발명의 실시를 위한 구체적인 내용을 첨부된 도면을 참조하여 설명한다.

[0022] 본 발명에 따른 표시장치는 텔레비젼, 셋톱박스, 네비게이션, 영상 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈시어터 및 모바일폰 등으로 구현된다. 표시장치의 표시패널은 액정표시패널, 유기발광표시패널, 전기영동표시패널, 플라즈마표시패널 등이 선택될 수 있으나 이에 한정되지 않는다.

[0023] 액정표시장치나 유기전계발광표시장치는 표시패널을 제작하고, 표시패널을 검사하는 검사공정이 진행된다. 검사공정에는 표시패널의 전반에 대한 전기적 검사(배선의 단락 및 점등 검사 등)를 수행할 수 있는 오토 프로브(Auto-probe) 검사가 이용된다.

[0024] 오토 프로브 검사는 표시패널의 하부기판에 형성된 오토 프로브 검사 패드(이하 "AP 패드"라 함)에 검사용 니들(needle)을 접촉시킨 후 전기적인 신호를 인가하는 과정 등을 통해 진행된다.

[0025] 도 1은 표시장치를 개략적으로 나타낸 블록도이고, 도 2는 도 1에 도시된 서브 픽셀을 개략적으로 나타낸 구성도이다.

[0026] 도 1에 도시된 바와 같이, 표시장치에는 영상 공급부(110), 타이밍 제어부(120), 게이트 구동부(130), 데이터 구동부(140), 표시패널(150) 및 전원 공급부(180)가 포함된다.

[0027] 영상 공급부(110)는 데이터신호를 영상처리하고 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호 및 클럭신호 등과 함께 출력한다. 영상 공급부(110)는 LVDS(Low Voltage Differential Signaling) 인터페이스나 TMDS(Transition Minimized Differential Signaling) 인터페이스 등을 통해 수직 동기신호, 수평 동기신호, 데이터 인에이블 신호, 클럭신호 및 데이터신호 등을 타이밍 제어부(120)에 공급한다.

[0028] 타이밍 제어부(120)는 영상 공급부(110)로부터 데이터신호(DATA) 등을 공급받고, 게이트 구동부(130)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC)와 데이터 구동부(140)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC)를 출력한다.

[0029] 타이밍 제어부(120)는 통신 인터페이스를 통해 게이트 타이밍 제어신호(GDC)와 데이터 타이밍 제어신호(DDC) 등과 함께 데이터신호(DATA)를 출력하며, 게이트 구동부(130)와 데이터 구동부(140)의 동작 타이밍을 제어한다.

[0030] 게이트 구동부(130)는 타이밍 제어부(120)로부터 공급된 게이트 타이밍 제어신호(GDC)에 응답하여 게이트전압의 레벨을 시프트시키면서 게이트신호(또는 스캔신호)를 출력한다. 게이트 구동부(130)에는 레벨 시프터와 시프트 레지스터가 포함된다.

[0031] 게이트 구동부(130)는 게이트라인들(GL1 ~ GLm)을 통해 표시패널(150)에 포함된 서브 픽셀들(SP)에 게이트신호를 공급한다. 게이트 구동부(130)는 집적회로(Integrated Circuit; IC) 형태로 형성되거나 표시패널(150)에 게이트인패널(Gate In Panel; GIP) 방식으로 형성된다. 게이트 구동부(130)에서 게이트인패널 방식으로 형성되는 부분은 시프트 레지스터이다.

[0032] 데이터 구동부(140)는 타이밍 제어부(120)로부터 공급된 데이터 타이밍 제어신호(DDC)에 응답하여 데이터신호(DATA)를 샘플링하고 래치하며 감마 기준전압에 대응하여 디지털신호를 아날로그신호로 변환하여 출력한다.

[0033] 데이터 구동부(140)는 데이터라인들(DL1 ~ DLn)을 통해 표시패널(150)에 포함된 서브 픽셀들(SP)에 데이터신호(DATA)를 공급한다. 데이터 구동부(140)는 집적회로(Integrated Circuit; IC) 형태로 형성된다.

[0034] 전원 공급부(180)는 외부로부터 공급된 전압을 기반으로 전압(Vout, GND)을 생성 및 출력한다. 전원 공급부(180)로부터 출력된 고전위전압(Vout) 및 저전위전압(GND)은 표시장치에 포함된 각종 장치에 사용된다. 예컨대, 전원 공급부(180)로부터 출력된 고전위전압(Vout) 및 저전위전압(GND)은 표시패널(150)에 공급될 수 있다.

[0035] 표시패널(150)은 게이트 구동부(130)로부터 공급된 게이트신호와 데이터 구동부(140)로부터 공급된 데이터신호(DATA)에 대응하여 영상을 표시한다. 표시패널(150)은 하부기판과 상부기판을 포함한다. 하부기판과 상부기판 사이에는 서브 픽셀들(SP)이 형성된다.

[0036] 도 2에 도시된 바와 같이, 하나의 서브 픽셀에는 게이트라인(GL1)과 데이터라인(DL1)에 연결(또는 교차부에 형성된)된 스위칭 박막 트랜지스터(SW)와 스위칭 박막 트랜지스터(SW)를 통해 공급된 데이터신호(DATA)에 대응하여 동작하는 픽셀회로(PC)가 포함된다. 서브 픽셀들(SP)은 픽셀회로(PC)의 구성에 따라 액정소자를 포함하는 액

정표시패널로 구성되거나 유기발광소자를 포함하는 유기발광표시패널로 구성된다.

[0037] 표시패널(150)이 액정표시패널로 구성된 경우, 이는 TN(Twisted Nematic) 모드, VA(Vertical Alignment) 모드, IPS(In Plane Switching) 모드, FFS(Fringe Field Switching) 모드 또는 ECB(Electrically Controlled Birefringence) 모드로 구현된다. 표시패널(150)이 유기발광표시패널로 구성된 경우, 이는 전면발광(Top-Emission) 방식, 배면발광(Bottom-Emission) 방식 또는 양면발광(Dual-Emission) 방식으로 구현된다.

[0038] 위와 같은 표시장치는 전원 공급부(180)로부터 출력된 전압(Vout, GND)과 게이트 구동부(130) 및 데이터 구동부(140)로부터 출력된 게이트신호 및 데이터신호(DATA)를 기반으로 표시패널(150)이 빛을 발광 또는 투과시키게 됨에 따라 특정 영상을 표시하게 된다.

[0039] [실험예]

[0040] 도 3은 실험예에 따라 제작된 표시패널을 개략적으로 나타낸 도면이고, 도 4는 실험예에 따라 제작된 표시패널의 일부를 구체화한 도면이며, 도 5는 실험예에 따라 제작된 표시패널의 오토 프로브 스타트신호 파형 예시도이다.

[0041] 도 3 내지 도 5에 도시된 바와 같이, 데이터 구동부(140)는 수평 방향에 위치하는 표시패널(150)의 제1비표시영역(NA1)에 형성된다. 게이트 구동부(130M, 130S)는 수직 방향에 위치하는 표시패널(150)의 제2비표시영역(NA2)에 형성된다.

[0042] 게이트 구동부(130M, 130S)는 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)가 분리 구동이 가능한 형태로 표시패널(150)의 하부기판 상에 게이트인패널(GIP) 방식으로 형성된다.

[0043] 메인 게이트 구동부(130M)는 표시패널(150)의 메인 표시영역(Main AA)에 게이트신호를 제공하고, 서브 게이트 구동부(130S)는 표시패널(150)의 서브 표시영역(Sub AA)에 게이트신호를 제공한다.

[0044] 게이트 구동부(130M, 130S)가 위와 같은 구조를 갖게 됨에 따라, 표시패널(150)은 순방향(FWD) 또는 역방향(REV)으로 게이트신호를 공급하며 영역별 분리(분할) 구동을 할 수 있다. 도면에서는 편의상 표시패널(150)의 하부에서 상부로 올라오는 방향을 순방향(FWD)으로 정의하고, 표시패널(150)의 상부에서 하부로 내려가는 방향을 역방향(REV)으로 정의하였으나 이에 한정되지 않는다.

[0045] 한편, 게이트 구동부(130M, 130S)가 위와 같은 구조를 갖는 경우, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)에 전기적인 신호를 각각 인가하는 AP 패드(AP1, AP2)를 형성해야만 오토 프로브 검사를 진행할 수 있다.

[0046] 실험예에서는 오토 프로브 검사를 진행하기 위해 패드 영역 상에 제1 및 제2AP 패드(AP1, AP2)를 형성하였다. 제1AP 패드(AP1)는 제1스타트신호라인을 통해 서브 게이트 구동부(130S)를 구동하기 위한 제1스타트신호(VST1)를 전달하는 패드이고, 제2AP 패드(AP2)는 제2스타트신호라인을 통해 메인 게이트 구동부(130M)를 구동하기 위한 제2스타트신호(VST2)를 전달하는 패드이다. 스타트신호는 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)의 구동에 필요한 스타트신호로 사용된다.

[0047] 제1 및 제2AP 패드(AP1, AP2)를 통해 전달된 제1 및 제2스타트신호(VST1, VST2)는 게이트 구동부(130M, 130S)에 전달된다. 제1 및 제2스타트신호(VST1, VST2)는 검사공정 진행시에만 제1 및 제2AP 패드(AP1, AP2)를 통해 전달되고, 검사공정이 종료된 이후 데이터 구동부(140)를 통해 전달될 수 있다.

[0048] 위와 같이 실험예는 2개의 AP 패드(AP1, AP2)를 사용하는 구조이다. 이에 따라, AP 신호기(미도시)에서 제1스타트신호(VST1)만 공급될 경우 서브 게이트 구동부(130S)만 동작하게 된다. 반면, AP 신호기에서 제2스타트신호(VST2)만 공급될 경우 메인 게이트 구동부(130M)만 동작하게 된다.

[0049] 다만, 도 3은 단순히 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)를 분리 구동하기 위한 형태로 스타트신호를 구성한 것이다. 따라서, 스타트신호(VST1, VST2)의 순서의 변경이나 특성에 따라 분리 구동, 개별 구동, 통합 구동으로 게이트 구동부(130M, 130S)의 구동 방식을 변경할 수 있다.

[0050] 그런데 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 서로 분리되어 있기 때문에 통합 구동을 시키고 검사를 진행하기 위해서는 2개의 스타트신호를 모두 인가해 주어야 한다.

[0051] 때문에, 실험예는 앞서 설명한 바와 같이 검사를 위해 표시패널(150) 상의 제1비표시영역(NA1; 베젤 영역)에 2개의 AP 패드(AP1, AP2)를 형성해야만 한다. 이 경우, 표시패널의 베젤 영역에 패드를 하나더 형성해야 하므로

설계의 자유도 저하와 베젤 영역의 증가가 야기되는 것으로 나타났다.

[0052] 그리고 실험예는 AP 패드의 추가와 더불어 AP 신호기의 출력이 하나 더 늘어나기 때문에 스타트신호의 생성 및 타이밍 설정(Timing Setting) 등을 이유로 종래 검사기를 사용(활용)하기 어려운 것으로 나타났다.

[0053] 이하에서는 실험예의 문제를 고찰하고 이를 개선하기 위한 방안으로 마련된 실시예에 대해 설명한다.

[0054] [제1실시예]

[0055] 도 6은 본 발명의 제1실시예에 따라 제작된 표시패널을 개략적으로 나타낸 도면이고, 도 7 및 도 8은 본 발명의 제1실시예에 따라 제작된 표시패널의 오토 프로브 스타트신호 파형 예시도들이며, 도 9는 본 발명의 제1실시예에 따라 제작된 표시패널의 일부를 구체화한 도면이며, 도 10은 본 발명의 제1실시예의 변형예에 따라 제작된 표시패널의 일부를 구체화한 도면이고, 도 11은 검사용 트랜지스터에 인가되는 신호를 구동 조건에 따라 보여주는 파형도이며, 도 12 및 도 13은 본 발명의 제1실시예 및 이의 변형예의 표시패널에 인가된 스타트신호의 흐름을 보여주는 도면들이다.

[0056] 도 6 내지 도 8에 도시된 바와 같이, 데이터 구동부(140)는 수평 방향에 위치하는 표시패널(150)의 제1비표시영역(NA1)에 형성된다. 게이트 구동부(130M, 130S)는 수직 방향에 위치하는 표시패널(150)의 제2비표시영역(NA2)에 형성된다.

[0057] 게이트 구동부(130M, 130S)는 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)가 분리 구동이 가능한 형태로 표시패널(150)의 하부기판 상에 게이트인패널(GIP) 방식으로 형성된다.

[0058] 메인 게이트 구동부(130M)는 표시패널(150)의 메인 표시영역(Main AA)에 게이트신호를 제공하고, 서브 게이트 구동부(130S)는 표시패널(150)의 서브 표시영역(Sub AA)에 게이트신호를 제공한다. 서브 게이트 구동부(130S)는 표시패널(150)의 서브 표시영역(Sub AA)에 연결된 제1게이트라인(GL1)부터 제N게이트라인(GLn)까지 게이트신호를 제공한다. 메인 게이트 구동부(130M)는 표시패널(150)의 메인 표시영역(Main AA)에 연결된 제N+1게이트라인(GLN+1)부터 제M게이트라인(GLm)까지 게이트신호를 제공한다.

[0059] 게이트 구동부(130M, 130S)가 위와 같은 구조를 갖게 됨에 따라, 표시패널(150)은 순방향(FWD) 또는 역방향(REV)으로 게이트신호를 공급하며 영역별 분리(분할) 구동을 할 수 있다. 도면에서는 편의상 표시패널(150)의 하부에서 상부로 올라오는 방향을 순방향(FWD)으로 정의하고, 표시패널(150)의 상부에서 하부로 내려가는 방향을 역방향(REV)으로 정의하였으나 이에 한정되지 않는다.

[0060] 이하에서 설명되는 본 발명의 제1실시예와 더불어 제2 및 제3실시예는 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에 신호 전달 회로부를 구성하고, 도 7 및 도 8과 같이 순방향(FWD)으로 순차 또는 동시 구동이나 역방향(REV)으로 순차 또는 동시 구동을 할 수 있도록 구현된다.

[0061] 그리고 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에 신호 전달 회로부를 구성하게 됨에 따라 1개의 AP 패드만 사용한다. 1개의 AP 패드를 통해 전달된 스타트신호는 게이트 구동부(130M, 130S)에 전달된다. 스타트신호는 검사공정 진행시에만 1개의 AP 패드를 통해 전달되고, 검사공정이 종료된 이후 데이터 구동부를 통해 전달될 수 있다. 스타트신호는 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)의 구동에 필요한 신호로 사용된다. 한편, 도 7 및 도 8에서는 1개의 AP 패드만 사용하게 됨에 따라 제1스타트신호(VST1)만 전달되는 것을 일례로 하였으나 이는 도 5의 제2스타트신호(VST2)를 쓰더라도 무방하다.

[0062] 도 7과 같이, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)가 순방향(FWD) 순차 구동을 할 경우, 표시패널(150)의 서브 표시영역(Sub AA)의 동작(제1게이트라인1 ~ 제N게이트라인n)이 완료되면 메인 표시영역(Main AA)의 동작(제N+1게이트라인n+1 ~ 제M게이트라인m)이 진행된다. 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)가 역방향(REV) 순차 구동을 할 경우, 표시패널(150)의 메인 표시영역(Main AA)의 동작(제M게이트라인m ~ 제N+1게이트라인n+1)이 완료되면 서브 표시영역(Sub AA)의 동작(제N게이트라인n ~ 제1게이트라인1)이 진행된다.

[0063] 도 8과 같이, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)가 순방향(FWD) 동시 구동을 할 경우, 표시패널(150)의 메인 표시영역(Main AA) 및 서브 표시영역(Sub AA)의 동작(제1게이트라인1과 제N+1게이트라인n+1)이 동시에 진행된다. 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)가 역방향(REV) 동시 구동을 할 경우, 표시패널(150)의 메인 표시영역(Main AA) 및 서브 표시영역(Sub AA)의 동작(제N게이트라인n과 제M게이트라인m)이 동시에 진행된다.

[0064] 이하, 신호 전달 회로부가 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에 위치하는 것을 일례로 실시예를 구체화한다. 그러나 신호 전달 회로부는 AP 패드와 메인 게이트 구동부의 사이, 메인 게이트 구동부와 서브 게이트 구동부의 사이, 메인 게이트 구동부의 외측면, 서브 게이트 구동부의 외측면 등에 위치할 수 있다.

[0065] 도 9, 도 11 및 도 12에 도시된 본 발명의 제1실시예와 같이, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 AP 패드(AP)를 거쳐 제1스타트신호라인을 통해 전달된 제1스타트신호(VST1)를 기반으로 동작한다.

[0066] 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에는 신호 전달 회로부(Ta, Tb)가 형성된다. 신호 전달 회로부(Ta, Tb)는 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호를 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 전달하는 역할을 한다.

[0067] 신호 전달 회로부(Ta, Tb)는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)를 포함한다. 이하에서는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)가 N타입으로 이루어진 것을 일례로 설명한다. 그러나, 제1트랜지스터(Ta)와 제2트랜지스터(Tb)는 P타입으로 이루어질 수도 있다.

[0068] 제1트랜지스터(Ta)는 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)에 제1전극이 연결되고 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 제2전극이 연결된다. 제2트랜지스터(Tb)는 제1신호라인(VGH)에 게이트전극이 연결되고 제2신호라인(VEND)에 제1전극이 연결되고 제1트랜지스터(Ta)의 게이트전극에 제2전극이 연결된다.

[0069] 제2트랜지스터(Tb)는 제1신호라인(VGH)을 통해 공급된 제1신호가 로직로우(L)에서 로직하이(H)가 되면 턴온된다. 제2트랜지스터(Tb)의 제1전극을 통해 전달되는 제2신호가 로직로우(L)에서 로직하이(H)가 되면 제1트랜지스터(Ta)는 턴온된다.

[0070] 제1트랜지스터(Ta)가 턴온되면 신호 전달 회로부(Ta, Tb)는 활성화 상태가 된다. 신호 전달 회로부(Ta, Tb)가 활성화되면, 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호는 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 전달된다.

[0071] 제1신호라인(VGH)을 통해 공급된 제1신호는 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 제2신호라인(VEND)을 통해 공급된 제2신호 또한 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 게이트하이전압은 전원 공급부 또는 레벨 시프터부로부터 출력된다.

[0072] 한편, AP 구동이 아닌 IC에 의한 정상 구동일 때 제1 및 제2신호는 로직하이(H)에서 로직로우(L)로 변경된다. 특히, 제2신호라인(VEND)을 통해 공급되는 제2신호는 반드시 로직하이(H)에서 로직로우(L)로 변경되어야 하지만, 제1신호라인(VGH)을 통해 공급되는 제1신호는 로직하이(H)를 유지하더라도 무방하다.

[0073] 도 9를 통해 알 수 있듯이, 서브 게이트 구동부(130S)의 제N역방향단자(REVn)는 제3신호라인(VGL)에 연결된다. 제3신호라인(VGL)은 로직로우(L)에 해당하는 게이트로우전압을 전달한다. 게이트로우전압은 전원 공급부 또는 레벨 시프터부로부터 출력된다. 서브 게이트 구동부(130S)의 경우 로직로우(L)에 해당하는 게이트로우전압이 공급되면 역방향 구동이 중단된다.

[0074] 메인 게이트 구동부(130M)는 제N+1순방향단자(FWDn+1)와 제M역방향단자(REVm)(첫번째 역방향 단자)가 제1트랜지스터(Ta)의 제2전극에 연결된다. 따라서, 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호는 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1) 또는 제M역방향단자(REVm)에 전달될 수 있다.

[0075] 도 12를 참조하면, 메인 게이트 구동부(130M)는 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호(도 12의 FGOUTn)를 기반으로 순방향(FWD) 순차 구동 동작을 수행함을 알 수 있다. 아울러, 메인 게이트 구동부(130M)는 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호(도 12의 FGOUTn)를 자신의 역방향단자(REVm)로 전달받을 수 있다. 따라서, 메인 게이트 구동부(130M)에 한하여 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호(도 12의 FGOUTn)가 자신의 역방향단자(REVm)로 전달될 경우, 역방향(REV) 동작도 수행할 수 있다.

[0076] 이상 본 발명의 제1실시예는 AP 패드(AP)로부터 스타트신호(VST1)가 전달되고, 신호 전달 회로부(Ta, Tb)가 활성화되면 서브 게이트 구동부(130S)와 메인 게이트 구동부(130M)는 순방향(FWD) 순차 구동 동작을 수행하게 된다.

[0077] 도 10, 도 11 및 도 13에 도시된 본 발명의 제1실시예의 변형예와 같이, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 AP 패드(AP)를 거쳐 제2스타트신호라인을 통해 전달된 제2스타트신호(VST2)를 기반으로 동작

한다.

[0078] 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에는 신호 전달 회로부(Ta, Tb)가 형성된다. 신호 전달 회로부(Ta, Tb)는 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)를 통해 출력된 신호를 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 전달하는 역할을 한다.

[0079] 신호 전달 회로부(Ta, Tb)는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)를 포함한다. 이하에서는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)가 N타입으로 이루어진 것을 일례로 설명한다. 그러나, 제1트랜지스터(Ta)와 제2트랜지스터(Tb)는 P타입으로 이루어질 수도 있다.

[0080] 제1트랜지스터(Ta)는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 제1전극이 연결되고 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)에 제2전극이 연결된다. 제2트랜지스터(Tb)는 제1신호라인(VGH)에 게이트전극이 연결되고 제2신호라인(VEND)에 제1전극이 연결되고 제1트랜지스터(Ta)의 게이트전극에 제2전극이 연결된다.

[0081] 제2트랜지스터(Tb)는 제1신호라인(VGH)을 통해 공급된 제1신호가 로직로우(L)에서 로직하이(H)가 되면 턴온된다. 제2트랜지스터(Tb)의 제1전극을 통해 전달되는 제2신호가 로직로우(L)에서 로직하이(H)가 되면 제1트랜지스터(Ta)는 턴온된다.

[0082] 제1트랜지스터(Ta)가 턴온되면 신호 전달 회로부(Ta, Tb)는 활성화 상태가 된다. 신호 전달 회로부(Ta, Tb)가 활성화되면, 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)를 통해 출력된 신호는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 전달된다.

[0083] 제1신호라인(VGH)을 통해 공급된 제1신호는 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 제2신호라인(VEND)을 통해 공급된 제2신호 또한 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 게이트하이전압은 전원 공급부 또는 레벨 시프터부로부터 출력된다.

[0084] 한편, AP 구동이 아닌 IC에 의한 정상 구동일 때 제1 및 제2신호는 로직하이(H)에서 로직로우(L)로 변경된다. 특히, 제2신호라인(VEND)을 통해 공급되는 제2신호는 반드시 로직하이(H)에서 로직로우(L)로 변경되어야 하지만, 제1신호라인(VGH)을 통해 공급되는 제1신호는 로직하이(H)를 유지하더라도 무방하다.

[0085] 도 10을 통해 알 수 있듯이, 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)(첫번째 순방향단자)는 제2스타트신호(VST2)가 전달되는 제2스타트신호라인에 연결된다. 따라서, 메인 게이트 구동부(130M)에 한하여 스타트신호를 달리하면(예: VST1), 순방향(FWD) 구동을 할 수 있다.

[0086] 메인 게이트 구동부(130M)는 제N+1순방향단자(FWDn+1)와 제M역방향단자(REVm)가 제2스타트신호라인에 연결되고, 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)는 제1트랜지스터(Ta)의 제2전극에 연결된다. 따라서, 제1트랜지스터(Ta)가 턴온되면 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)를 통해 출력된 신호는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 전달될 수 있다.

[0087] 도 13을 참조하면, 서브 게이트 구동부(130S)는 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)를 통해 출력된 신호(도 13의 FGOUTn+1)를 기반으로 역방향(REV) 순차 구동 동작을 수행함을 알 수 있다. 아울러, 메인 게이트 구동부(130M)는 제N+1순방향단자(FWDn+1)에 제2스타트신호(VST2)가 전달된다. 따라서, 메인 게이트 구동부(130M)에 한하여 순방향(RWD) 동작도 수행할 수 있다.

[0088] 이상 본 발명의 제1실시예의 변형예는 AP 패드(AP)로부터 스타트신호(VST2)가 전달되고, 신호 전달 회로부(Ta, Tb)가 활성화되면 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 역방향(REV) 순차 구동 동작을 수행하게 된다.

[0089] [제2실시예]

[0090] 도 14는 본 발명의 제2실시예에 따라 제작된 표시패널의 일부를 구체화한 도면이며, 도 15는 본 발명의 제2실시예의 변형예에 따라 제작된 표시패널의 일부를 구체화한 도면이고, 도 16은 검사용 트랜지스터에 인가되는 신호를 구동 조건에 따라 보여주는 파형도이며, 도 17 및 도 18은 본 발명의 제2실시예 및 이의 변형예의 표시패널에 인가된 스타트신호의 흐름을 보여주는 도면들이다.

[0091] 본 발명의 제2실시예는 메인 게이트 구동부와 서브 게이트 구동부 사이에 신호 전달 회로부를 구성하고, 순방향으로 동시 구동이나 역방향으로 동시 구동을 할 수 있도록 한다.

[0092] 그리고 메인 게이트 구동부와 서브 게이트 구동부 사이에 신호 전달 회로부를 구성하게 됨에 따라 1개의 AP 패드만 사용한다. AP 패드는 스타트신호라인을 통해 제1스타트신호 또는 제2스타트신호를 전달할 수 있다.

[0093] 도 14, 도 16 및 도 17에 도시된 본 발명의 제2실시예와 같이, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 AP 패드(AP)를 거쳐 제1스타트신호라인을 통해 전달된 제1스타트신호(VST1)를 기반으로 동작한다.

[0094] 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에는 신호 전달 회로부(Ta, Tb)가 형성된다. 신호 전달 회로부(Ta, Tb)는 제1스타트신호(VST1)를 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 전달하는 역할을 한다.

[0095] 신호 전달 회로부(Ta, Tb)는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)를 포함한다. 이하에서는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)가 N타입으로 이루어진 것을 일례로 설명한다. 그러나, 제1트랜지스터(Ta)와 제2트랜지스터(Tb)는 P타입으로 이루어질 수도 있다.

[0096] 제1트랜지스터(Ta)는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 제1전극이 연결되고 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 제2전극이 연결된다. 제2트랜지스터(Tb)는 제1신호라인(VGH)에 게이트전극이 연결되고 제2신호라인(VEND)에 제1전극이 연결되고 제1트랜지스터(Ta)의 게이트전극에 제2전극이 연결된다.

[0097] 제2트랜지스터(Tb)는 제1신호라인(VGH)을 통해 공급된 제1신호가 로직로우(L)에서 로직하이(H)가 되면 턴온된다. 제2트랜지스터(Tb)의 제1전극을 통해 전달되는 제2신호가 로직로우(L)에서 로직하이(H)가 되면 제1트랜지스터(Ta)는 턴온된다.

[0098] 제1트랜지스터(Ta)가 턴온되면 신호 전달 회로부(Ta, Tb)는 활성화 상태가 된다. 신호 전달 회로부(Ta, Tb)가 활성화되면, 제1스타트신호(VST1)는 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 전달된다.

[0099] 제1신호라인(VGH)을 통해 공급된 제1신호는 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 제2신호라인(VEND)을 통해 공급된 제2신호 또한 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 게이트하이전압은 전원 공급부 또는 레벨 시프터부로부터 출력된다.

[0100] 한편, AP 구동이 아닌 IC에 의한 정상 구동일 때 제1 및 제2신호는 로직하이(H)에서 로직로우(L)로 변경된다. 특히, 제2신호라인(VEND)을 통해 공급되는 제2신호는 반드시 로직하이(H)에서 로직로우(L)로 변경되어야 하지만, 제1신호라인(VGH)을 통해 공급되는 제1신호는 로직하이(H)를 유지하더라도 무방하다.

[0101] 도 14를 통해 알 수 있듯이, 서브 게이트 구동부(130S)의 제1순방향단자(FWD1)와 제N역방향단자(REVn)는 제1스타트신호라인에 연결된다. 제1스타트신호라인은 제1트랜지스터(Ta)의 제1전극에 연결된다. 제1트랜지스터(Ta)의 제2전극은 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)와 제M역방향단자(REVm)에 연결된다.

[0102] 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)와 제M역방향단자(REVm)는 제2스타트신호라인에 연결된다. 제2스타트신호라인은 제1트랜지스터(Ta)의 제2전극에 연결된다. 따라서, 제1트랜지스터(Ta)가 턴온되면 메인 게이트 구동부(130M)는 제1스타트신호라인을 통해 제1스타트신호(VST1)를 전달받을 수 있다.

[0103] 도 17을 참조하면, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 제N+1순방향단자(FWDn+1)과 제1순방향단자(FWD1)를 통해 제1스타트신호(VST1)를 동시에 공급받을 수 있기 때문에 순방향(FWD) 동시 구동 동작을 수행(①VST1 흐름 참조)함을 알 수 있다. 아울러, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 제M역방향단자(REVm)와 제N역방향단자(REVn)를 통해 제1스타트신호(VST1)를 동시에 공급받을 수 있기 때문에 역방향(REV) 동시 구동 동작을 수행(②VST1 흐름 참조)함을 알 수 있다. 따라서, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 양방향 동시 구동 동작을 수행할 수 있다.

[0104] 그러므로 본 발명의 제2실시예는 AP 패드(AP)로부터 스타트신호(VST1)가 전달되고, 신호 전달 회로부(Ta, Tb)가 활성화되면 서브 게이트 구동부(130S)와 메인 게이트 구동부(130M)는 순방향(FWD) 또는 역방향(REV) 동시 구동 동작을 수행하게 된다.

[0105] 도 15, 도 16 및 도 18에 도시된 본 발명의 제2실시예의 변형예와 같이, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 AP 패드(AP)를 거쳐 제2스타트신호라인을 통해 전달된 제2스타트신호(VST2)를 기반으로 동작한다.

[0106] 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에는 신호 전달 회로부(Ta, Tb)가 형성된다. 신호 전달 회로부(Ta, Tb)는 제2스타트신호(VST2)를 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 전달하는 역

할을 한다.

[0107] 신호 전달 회로부(Ta, Tb)는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)를 포함한다. 이하에서는 제1트랜지스터(Ta)와 제2트랜지스터(Tb)가 N타입으로 이루어진 것을 일례로 설명한다. 그러나, 제1트랜지스터(Ta)와 제2트랜지스터(Tb)는 P타입으로 이루어질 수도 있다.

[0108] 제1트랜지스터(Ta)는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 제1전극이 연결되고 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)에 제2전극이 연결된다. 제2트랜지스터(Tb)는 제1신호라인(VGH)에 게이트전극이 연결되고 제2신호라인(VEND)에 제1전극이 연결되고 제1트랜지스터(Ta)의 게이트전극에 제2전극이 연결된다.

[0109] 제2트랜지스터(Tb)는 제1신호라인(VGH)을 통해 공급된 제1신호가 로직로우(L)에서 로직하이(H)가 되면 턴온된다. 제2트랜지스터(Tb)의 제1전극을 통해 전달되는 제2신호가 로직로우(L)에서 로직하이(H)가 되면 제1트랜지스터(Ta)는 턴온된다.

[0110] 제1트랜지스터(Ta)가 턴온되면 신호 전달 회로부(Ta, Tb)는 활성화 상태가 된다. 신호 전달 회로부(Ta, Tb)가 활성화되면, 제2스타트신호(VST2)는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 전달된다.

[0111] 제1신호라인(VGH)을 통해 공급된 제1신호는 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 제2신호라인(VEND)을 통해 공급된 제2신호 또한 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 게이트하이전압은 전원 공급부 또는 레벨 시프터부로부터 출력된다.

[0112] 한편, AP 구동이 아닌 IC에 의한 정상 구동일 때 제1 및 제2신호는 로직하이(H)에서 로직로우(L)로 변경된다. 특히, 제2신호라인(VEND)을 통해 공급되는 제2신호는 반드시 로직하이(H)에서 로직로우(L)로 변경되어야 하지만, 제1신호라인(VGH)을 통해 공급되는 제1신호는 로직하이(H)를 유지하더라도 무방하다.

[0113] 도 15를 통해 알 수 있듯이, 서브 게이트 구동부(130S)의 제1순방향단자(FWD1)와 제N역방향단자(REVn)는 제1트랜지스터(Ta)의 제1전극에 연결된다. 제1트랜지스터(Ta)의 제2전극은 제1스타트신호라인에 연결된다.

[0114] 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)와 제M역방향단자(REVm)는 제2스타트신호라인에 연결된다. 제2스타트신호라인은 제1트랜지스터(Ta)의 제2전극에 연결된다. 따라서, 제1트랜지스터(Ta)가 턴온되면 서브 게이트 구동부(130S)는 제2스타트신호라인을 통해 공급된 제2스타트신호(VST2)를 전달받을 수 있다.

[0115] 도 18을 참조하면, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 제N+1순방향단자(FWDn+1)와 제1순방향단자(FWD1)를 통해 제2스타트신호(VST2)를 동시에 공급받을 수 있기 때문에 순방향(FWD) 동시 구동 동작을 수행(①VST2 흐름 참조)함을 알 수 있다. 아울러, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 제M역방향단자(REVm)과 제N역방향단자(REVn)를 통해 제2스타트신호(VST2)를 동시에 공급받을 수 있기 때문에 역방향(REV) 동시 구동 동작을 수행(②VST2 흐름 참조)함을 알 수 있다. 따라서, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 양방향 동시 구동 동작을 수행할 수 있다.

[0116] 한편, 제2실시예 및 이의 변형실시예를 참조하면, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 AP 구동시 같은 파형의 제1스타트신호(VST1)와 제2스타트신호(VST2)를 사용한다. 그러나 IC 구동 시에는 서로 시간적으로 분리가 되어 있어야 하기 때문에 AP 신호를 같이 묶지 않고 신호 전달 회로부(Ta, Tb)를 이용하여 전기적으로 분리한 것이다.

[0117] 이상 본 발명의 제2실시예의 변형예는 AP 패드(AP)로부터 스타트신호(VST2)가 전달되고, 신호 전달 회로부(Ta, Tb)가 활성화되면 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 순방향(FWD) 또는 역방향(REV) 동시 구동 동작을 수행하게 된다.

[0118] [제3실시예]

[0119] 도 19는 본 발명의 제3실시예에 따라 제작된 표시패널의 일부를 구체화한 도면이며, 도 20 및 도 21은 검사용 트랜지스터에 인가되는 신호를 구동 조건에 따라 보여주는 파형도들이며, 도 22는 본 발명의 제3실시예의 표시패널에 인가된 스타트신호의 흐름을 보여주는 도면이다.

[0120] 본 발명의 제3실시예 또한 메인 게이트 구동부와 서브 게이트 구동부 사이에 신호 전달 회로부를 구성하고, 순방향으로 순차 구동이나 역방향으로 순차 구동을 할 수 있도록 한다.

[0121] 그리고 메인 게이트 구동부와 서브 게이트 구동부 사이에 신호 전달 회로부를 구성하게 됨에 따라 1개의 AP 패

드만 사용한다. AP 패드는 스타트신호라인을 통해 제1스타트신호 또는 제2스타트신호를 전달할 수 있으나 이하에서는 제1스타트신호만 전달하는 것을 일례로 한다.

[0122] 도 19, 도 20, 도 21 및 도 22에 도시된 본 발명의 제3실시예와 같이, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 AP 패드(AP)를 거쳐 제1스타트신호라인을 통해 전달된 제1스타트신호(VST1)를 기반으로 동작한다.

[0123] 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S) 사이에는 신호 전달 회로부(Ta ~ Tf)가 형성된다. 신호 전달 회로부(Ta ~ Tf)는 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호를 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 전달하는 역할을 한다. 또한, 신호 전달 회로부(Ta, Tb)는 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)를 통해 출력된 신호를 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)에 전달하는 역할을 한다.

[0124] 신호 전달 회로부(Ta ~ Tf)는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)를 통해 출력된 신호를 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)에 전달하는 역할을 한다. 또한, 신호 전달 회로부(Ta ~ Tf)는 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)를 통해 출력된 신호를 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 전달하는 역할을 한다.

[0125] 신호 전달 회로부(Ta ~ Tf)는 제1트랜지스터(Ta) 내지 제6트랜지스터(Tf)를 포함한다. 이하에서는 제1트랜지스터(Ta) 내지 제6트랜지스터(Tf)가 N타입으로 이루어진 것을 일례로 설명한다. 그러나, 제1트랜지스터(Ta) 내지 제6트랜지스터(Tf)는 P타입으로 이루어질 수도 있다.

[0126] 제1트랜지스터(Ta)는 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)에 제1전극이 연결되고 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 제2전극이 연결된다. 제2트랜지스터(Tb)는 제1신호라인(VGH)에 게이트전극이 연결되고 제2신호라인(VEND)에 제1전극이 연결되고 제1트랜지스터(Ta)의 게이트전극에 제2전극이 연결된다. 제3트랜지스터(Tc)는 제4신호라인(REVL)에 게이트전극이 연결되고 제3신호라인(VGL)에 제1전극이 연결되고 제1트랜지스터(Ta)의 게이트전극에 제2전극이 연결된다. 제1 내지 제3트랜지스터(Ta ~ Tc)는 순방향(FWD) 순차 구동을 제어하는 제1신호 전달 회로부에 해당한다.

[0127] 도 20을 함께 참조하면, 제2트랜지스터(Tb)는 제1신호라인(VGH)을 통해 공급된 제1신호가 로직로우(L)에서 로직하이(H)가 되면 턴온된다. 제2트랜지스터(Tb)의 제1전극을 통해 전달되는 제2신호가 로직로우(L)에서 로직하이(H)가 되면 제1트랜지스터(Ta)는 턴온된다. 이때, 제4신호라인(REVL)을 통해 전달되는 제4신호는 로직로우(L)를 유지하고, 제5신호라인(FWDL)을 통해 전달되는 제5신호는 로직하이(H)를 유지한다.

[0128] 제1신호 전달 회로부(Ta ~ Tc)가 활성화되면, 서브 게이트 구동부(130S)의 제N순방향단자(FWDn)를 통해 출력된 신호는 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 전달된다. 이와 같은 AP 구동 조건이 형성되면, 서브 게이트 구동부(130S)와 메인 게이트 구동부(130M)는 순방향(FWD) 순차 구동 동작을 하게 된다.

[0129] 제4트랜지스터(Td)는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 제1전극이 연결되고 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)에 제2전극이 연결된다. 제5트랜지스터(Te)는 제1신호라인(VGH)에 게이트전극이 연결되고 제2신호라인(VEND)에 제1전극이 연결되고 제4트랜지스터(Td)의 게이트전극에 제2전극이 연결된다. 제6트랜지스터(Tf)는 제5신호라인(FWDL)에 게이트전극이 연결되고 제3신호라인(VGL)에 제1전극이 연결되고 제4트랜지스터(Td)의 게이트전극에 제2전극이 연결된다. 제4 내지 제6트랜지스터(Td ~ Tf)는 역방향(REV) 순차 구동을 제어하는 제2신호 전달 회로부에 해당 한다.

[0130] 도 21을 함께 참조하면, 제5트랜지스터(Te)는 제1신호라인(VGH)을 통해 공급된 제1신호가 로직로우(L)에서 로직하이(H)가 되면 턴온된다. 제5트랜지스터(Te)의 제1전극을 통해 전달되는 제2신호가 로직로우(L)에서 로직하이(H)가 되면 제4트랜지스터(Td)는 턴온된다. 이때, 제4신호라인(REVL)을 통해 전달되는 제4신호는 로직하이(H)를 유지하고, 제5신호라인(FWDL)을 통해 전달되는 제5신호는 로직로우(L)를 유지한다.

[0131] 제2신호 전달 회로부(Te ~ Tf)가 활성화되면, 메인 게이트 구동부(130M)의 제N+1역방향단자(REVn+1)를 통해 출력된 신호는 서브 게이트 구동부(130S)의 제N역방향단자(REVn)에 전달된다. 이와 같은 AP 구동 조건이 형성되면, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 역방향(REV) 순차 구동 동작을 하게 된다.

[0132] 제1신호라인(VGH)을 통해 공급된 제1신호는 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 제2신호라인(VEND)을 통해 공급된 제2신호 또한 게이트 구동부에 공급되는 게이트하이전압을 이용할 수 있으나 이에 한정되지 않는다. 게이트하이전압은 전원 공급부 또는 레벨 시프터부로부터 출력된다.

[0133] 한편, AP 구동이 아닌 IC에 의한 정상 구동일 때 제1 및 제2신호는 로직하이(H)에서 로직로우(L)로 변경된다. 특히, 제2신호라인(VEND)을 통해 공급되는 제2신호는 반드시 로직하이(H)에서 로직로우(L)로 변경되어야 하지만, 제1신호라인(VGH)을 통해 공급되는 제1신호는 로직하이(H)를 유지하더라도 무방하다.

[0134] 그리고 제4신호라인(REVL)을 통해 공급되는 제4신호와 제5신호라인(FWDL)을 통해 공급되는 제5신호는 레벨이 상호 반전된 상태를 유지한다. 제4 및 제5신호 또한 전원 공급부 또는 레벨 시프터부로부터 출력된 신호를 이용할 수 있으나 이에 한정되지 않는다.

[0135] 도 19를 통해 알 수 있듯이, 서브 게이트 구동부(130S)의 제1순방향단자(FWD1)와 메인 게이트 구동부(130M)의 제M역방향단자(REVm)는 제1스타트신호라인에 연결된다. 그리고 제2스타트신호라인은 메인 게이트 구동부(130M)의 제N+1순방향단자(FWDn+1)에 연결된다.

[0136] 도 22를 참조하면, 제1신호 전달 회로부(Ta ~ Tc)가 활성화되면 서브 게이트 구동부(130S)는 제1순방향단자(FWD1)에 전달된 제1스타트신호(VST1)를 기반으로 순차 구동하고, 이후 제N순방향신호(FGOUTn)를 출력한다. 그리고 메인 게이트 구동부(130M)는 제N+1순방향단자(FWDn+1)에 전달된 제N순방향신호(FGOUTn)를 기반으로 순차 구동을 한다. 즉, 서브 게이트 구동부(130S)와 메인 게이트 구동부(130M)는 순방향(FWD) 순차 구동 동작을 수행(①VST1 흐름 참조)하게 된다.

[0137] 이와 달리, 제2신호 전달 회로부(Td ~ Tf)가 활성화되면 메인 게이트 구동부(130M)는 제M역방향단자(REVm)에 전달된 제1스타트신호(VST1)를 기반으로 순차 구동하고, 이후 제N+1역방향신호(RGOUTn+1)를 출력한다. 그리고 서브 게이트 구동부(130S)는 제N역방향단자(REVn)에 전달된 제N+1역방향신호(RGOUTn+1)를 기반으로 순차 구동을 한다. 즉, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 역방향(REV) 순차 구동 동작을 수행(②VST1 흐름 참조)하게 된다. 따라서, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)는 양방향 순차 구동 동작을 수행할 수 있다.

[0138] 이상 본 발명의 제3실시예는 AP 패드(AP)로부터 스타트신호(VST1)가 전달되고, 제1신호 전달 회로부(Ta ~ Tc) 및 제2신호 전달 회로부(Td ~ Tf) 중 하나가 활성화되면 서브 게이트 구동부(130S)와 메인 게이트 구동부(130M)는 순방향(FWD) 또는 역방향(REV) 순차 구동 동작을 수행하게 된다.

[0139] 이상 본 발명의 실시예들에 따르면, 메인 게이트 구동부(130M)와 서브 게이트 구동부(130S)의 입출력단자를 연결(제1방향-순방향 또는 제2방향-역방향으로 신호가 전달될 수 있도록)해주거나 이들의 입출력단자 사이에 스타트신호를 전달할 수 있는 신호 전달 회로부가 구성되므로 하나의 AP 패드로도 오토 프로브 검사를 진행할 수 있게 된다.

[0140] 이상 본 발명은 전기적으로 구분된 두 개의 게이트 구동부 사이에 신호를 전달하는 신호 전달 회로부와 하나의 AP 패드로 오토 프로브 검사를 진행할 수 있는 표시패널을 구현할 수 있어 베젤 공간의 제약에 따른 문제나 베젤영역의 증가 문제를 해소할 수 있는 효과가 있다. 또한, 본 발명은 신호 전달 회로부의 구성에 따라 전기적으로 구분된 두 개의 게이트 구동부를 다양한 방식으로 동작시킬 수 있는바, 범용성이 우수하고 또한 기존의 검사기를 사용(활용)할 수 있는 효과가 있다.

[0141] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

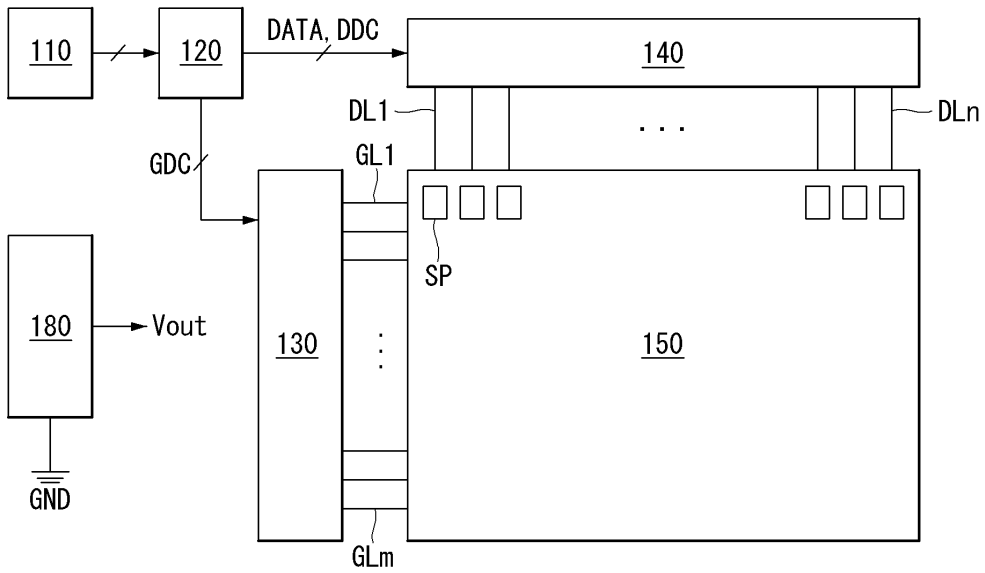
부호의 설명

[0142]

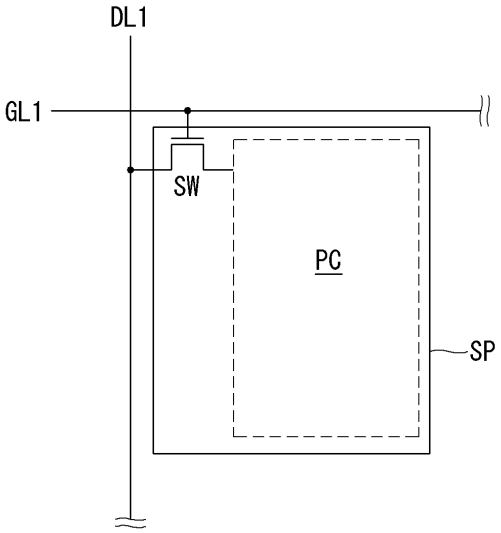
110: 영상 공급부	120: 타이밍 제어부
130: 게이트 구동부	140: 데이터 구동부
150: 표시패널	180: 전원 공급부
130M: 메인 게이트 구동부	130S: 서브 게이트 구동부
Ta ~ Tc: 제1신호 전달 회로부	Te ~ Tf: 제2신호 전달 회로부

도면

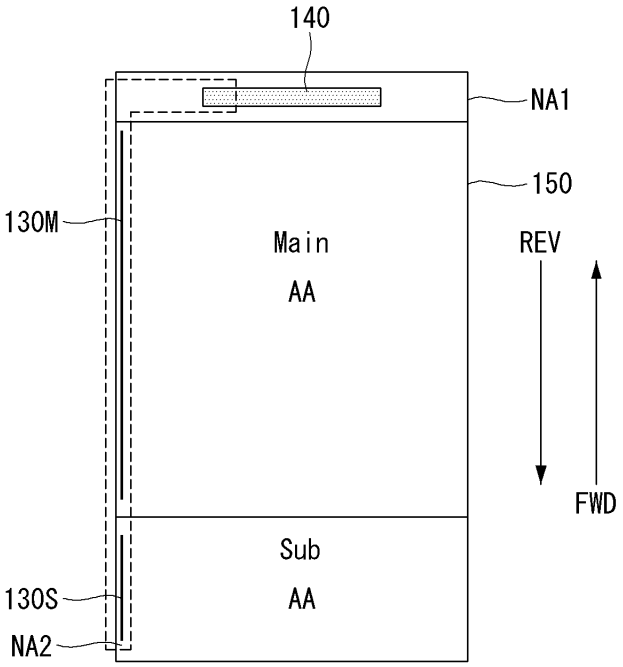
도면1


110
120
DATA, DDC
140
DL1
DLn
GDC
GL1
SP
180
Vout
130
150
GND
GLm

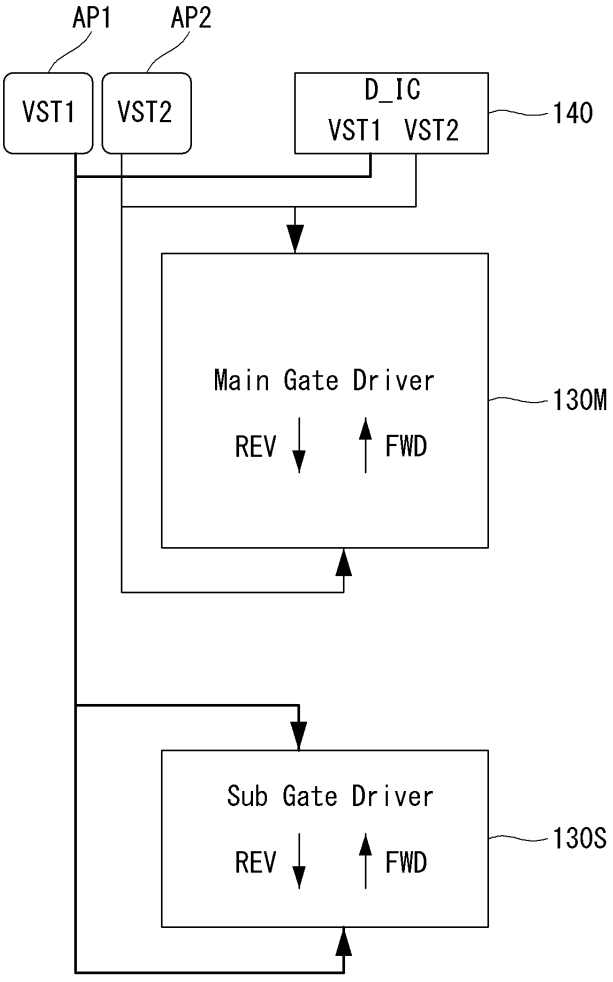
도면2


DL1
GL1
SW
PC
SP

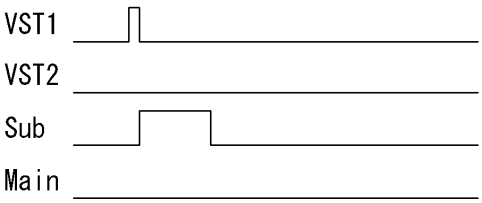
도면3


140
NA1
150
130M
Main
AA
REV
FWD
Sub
AA
130S
NA2

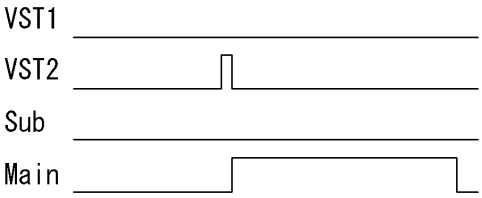
도면4


AP1
AP2
VST1
VST2
D_IC
VST1 VST2
140
Main Gate Driver
REV
FWD
130M
Sub Gate Driver
REV
FWD
130S

도면5

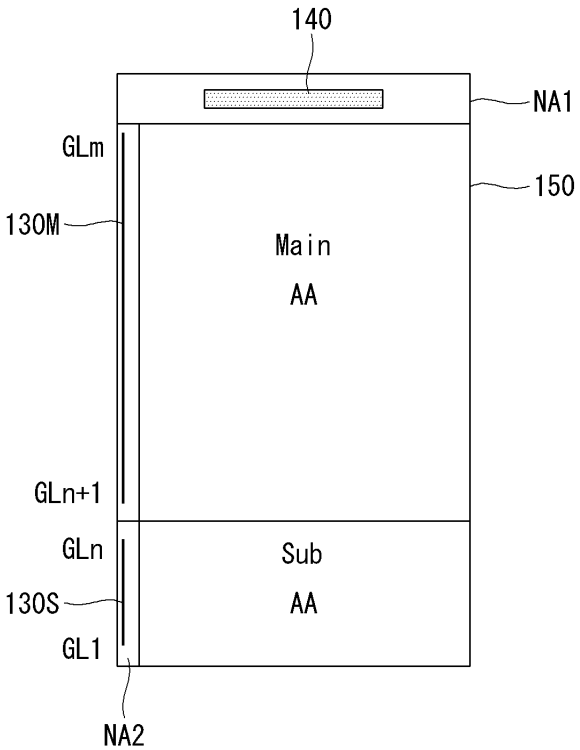


AP 신호기에서 VST1만 공급할 경우

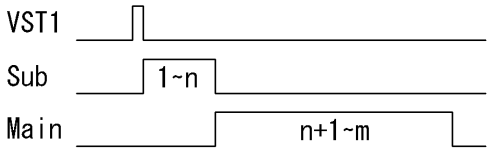


AP 신호기에서 VST2만 공급할 경우

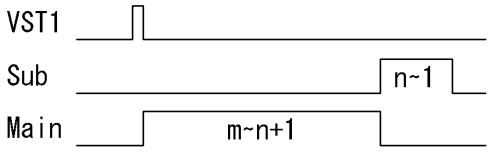
도면6



도면7

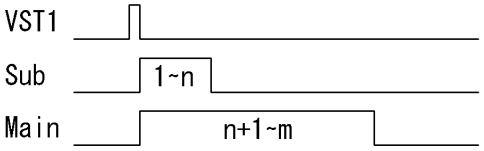


Forward 순차 구동

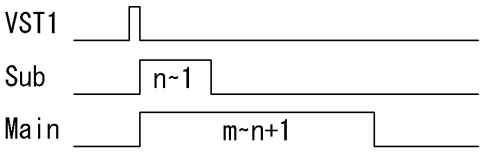


Reverse 순차 구동

도면8

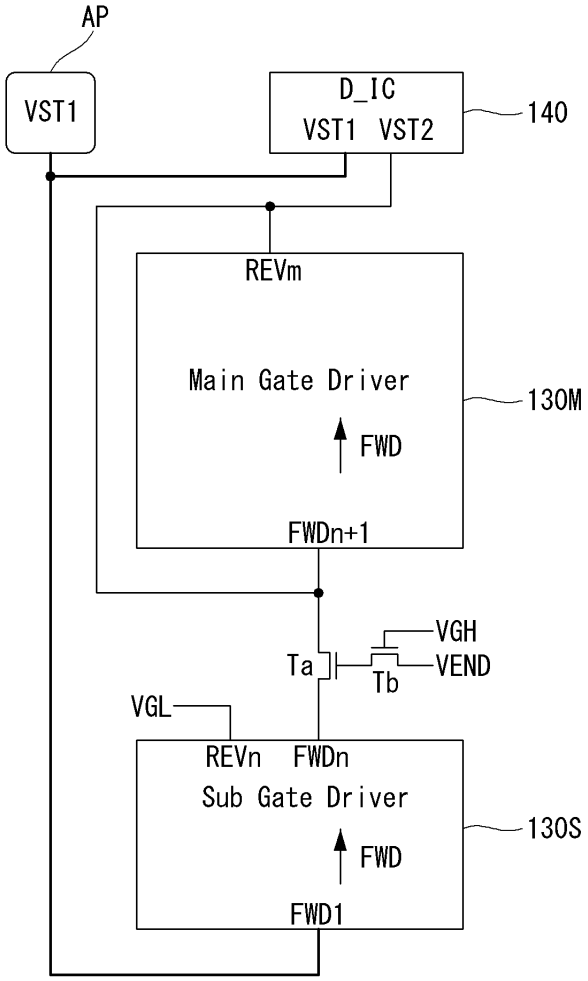


Forward 동시 구동

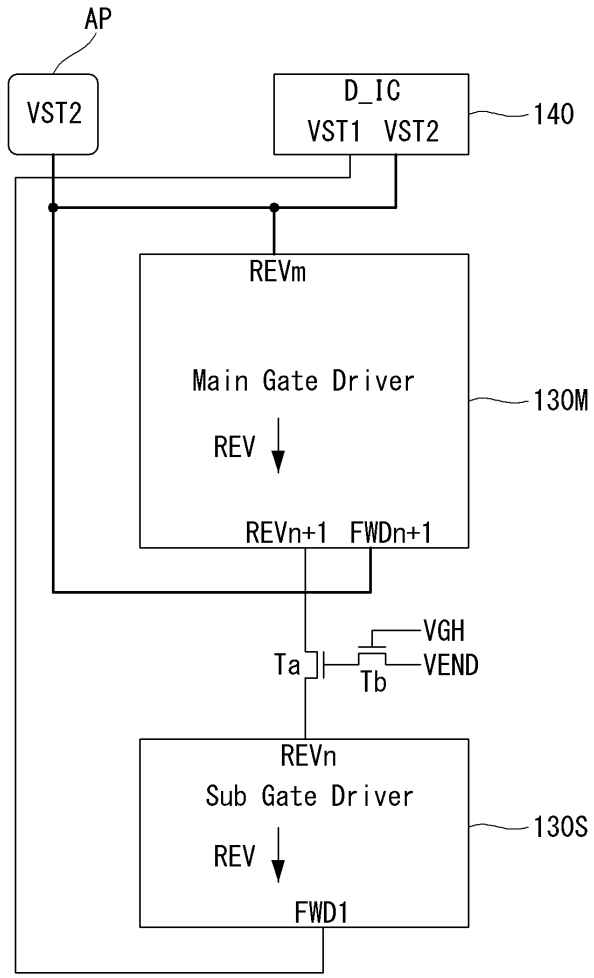


Reverse 동시 구동

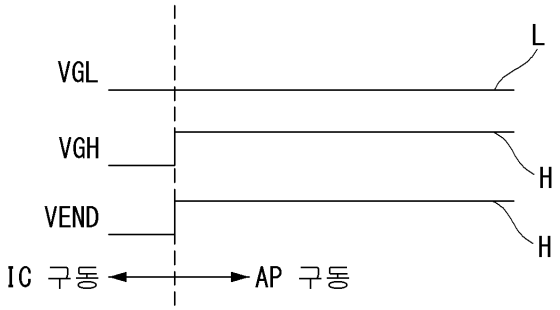
도면9


AP
VST1
D_IC
VST1 VST2
140
REVm
Main Gate Driver
FWD
130M
FWDn+1
VGH
Ta
Tb
VEND
VGL
REVn FWDn
Sub Gate Driver
FWD
130S
FWD1

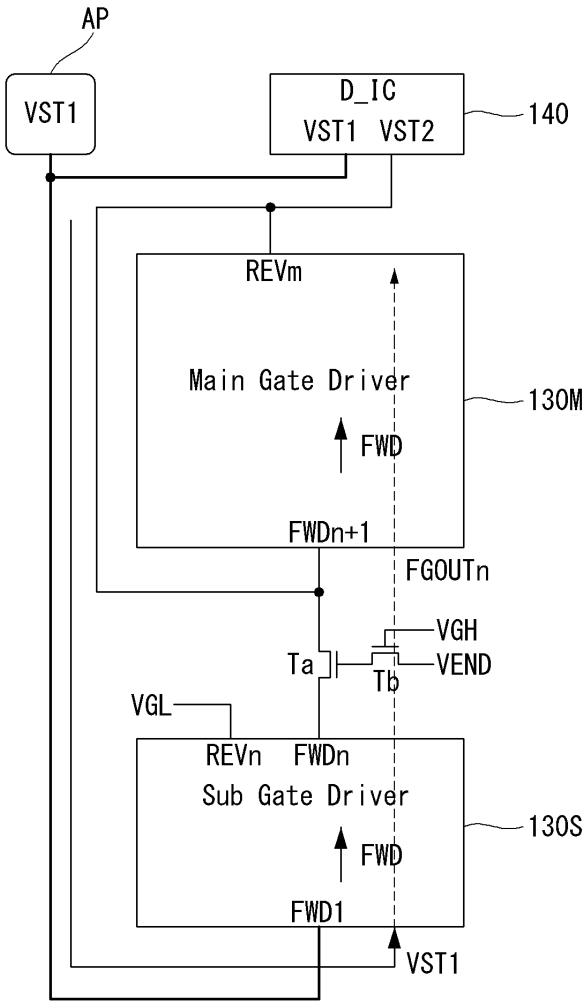
도면10


AP
VST2
D_IC
VST1 VST2
140
REVm
Main Gate Driver
REV
130M
REVn+1 FWDn+1
VGH
Ta
Tb
VEND
REVn
Sub Gate Driver
REV
130S
FWD1

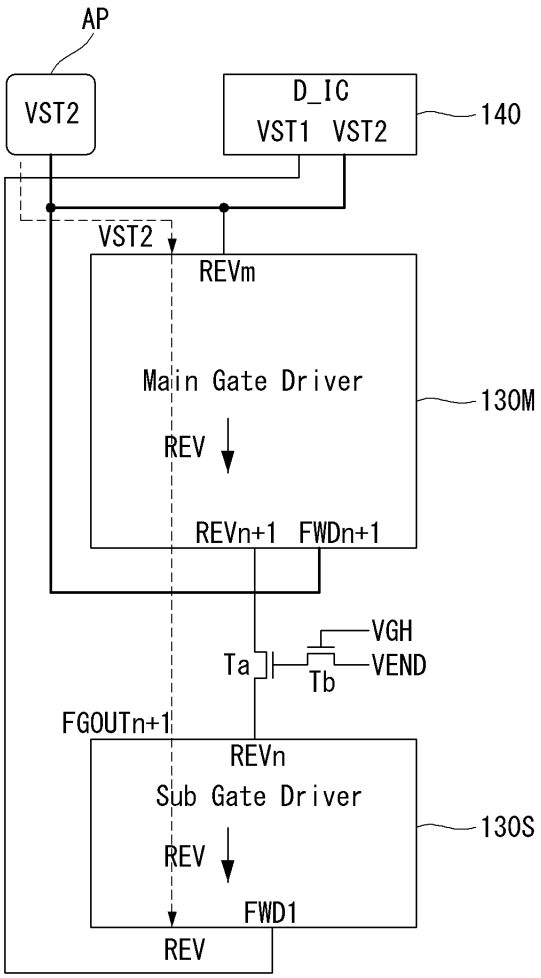
도면11


L
VGL
VGH
H
VEND
H
IC 구동
AP 구동

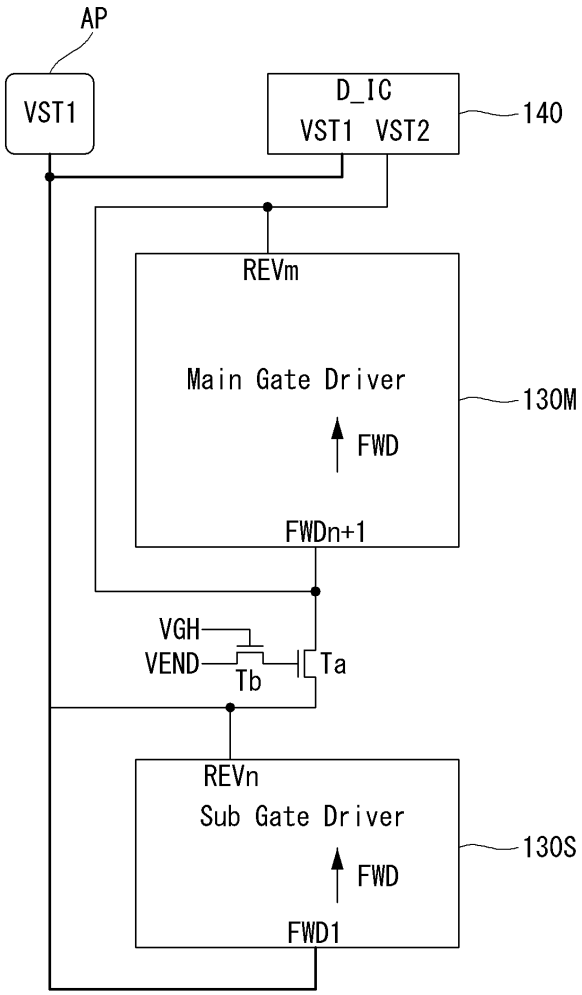
도면12


AP
VST1
D_IC
VST1 VST2
140
REVm
Main Gate Driver
130M
FWD
FWDn+1
FGOUTn
VGH
Ta
Tb
VEND
VGL
REVn FWDn
Sub Gate Driver
130S
FWD
FWD1
VST1

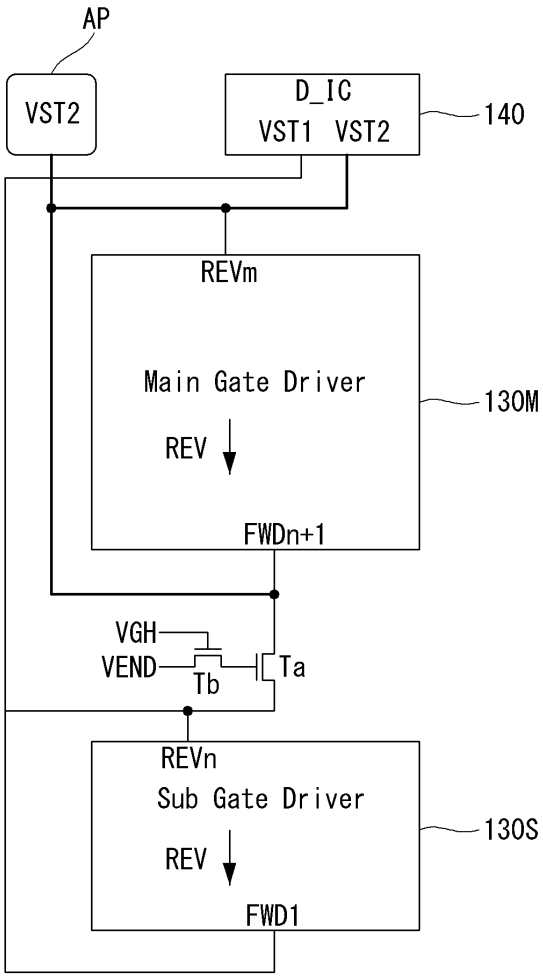
도면13


AP
VST2
D_IC
VST1 VST2
140
VST2
REVm
Main Gate Driver
REV
130M
REVn+1 FWDn+1
VGH
Ta
Tb
VEND
FGOUTn+1
REVn
Sub Gate Driver
REV
130S
FWD1
REV

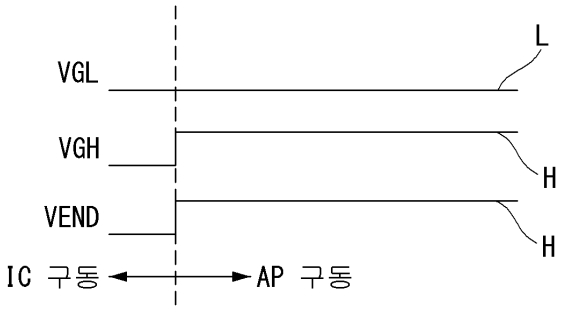
도면14


AP
VST1
D_IC
VST1 VST2
140
REVm
Main Gate Driver
FWD
130M
FWDn+1
VGH
VEND
Tb
Ta
REVn
Sub Gate Driver
FWD
130S
FWD1

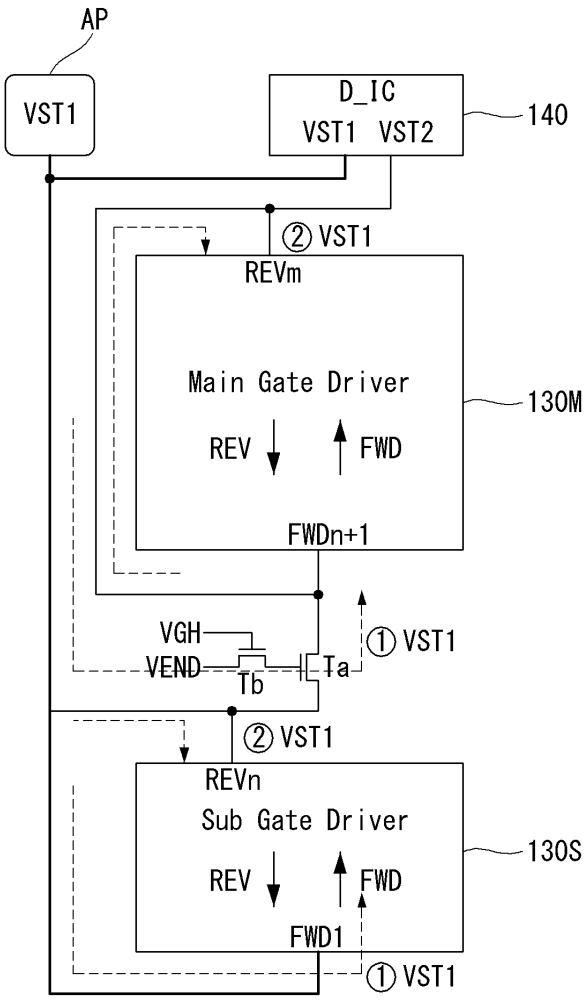
도면15


AP
VST2
D_IC
VST1 VST2
140
REVm
Main Gate Driver
REV
130M
FWDn+1
VGH
VEND
Tb
Ta
REVn
Sub Gate Driver
REV
130S
FWD1

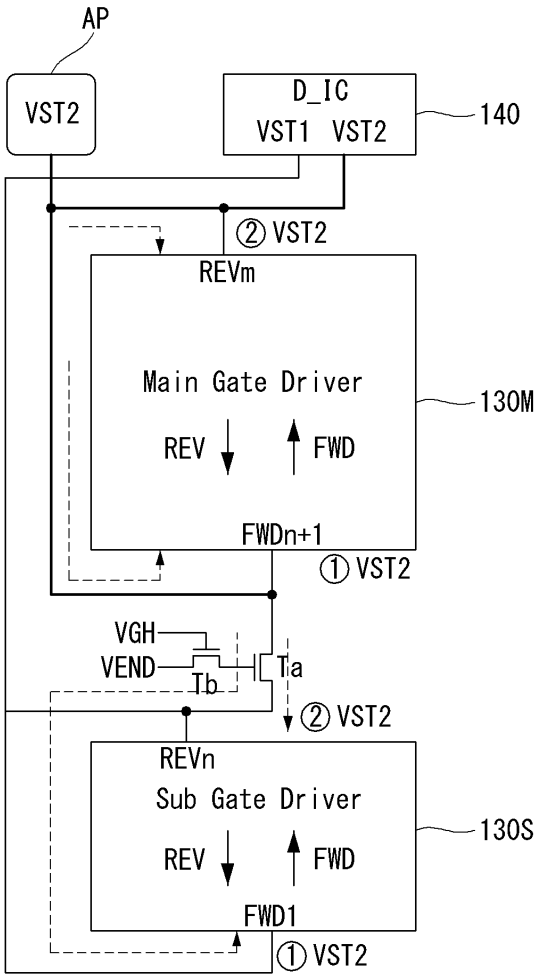
도면16


VGL
L
VGH
H
VEND
H
IC 구동
AP 구동

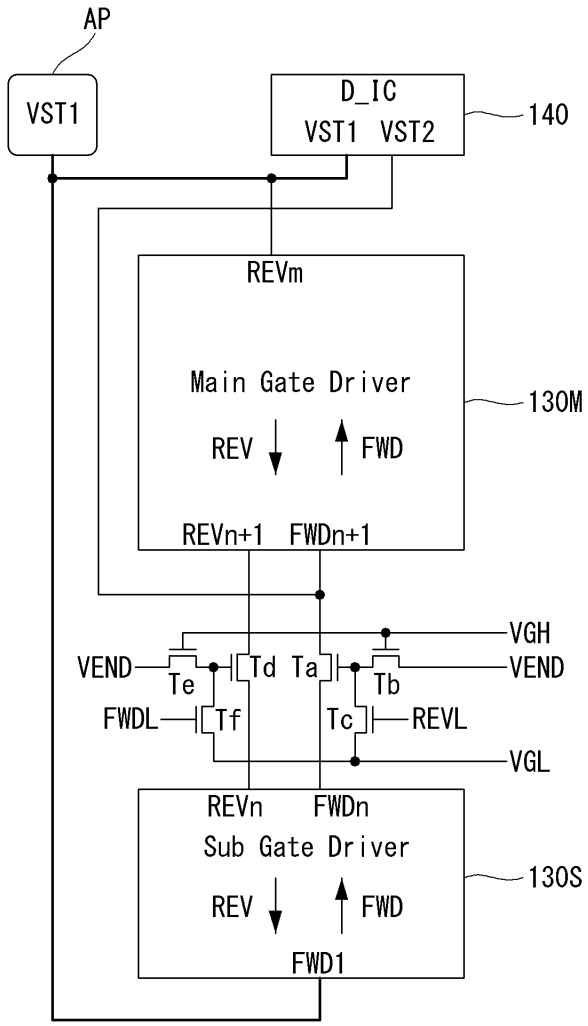
도면17


AP
VST1
D_IC
VST1 VST2
140
② VST1
REVm
Main Gate Driver
REV
FWD
130M
FWDn+1
VGH
VEND
Tb
Ta
① VST1
② VST1
REVn
Sub Gate Driver
REV
FWD
130S
FWD1
① VST1

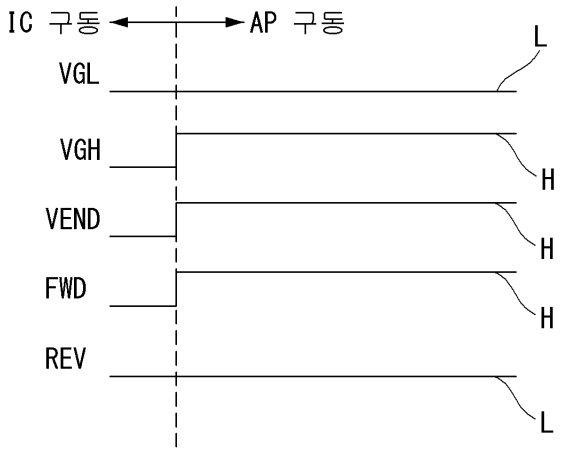
도면18


AP
VST2
D_IC
VST1 VST2
140
② VST2
REVm
Main Gate Driver
REV
FWD
130M
FWDn+1
① VST2
VGH
VEND
Tb
Ta
② VST2
REVn
Sub Gate Driver
REV
FWD
130S
FWD1
① VST2

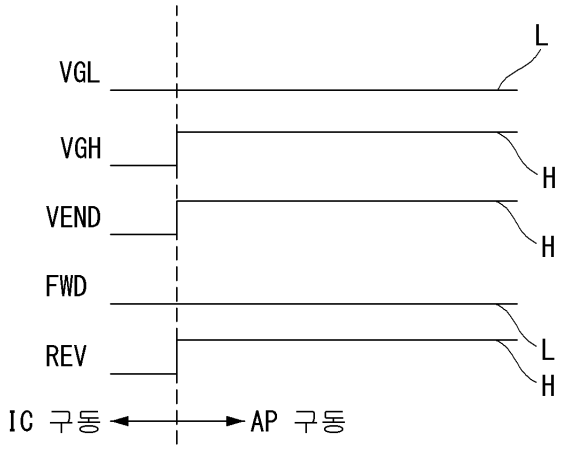
도면19


AP
VST1
D_IC
VST1 VST2
140
REVm
Main Gate Driver
REV
FWD
130M
REVn+1 FWDn+1
VGH
VEND
Te
Td Ta
Tb
VEND
FWDL
Tf
Tc
REVL
VGL
REVn FWDn
Sub Gate Driver
REV
FWD
130S
FWD1

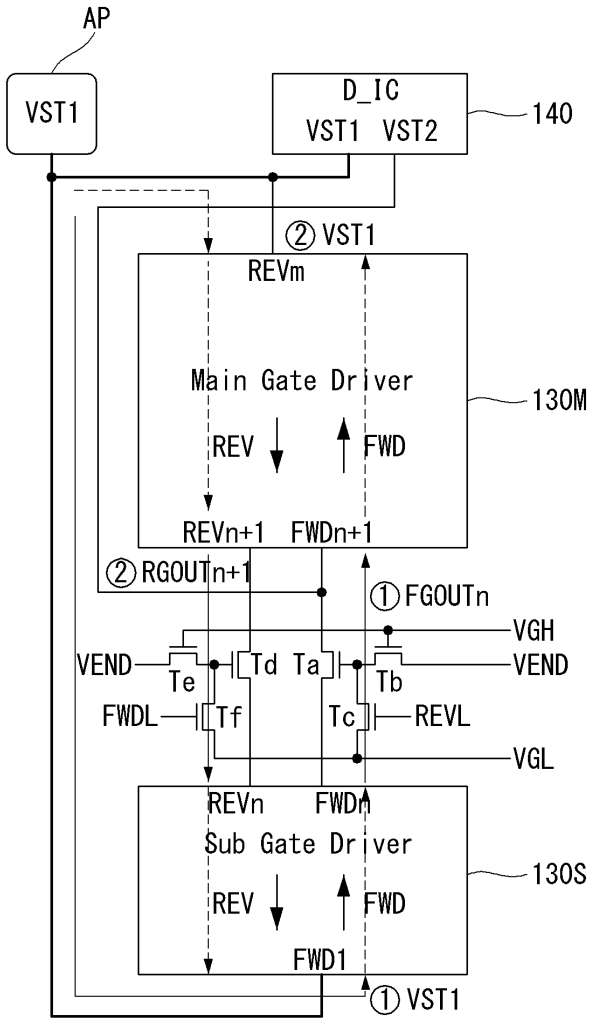
도면20


IC 구동
AP 구동
VGL
L
VGH
H
VEND
H
FWD
H
REV
L

도면21


VGL
L
VGH
H
VEND
H
FWD
REV
L
H
IC 구동
AP 구동

도면22


AP
VST1
D_IC
VST1 VST2
140
② VST1
REVm
Main Gate Driver
130M
REV
FWD
REVn+1 FWDn+1
② RGOUTn+1
① FGOUTn
VGH
VEND
Te
Td Ta
Tb
VEND
FWDL
Tf
Tc
REVL
VGL
REVn FWDn
Sub Gate Driver
130S
REV
FWD
FWD1
① VST1