



# (12) 发明专利申请

(10) 申请公布号 CN 115547233 A

(43) 申请公布日 2022. 12. 30

(21) 申请号 202110739724.8

(22) 申请日 2021.06.30

(71) 申请人 成都辰显光电有限公司

地址 611731 四川省成都市高新区天映路  
146号

(72) 发明人 黄飞 张东豪 钱先锐 张金刚

(74) 专利代理机构 北京远智汇知识产权代理有  
限公司 11659

专利代理师 范坤坤

(51) Int. Cl.

G09G 3/30 (2006.01)

G09G 3/3225 (2016.01)

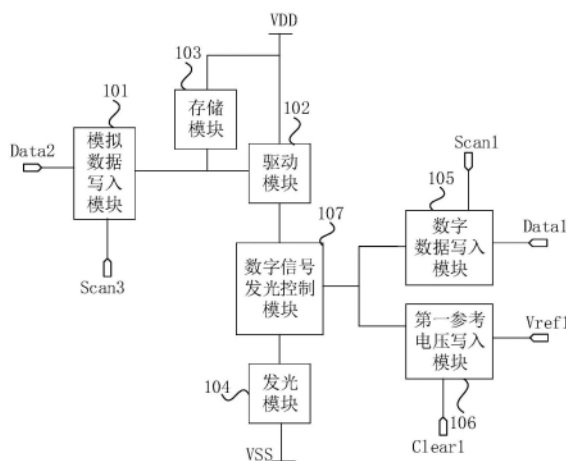
权利要求书3页 说明书11页 附图10页

## (54) 发明名称

一种像素驱动电路及其驱动方法、显示面板

## (57) 摘要

本发明公开了一种像素驱动电路及其驱动方法、显示面板。像素驱动电路包括：模拟数据写入模块、驱动模块、存储模块、发光模块、数字数据写入模块、第一参考电压写入模块和数字信号发光控制模块；模拟数据写入模块用于将模拟数据写入驱动模块；数字数据写入模块用于将数字数据写入数字信号发光控制模块的控制端，数字信号发光控制模块根据数字数据导通；第一参考电压写入模块用于将第一参考电压写入数字信号发光控制模块的控制端，数字信号发光控制模块根据第一参考电压关断。本发明达到了更好的灰阶展开的效果，并且可以准确控制发光模块的关闭，使得发光模块更好的显示待显示亮度，提高了显示面板的显示效果。



1. 一种像素驱动电路,其特征在于,包括:模拟数据写入模块、驱动模块、存储模块、发光模块、数字数据写入模块、第一参考电压写入模块和数字信号发光控制模块;

所述模拟数据写入模块用于将模拟数据写入所述驱动模块,所述驱动模块用于产生驱动电流,所述发光模块用于响应所述驱动电流,所述存储模块用于维持所述驱动模块的控制端的电位;

所述数字数据写入模块用于将数字数据写入所述数字信号发光控制模块的控制端,所述数字信号发光控制模块根据所述数字数据导通;

所述第一参考电压写入模块用于将第一参考电压写入所述数字信号发光控制模块的控制端,所述数字信号发光控制模块根据所述第一参考电压关断。

2. 根据权利要求1所述的像素驱动电路,其特征在于,所述数字数据写入模块包括第一晶体管,所述第一参考电压写入模块包括第二晶体管;

所述第一晶体的控制端接入第一扫描信号,所述第一晶体的第一端用于写入所述数字数据,所述第一晶体的第二端与所述数字信号发光控制模块的控制端电连接;

所述第二晶体的控制端接入第一控制信号,所述第二晶体的第一端用于写入所述第一参考电压,所述第二晶体的第二端与所述数字信号发光控制模块的控制端电连接。

3. 根据权利要求2所述的像素驱动电路,其特征在于,所述数字数据写入模块还包括第三晶体管,所述第一参考电压写入模块还包括第四晶体管;

所述第三晶体的控制端用于接入第二扫描信号,所述第三晶体的第一端与所述第一晶体的第一端电连接,所述第三晶体的第二端与所述第一晶体的第二端电连接;所述第一扫描信号与所述第二扫描信号相位相反,所述第一晶体管为N型晶体管,所述第三晶体管为P型晶体管;

所述第四晶体的控制端接入第二控制信号,所述第四晶体的第一端与所述第二晶体的第一端电连接,所述第四晶体的第二端与所述第二晶体的第二端电连接;所述第一控制信号与所述第二控制信号相位相反,所述第二晶体管为P型晶体管,所述第四晶体管为N型晶体管。

4. 根据权利要求2所述的像素驱动电路,其特征在于,还包括锁存模块;

所述锁存模块用于维持所述数字信号发光控制模块的控制端的电位。

5. 根据权利要求4所述的像素驱动电路,其特征在于,

所述锁存模块包括第一反相器和第二反相器,所述第一反相器的输入端与所述数字信号发光控制模块的控制端电连接,所述第一反相器的输出端与所述第二反相器的输入端电连接,所述第二反相器的输出端与所述第一晶体的第二端电连接;

或者,所述锁存模块包括第一电容,所述第一电容的第一端接入第一电源信号,所述第一电容的第二端与所述数字信号发光控制模块的控制端电连接。

6. 根据权利要求1所述的像素驱动电路,其特征在于,所述模拟数据写入模块的控制端接入第三扫描信号,所述模拟数据写入模块的第一端用于写入模拟数据,所述模拟数据写入模块的第二端与所述驱动模块的控制端电连接;

所述驱动模块的第一端用于连接第一电源信号,所述驱动模块的第二端与所述数字信号发光控制模块的第一端电连接,所述数字信号发光控制模块的第二端与所述发光模块的第一端电连接,所述发光模块的第二端连接第二电源信号;

所述存储模块的第一端连接所述第一电源信号,所述存储模块的第二端与所述驱动模块的控制端电连接;

所述数字数据写入模块的第一端接入数字数据,所述数字数据写入模块的第二端与所述数字信号发光控制模块的控制端电连接;

所述第一参考电压写入模块的第一端接入第一参考电压,所述第一参考电压写入模块的第二端与所述数字信号发光控制模块的控制端电连接。

7.根据权利要求1-6任一项所述的像素驱动电路,其特征在于,还包括第一初始化模块、第二初始化模块、阈值补偿模块、第一模拟信号发光控制模块和第二模拟信号发光控制模块;

所述第一初始化模块的控制端接入第四扫描信号,所述第一初始化模块的第一端接入第二参考电压,所述第一初始化模块的第二端与驱动模块的控制端电连接,所述存储模块的第一端与所述驱动模块的控制端电连接,所述存储模块的第二端连接第一电源信号;所述第一初始化模块用于初始化所述驱动模块;

所述第二初始化模块的控制端接入所述第四扫描信号,所述第二初始化模块的第一端接入所述第二参考电压,所述第二初始化模块的第二端与所述发光模块的第一端电连接;所述第二初始化模块用于初始化所述发光模块;

所述模拟数据写入模块的控制端接入第三扫描信号,所述模拟数据写入模块的第一端用于写入模拟数据,所述模拟数据写入模块的第二端与所述驱动模块的第一端电连接;

所述驱动模块的第一端与所述第一模拟信号发光控制模块的第一端电连接,所述驱动模块的第二端与所述第二模拟信号发光控制模块的第一端电连接;

所述第一模拟信号发光控制模块的控制端接入使能信号,所述第一模拟信号发光控制模块的第二端与所述第一电源信号电连接;

所述阈值补偿模块的控制端接入所述第三扫描信号,所述阈值补偿模块的第一端与所述驱动模块的控制端电连接,所述阈值补偿模块的第二端与所述第二模拟信号发光控制模块的第一端电连接;所述阈值补偿模块用于抓取所述驱动模块的阈值电压至所述驱动模块的控制端;

所述第二模拟信号发光控制模块的控制端接入所述使能信号,所述第二模拟信号发光控制模块的第二端与所述数字信号发光控制模块电连接。

8.一种像素驱动电路的驱动方法,用于驱动权利要求1-7任一项所述的像素驱动电路,其特征在于,所述像素驱动电路的驱动方法包括:

获取待显示亮度;

判断所述待显示亮度是否满足预设条件;

若所述待显示亮度满足预设条件,则根据所述待显示亮度确定所述模拟数据;在数据写入阶段将所述模拟数据写入所述驱动模块,并在发光阶段将所述数字数据持续写入所述数字信号发光控制模块;

若所述待显示亮度不满足预设条件,则根据所述待显示亮度确定所述数字数据写入模块的第一导通时间以及所述第一参考电压写入模块的第二导通时间;在数据写入阶段将模拟数据写入所述驱动模块,并在第一导通时间将所述数字数据写入所述数字发光控制模块的控制端,在第二导通时间将所述第一参考电压写入所述数字发光控制模块的控制端,其

中,所述模拟数据为固定值。

9. 根据权利要求8所述的驱动方法,其特征在于,所述预设条件包括:

所述待显示亮度大于预设亮度,或者,所述待显示亮度对应的二进制数据与当前显示亮度的对应的二进制数据各个位均相反。

10. 一种显示面板,其特征在于,包括权利要求1-7任一项所述的像素驱动电路。

## 一种像素驱动电路及其驱动方法、显示面板

### 技术领域

[0001] 本发明实施例涉及显示技术领域,尤其涉及一种像素驱动电路及其驱动方法、显示面板。

### 背景技术

[0002] 随着显示技术的发展,显示面板的应用越来越广泛,相应的对显示面板的要求也越来越高。

[0003] 现有的显示面板难以将所有的灰阶展开,灰阶亮度容易产生突变,影响显示面板的显示效果,且在像素驱动电路利用数字和模拟混合驱动时,难以准确控制发光模块的关断。

### 发明内容

[0004] 本发明提供一种像素驱动电路及其驱动方法、显示面板,以实现更好的灰阶展开,提高显示面板的显示效果,且在像素驱动电路利用数字和模拟混合驱动时,实现准确控制发光模块的关断。

[0005] 第一方面,本发明实施例提供了一种像素驱动电路,该像素驱动电路包括:模拟数据写入模块、驱动模块、存储模块、发光模块、数字数据写入模块、第一参考电压写入模块和数字信号发光控制模块;

[0006] 所述模拟数据写入模块用于将模拟数据写入所述驱动模块,所述驱动模块用于产生驱动电流,所述发光模块用于响应所述驱动电流,所述存储模块用于维持所述驱动模块的控制端的电位;

[0007] 所述数字数据写入模块用于将数字数据写入所述数字信号发光控制模块的控制端,所述数字信号发光控制模块根据所述数字数据导通;

[0008] 所述第一参考电压写入模块用于将第一参考电压写入所述数字信号发光控制模块的控制端,所述数字信号发光控制模块根据所述第一参考电压关断。

[0009] 可选地,所述数字数据写入模块包括第一晶体管,所述第一参考电压写入模块包括第二晶体管;

[0010] 所述第一晶体管的控制端接入第一扫描信号,所述第一晶体管的第一端用于写入所述数字数据,所述第一晶体管的第二端与所述数字信号发光控制模块的控制端电连接;

[0011] 所述第二晶体管的控制端接入第一控制信号,所述第二晶体管的第一端用于写入所述第一参考电压,所述第二晶体管的第二端与所述数字信号发光控制模块的控制端电连接。

[0012] 可选地,所述数字数据写入模块还包括第三晶体管,所述第一参考电压写入模块还包括第四晶体管;

[0013] 所述第三晶体管的控制端用于接入第二扫描信号,所述第三晶体管的第一端与所述第一晶体管的第一端电连接,所述第三晶体管的第二端与所述第一晶体管的第二端电连

接;所述第一扫描信号与所述第二扫描信号相位相反,所述第一晶体管为N型晶体管,所述第三晶体管为P型晶体管;

[0014] 所述第四晶体管的控制端接入第二控制信号,所述第四晶体管的第一端与所述第二晶体管的第一端电连接,所述第四晶体管的第二端与所述第二晶体管的第二端电连接;所述第一控制信号与所述第二控制信号相位相反,所述第二晶体管为P型晶体管,所述第四晶体管为N型晶体管。

[0015] 可选地,像素驱动电路还包括锁存模块;

[0016] 所述锁存模块用于维持所述数字信号发光控制模块的控制端的电位。

[0017] 可选地,所述锁存模块包括第一反相器和第二反相器,所述第一反相器的输入端与所述数字信号发光控制模块的控制端电连接,所述第一反相器的输出端与所述第二反相器的输入端电连接,所述第二反相器的输出端与所述第一晶体管的第二端电连接;

[0018] 或者,所述锁存模块包括第一电容,所述第一电容的第一端接入第一电源信号,所述第一电容的第二端与所述数字信号发光控制模块的控制端电连接。

[0019] 可选地,所述模拟数据写入模块的控制端接入第三扫描信号,所述模拟数据写入模块的第一端用于写入模拟数据,所述模拟数据写入模块的第二端与所述驱动模块的控制端电连接;

[0020] 所述驱动模块的第一端用于连接第一电源信号,所述驱动模块的第二端与所述数字信号发光控制模块的第一端电连接,所述数字信号发光控制模块的第二端与所述发光模块的第一端电连接,所述发光模块的第二端连接第二电源信号;

[0021] 所述存储模块的第一端连接所述第一电源信号,所述存储模块的第二端与所述驱动模块的控制端电连接;

[0022] 所述数字数据写入模块的第一端接入数字数据,所述数字数据写入模块的第二端与所述数字信号发光控制模块的控制端电连接;

[0023] 所述第一参考电压写入模块的第一端接入第一参考电压,所述第一参考电压写入模块的第二端与所述数字信号发光控制模块的控制端电连接。

[0024] 可选地,像素驱动电路还包括第一初始化模块、第二初始化模块、阈值补偿模块、第一模拟信号发光控制模块和第二模拟信号发光控制模块;

[0025] 所述第一初始化模块的控制端接入第四扫描信号,所述第一初始化模块的第一端接入第二参考电压,所述第一初始化模块的第二端与驱动模块的控制端电连接,所述存储模块的第一端与所述驱动模块的控制端电连接,所述存储模块的第二端连接第一电源信号;所述第一初始化模块用于初始化所述驱动模块;

[0026] 所述第二初始化模块的控制端接入所述第四扫描信号,所述第二初始化模块的第一端接入所述第二参考电压,所述第二初始化模块的第二端与所述发光模块的第一端电连接;所述第二初始化模块用于初始化所述发光模块;

[0027] 所述模拟数据写入模块的控制端接入第三扫描信号,所述模拟数据写入模块的第一端用于写入模拟数据,所述模拟数据写入模块的第二端与所述驱动模块的第一端电连接;

[0028] 所述驱动模块的第一端与所述第一模拟信号发光控制模块的第一端电连接,所述驱动模块的第二端与所述第二模拟信号发光控制模块的第一端电连接;

[0029] 所述第一模拟信号发光控制模块的控制端接入使能信号,所述第一模拟信号发光控制模块的第二端与所述第一电源信号电连接;

[0030] 所述阈值补偿模块的控制端接入所述第三扫描信号,所述阈值补偿模块的第一端与所述驱动模块的控制端电连接,所述阈值补偿模块的第二端与所述第二模拟信号发光控制模块的第一端电连接;所述阈值补偿模块用于抓取所述驱动模块的阈值电压至所述驱动模块的控制端;

[0031] 所述第二模拟信号发光控制模块的控制端接入所述使能信号,所述第二模拟信号发光控制模块的第二端与所述数字信号发光控制模块电连接。

[0032] 第二方面,本发明实施例还提供了一种像素驱动电路的驱动方法,用于驱动第一方面任意所述的像素驱动电路,所述像素驱动电路的驱动方法包括:

[0033] 获取待显示亮度;

[0034] 判断所述待显示亮度是否满足预设条件;

[0035] 若所述待显示亮度满足预设条件,则根据所述待显示亮度确定所述模拟数据;在数据写入阶段将所述模拟数据写入所述驱动模块,并在发光阶段将所述数字数据持续写入所述数字信号发光控制模块;

[0036] 若所述待显示亮度不满足预设条件,则根据所述待显示亮度确定所述数字数据写入模块的第一导通时间以及所述第一参考电压写入模块的第二导通时间;在数据写入阶段将模拟数据写入所述驱动模块,并在第一导通时间将所述数字数据写入所述数字发光控制模块的控制端,在第二导通时间将所述第一参考电压写入所述数字发光控制模块的控制端,其中,所述模拟数据为固定值。

[0037] 可选地,所述预设条件包括:

[0038] 所述待显示亮度大于预设亮度,或者,所述待显示亮度对应的二进制数据与当前显示亮度的对应的二进制数据各个位均相反。

[0039] 第三方面,本发明实施例还提供了一种显示面板,其特征在于,包括第一方面任意所述的像素驱动电路。

[0040] 本发明采用的像素驱动电路包括模拟数据写入模块、驱动模块、存储模块、发光模块、数字数据写入模块、第一参考电压写入模块和数字信号发光控制模块,如果待显示亮度满足预设条件,则根据待显示亮度确定模拟数据,将模拟数据写入驱动模块,使得发光模块按照模拟数据发光,实现待显示亮度;如果待显示亮度不满足预设条件,则根据待显示亮度确定数字数据写入模块的第一导通时间和第一参考电压写入模块的第二导通时间,利用第一导通时间和第二导通时间控制发光模块的发光时长,实现待显示亮度。利用模拟数据和数字数据的混合驱动,可以使得发光模块实现不同的待显示亮度,即实现不同的显示灰阶,从而实现显示灰阶的完全展开。而且,利用模拟数据驱动可以避免数字数据驱动引起的灰阶跳变问题,实现了改善显示面板的显示效果,提高了显示面板显示亮度的均一性。本发明解决了显示面板的显示灰阶难以完全展开,显示灰阶容易跳变的问题,达到了更好的灰阶展开的效果,并且可以准确控制发光模块的关闭,使得发光模块更好的显示待显示亮度,提高了显示面板的显示效果。

## 附图说明

- [0041] 图1是本发明实施例提供的一种像素驱动电路的电路结构示意图；
- [0042] 图2是本发明实施例提供的另一种像素驱动电路的电路结构示意图；
- [0043] 图3是本发明实施例提供的又一种像素驱动电路的电路结构示意图；
- [0044] 图4是本发明实施例提供的又一种像素驱动电路的电路结构示意图；
- [0045] 图5是本发明实施例提供的又一种像素驱动电路的电路结构示意图；
- [0046] 图6是本发明实施例提供的又一种像素驱动电路的电路结构示意图；
- [0047] 图7是本发明实施例提供的一种像素驱动电路的时序图；
- [0048] 图8是本发明实施例提供的另一种像素驱动电路的时序图；
- [0049] 图9是本发明实施例提供的又一种像素驱动电路的电路结构示意图；
- [0050] 图10是本发明实施例提供的一种像素驱动电路的驱动方法的流程图；
- [0051] 图11是本发明实施例提供的一种显示面板的结构示意图；
- [0052] 图12是本发明实施例提供的一种显示装置的结构示意图。

## 具体实施方式

[0053] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释本发明，而非对本发明的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与本发明相关的部分而非全部结构。

[0054] 正如背景技术中提到的现有的显示面板存在难以将所有的灰阶展开，使得灰阶亮度容易产生突变，影响显示面板的显示效果的问题，申请人经过仔细研究发现，产生此技术问题的原因在于：现有的显示面板的像素驱动电路只采用数字数据驱动或只采用模拟数据驱动，而数字数据本身具有离散性，容易造成显示灰阶的突变；模拟数据产生的电压电流的展开范围有限，使得难以将所有的显示灰阶展开，影响显示面板的显示效果；而且，现有的利用数字和模拟混合驱动的像素驱动电路中，通过改变模拟数据来改变发光模块的电流，从而强制关闭发光模块，不利于发光模块的完全关断，可能使得发光模块存在残留亮度，难以实现准确控制发光模块的关闭。

[0055] 针对上述技术问题，本发明提出如下解决方案：

[0056] 图1是本发明实施例提供的一种像素驱动电路的电路结构示意图，参见图1，像素驱动电路包括：模拟数据写入模块101、驱动模块102、存储模块103、发光模块104、数字数据写入模块105、第一参考电压写入模块106和数字信号发光控制模块107；模拟数据写入模块101用于将模拟数据写入驱动模块102，驱动模块102用于产生驱动电流，发光模块104用于响应驱动电流，存储模块103用于维持驱动模块102的控制端的电位；数字数据写入模块105用于将数字数据写入数字信号发光控制模块107的控制端，数字信号发光控制模块107根据数字数据导通；第一参考电压写入模块106用于将第一参考电压写入数字信号发光控制模块107的控制端，数字信号发光控制模块107根据第一参考电压关断。

[0057] 具体地，发光模块104例如可以是OLED(Organic Light-Emitting Diode,有机发光二极管)，OLED为电流型器件，需要在驱动电流的作用下才能够发光，驱动模块102可以根据模拟数据写入模块101写入的模拟数据产生相应的驱动电流，发光模块104根据驱动电流进行发光，从而实现模拟驱动的功能。数字数据写入模块105将数字数据写入数字信号发光

控制模块107的控制端,从而导通数字信号发光控制模块107,因此,控制数字数据写入模块105的导通时间,即可控制数字信号发光控制模块107的导通时间,从而控制发光模块104的发光时间,进而实现数字驱动的功能。第一参考电压写入模块106将第一参考电压写入数字信号发光控制模块107的控制端,从而关断数字信号发光控制模块107,因此,控制第一参考电压写入模块106的导通时间,即可控制数字信号发光控制模块107的关断时间,从而控制发光模块104的发光时长。

[0058] 本实施例的像素驱动电路在显示待显示亮度时,首先判断待显示亮度是否满足预设条件,如果待显示亮度满足预设条件,则根据待显示亮度确定模拟数据,也即若满足预设条件,则采用模拟驱动,在模拟驱动的方式中,待显示亮度不同时,模拟数据不同;在数据写入阶段,将确定好的模拟数据写入驱动模块102;在发光阶段,数字数据写入模块105导通,将数字数据持续写入数字信号发光控制模块107,发光模块104按照模拟数据持续发光,从而实现发光模块104按照待显示亮度显示。如果待显示亮度不满足预设条件,则根据待显示亮度确定数字数据写入模块105的第一导通时间和第一参考电压写入模块106的第二导通时间,也即若不满足预设条件,则采用数字驱动的方式,在数据写入阶段,将模拟数据写入驱动模块102;发光阶段中,在第一导通时间,将数字数据持续写入数字信号发光控制模块107,发光模块104发光,在第二导通时间,将第一参考电压持续写入数字信号发光控制模块107,发光模块104关闭,从而使得发光模块104按照确定的第一导通时间发光,按照第二导通时间关闭,从而实现发光模块104按照待显示亮度显示。当满足预设条件时,使用模拟数据控制发光模块104的电流,从而达到待显示亮度,不满足预设条件时,使用数字数据控制发光模块104的发光时间,从而达到待显示亮度,从而可以实现不同的待显示亮度。因此,利用模拟数据和数字数据混合驱动,可以使得发光模块104实现不同的待显示亮度,即实现不同的显示灰阶,从而实现显示灰阶的完全展开。而且,利用模拟数据驱动可以避免数字数据驱动引起的灰阶跳变问题,实现了改善显示面板的显示效果,提高了显示面板显示亮度的均一性。

[0059] 其中,在数字驱动方式中,模拟数据为固定值,只有当待显示亮度满足预设条件时,也即只有在模拟驱动的方式中,才会根据待显示亮度改变模拟数据。

[0060] 其中,预设条件例如可以是显示灰阶跳变,显示灰阶跳变例如是指待显示亮度对应的二进制数据与当前显示亮度对应的二进制数据各个位均相反;预设条件也可以是待显示亮度大于预设亮度,也可以是其他条件,具体可以根据实际情况进行确定,本实施方案并不进行限定。

[0061] 另外,本实施例采用第一参考电压写入模块106控制数字信号发光控制模块107的关闭,从而实现控制发光模块104的关闭,由于数字信号发光控制模块107关闭,所以发光模块104中完全没有电流通过,因此,可以实现发光模块104的完全关断,不会存在残留亮度,从而实现准确控制发光模块104的关闭。而且,本实施例的技术方案相对于现有技术中改变模拟数据来强制关闭发光模块104更方便,并且通过控制第一参考电压写入模块106的导通时间,即可控制数字信号发光控制模块107的导通时间,从而可以控制发光模块104的关闭时间,从而更准确的实现待显示亮度。通常,数字数据的电压是不会变化的,所以通过数字数据的电压无法实现数字信号发光控制模块107的关闭。而且,如果可以只设置数字数据写入模块105,通过改变数字数据来实现数字信号发光控制模块107的导通和关闭,那么数字

数据写入模块105就要一直导通,通过控制写入数字数据的时间来实现待显示亮度,但是数字数据的写入时间是难以准确控制的,而且数字数据的变化可能会导致灰阶的跳变,不利于灰阶的完全展开。因此,本实施例的技术方案通过设置数字数据写入模块105和第一参考电压写入模块106,通过控制数字数据写入模块105的第一导通时间和第一参考电压写入模块106的第二导通时间可以更准确的控制数字信号发光控制模块107的导通时间和关闭时间,从而更准确的实现待显示亮度,从而有利于灰阶的完全展开。而且数字数据写入模块105和第一参考电压写入模块106可以不同步开始工作,可在相同时刻分别处在不同子帧,实现更多的待显示亮度,从而有利于灰阶的完全展开。

[0062] 本实施例的技术方案,采用的像素驱动电路包括模拟数据写入模块、驱动模块、存储模块、发光模块、数字数据写入模块、第一参考电压写入模块和数字信号发光控制模块,如果待显示亮度满足预设条件,则根据待显示亮度确定模拟数据,将模拟数据写入驱动模块,使得发光模块按照模拟数据发光,实现待显示亮度;如果待显示亮度不满足预设条件,则根据待显示亮度确定数字数据写入模块的第一导通时间和第一参考电压写入模块的第二导通时间,利用第一导通时间和第二导通时间控制发光模块的发光时长,实现待显示亮度。利用模拟数据和数字数据的混合驱动,可以使得发光模块实现不同的待显示亮度,即实现不同的显示灰阶,从而实现显示灰阶的完全展开。而且,利用模拟数据驱动可以避免数字数据驱动引起的灰阶跳变问题,实现了改善显示面板的显示效果,提高了显示面板显示亮度的均一性。本实施例的技术方案解决了显示面板的显示灰阶难以完全展开,显示灰阶容易跳变的问题,达到了更好的灰阶展开的效果,并且可以准确控制发光模块的关闭,使得发光模块更好的显示待显示亮度,提高了显示面板的显示效果。

[0063] 在上述实施方案的基础上,图2是本发明实施例提供的另一种像素驱动电路的电路结构示意图,可选地,参见图2,数字数据写入模块105包括第一晶体管T1,第一参考电压写入模块106包括第二晶体管T2;第一晶体管T1的控制端接入第一扫描信号Scan1,第一晶体管T1的第一端用于写入数字数据Data1,第一晶体管T1的第二端与数字信号发光控制模块107的控制端电连接;第二晶体管T2的控制端接入第一控制信号Clear1,第二晶体管T2的第一端用于写入第一参考电压Vref1,第二晶体管T2的第二端与数字信号发光控制模块107的控制端电连接。

[0064] 具体地,第一扫描信号Scan1可以控制第一晶体管T1的导通和截止,利用第一扫描信号Scan1即可控制第一晶体管T1的导通时间,从而控制数字信号发光控制模块107的导通时间。第一晶体管T1可以为N型晶体管,也可以为P型晶体管,因为N型晶体管传输低电平更有效,P型晶体管传输高电平更有效,所以当写入第一晶体管T1的数字数据Data1为高电平时,第一晶体管T1为P型晶体管,当数字数据Data1为低电平时,第一晶体管T1为N型晶体管,图2中只示出了第一晶体管T1为N型晶体管的情况,但并不进行限定。第一控制信号Clear1可以控制第二晶体管T2的导通和截止,利用第一控制信号Clear1即可控制第二晶体管T2的导通时间,从而控制数字信号发光控制模块107的关闭时间。同理,第二晶体管T2可以为N型晶体管,也可以为P型晶体管,图2中只示出了第二晶体管T2为P型晶体管的情况,但并不进行限定。

[0065] 在上述实施方案的基础上,图3是本发明实施例提供的又一种像素驱动电路的电路结构示意图,可选地,参见图3,数字数据写入模块105还包括第三晶体管T3,第一参考电

压写入模块106还包括第四晶体管T4；第三晶体管T3的控制端用于接入第二扫描信号Scan2，第三晶体管T3的第一端与第一晶体管T1的第一端电连接，第三晶体管T3的第二端与第一晶体管T1的第二端电连接；第一扫描信号Scan1与第二扫描信号Scan2相位相反，第一晶体管T1为N型晶体管，第三晶体管T3为P型晶体管；第四晶体管T4的控制端接入第二控制信号Clear2，第四晶体管T4的第一端与第二晶体管T2的第一端电连接，第四晶体管T4的第二端与第二晶体管T2的第二端电连接；第一控制信号Clear1与第二控制信号Clear2相位相反，第二晶体管T2为P型晶体管，第四晶体管T4为N型晶体管。

[0066] 具体地，设置第一晶体管T1为N型管，第三晶体管T3为P型管，可以使得无论数字数据Data1为低电平还是高电平，均可以有效传输，从而提高了像素驱动电路的驱动效率，并且，第一扫描信号Scan1与第二扫描信号Scan2相位相反，可以保证第一晶体管T1和第三晶体管T3同时导通，保证数字数据Data1可以写入到数字信号发光控制模块107。设置第三晶体管T3为P型管，第四晶体管T4为N型管，可以使得无论第一参考电压Vref1为低电平还是高电平，均可以有效传输，从而提高了像素驱动电路的驱动效率，并且，第一控制信号Clear1与第二控制信号Clear2相位相反，可以保证第二晶体管T2和第四晶体管T4同时导通，保证第一参考电压Vref1可以写入到数字信号发光控制模块107。

[0067] 可选地，继续参考图2，像素驱动电路还包括锁存模块108；锁存模块108用于维持数字信号发光控制模块107的控制端的电位。

[0068] 具体地，锁存模块108具有数据暂存的作用，可以维持数字信号发光控制模块107的控制端的电位，使得数字信号发光控制模块107的控制端的电位不会被环境影响，只有当数字数据写入模块105写入的数字数据变化时，数字信号发光控制模块107的控制端的电位才会随之变化，保证了数字数据写入的准确性。

[0069] 可选地，继续参考图2，锁存模块108包括第一反相器108a和第二反相器108b，第一反相器108a的输入端与数字信号发光控制模块107的控制端电连接，第一反相器108a的输出端与第二反相器108b的输入端电连接，第二反相器108b的输出端与第一晶体管T1的第二端电连接。

[0070] 或者，图4是本发明实施例提供的又一种像素驱动电路的电路结构示意图，可选地，参见图4，锁存模块108包括第一电容C1，第一电容C1的第一端接入第一电源信号，第一电容C1的第二端与数字信号发光控制模块107的控制端电连接。

[0071] 具体地，锁存模块108可以包括第一反相器108a和第二反相器108b，可以实现信号的锁存和隔离，保证数字信号发光控制模块107的控制端的电位不会被环境影响，从而维持数字信号发光控制模块107的控制端的电位，保证了数字数据写入的准确性。另外，第一反相器108a和第二反相器108b还具有数据整形的作用。

[0072] 或者，锁存模块108可以包括第一电容C1，第一电容C1具有存储能量的作用，从而可以维持数字信号发光控制模块107的控制端的电位，电容成本低，可以降低像素驱动电路的成本。

[0073] 可选地，继续参考图1，模拟数据写入模块101的控制端接入第三扫描信号Scan3，模拟数据写入模块101的第一端用于写入模拟数据Data2，模拟数据写入模块101的第二端与驱动模块102的控制端电连接；驱动模块102的第一端用于连接第一电源信号，驱动模块102的第二端与数字信号发光控制模块107的第一端电连接，数字信号发光控制模块107的

第二端与发光模块104的第一端电连接,发光模块104的第二端连接第二电源信号;存储模块103的第一端连接第一电源信号,存储模块103的第二端与驱动模块102的控制端电连接;数字数据写入模块105的第一端接入数字数据Data1,数字数据写入模块105的第二端与数字信号发光控制模块107的控制端电连接;第一参考电压写入模块106的第一端接入第一参考电压Vref1,第一参考电压写入模块106的第二端与数字信号发光控制模块107的控制端电连接。

[0074] 具体地,通过第三扫描信号Scan3可以控制模拟数据写入模块101导通和截止,当模拟数据写入模块101导通时,可以将模拟数据Data2写入驱动模块102,驱动模块102产生相应的驱动电流,当数字数据写入模块105导通时,将数字数据Data1写入数字信号发光控制模块107,使得数字信号发光控制模块107导通,发光模块104就可以根据驱动电流进行发光。当第一参考电压写入模块106导通时,将第一参考电压Vref1写入数字信号发光控制模块107,使得数字信号发光控制模块107截止,发光模块104无法获取驱动电流而关闭。因此,通过控制数字数据写入模块105的第一导通时间和第一参考电压写入模块106的第二导通时间,即可控制数字信号发光控制模块107的导通时间和截止时间,从而控制发光模块104的发光时长。

[0075] 在上述技术方案的基础上,图5是本发明实施例提供的又一种像素驱动电路的电路结构示意图,可选地,参见图5,模拟数据写入模块101包括第五晶体管T5,驱动模块102包括第六晶体管T6,存储模块103包括第二电容C2,发光模块104包括有机发光二极管D1。第五晶体管T5的控制端为模拟数据写入模块101的控制端,第五晶体管T5的第一端为模拟数据写入模块101的第一端,第五晶体管T5的第二端为模拟数据写入模块101的第二端。第六晶体管T6的控制端为驱动模块102的控制端,第六晶体管T6的第一端为驱动模块102的第一端,第六晶体管T6的第二端为驱动模块102的第二端。第二电容C2的第一端为存储模块103的第一端,第二电容C2的第二端为存储模块103的第二端。有机发光二极管D1的阳极为发光模块104的第一端,有机发光二极管D1的阴极为发光模块104的第二端。第一电源信号为电压VDD,第二电源信号为电压VSS。数字信号发光控制模块107包括第七晶体管T7,第七晶体管T7的控制端为数字信号发光控制模块107的控制端,第七晶体管T7的第一端为数字信号发光控制模块107的第一端,第七晶体管T7的第二端为数字信号发光控制模块107的第二端。图5中只示出了数字数据写入模块105包括第一晶体管T1和第三晶体管T3,第一参考电压写入模块106包括第二晶体管T2和第四晶体管T4的情况,但并不进行限定。

[0076] 图6是本发明实施例提供的又一种像素驱动电路的电路结构示意图,可选地,参见图6,像素驱动电路还包括第一初始化模块109、第二初始化模块110、阈值补偿模块111、第一模拟信号发光控制模块112和第二模拟信号发光控制模块113;第一初始化模块109的控制端接入第四扫描信号Scan4,第一初始化模块109的第一端接入第二参考电压Vref2,第一初始化模块109的第二端与驱动模块102的控制端电连接,存储模块103的第一端与驱动模块102的控制端电连接,存储模块103的第二端连接第一电源信号;第一初始化模块109用于初始化驱动模块102;第二初始化模块110的控制端接入第四扫描信号Scan4,第二初始化模块110的第一端接入第二参考电压Vref2,第二初始化模块110的第二端与发光模块104的第一端电连接;第二初始化模块110用于初始化发光模块104;模拟数据写入模块101的控制端接入第三扫描信号Scan3,模拟数据写入模块101的第一端用于写入模拟数据Data2,模拟数

据写入模块101的第二端与驱动模块102的第一端电连接;驱动模块102的第一端与第一模拟信号发光控制模块112的第一端电连接,驱动模块102的第二端与第二模拟信号发光控制模块113的第一端电连接;第一模拟信号发光控制模块112的控制端接入使能信号EM,第一模拟信号发光控制模块112的第二端与第一电源信号电连接;阈值补偿模块111的控制端接入第三扫描信号Scan3,阈值补偿模块111的第一端与驱动模块102的控制端电连接,阈值补偿模块111的第二端与第二模拟信号发光控制模块113的第一端电连接;阈值补偿模块111用于抓取驱动模块102的阈值电压至驱动模块102的控制端;第二模拟信号发光控制模块113的控制端接入使能信号EM,第二模拟信号发光控制模块113的第二端与数字信号发光控制模块107电连接。

[0077] 具体地,图7是本发明实施例提供的一种像素驱动电路的时序图,参见图7,在初始化阶段 $t_1$ ,第四扫描信号Scan4为低电平,第四扫描信号Scan4控制第一初始化模块109和第二初始化模块110导通,使得第二参考电压 $V_{ref2}$ 写入第一初始化模块109和第二初始化模块110,从而初始化驱动模块102和发光模块104。在模拟数据写入和阈值补偿阶段 $t_2$ ,第三扫描信号Scan3为低电平,第三扫描信号Scan3控制模拟数据写入模块101导通,使得模拟数据Data2通过模拟数据写入模块101写入驱动模块102,同时阈值补偿模块111导通,进行阈值补偿,使得流过发光模块104的电流大小与驱动模块102的阈值电压无关。在发光阶段 $t_3$ ,使能信号EM为低电平,从而控制第一模拟信号发光控制模块112和第二模拟信号发光控制模块113导通,并且第一扫描信号Scan1控制数字数据写入模块105导通,使得数字数据Data1写入数字信号发光控制模块107,从而使得数字信号发光控制模块107也导通,从而发光模块104导通,发光模块104发光。图8是本发明实施例提供的另一种像素驱动电路的时序图,参见图8,图8中横坐标表示时间,纵坐标表示像素行数,图8中只示出了行数为16的情况,但并不进行限定,图8中的实线表示第一扫描信号Scan1,虚线表示第一控制信号Clear1,SF1、SF2、SF3和SF4表示不同待显示亮度对应的扫描时间段,因此,在发光阶段,可以根据待显示亮度来确定第一扫描信号Scan1的扫描时间和第一控制信号Clear1的扫描时间,从而控制数字数据写入模块105的第一导通时间和第一参考电压写入模块106的第二导通时间,从而控制数字信号发光控制模块107的导通时间和截止时间,从而控制发光模块104按照待显示亮度发光,从而实现不同的显示灰阶。但是,在当前显示亮度和待显示亮度较大时,控制数字信号发光控制模块107的导通时间和截止时间来控制发光模块104显示待显示亮度可能不容易实现,这时可以根据待显示亮度调节模拟数据Data2,从而控制发光模块104的电流,从而使得发光模块104显示待显示亮度。而且,第一扫描信号Scan1的扫描时间是二进制数据,当待显示亮度对应的二进制数据与当前显示亮度对应的二进制数据各个位均相反时,发光模块104的显示灰阶容易发生跳变,这时,可以根据待显示亮度调节模拟数据Data2,从而控制发光模块104的电流,从而使得发光模块104显示待显示亮度。因此,通过数字数据和模拟数据的混合驱动,即可实现显示灰阶更好的展开,更好的实现不同的显示灰阶,还可以避免数字数据驱动引起的灰阶跳变问题,实现了改善显示面板的显示效果,提高了显示面板显示亮度的均一性。

[0078] 图9是本发明实施例提供的又一种像素驱动电路的电路结构示意图,可选地,参见图9,第一初始化模块109包括第八晶体管T8,第八晶体管T8的控制端为第一初始化模块109的控制端,第八晶体管T8的第一端为第一初始化模块109的第一端,第八晶体管T8的第二端

为第一初始化模块109的第二端。第二初始化模块110包括第九晶体管T9,第九晶体管T9的控制端为第二初始化模块110的控制端,第九晶体管T9的第一端为第二初始化模块110的第一端,第九晶体管T9的第二端为第二初始化模块110的第二端。阈值补偿模块111包括第十晶体管T10,第十晶体管T10的控制端为阈值补偿模块111的控制端,第十晶体管T10的第一端为阈值补偿模块111的第一端,第十晶体管T10的第二端为阈值补偿模块111的第二端。第一模拟信号发光控制模块112包括第十一晶体管T11,第十一晶体管T11的控制端为第一模拟信号发光控制模块112的控制端,第十一晶体管T11的第一端为第一模拟信号发光控制模块112的第一端,第十一晶体管T11的第二端为第一模拟信号发光控制模块112的第二端。第二模拟信号发光控制模块113包括第十二晶体管T12,第十二晶体管T12的控制端为第二模拟信号发光控制模块113的控制端,第十二晶体管T12的第一端为第二模拟信号发光控制模块113的第一端,第十二晶体管T12的第二端为第二模拟信号发光控制模块113的第二端。

[0079] 本实施例还提供了一种像素驱动电路的驱动方法,用于驱动上述任意技术方案所述的像素驱动电路,图10是本发明实施例提供的一种像素驱动电路的驱动方法的流程图,参见图10,像素驱动电路的驱动方法包括:

[0080] S101、获取待显示亮度。

[0081] S102、判断待显示亮度是否满足预设条件;若是,则执行S103,若否,则执行S104。

[0082] S103、根据待显示亮度确定模拟数据;在数据写入阶段将模拟数据写入驱动模块,并在发光阶段将数字数据持续写入数字信号发光控制模块。

[0083] S104、根据待显示亮度确定数字数据写入模块的第一导通时间以及第一参考电压写入模块的第二导通时间;在数据写入阶段将模拟数据写入驱动模块,并在第一导通时间将数字数据写入数字发光控制模块的控制端,在第二导通时间将第一参考电压写入数字发光控制模块的控制端,其中,模拟数据为固定值。

[0084] 本实施例的驱动方法具体工作过程可参考本发明实施例关于像素驱动电路部分的描述,在此不再赘述。利用模拟数据和数字数据的混合驱动,可以使得发光模块实现不同的待显示亮度,即实现不同的显示灰阶,从而实现显示灰阶的完全展开。而且,利用模拟数据驱动可以避免数字数据驱动引起的灰阶跳变问题,实现了改善显示面板的显示效果,提高了显示面板显示亮度的均一性。

[0085] 可选地,预设条件包括:待显示亮度大于预设亮度,或者,待显示亮度对应的二进制数据与当前显示亮度的对应的二进制数据各个位均相反。

[0086] 图11是本发明实施例提供的一种显示面板的结构示意图,参考图11,显示面板包括多个本发明任意实施例提供的像素驱动电路PX,显示面板可包括多条纵横交错的扫描线(S1~Sk)与数据线(DL1~DLj),像素驱动电路位于扫描线与数据线限定出的区域,扫描线例如可以包括第一扫描线、第二扫描线、第三扫描线,为像素驱动电路PX提供扫描信号。因其包括本发明任意实施例提供的像素驱动电路,因而也具有相同的有益效果,在此不再赘述。

[0087] 图12是本发明实施例提供的一种显示装置的结构示意图,参考图12,显示装置包括本发明任意实施例提供的显示面板,显示装置可为手机、平板、显示器、智能手表、MP3、MP4或其他可穿戴设备等,因其包含本发明任意实施例提供的显示面板,因而也具有相同的有益效果,在此不再赘述。

[0088] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里所述的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。

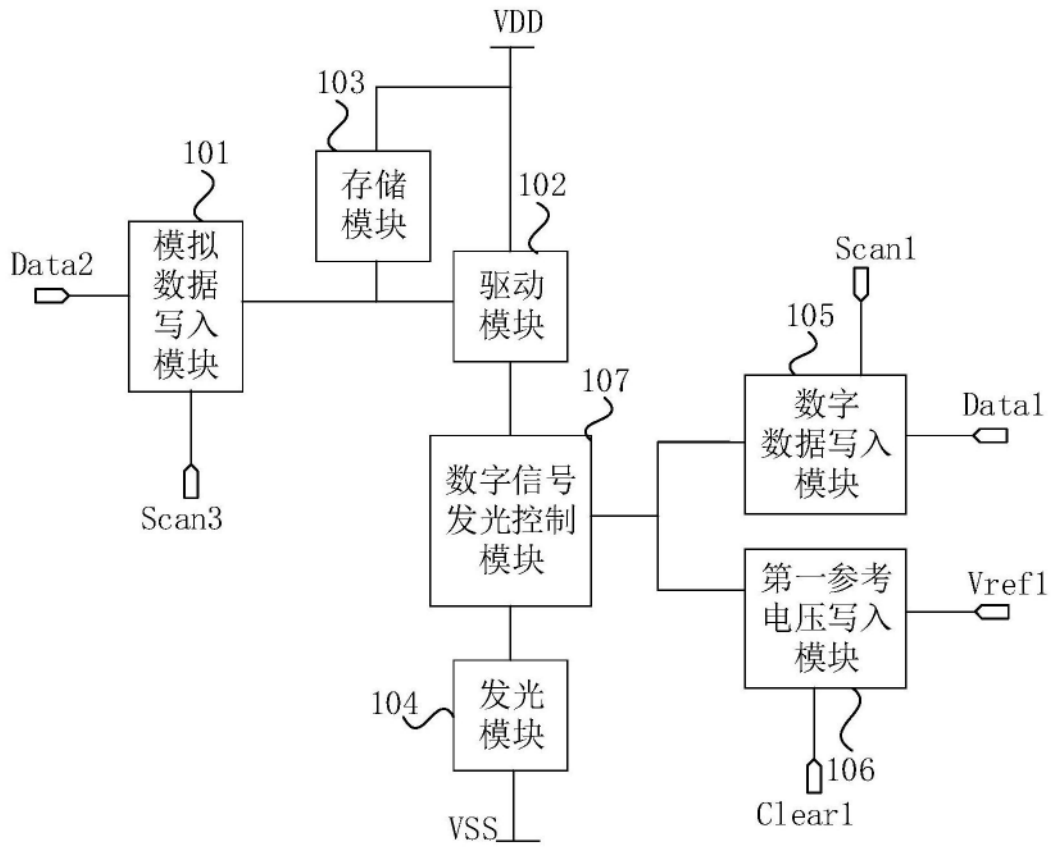


图1

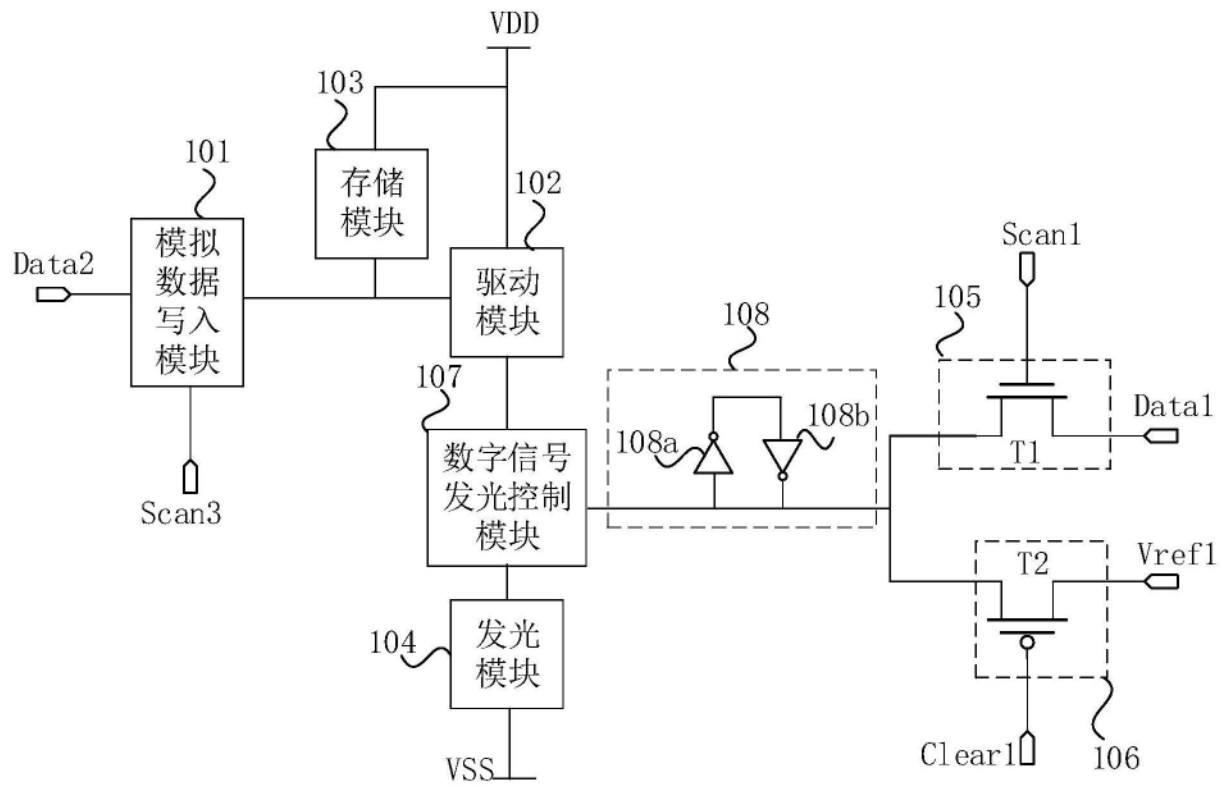


图2

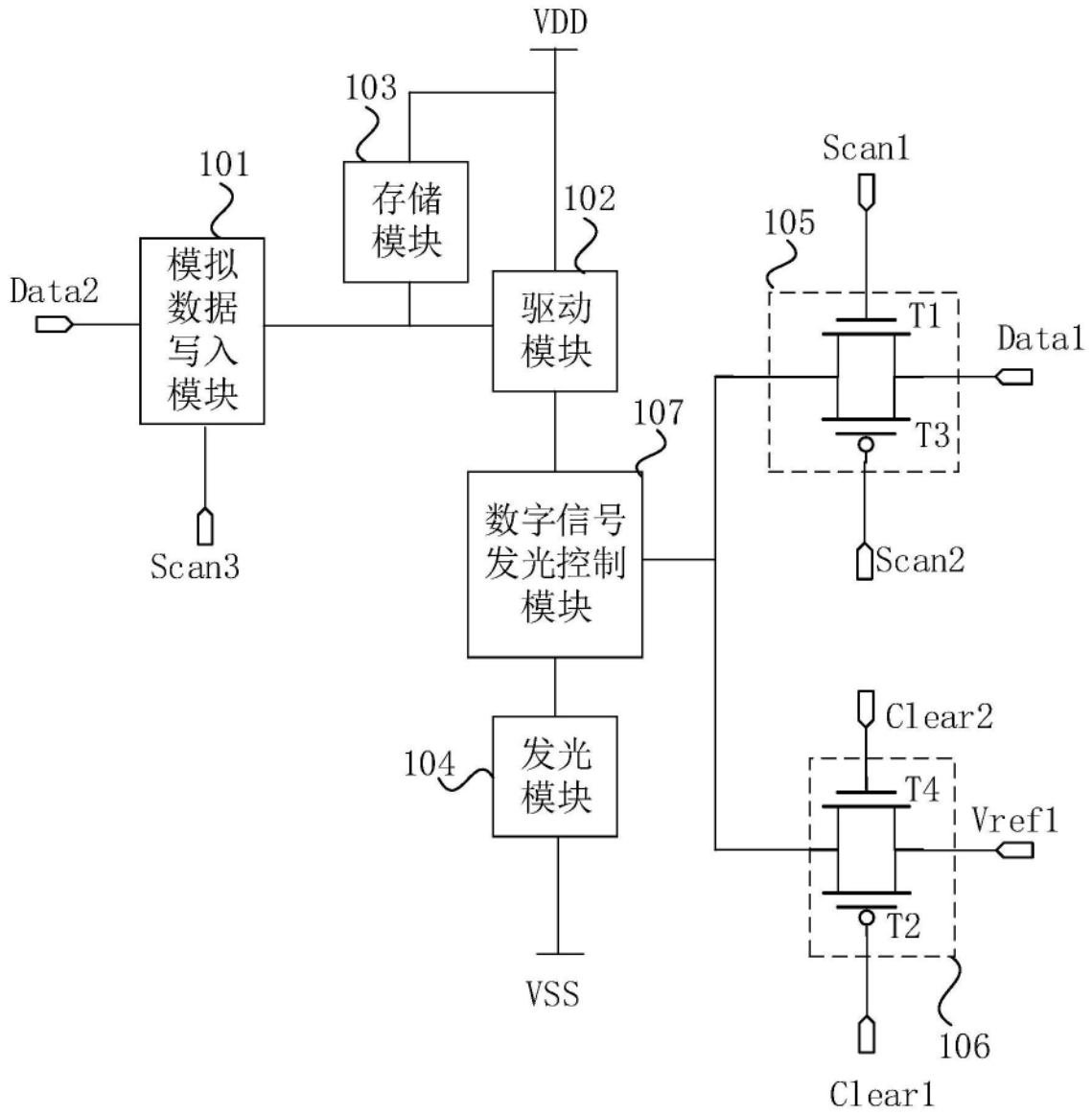


图3

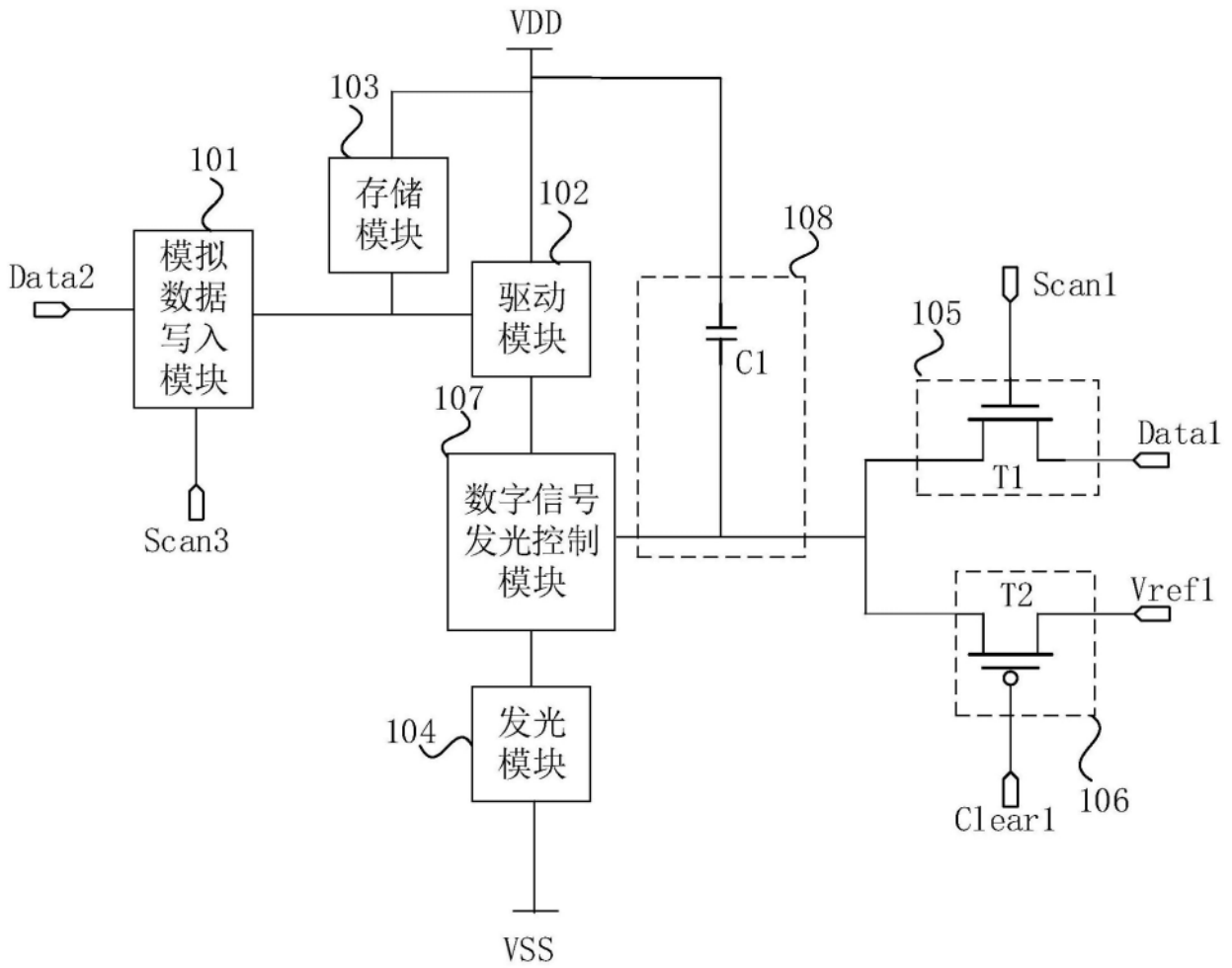


图4

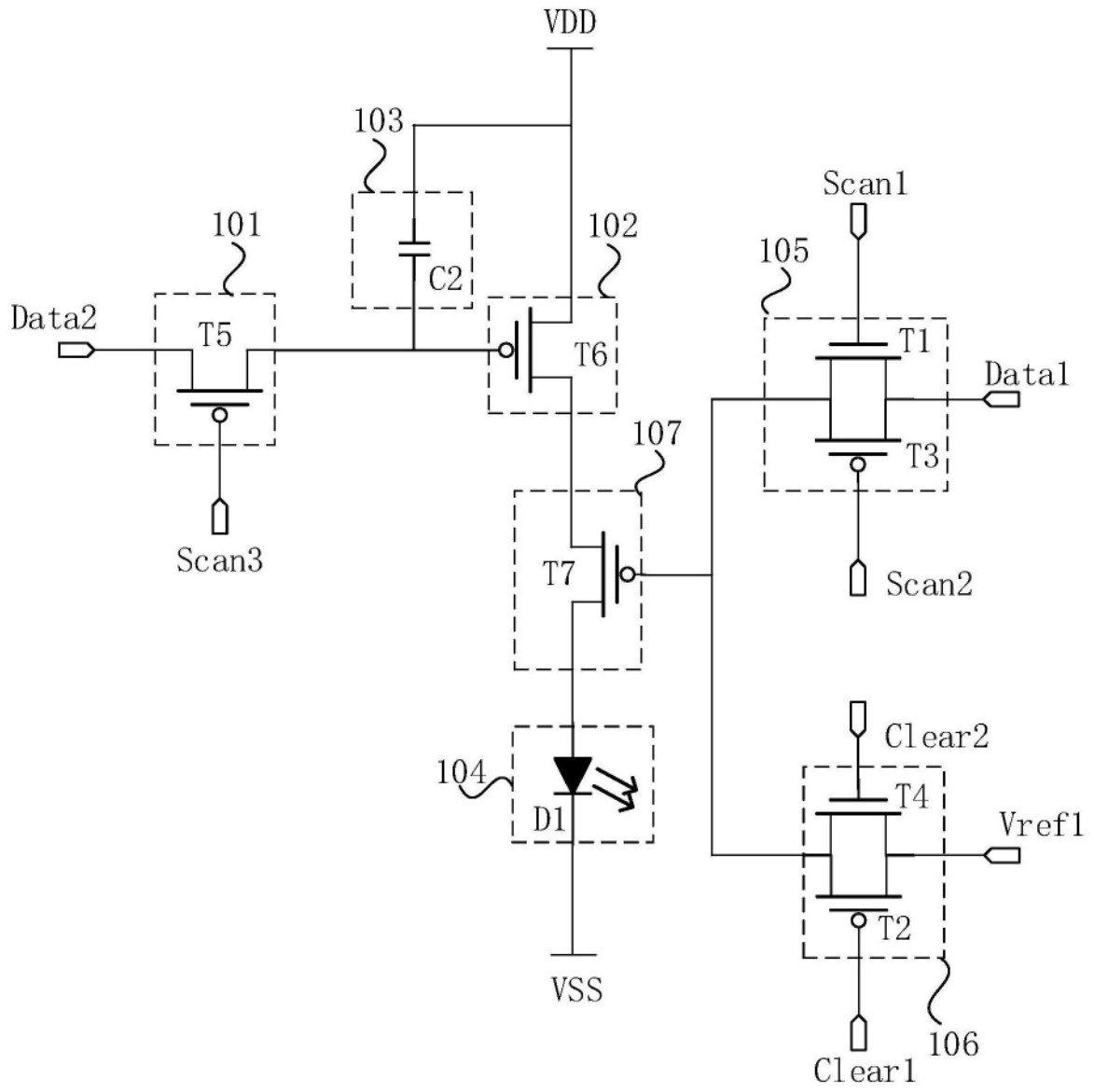


图5

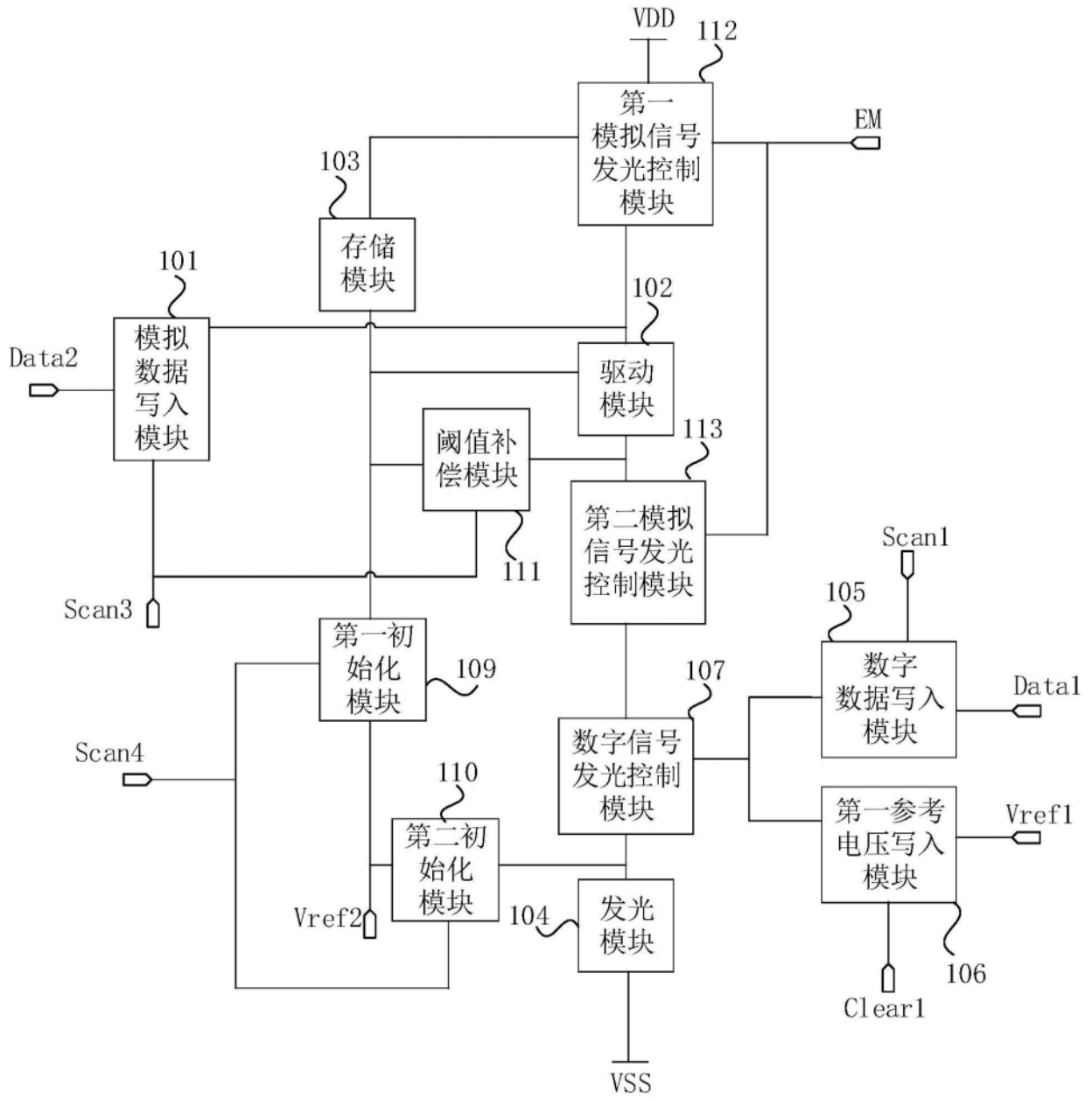


图6

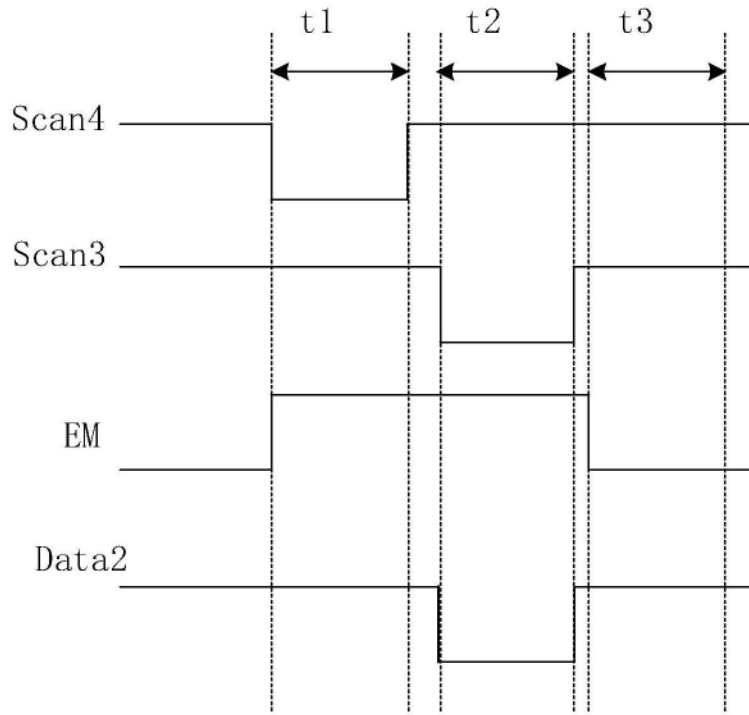


图7

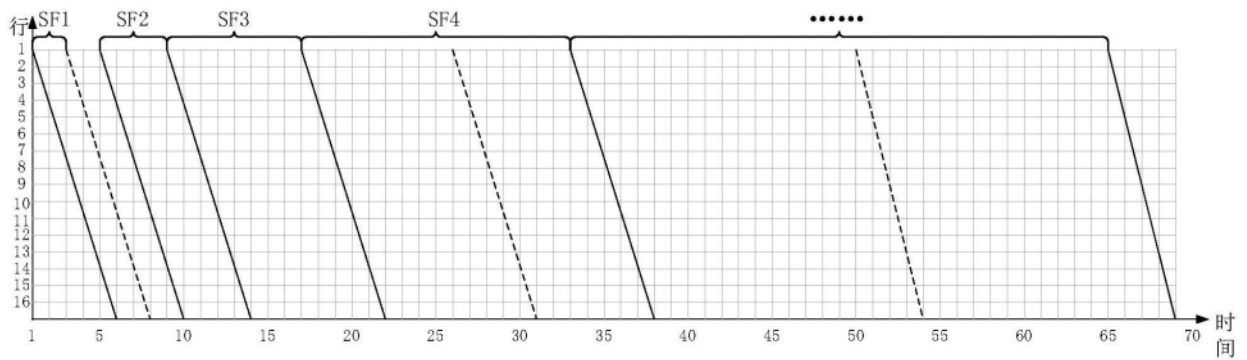


图8

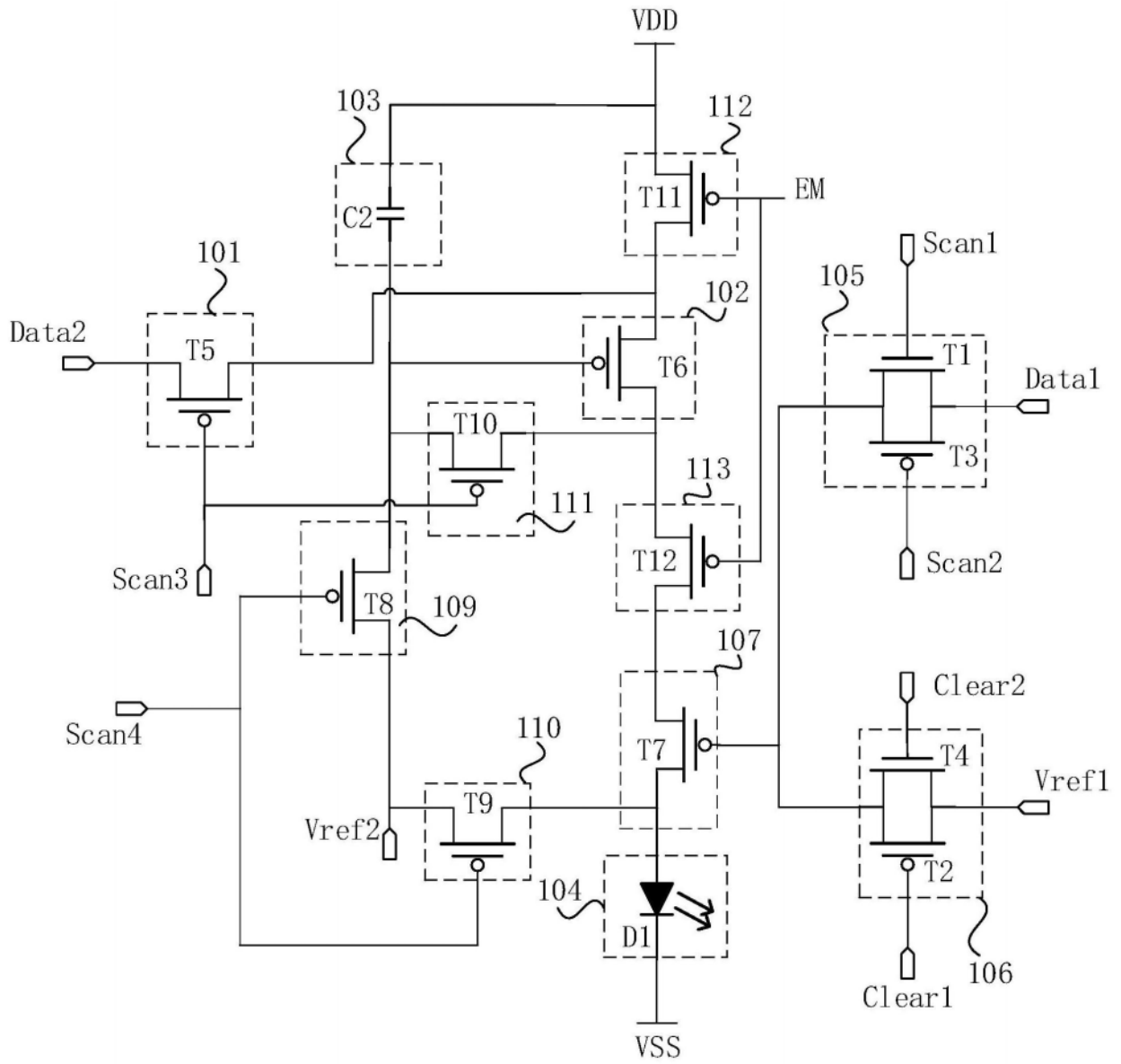


图9

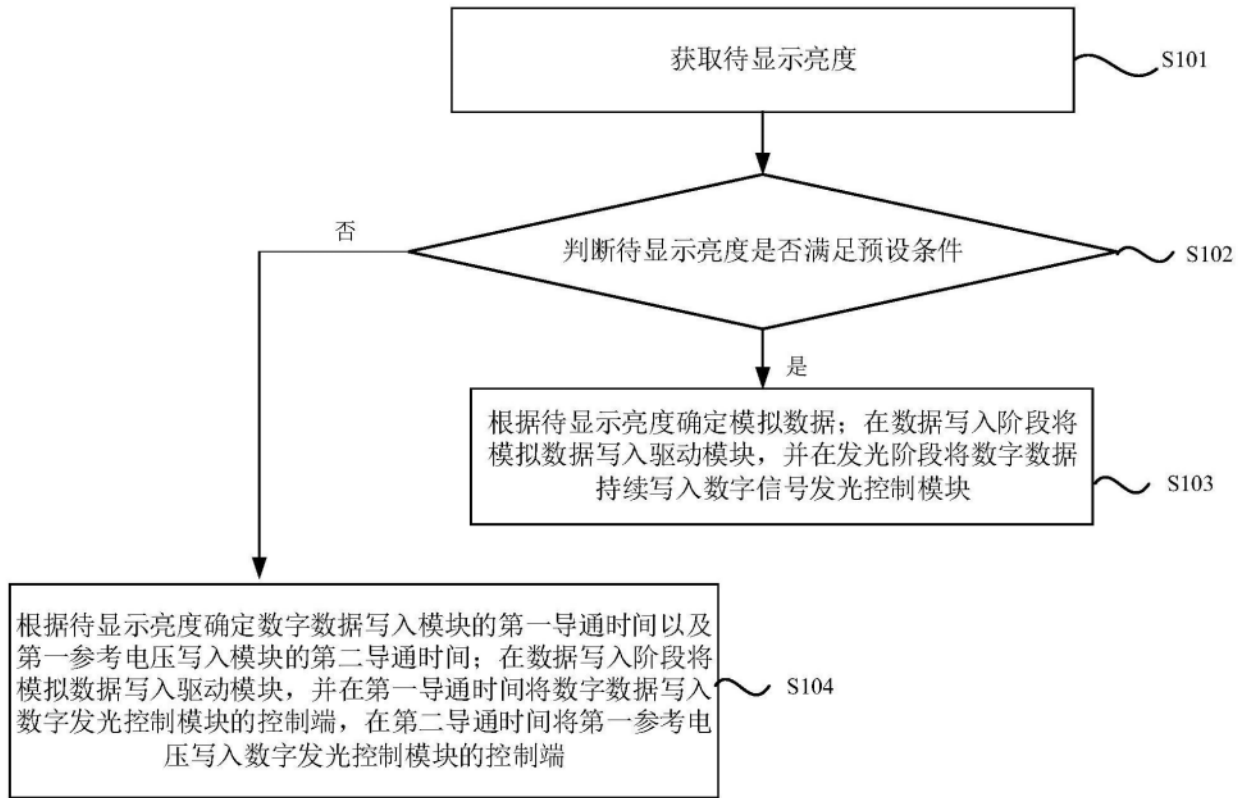


图10

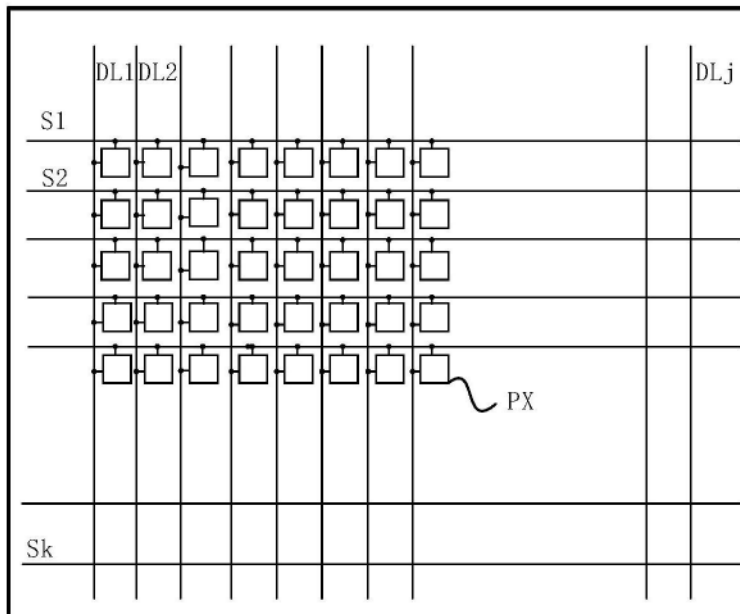


图11

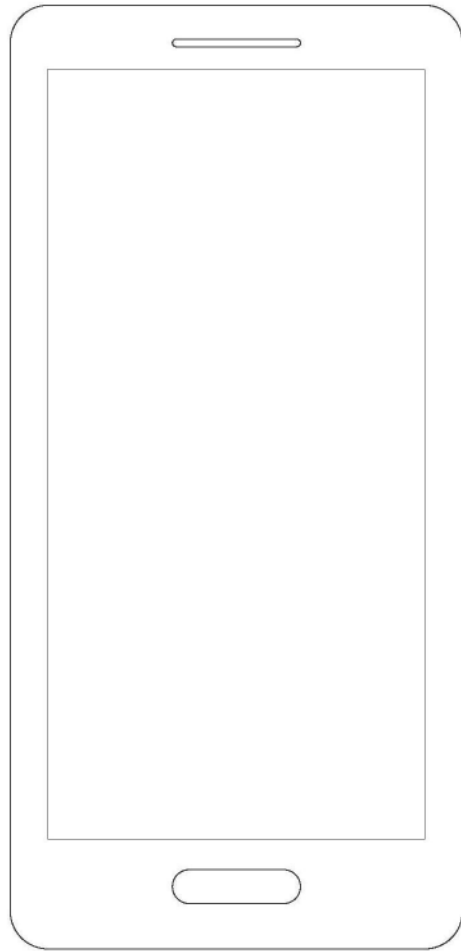


图12