



(21) 申请号 202310487637.7

(22) 申请日 2023.04.28

(65) 同一申请的已公布的文献号

申请公布号 CN 116613065 A

(43) 申请公布日 2023.08.18

(73) 专利权人 深圳智慧脑科技有限公司

地址 518000 广东省深圳市南山区粤海街道滨海社区海天一路11、13、15号深圳市软件产业基地5栋208

(72) 发明人 陈孝安

(74) 专利代理机构 深圳市中融创智专利代理事

务所(普通合伙) 44589

专利代理师 李朦 叶垚平

(51) Int. Cl.

H01L 21/335 (2006.01)

H01L 29/778 (2006.01)

H01L 29/06 (2006.01)

H01L 29/20 (2006.01)

H01L 29/205 (2006.01)

(56) 对比文件

CN 107170808 A, 2017.09.15

CN 115938941 A, 2023.04.07

WO 2017036025 A1, 2017.03.09

CN 110491939 A, 2019.11.22

CN 103748687 A, 2014.04.23

CN 108133961 A, 2018.06.08

CN 102851733 A, 2013.01.02

CN 114975608 A, 2022.08.30

US 2016240646 A1, 2016.08.18

CN 111755330 A, 2020.10.09

WO 2023050902 A1, 2023.04.06

CN 102386223 A, 2012.03.21

CN 105720097 A, 2016.06.29

CN 108288586 A, 2018.07.17

CN 110034186 A, 2019.07.19

CN 111987156 A, 2020.11.24

CN 112542384 A, 2021.03.23

US 2020119177 A1, 2020.04.16

审查员 田书凤

权利要求书1页 说明书6页 附图4页

(54) 发明名称

一种增强型氮化镓HEMT器件及制造方法

(57) 摘要

本发明公开了一种增强型氮化镓HEMT器件制造方法,包括以下步骤:外延片的准备,在硅衬底上生长缓冲层,然后在缓冲层表面生长Ga<sub>0.5</sub>In<sub>0.5</sub>N,然后在Ga<sub>0.5</sub>In<sub>0.5</sub>N表面生长AlGa<sub>0.3</sub>N,所述AlGa<sub>0.3</sub>N层厚度为8nm至20nm;在AlGa<sub>0.3</sub>N表面生长由AlN、PEOX、AlN组成的复合层,其中AlN的厚度为1nm至10nm,PEOX的厚度为10nm至200nm;栅极区域的刻蚀,采用光刻、干法刻蚀工艺,去除第一设定区域的AlN、PEOX、AlN复合层和部分AlGa<sub>0.3</sub>N;所述去除第一设定区域的部分AlGa<sub>0.3</sub>N,保留的AlGa<sub>0.3</sub>N的厚度为1nm至10nm,所述第一设定区域为HEMT器件的控制栅即栅极区域,栅极区域宽度为0.3~3.0um,栅极区域在第一设定区域形成栅极开口;本发明提供了一种增强型氮化镓HEMT器件及制造方法具备

预防栅极与源极之间通过PGaN侧壁产生漏电等优点。



1. 一种增强型氮化镓HEMT器件制造方法,其特征在于,包括以下步骤:

外延片的准备,在硅衬底上生长缓冲层,然后在缓冲层表面生长GaN,然后在GaN表面生长AlGaN,所述AlGaN层厚度为8nm至20nm;

在AlGaN表面生长由AlN、PEOX、AlN组成的复合层,其中AlN的厚度为1nm至10nm,PEOX的厚度为10nm至200nm,所述 AlN 的生长方式为原子层淀积工艺;所述 PEOX 为 PECVD 方式生长的氧化层;

栅极区域的刻蚀,采用光刻、干法刻蚀工艺,去除第一设定区域的AlN、PEOX、AlN复合层和部分AlGaN;所述去除第一设定区域的部分AlGaN,保留的AlGaN的厚度为1nm至10nm,所述第一设定区域为HEMT器件的控制栅即栅极区域,栅极区域宽度为0.3~3.0um,栅极区域在第一设定区域形成栅极开口;

P-GaN层的生长,采用MOCVD工艺,在AlN表面以及第一设定区域生长P型Ga<sub>0.5</sub>N<sub>0.5</sub>(P-GaN),MOCVD为金属有机化学气相沉积工艺,所述P-GaN的厚度为0.05~0.2um;

TiN层的生长,采用淀积工艺,在P-GaN表面生长TiN,所述TiN的厚度为50nm至200nm;

TiN与P-GaN层的光刻与刻蚀,采用光刻、刻蚀工艺,去除第二设定区域之外的TiN和P-GaN,保留第二设定区域的TiN和P-GaN,所述刻蚀工艺为干法刻蚀,PEOX 上层的所述 AlN 作为干法刻蚀的停止层,PEOX 下层的 AlN 改善AlGaN 表面的界面态,从而改善 HEMT 器件的动态电阻;

所述第二设定区域完全覆盖所述第一设定区域且大于第一设定区域,形成了完全覆盖了上述栅极开口区域的P-GaN和TiN复合层,光刻、刻蚀工艺之后,保留光刻胶;

上述步骤之后还包括如下步骤:

TiN层的湿法腐蚀,以所述光刻胶为掩蔽层,采用湿法腐蚀工艺,去除部分TiN,去除光刻胶;

所述湿法腐蚀工艺的化学液为浓硫酸,工艺温度为80~100摄氏度,浓硫酸横向从外至内缓缓腐蚀TiN的侧壁,腐蚀宽度为d值;所述d值通过调整腐蚀工艺的时间而控制,调整所述d值从而调整HEMT器件的阈值电压;

上述步骤之后还包括如下步骤:ILD层的生长,采用化学气相淀积工艺生长ILD层,厚度为0.5um~5.0um;

采用光刻、干法刻蚀工艺,去除设定区域的ILD层,形成接触孔;

采用淀积工艺生长金属层,所述金属层为Ti/TiN/AlCu/TiN复合层,Ti的厚度为5nm至100nm,AlCu的厚度为1~5um,TiN的厚度为5nm至100nm;

采用光刻、刻蚀工艺,去除设定区域的金属层,形成源极金属和漏极金属。

2. 采用如权利要求1所述的一种增强型氮化镓HEMT器件制造方法制成的一种增强型氮化镓HEMT器件,其特征在于,包括硅衬底和依次设置在所述硅衬底上的缓冲层、GaN、AlGa<sub>0.3</sub>N<sub>0.7</sub>层、AlN、PEOX、AlN、以及ILD层,第二设定区域设置有TiN和P-GaN。

## 一种增强型氮化镓HEMT器件及制造方法

### 技术领域

[0001] 本发明涉及半导体芯片制造工艺领域,尤其涉及一种增强型氮化镓HEMT器件及制造方法。

### 背景技术

[0002] 氮化镓HEMT(高电子迁移率晶体管)芯片的工作层基础材质为氮化镓(GaN),MOSFET芯片的工作层基础材质为硅(Si)。由于材料特性氮化镓HEMT芯片的体内不能设置PN结,源极与漏极之间的导通是通过中间电子层导通,只有在栅极施加足够的负电压才能关断氮化镓HEMT芯片。故氮化镓HEMT芯片相比于MOSFET(金属氧化物半导体晶体管)芯片,具有开关速度快的优点,但是基于结构特性,栅极的开关导通操作需要在负电压工作范围内,当栅极接地或电压0V下,氮化镓HEMT芯片为导通,需要给到足够大的负电压,氮化镓HEMT芯片的源极与漏极才会关闭,故存在耗电漏电流的风险。因此,氮化镓HEMT的功率器件首要解决的问题是如何在正电压(包括电压0V)工作范围内进行开关导通,实现栅极接地或电压0V下氮化镓HEMT芯片为关闭,目前已有多种的现有技术。

[0003] 氮化镓(GaN)材料具有高击穿电场,低正向压降以及高热导率等优点,是研制微电子器件,光电子器件的新型半导体材料,被誉为继第一代锗、硅半导体材料、第二代砷化镓、磷化铟化合物半导体材料之后的第三代半导体材料。在光电子、高温大功率器件和高频微波器件应用方面有着广阔的前景。

[0004] 常规增强型氮化镓HEMT的制作流程,如图1-图4所示;

[0005] 第一步:外延片的准备(参阅图1)。

[0006] 第二步:PGaN的光刻与刻蚀,A1N层的生长(参阅图2)。

[0007] 对于传统的这种做法,因为PGaN刻蚀时,需要保证一定的过刻蚀量,又不能有过大的过刻蚀量,且AlGaIn的表面还要保证足够的光滑,这样一来,对PGaN的刻蚀精度要求很高,工艺上控制非常困难。另外,PGaN刻蚀后,由于PGaN侧壁的刻蚀损伤存在,也会使得栅极与源极之间通过PGaN的侧壁产生漏电。

[0008] 第三步:生长PEOX(参阅图3)。

[0009] 第四步:接触孔的光刻与刻蚀,金属层的生长/光刻/刻蚀(参阅图4)。

### 发明内容

[0010] 本发明提供了一种增强型氮化镓HEMT器件制造方法,解决现有技术中存在的栅极与源极之间通过PGaN的侧壁产生漏电的问题,具备预防了栅极与源极之间通过PGaN侧壁产生漏电等优点。

[0011] 根据本申请实施例提供的一种增强型氮化镓HEMT器件制造方法,包括以下步骤:

[0012] 外延片的准备,在硅衬底上生长缓冲层,然后在缓冲层表面生长GaN,然后在GaN表面生长AlGaIn,所述AlGaIn层厚度为8nm至20nm;

[0013] 在AlGaIn表面生长由AlN、PEOX、AlN组成的复合层,其中AlN的厚度为1nm至10nm,

PEOX的厚度为10nm至200nm,所述AlN的生长方式为原子层淀积工艺;所述PEOX为PECVD方式生长的氧化层;

[0014] 栅极区域的刻蚀,采用光刻、干法刻蚀工艺,去除第一设定区域的AlN、PEOX、AlN复合层和部分AlGaIn;所述去除第一设定区域的部分AlGaIn,保留的AlGaIn的厚度为1nm至10nm,所述第一设定区域为HEMT器件的控制栅即栅极区域,栅极区域宽度为0.3~3.0um,栅极区域在第一设定区域形成栅极开口;

[0015] PGaN层的生长,采用MOCVD工艺,在AlN表面以及第一设定区域生长P型GaN(PGaN),MOCVD为金属有机化学气相沉积工艺,所述PGaN的厚度为0.05~0.2um;

[0016] TiN层的生长,采用淀积工艺,在PGaN表面生长TiN,所述TiN的厚度为50nm至200nm;

[0017] TiN与PGaN层的光刻与刻蚀,采用光刻、刻蚀工艺,去除第二设定区域之外的TiN和PGaN,保留第二设定区域的TiN和PGaN,所述刻蚀工艺为干法刻蚀,PEOX上层的所述AlN作为干法刻蚀的停止层,PEOX下层的AlN改善AlGaIn表面的界面态,从而改善HEMT器件的动态电阻;

[0018] 所述第二设定区域完全覆盖所述第一设定区域且大于第一设定区域,形成了完全覆盖了上述栅极开口区域的PGaN和TiN复合层,光刻、刻蚀工艺之后,保留光刻胶;

[0019] 上述步骤之后还包括如下步骤:

[0020] TiN层的湿法腐蚀,以所述光刻胶为掩蔽层,采用湿法腐蚀工艺,去除部分TiN,去除光刻胶;

[0021] 所述湿法腐蚀工艺的化学液为浓硫酸,工艺温度为80~100摄氏度,浓硫酸横向从外至内缓缓腐蚀TiN的侧壁,腐蚀宽度为d值;所述d值通过调整腐蚀工艺的时间而控制,调整所述d值从而调整HEMT器件的阈值电压;

[0022] 上述步骤之后还包括如下步骤:ILD层的生长,采用化学气相淀积工艺生长介质层ILD,厚度为0.5um~5.0um;

[0023] 采用光刻、干法刻蚀工艺,去除设定区域的介质层ILD,形成接触孔;

[0024] 采用淀积工艺生长金属层,所述金属层为Ti/TiN/AlCu/TiN复合层,Ti的厚度为5nm至100nm,AlCu的厚度为1~5um,TiN的厚度为5nm至100nm;

[0025] 采用光刻、刻蚀工艺,去除设定区域的金属层,形成源极金属和漏极金属。

[0026] 采用上述的一种增强型氮化镓HEMT器件制造方法制成的一种增强型氮化镓HEMT器件,包括硅衬底和依次设置在所述硅衬底上的缓冲层、GaN、AlGaIn层、AlN、PEOX、AlN、以及ILD层,第二设定区域设置有TiN和PGaN。

[0027] 本申请实施例提供的技术方案可以包括以下有益效果:

[0028] 本发明提出一种增强型氮化镓HEMT器件及制造方法,本发明对工艺流程和器件结构进行优化,通过在栅极区域刻蚀出沟槽,然后在沟槽内生长PGaN材料,刻蚀PGaN形成栅极,然后通过湿法腐蚀去除掉PGaN表面的部分的TiN形成栅金属。所述刻蚀工艺为干法刻蚀,所述AlN为干法刻蚀的停止层,在AlN下方为PEOX,PEOX和上层的AlN可防止此步干法刻蚀损伤到AlGaIn,从而改善HEMT器件的表面漏电和动态电阻。所述第二设定区域大于第一设定区域,可确保PGaN与AlGaIn的接触面在此步干法刻蚀工艺中不会存在刻蚀损伤(PGaN/AlGaIn界面位于栅极开口之中PGaN的侧壁,在此步干法刻蚀工艺中,干法刻蚀所使用的等离

子体完全接触不到所述侧壁区域),从而保证了PGaN/AlGa<sub>N</sub>界面的质量,预防了栅极与源极之间通过PGaN侧壁产生漏电(传统方法存在此漏电)。本发明先通过工艺方法在栅极开口中形成AlGa<sub>N</sub>凹槽,然后在栅极开口之中形成PGaN/AlGa<sub>N</sub>界面,达到以上效果,在工艺和结构方面做了巧妙的设计。

### 附图说明

[0029] 为了更清楚地说明本发明实施例技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0030] 图1-图4为本发明现有技术中氮化镓HEMT器件制造方法的流程示意图;

[0031] 图5-图13为本发明一种增强型氮化镓HEMT器件制造方法的流程示意图。

### 具体实施方式

[0032] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0033] 还应当理解,在此本发明说明书中所使用的术语仅仅是出于描述特定实施例的目的而并不意在限制本发明。如在本发明说明书和所附权利要求书中所使用的那样,除非上下文清楚地指明其它情况,否则单数形式的“一”、“一个”及“该”意在包括复数形式。

[0034] 还应当进一步理解,在本发明说明书和所附权利要求书中使用的术语“和/或”是指相关联列出的项中的一个或多个的任何组合以及所有可能组合,并且包括这些组合。

[0035] 本发明专有名词说明:

[0036] PGaN:P型氮化镓;

[0037] HEMT高电子迁移率晶体管;这是一种异质结场效应晶体管,又称为调制掺杂场效应晶体管(MODFET)、二维电子气场效应晶体管(2-DEGFET)、选择掺杂异质结晶体管(SDHT)等。

[0038] SOURCE:源极。

[0039] DRAIN:漏极;

[0040] GATE:栅极;

[0041] 一般的晶体管是由两种极性的载流子,即多数载流子和反极性的少数载流子参与导电,因此称为双极型晶体管,而FET仅是由多数载流子参与导电,它与双极型相反,也称为单极型晶体管。它属于电压控制型半导体器件,具有输入电阻高( $10^8 \sim 10^9 \Omega$ )、噪声小、功耗低、动态范围大、易于集成、没有二次击穿现象、安全工作区域宽等优点,在两个高掺杂的P区中间,夹着一层低掺杂的N区(N区一般做得很薄),形成了两个PN结。在N区的两端各做一个欧姆接触电极,在两个P区上也做上欧姆电极,并把这两P区连起来,就构成了一个场效应管。

[0042] 将两个P区的引出线连在一起作为一个电极,称为栅极,在N型硅片两端各引出一个电极,分别称为源极和漏极,很薄的N区称为导电沟道。栅极简称为G,源极简称为S,漏极

简称为D。

[0043] AlGa<sub>N</sub>:掺了铝的氮化镓;

[0044] AlN:氮化铝;

[0045] Buffer:缓冲层;

[0046] VIA:通孔;

[0047] ILD:介质层;

[0048] Metal:金属层;

[0049] 本发明对工艺流程和器件结构进行优化,通过在栅极区域刻蚀出沟槽,然后在沟槽内生长PGaN材料,刻蚀PGaN形成栅极,然后通过湿法腐蚀去除掉PGaN表面的部分的TiN形成栅金属。

[0050] 请参阅图5-图13,本发明第一实施例提供一种增强型氮化镓HEMT器件制造方法,包括以下步骤:

[0051] 步骤1:外延片的准备(参阅图5)

[0052] 在硅衬底上生长缓冲层,然后在缓冲层表面生长Ga<sub>N</sub>,然后在Ga<sub>N</sub>表面生长AlGa<sub>N</sub>;

[0053] 所述AlGa<sub>N</sub>层厚度为8nm至20nm。

[0054] 所述硅衬底与Ga<sub>N</sub>之间的缓冲层,其结构和特征不属于本发明的创新内容,在此不做赘述。

[0055] (氮化镓HEMT器件的基本原理就是基于Ga<sub>N</sub>和AlGa<sub>N</sub>异质结界面的高浓度、高迁移率的二维电子气形成导电沟道即channel,而增强型氮化镓HEMT器件在Ga<sub>N</sub>/AlGa<sub>N</sub>异质结的基础结构上形成控制栅使得HEMT器件的阈值电压大于零,行业里比较常见的做法是采用P型氮化镓即PGaN作为控制栅)。

[0056] 步骤2:在AlGa<sub>N</sub>表面生长由AlN、PEOX、AlN组成的复合层,其中AlN的厚度为1nm至10nm,PEOX的厚度为10nm至200nm(参阅图6)

[0057] PEOX的生长方式为PECVD即等离子增强化学气相淀积,即PECVD方式生长的氧化层。

[0058] AlN的生长方式为ALD即原子层淀积工艺。

[0059] PEOX下层的AlN可以改善AlGa<sub>N</sub>表面的界面态,从而改善HEMT器件的动态电阻,PEOX上层的AlN可作为栅结构刻蚀的停止层(详见下文描述)。

[0060] (动态电阻是用来反映HEMT器件的电流崩塌严重程度的关键参数,动态电阻指器件经过一定电应力后测到的导通电阻与初始导通电阻的比值,动态电阻越大则说明电流崩塌越严重,即器件可靠性越差;电流崩塌&动态电阻与AlGa<sub>N</sub>界面态,缓冲层中的陷阱态相关,界面态及缓冲层中的陷阱态在电应力条件下会捕获沟道中的电子,在快速切换的情况下这些被捕获的电子来不及释放,因此在开态时会导致器件饱和电流下降和导通电阻增大。)

[0061] 步骤3:栅极区域的刻蚀(参阅图7)

[0062] 采用光刻、干法刻蚀工艺,去除第一设定区域的AlN、PEOX、AlN复合层和部分AlGa<sub>N</sub>;

[0063] 所述去除第一设定区域的部分AlGa<sub>N</sub>,其特征在于,保留的AlGa<sub>N</sub>的厚度为1nm至10nm。所述第一设定区域,为HEMT器件的控制栅即栅极区域,宽度为0.3~3.0um,即在第一

设定区域形成栅极开口。

[0064] 步骤4:PGaN层的生长(参阅图8)

[0065] 采用MOCVD工艺,在AlN表面以及第一设定区域生长P型GaN(PGaN),MOCVD为金属有机化学气相沉积工艺。

[0066] 所述PGaN的厚度为0.05~0.2 $\mu\text{m}$ 。

[0067] 步骤5:TiN层的生长(参阅图9)

[0068] 采用淀积工艺,在PGaN表面生长TiN,所述TiN的厚度为50nm至200nm。

[0069] 步骤6:TiN与PGaN层的光刻与刻蚀(参阅图10)

[0070] 采用光刻、刻蚀工艺,去除第二设定区域之外的TiN和PGaN,保留第二设定区域的TiN和PGaN。

[0071] 所述刻蚀工艺为干法刻蚀,所述AlN为干法刻蚀的停止层,在AlN下方为PEOX,PEOX和上层的AlN可防止此步干法刻蚀损伤到AlGa<sub>n</sub>,从而改善HEMT器件的表面漏电和动态电阻。

[0072] 所述第二设定区域完全覆盖所述第一设定区域且大于第一设定区域,即形成了完全覆盖了上述栅极开口区域的PGaN和TiN复合层。

[0073] 以及,所述第二设定区域大于第一设定区域,可确保PGaN与AlGa<sub>n</sub>的接触面在此步干法刻蚀工艺中不会存在刻蚀损伤(PGaN/AlGa<sub>n</sub>界面位于栅极开口之中PGaN的侧壁,在此步干法刻蚀工艺中,干法刻蚀所使用的等离子体完全接触不到所述侧壁区域),从而保证了PGaN/AlGa<sub>n</sub>界面的质量,预防了栅极与源极之间通过PGaN侧壁产生漏电(传统方法存在此漏电)。本发明先通过工艺方法在栅极开口中形成AlGa<sub>n</sub>凹槽,然后在栅极开口之中形成PGaN/AlGa<sub>n</sub>界面,达到以上效果,在工艺和结构方面做了巧妙的设计。

[0074] 上述光刻、刻蚀工艺之后,保留所述光刻胶。

[0075] 步骤7:TiN层的湿法腐蚀(参阅图11)

[0076] 上述工艺之后仍然保留光刻胶,以光刻胶为掩蔽层,采用湿法腐蚀工艺,去除部分TiN,然后去除光刻胶。

[0077] 所述湿法腐蚀工艺的化学液为浓硫酸,工艺温度为80~100摄氏度。

[0078] 因为光刻胶的掩蔽作用,浓硫酸只能横向从外至内缓缓腐蚀TiN的侧壁,腐蚀宽度为d值。

[0079] 所述d值可以通过调整腐蚀工艺的时间而控制。

[0080] 调整所述d值,可以调整HEMT器件的阈值电压,即可以根据应用需求,调整工艺时间实现所需的d值和阈值电压。(这是传统方法所不具备的做法和特征)

[0081] 本发明中,TiN为HEMT器件的栅金属,PGaN为控制栅,TiN与PGaN形成肖特基接触,二者共同构成HEMT器件的栅结构;本发明通过同一次光刻,然后先采用干法刻蚀、后采用湿法腐蚀的工艺流程,形成自对准的、且TiN面积小于PGaN的栅结构,通过调整TiN的尺寸从而在一定范围内调整HEMT器件的阈值电压。

[0082] 步骤8:ILD层的生长(参阅图12)

[0083] 采用化学气相淀积工艺生长介质层(ILD),厚度为0.5 $\mu\text{m}$ ~5.0 $\mu\text{m}$ 。

[0084] 步骤9:接触孔的光刻刻蚀,金属层的生长,光刻与刻蚀。(参阅图13)

[0085] 采用光刻、干法刻蚀工艺,去除设定区域的介质层ILD,形成接触孔。

[0086] 采用淀积工艺生长金属层,所述金属层为Ti/TiN/AlCu/TiN复合层,Ti的厚度为5nm至100nm,AlCu的厚度为1~5 $\mu$ m,TiN的厚度为5nm至100nm。

[0087] 采用光刻、刻蚀工艺,去除设定区域的金属层,形成源极金属和漏极金属。

[0088] 此步骤为常规工艺,不属于本发明的创新步骤,不做赘述。

[0089] 综上所述,本发明在器件结构和工艺上所做的设计创新,改善了氮化镓增强型HEMT器件的动态电阻,栅源之间的漏电等问题,以及在工艺上采用了最有效、最巧妙的设计,可见本案不是简单的工艺组合和结构堆叠。

[0090] 请参阅图13,本发明第二实施例提供一种增强型氮化镓HEMT器件,采用一种增强型氮化镓HEMT器件制造方法制成,包括硅衬底和依次设置在所述硅衬底上的AlGaIn层、AlN、PEOX、AlN、以及ILD层,第二区域设置有TiN和PGaN。

[0091] 本申请实施例提供的技术方案可以包括以下有益效果:

[0092] 本发明提出一种增强型氮化镓HEMT器件及制造方法,本发明对工艺流程和器件结构进行优化,通过在栅极区域刻蚀出沟槽,然后在沟槽内生长PGaN材料,刻蚀PGaN形成栅极,然后通过湿法腐蚀去除掉PGaN表面的部分的TiN形成栅金属。所述刻蚀工艺为干法刻蚀,所述AlN为干法刻蚀的停止层,在AlN下方为PEOX,PEOX和上层的AlN可防止此步干法刻蚀损伤到AlGaIn,从而改善HEMT器件的表面漏电和动态电阻。所述第二设定区域大于第一设定区域,可确保PGaN与AlGaIn的接触面在此步干法刻蚀工艺中不会存在刻蚀损伤(PGaN/AlGaIn界面位于栅极开口之中PGaN的侧壁,在此步干法刻蚀工艺中,干法刻蚀所使用的等离子体完全接触不到所述侧壁区域),从而保证了PGaN/AlGaIn界面的质量,预防了栅极与源极之间通过PGaN侧壁产生漏电(传统方法存在此漏电)。本发明先通过工艺方法在栅极开口中形成AlGaIn凹槽,然后在栅极开口之中形成PGaN/AlGaIn界面,达到以上效果,在工艺和结构方面做了巧妙的设计。

[0093] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到各种等效的修改或替换,这些修改或替换都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以权利要求的保护范围为准。

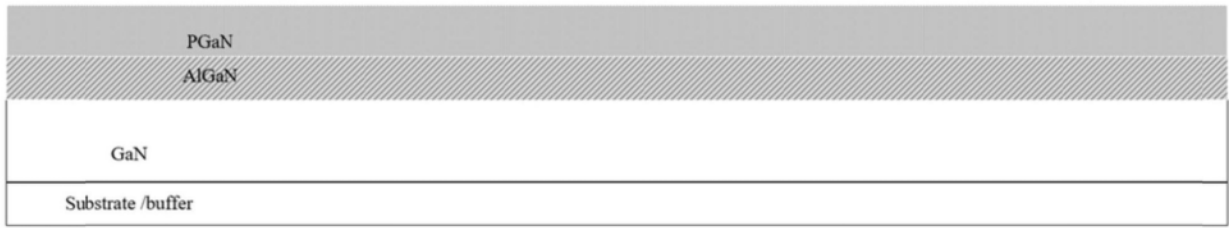


图1

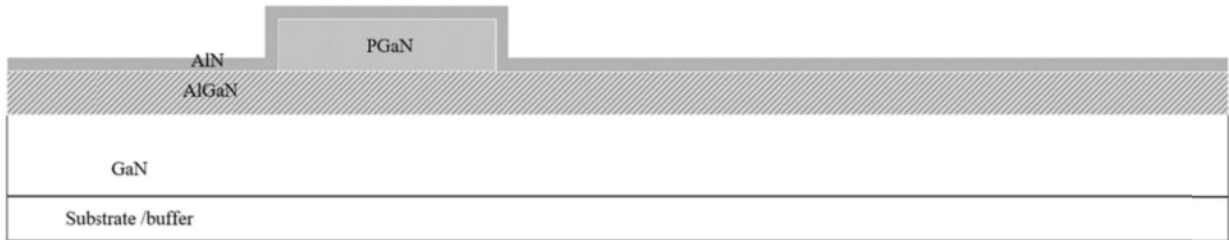


图2

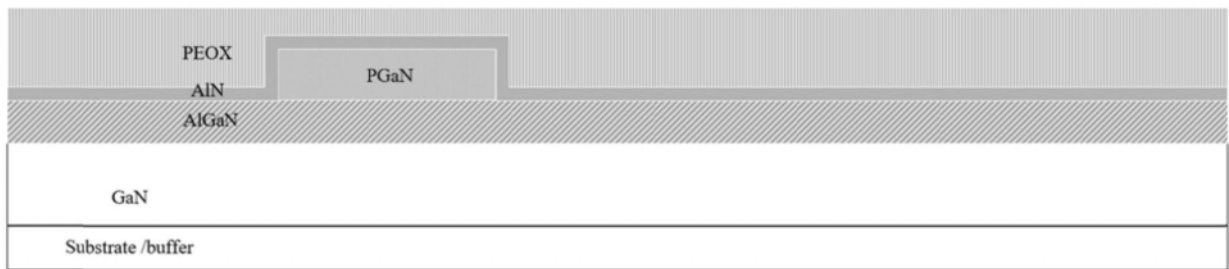


图3

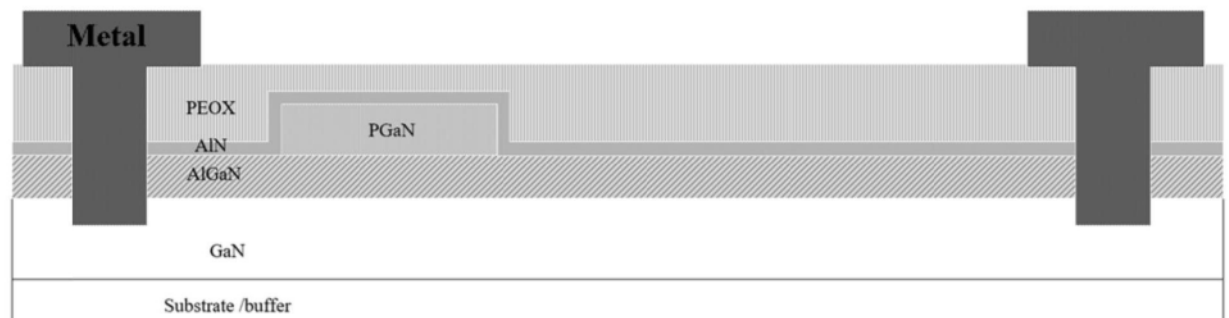


图4

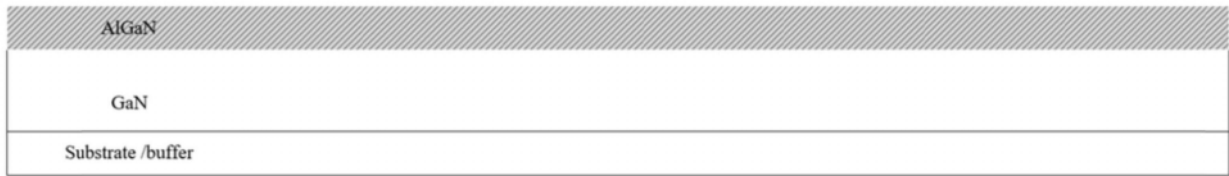


图5

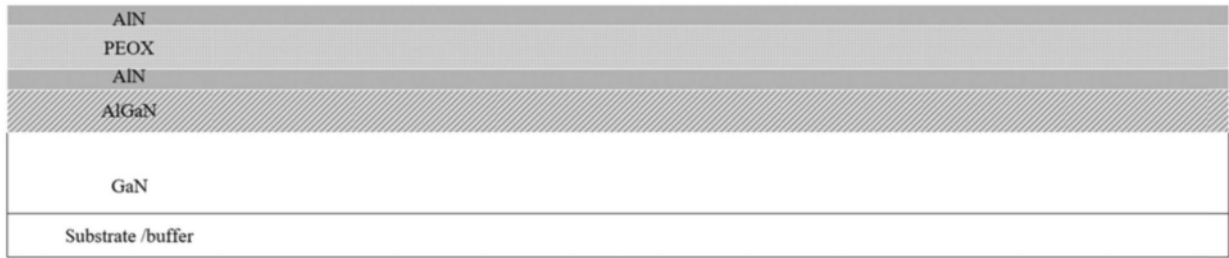


图6

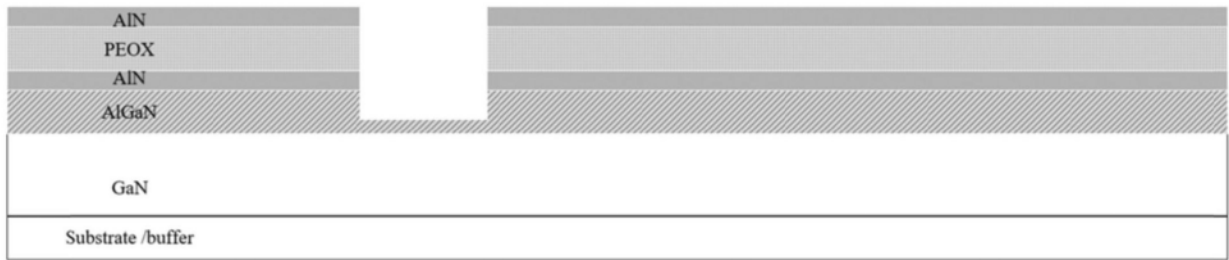


图7

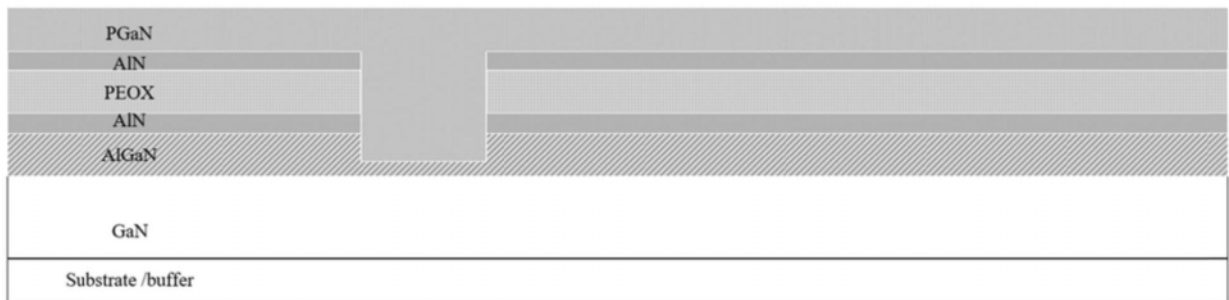


图8



图9

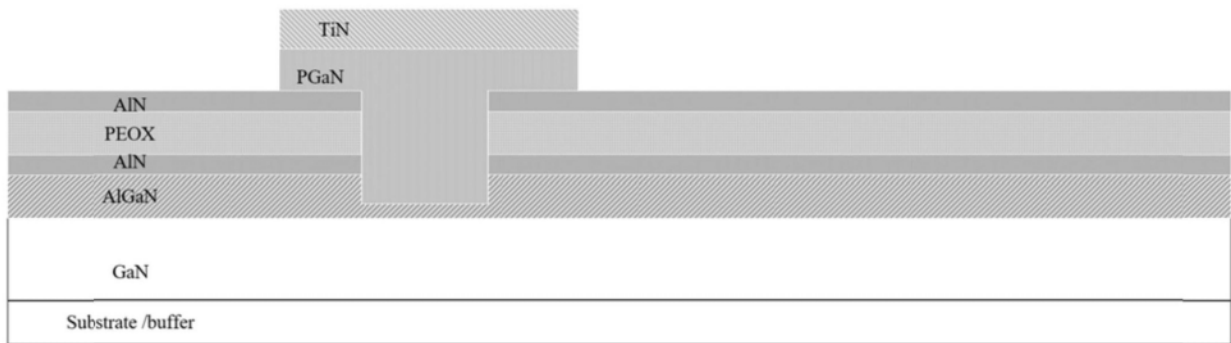


图10

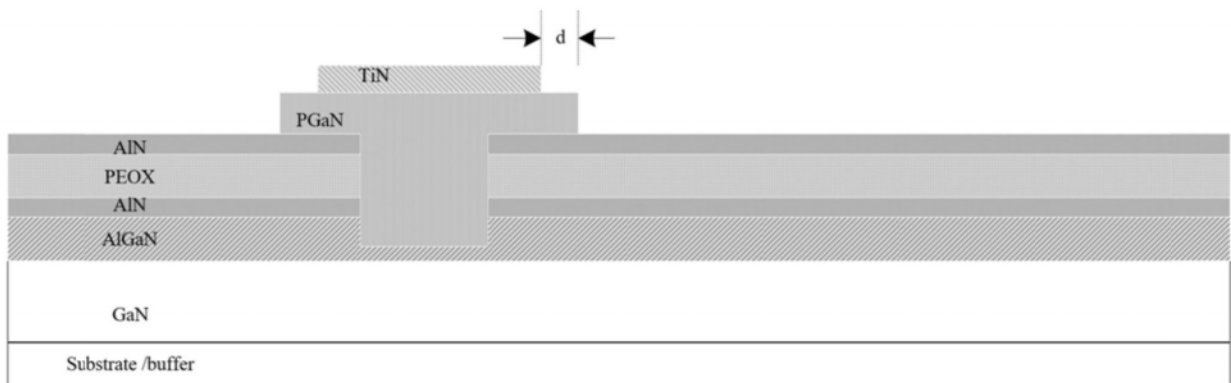


图11

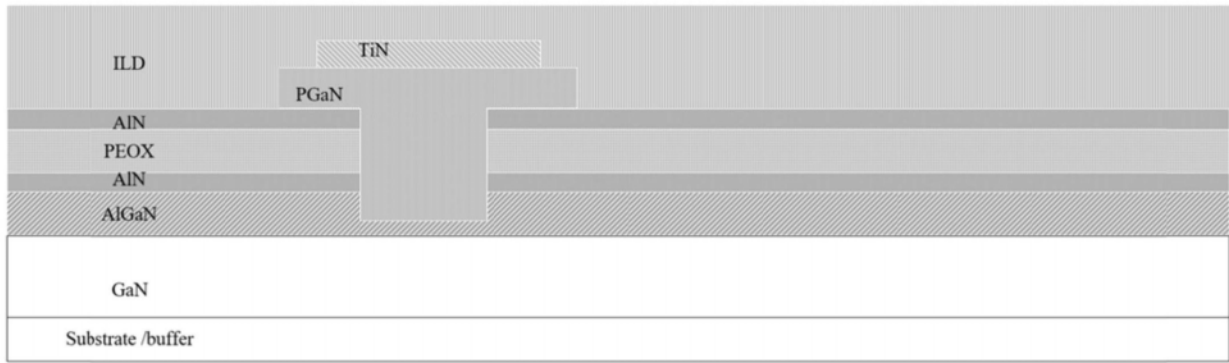


图12

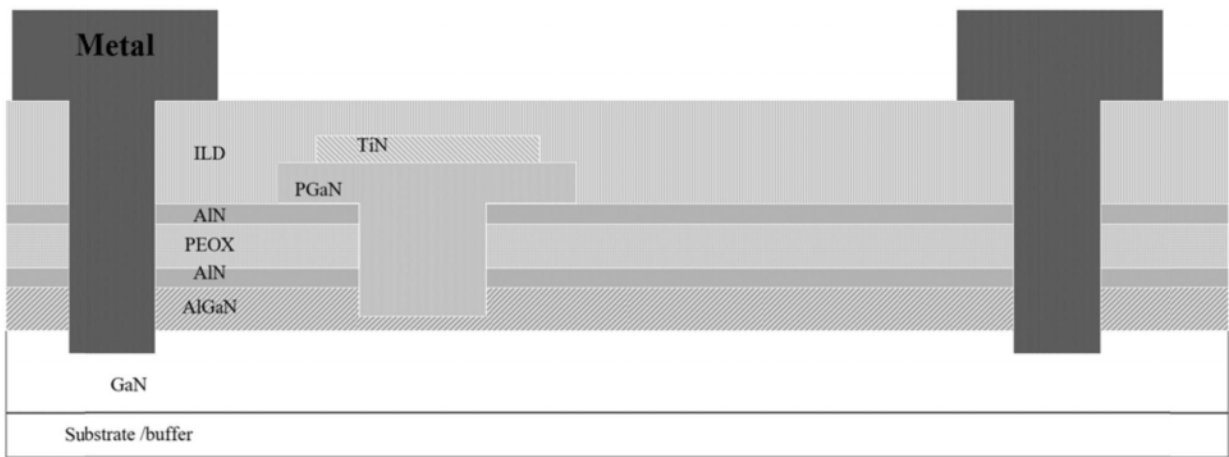


图13