

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：93110096

※申請日期：93.4.1

※IPC 分類：H03M1/12

壹、發明名稱：(中文/英文)

數位自我校正管線式類比數位轉換器之誤差量測方法及相關
裝置 / ERROR MEASUREMENT METHOD OF DIGITALLY
SELF-CALIBRATING PIPELINE ADC AND APPARATUS THEREOF

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

瑞昱半導體股份有限公司 /
REALTEK SEMICONDUCTOR CORP.

代表人：(中文/英文)

葉博任 / YEH, PO-LEN

住居所或營業所地址：(中文/英文)

新竹市新竹科學園區工業東九路二號 / 2 Industry E. Rd. IX,
Science-Based Industrial Park, Hsin-Chu, Taiwan, R.O.C.

國籍：(中文/英文) 中華民國 / TW

參、發明人：(共 4 人)

姓名：(中文/英文)

1. 蔡瑞原 / TSAI, JUI-YUAN
2. 王文祺 / WANG, WEN-CHI
3. 江嘉良 / CHIANG, CHIA-LIANG
4. 李朝政 / LEE, CHAO-CHENG

住居所地址：(中文/英文)

1. 702 台南市南區金華路一段四七五巷三 0 號 / No. 30, Lane 475,
Sec. 1, Jin-Hua Rd., South District, Tai-Nan City 702, Taiwan,
R.O.C.

2. 648 雲林縣西螺鎮新豐里二二五號 / No. 225, Sin-Feng Li, Si-Lou Town, Yun-Lin Hsien 648 , Taiwan, R.O.C.
3. 台北縣新莊市民安路四二五號 / No. 425, Ming-An Rd., Hsin-Chuang City, Taipei Hsien, Taiwan, R.O.C.
4. 300 新竹市新竹科學園區湖濱路二十九號一樓 / 1F, No. 29, Ho-Bin Rd., Science Industrial Park, Hsin-Chu City 300 , Taiwan, R.O.C.

國 籍：(中文/英文)

1. 中華民國 / TW
2. 中華民國 / TW
3. 中華民國 / TW
4. 中華民國 / TW

肆、聲明事項：

本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間，其日期為： 年 月 日。

◎本案申請前已向下列國家（地區）申請專利 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

- 1.
- 2.
- 3.
- 4.
- 5.

主張國內優先權（專利法第二十五條之一）：

【格式請依：申請日；申請案號數 順序註記】

- 1.
- 2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

【發明所屬之技術領域】

本發明提供一種類比數位轉換器之誤差量測方法及相關裝置，尤指一種數位自我校正管線式類比數位轉換器之誤差量測方法及相關裝置。

【先前技術】

管線式類比數位轉換器 (pipeline ADC) 是一種於高速、高解析度的類比數位轉換應用中很常見的架構。在沒有使用任何修正 (trim) 或校正 (calibration, 包括類比及數位方式) 技巧的情形下, 管線式類比數位轉換器的解析度會由於諸如: 製程所造成之電容不匹配、或運算放大器有限之增益值等因素之限制, 而大約只能達到十至十二位元的解析度。若要達到更高位元的解析度, 則必須使用額外的電路或技巧才能實現。

請參閱美國專利 USPN5,499,027 及 USPN6,369,744。於上述兩篇專利中, 揭露了具備數位自我校正 (digitally self-calibrating) 功能及其相關電路之管線式類比數位轉換器。根據上述專利, 一類比數位轉換器包含有一管線架構, 該管線架構包含有複數級類比數位轉換單元, 而該等類比數位轉換單元可包含有一個輸入級 (input stage) 及複數個隨後級 (subsequent stages)。為了對其中一特定級類比數位轉換單元進行校正以消除前述各個因素所造成的誤差, 該類比數位轉換器相對應於該特定級轉換單元另包含有一校正單元, 而該類比數位轉換器則利用較低等級之轉換單元、該校正單元、以及一組對應於該特定級轉換單元之校正常數來對該特定級轉換單元進行校正。

此處該組校正常數係於校正設定模式 (calibration setup mode) 時, 利用將該特定級轉換單元之輸入訊號設定為不同之固定值, 再紀錄較低等級之輸出值並做適當的運算而得, 藉由此一設計, 由於該組校正常數是在與

一般正常工作模式相同的狀況下所測量出來的，因此能夠精準地代表電路中所存在的誤差。

【發明內容】

本發明之目的之一在於提供一種數位自我校正管線式類比數位轉換器之誤差量測方法及相關裝置。

依據本發明之實施例係揭露一種管線式類比數位轉換器之誤差量測方法，該管線式類比數位轉換器具有複數個類比數位轉換單元，依序地串接以形成一管線架構，該方法包含有提供複數個固定偏壓組合至該等類比數位轉換單元之一之輸入端；對應於每一固定偏壓組合，切換該類比數位轉換單元之電容配置以進行量測，當該類比數位轉換單元處於一第一電容配置時，量測該管線架構之輸出值以產生一第一量測值，當該類比數位轉換單元處於一第二電容配置時，量測該管線架構之輸出值以產生一第二量測值；以及依據該第一量測值與該第二量測值計算一校正常數，該校正常數係對應於該類比數位轉換單元之誤差值。

依據本發明之實施例又揭露一種管線式類比數位轉換器，包含有一管線架構，包含有複數個相互串接之類比數位轉換單元，該等類比數位轉換單元之一包含有一電容交換電路；以及一校正單元，耦接於該管線架構，用來依據一組校正常數校正該管線架構所輸出之輸出值；其中該電容交換電路係配合該管線式類比數位轉換器之誤差量測來切換該類比數位轉換單元中之電容配置，以得到該組校正常數。

依據本發明之實施例亦揭露一種誤差量測電路，用於一管線式類比數位轉換器中，該誤差量測電路包含有一第一電容；一第二電容；一輸出級，耦接於該第一電容、該第二電容、以及由該管線式類比數位轉換器之複數個轉換單元所組成之管線架構，具有一輸出端；以及一開關器組合，耦接

於該第一電容及該第二電容，用來依據複數個控制訊號切換位於複數個固定偏壓及該輸出級之間之該第一電容與該第二電容之配置狀態，以於該輸出端產生複數個測量值。

【實施方式】

請參閱圖一，圖一中顯示依據本發明一實施例之數位自我校正管線式類比數位轉換器 200 之示意圖。管線式類比數位轉換器 200 包含有一管線架構 210，管線架構 210 中包含有一輸入級 212 以及複數個隨後級 214-1、214-2、...、214-N，依序串接 (cascade) 如圖一所示；亦包含有一校正單元 220，而校正單元 220 則更包含有一量測單元 222 及一計算單元 224。於本實施例接下來的說明中，管線式類比數位轉換器 200 係以每級 1.5 位元 (1.5bits/stage) 的架構為例，其電路組態及運作原理係為熟習此項技術者所廣泛悉知，故不於此贅述。又熟習此項技術者應可理解，除了每級 1.5 位元之應用外，本發明亦可配合每級 1 位元 (1bit/stage) 或每級多位元 (multi-bit/stage) 等其他管線式類比數位轉換器之應用。

數位自我校正管線式類比數位轉換器 200 之操作主要分為一校正設定模式 (calibration setup mode) 以及一正常工作模式 (run mode)。於校正設定模式時，管線式類比數位轉換器 200 會分別將每一隨後級 214-I (I=1~N) 之輸入端連接至固定之輸入值，依據此時管線架構 210 之數位輸出值 $Dout(1) \sim Dout(N)$ 計算出相對應於每一隨後級 214-I 之校正常數。而於正常工作模式時，管線式類比數位轉換器 200 則會利用一校正單元 (未顯示)，依據於校正設定模式中所得之該等校正常數來校正此時管線架構 210 所輸出之數位輸出值，藉此降低或消除管線式類比數位轉換器 200 中各種因素所導致之誤差的影響。

於上述管線架構當中，每一隨後級 214-I (I=1~N) 均具有一類比輸入端以及一數位輸入端，分別經由切換開關 116-I 及 118-I 耦接前一級之輸

出訊號。而依據本發明之實施例，隨後級 214-I 係包含有如圖二所示之組態。請注意，為了簡化說明，於圖二中僅顯示該組態之單端模式，熟習此項技術者應可理解該組態之差動模式亦可實施。於圖二中，隨後級 214-I 包含有一電容交換電路 300，係經由複數個開關器（圖二中標示以控制訊號 ϕ_1 、 ϕ_2 所控制者）耦接於其類比輸入端之訊號 V_{IP} 、一偏壓訊號 V_{BIAS} 、一操作放大器 310、以及管線架構 210 中之較低等級的隨後級 320，以於校正設定模式時在其輸入端輸入適當之固定值的狀況下，於其較低等級 320 之輸出端取出之數值 D_{out} 來計算上述之校正常數。如熟習此項技術者所廣泛悉知，於校正設定模式時，該等複數個開關器中標示以 ϕ_1 所控制者與標示以 ϕ_2 所控制者係以交互開閉之方式控制。

於本實施例中，電容交換電路 300 中係包含有一第一電容 C_H 及一第二電容 C_S ，用來作為隨後級 214-I 中的維持電容（hold capacitor）及取樣電容（sample capacitor）。電容交換電路 300 可處於一第一配置狀態及一第二配置狀態，其中該第一配置狀態係指第一電容 C_H 連接於節點 l 及節點 n 之間、而第二電容 C_S 連接於節點 m 及節點 n 之間的狀態，於下文中以一參數 $C = 0$ 來代表；該第二配置狀態則指第一電容 C_H 連接於節點 m 及節點 n 之間、而第二電容 C_S 連接於節點 l 及節點 n 之間的狀態，於下文中以一參數 $C = 1$ 來代表。

當處於校正設定模式而於測量校正常數時，管線式類比數位轉換器 200 會分別透過切換開關 116-I、118-I 將固定數值之訊號輸入相對應之隨後級 214-I，以藉此計算出對應於該級之校正常數。請參閱圖三，圖三顯示使用圖二之組態進行校正常數量測時之量測條件的第一個例子。如圖三中之條件表 253 所示，當電容配置參數 C 、輸入端訊號 V_{IP} 、以及偏壓訊號 V_{BIAS} 分別為不同之設定時，量測單元 222 會於管線架構 210 之數位輸出端 D_{out} 分別量測出數值 $S1(I)$ 、 $S2(I)$ 、 $S3(I)$ 、 $S4(I)$ ，而計算單元 224 則會依據下列公式：

$$ERA(I) = 2[S1(I) - S2(I)] ;$$

$$ERB(I) = 2[S3(I) - S4(I)] ;$$

計算出校正常數 ERA(I)、ERB(I)，以供正常工作模式時之類比數位轉換輸出校正之用。而圖三中所示之轉換曲線圖 251、252 係顯示上述數值所代表之物理意義，其中轉換曲線圖 251 及 252 係分別代表可能之兩種誤差狀況，其意義係為熟習此項技術者所廣泛悉知。

請參閱圖四，圖四顯示使用圖二之組態進行校正常數量測時之量測條件的第二個例子。如圖四中之條件表 263 所示，當電容配置參數 C、輸入端訊號 V_{IP} 、以及偏壓訊號 V_{BIAS} 分別為不同之設定時，量測單元 222 會於管線架構 210 之數位輸出端 Dout 分別量測出數值 S1(I)、S2(I)、S3(I)、S4(I)，而計算單元 224 則會依據下列公式：

$$ERA(I) = (2/3)[S1(I) - S2(I)] ;$$

$$ERB(I) = (2/3)[S3(I) - S4(I)] ;$$

計算出校正常數 ERA(I)、ERB(I)，以供正常工作模式時之類比數位轉換輸出校正之用。而圖四中所示之轉換曲線圖 261、262 係顯示上述數值所代表之物理意義，其中轉換曲線圖 251 及 252 係分別代表可能之兩種誤差狀況，其意義係為熟習此項技術者所廣泛悉知。

請參閱圖五，圖五顯示使用圖二之組態進行校正常數量測時之量測條件的第三個例子。如圖五中之條件表所示，當電容配置參數 C、輸入端訊號 V_{IP} 、以及偏壓訊號 V_{BIAS} 分別為不同之設定時，量測單元 222 會於管線架構 210 之數位輸出端 Dout 分別量測出數值 S1(I)、S2(I)、S3(I)、S4(I)、S5(I)、S6(I)、S7(I)、S8(I)，而計算單元 224 則會依據下列公式：

$$ERA(I) = \{[S1(I) - S2(I)] + [S3(I) - S4(I)]\} / 2 ;$$

$$ERB(I) = \{[S7(I) - S8(I)] + [S5(I) - S6(I)]\} / 2 ;$$

計算出校正常數 ERA(I)、ERB(I)，以供正常工作模式時之類比數位轉換輸出校正之用。而圖五中所示之轉換曲線圖 271、272 係顯示上述數值所代表之物理意義，其中轉換曲線圖 271 及 272 係分別代表可能之兩種誤差狀況，其意義係為熟習此項技術者所廣泛悉知。

以上所述之三個量測條件及計算過程僅為利用本發明之實施例所揭露的量測電路組態來進行校正常數之量測及計算的眾多方法當中之幾個例子，其他任何符合本發明之原理及精神而為熟習此項技術者所能理解之量測條件及計算方式，亦屬於本發明所欲保護的範圍之內。

請參閱圖六，圖六中顯示圖二中之電路組態的實現電路之一實施方式。於圖六中，為了配合上述電容交換電路 300 之操作，於第一電容 C_H 之一端連接有複數個分別標示為由控制訊號 A 、 X_B 、 Y_B 、 Z_B 所控制之開關器，以將第一電容 C_H 分別耦接至操作放大器之輸出端 V_{ON} 、固定偏壓 $+V_{ref}$ 、 $-V_{ref}$ 、及 $0V$ ；並於第二電容 C_S 之一端連接有複數個分別標示為由控制訊號 B 、 X_A 、 Y_A 、 Z_A 所控制之開關器，以將第二電容 C_S 分別耦接至操作放大器之輸出端 V_{ON} 、固定偏壓 $+V_{ref}$ 、 $-V_{ref}$ 、及 $0V$ 。在此一實現電路組態下，上述各個開關器於該第一配置狀態 ($C=0$) 及該第二配置狀態 ($C=1$) 之操作條件則如圖六中之條件表所示，此處須注意的是，該條件表中之邏輯值 X 、 Y 、及 Z 三者當中同一時間僅有一者為 1 而其餘為 0，以配合操作之需要將 $+V_{ref}$ 、 $-V_{ref}$ 、及 $0V$ 三個固定值之一輸入該隨後級。

圖六中所示之實現電路僅為圖二中之電路組態眾多實施方式之一，熟習此項技術者應可理解任何符合本發明上述原理及精神而能夠達到相同目的之電路組態均應屬於本發明所欲保護的範圍。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明專利的涵蓋範圍。

【圖式簡單說明】

圖式之簡單說明

圖一為一數位自我校正管線式類比數位轉換器之示意圖。

圖二為本發明一實施例的量測電路之示意圖。

- 圖三為圖二之量測電路的量測條件第一例之示意圖。
 圖四為圖二之量測電路的量測條件第二例之示意圖。
 圖五為圖二之量測電路的量測條件第三例之示意圖。
 圖六為圖二之量測電路的實際電路圖。

圖式之符號說明

200	數位自我校正管線式類比數位轉換器
210	管線
212	輸入級
116-1, 116-2, 116-3, …… , 116-N, 118-1, 118-2, 118-3, …… , 118-N	切換開關
251, 252, 261, 262	轉換曲線
253, 263	量測值與量測條件對照表
214-1, 214-2, 214-3, …… , 214-N	隨後級
215-I	電容交換電路
217-1, 217-2, 217-3, …… , 217-N, 219-1, 219-2, 219-3, …… , 219-N	輸入端
220	量測／計算模組
222	量測單元
224	計算單元
300	電容交換電路
310	操作放大器
320	ADC 較低等級

伍、中文發明摘要：

一種管線式類比數位轉換器，包含有一管線架構，包含有複數個相互串接之類比數位轉換單元，該等類比數位轉換單元之一包含有一電容交換電路；以及一校正單元，耦接於該管線架構，用來依據一組校正常數校正該管線架構所輸出之輸出值；其中該電容交換電路係配合該管線式類比數位轉換器之誤差量測來切換該類比數位轉換單元中之電容配置，以得到該組校正常數。

陸、英文發明摘要：

A pipeline ADC includes a pipeline structure having a plurality of serially cascaded analog-to-digital converting units, one of which contains a capacitor switching circuit; and an error correction unit coupled to the pipeline structure, for correcting an output value of the pipeline structure according to a set of calibration constants. During error measurement of the pipeline ADC, the capacitor switching circuit switches to change capacitor allocation of the analog-to-digital converting unit, so as to obtain the set of calibration constants.

柒、指定代表圖：

(一)本案指定代表圖為：第(二)圖。

(二)本代表圖之元件代表符號簡單說明：

300 電容交換電路

310 操作放大器

320 ADC 較低等級

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

拾、申請專利範圍：

1. 一種管線式類比數位轉換器之誤差量測方法，該管線式類比數位轉換器具有複數個類比數位轉換單元，依序地串接（cascade）以形成一管線架構（pipeline），該方法包含有：
提供複數個固定偏壓組合至該等類比數位轉換單元之一之輸入端；
對應於每一固定偏壓組合，切換該類比數位轉換單元之電容配置以進行量測，當該類比數位轉換單元處於一第一電容配置時，量測該管線架構之輸出值以產生一第一量測值，當該類比數位轉換單元處於一第二電容配置時，量測該管線架構之輸出值以產生一第二量測值；以及
依據該第一量測值與該第二量測值計算一校正常數，該校正常數係對應於該類比數位轉換單元之誤差值。
2. 如申請專利範圍第 1 項所述之方法，其中該校正常數係為該第一量測值與該第二量測值之線性組合。
3. 如申請專利範圍第 1 項所述之方法，其中該切換電容配置之步驟係切換該類比數位轉換單元中一取樣電容及一維持電容之連接狀態。
4. 如申請專利範圍第 1 項所述之方法，其中該提供偏壓組合之步驟係包含有提供一參考電壓值至該類比數位轉換單元之類比輸入端，以及提供一參考訊號至該類比數位轉換單元之數位輸入端。
5. 一種管線式類比數位轉換器，包含有：
一管線架構，包含有複數個相互串接（cascade）之類比數位轉換單元，該等類比數位轉換單元之一包含有一電容交換電路；以及
一校正單元，耦接於該管線架構，用來依據一組校正常數校正該管線架構所輸出之輸出值；

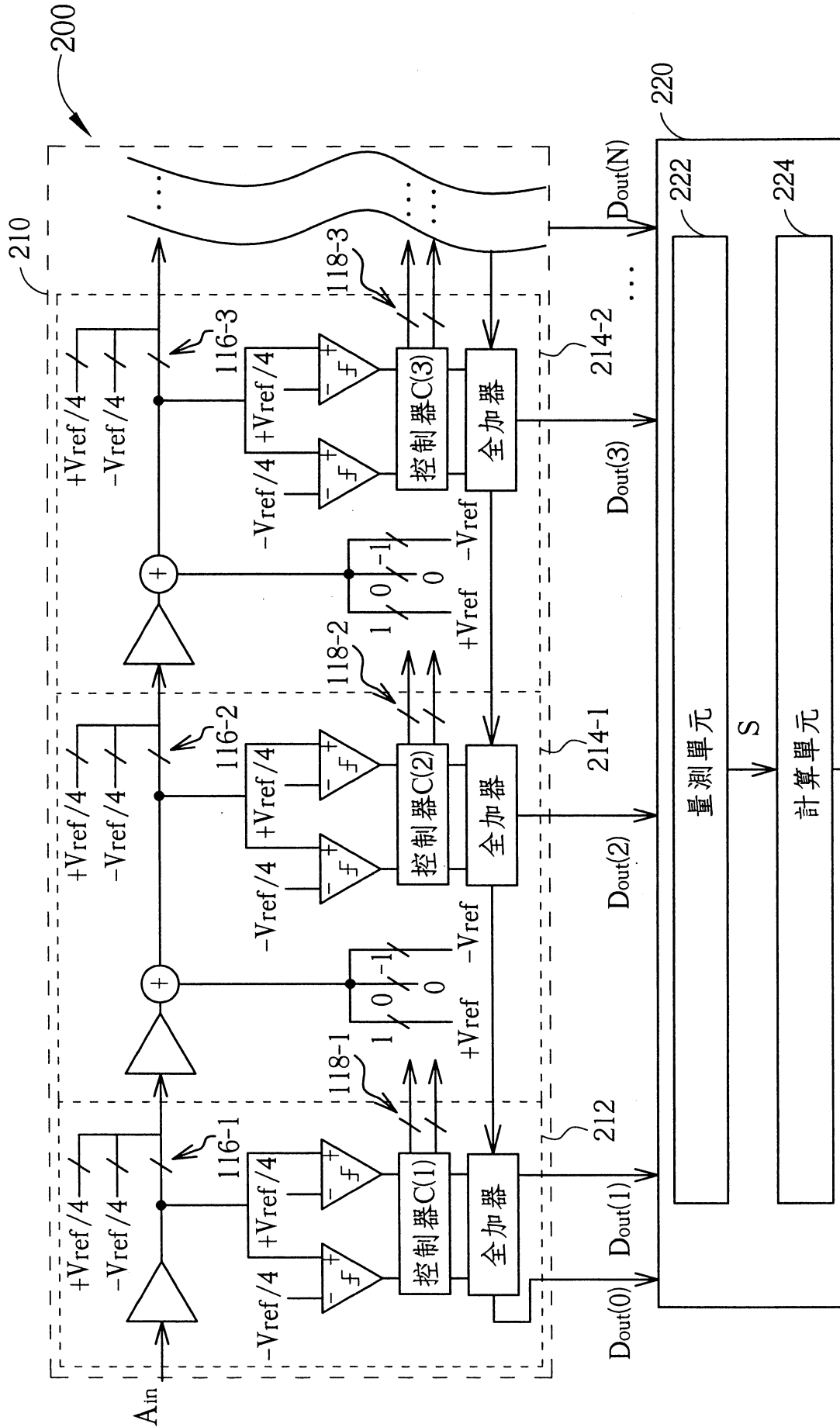
其中該電容交換電路係配合該管線式類比數位轉換器之誤差量測來切換該類比數位轉換單元中之電容配置，以得到該組校正常數。

6. 如申請專利範圍第 5 項所述之管線式類比數位轉換器，其中該校正單元包含有：
 - 一量測單元，耦接於該管線架構，用來量測複數個量測值；以及
 - 一計算單元，耦接於該量測單元，用來依據該等量測值計算該組校正常數。
7. 如申請專利範圍第 6 項所述之管線式類比數位轉換器，其中當該類比數位轉換單元處於一第一電容配置時，該量測單元量測該管線架構之輸出值以產生一第一量測值，當該類比數位轉換單元處於一第二電容配置時，該量測單元量測該管線架構之輸出值以產生一第二量測值。
8. 如申請專利範圍第 5 項所述之管線式類比數位轉換器，其中該電容交換電路包含有一取樣電容、一維持電容、以及複數個開關器。
9. 一種誤差量測電路，用於一管線式類比數位轉換器中，該誤差量測電路包含有：
 - 一第一電容；
 - 一第二電容；
 - 一輸出級，耦接於該第一電容、該第二電容、以及由該管線式類比數位轉換器之複數個轉換單元所組成之管線架構，具有一輸出端；以及
 - 一開關器組合，耦接於該第一電容及該第二電容，用來依據複數個控制訊號切換位於複數個固定偏壓及該輸出級之間之該第一電容與該第二電容之配置狀態，以於該輸出端產生複數個測量值。

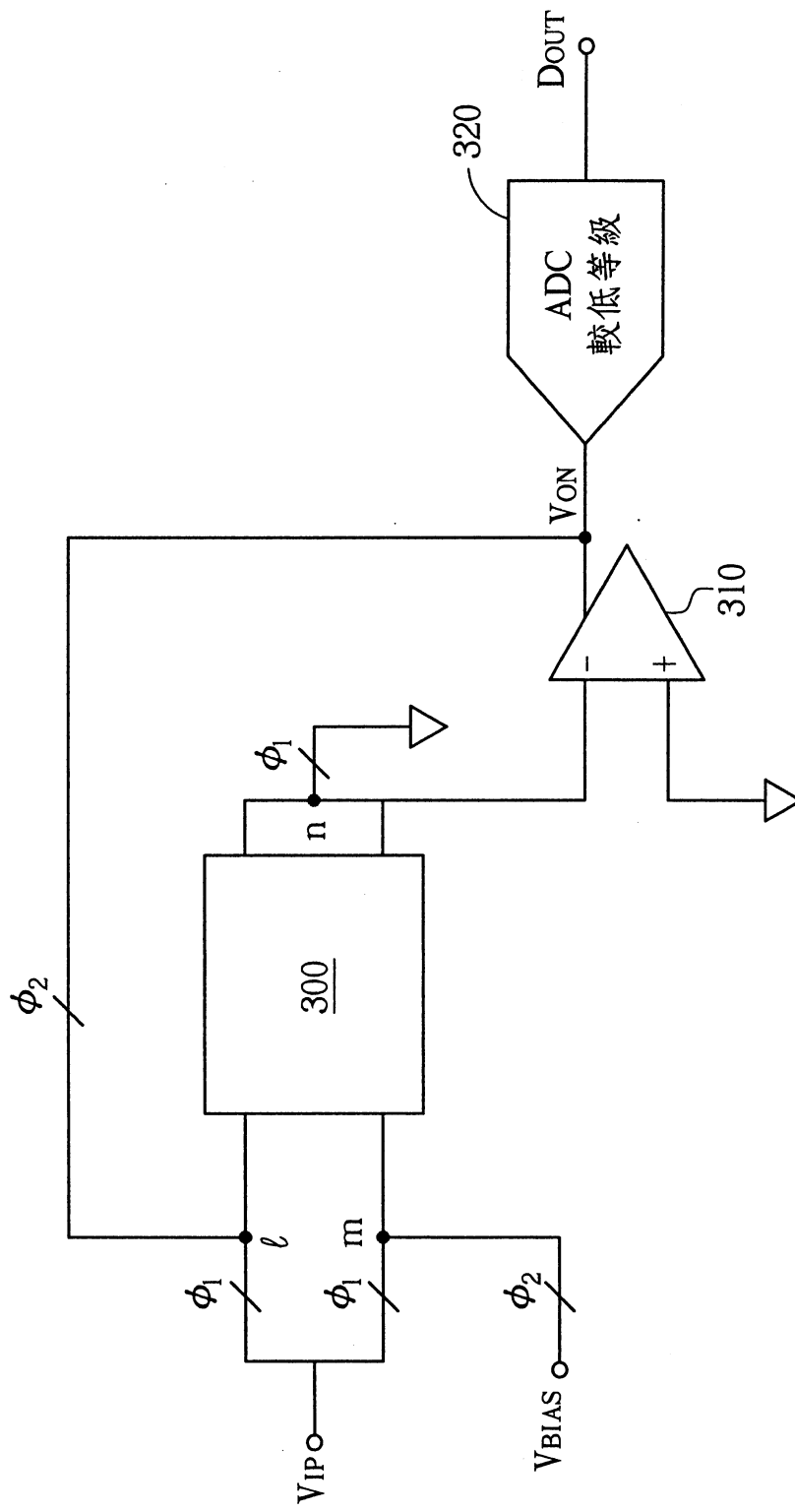
10. 如申請專利範圍第 9 項所述之誤差量測電路，其中該輸出級係為一操作放大器。

11. 如申請專利範圍第 9 項所述之誤差量測電路，其中該開關器組合包含有：
 - 一組第一開關器，用來選擇性地將該第一電容之一端連接至該等固定偏壓之一；以及
 - 一第二開關器，用來選擇性地將該第一電容之該端連接至該輸出級。

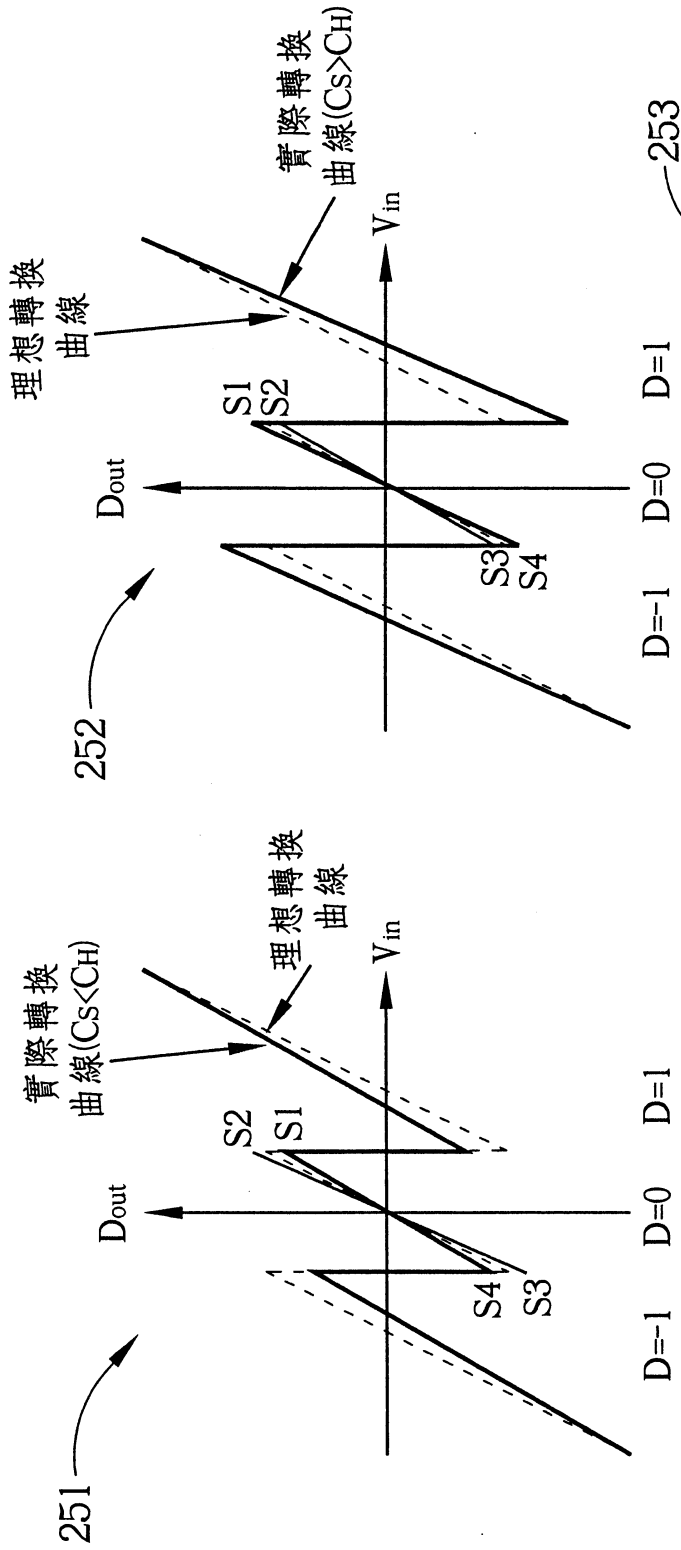
12. 如申請專利範圍第 11 項所述之誤差量測電路，其中該組第一開關器及該第二開關器係交互地制動 (activate)。



圖一
ERA, ERB

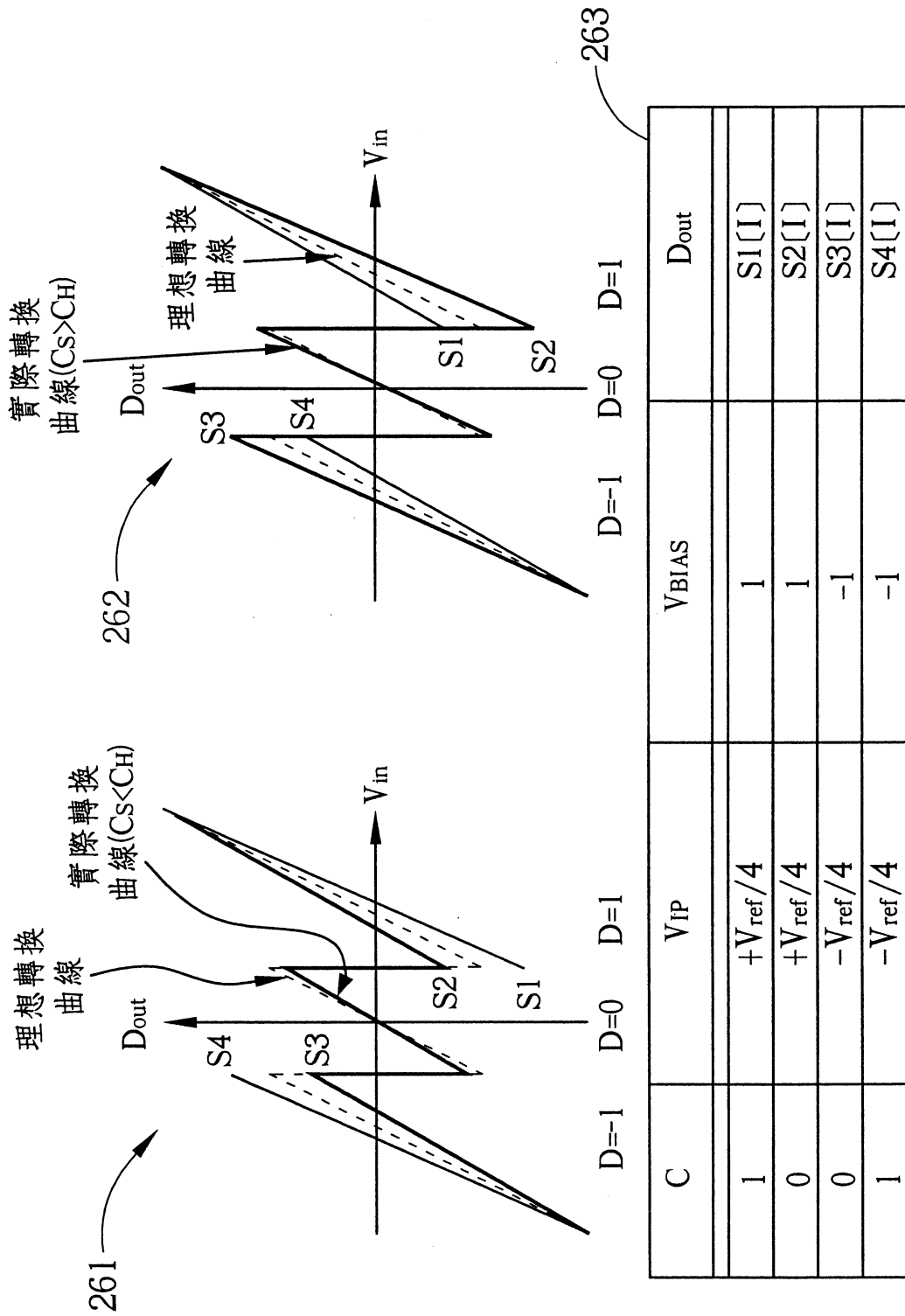


圖二

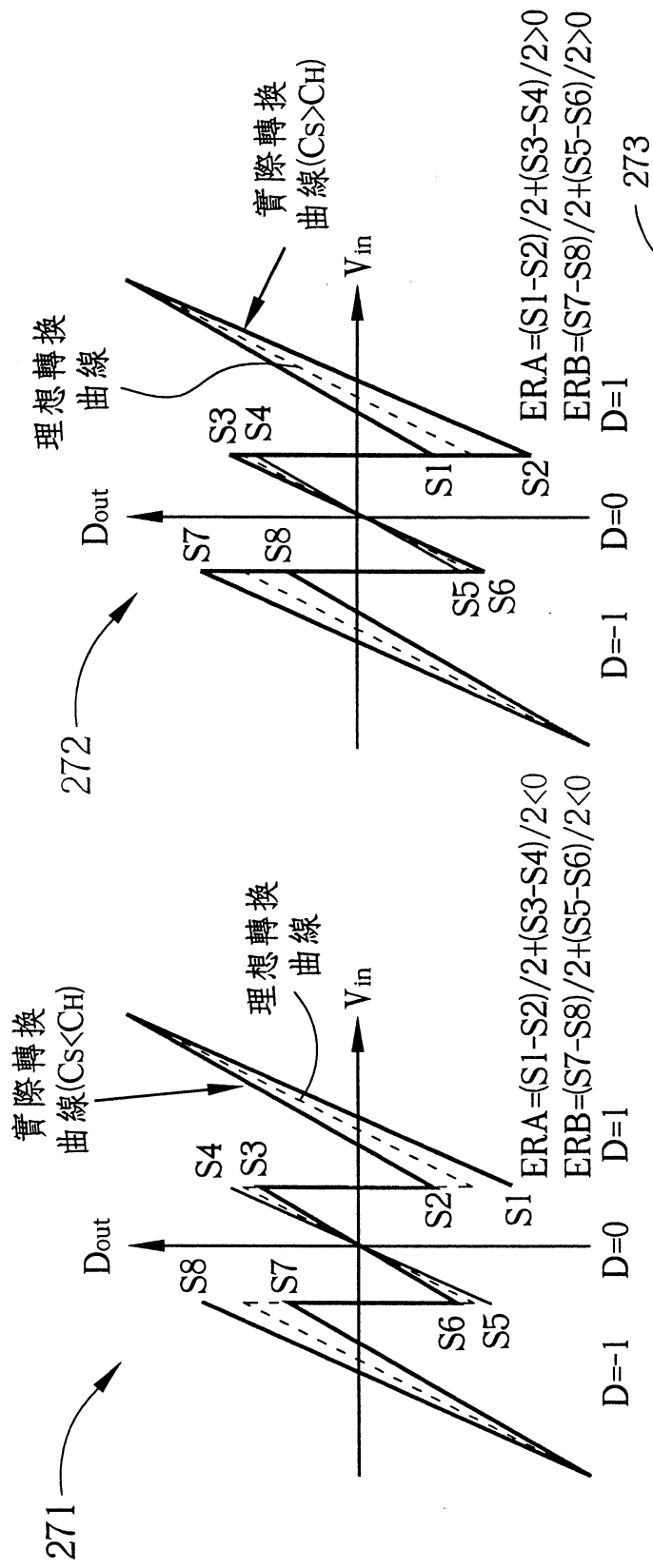


C	VIP	VBIAS	Dout
0	+V _{ref} /4	0	S1(I)
1	+V _{ref} /4	0	S2(I)
1	-V _{ref} /4	0	S3(I)
0	-V _{ref} /4	0	S4(I)

圖三



圖四



C	VIP	VBIAS	Dout
1	+V _{ref} /4	1	S1(I)
0	+V _{ref} /4	1	S2(I)
0	+V _{ref} /4	0	S3(I)
1	+V _{ref} /4	0	S4(I)
1	-V _{ref} /4	0	S5(I)
0	-V _{ref} /4	0	S6(I)
0	-V _{ref} /4	-1	S7(I)
1	-V _{ref} /4	-1	S8(I)

圖五

