

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号
特許第5106617号
(P5106617)

(45) 発行日 平成24年12月26日 (2012. 12. 26)

(24) 登録日 平成24年10月12日 (2012. 10. 12)

(51) Int. Cl.	F I
H O 3 K 17/687 (2006. 01)	H O 3 K 17/687 H
G O 9 G 3/30 (2006. 01)	G O 9 G 3/30 J
G O 9 G 3/20 (2006. 01)	G O 9 G 3/20 6 2 4 B
	G O 9 G 3/20 6 2 3 B
	G O 9 G 3/20 6 2 1 F

請求項の数 6 (全 54 頁)

(21) 出願番号 特願2010-256195 (P2010-256195)	(73) 特許権者 000153878
(22) 出願日 平成22年11月16日 (2010. 11. 16)	株式会社半導体エネルギー研究所
(62) 分割の表示 特願2004-564049 (P2004-564049) の分割	神奈川県厚木市長谷 3 9 8 番地
原出願日 平成16年2月23日 (2004. 2. 23)	(72) 発明者 木村 肇
(65) 公開番号 特開2011-91825 (P2011-91825A)	神奈川県厚木市長谷 3 9 8 番地 株式会社
(43) 公開日 平成23年5月6日 (2011. 5. 6)	半導体エネルギー研究所内
審査請求日 平成22年11月25日 (2010. 11. 25)	審査官 栗栖 正和
(31) 優先権主張番号 特願2003-55018 (P2003-55018)	
(32) 優先日 平成15年2月28日 (2003. 2. 28)	
(33) 優先権主張国 日本国 (JP)	

最終頁に続く

(54) 【発明の名称】 半導体装置及び電子機器

(57) 【特許請求の範囲】

【請求項 1】

負荷と、
第 1 のトランジスタと、
第 2 のトランジスタと、
前記第 1 のトランジスタのゲートと前記第 1 のトランジスタのソース及びドレインの他
方との導通又は非導通を制御することができる機能と、
前記第 2 のトランジスタのソース及びドレインの一方と前記第 2 のトランジスタのソ
ース及びドレインの他方との導通又は非導通を制御することができる機能と、
第 1 の電流を前記第 1 のトランジスタに供給することができる機能と、
第 2 の電流を前記第 1 のトランジスタ及び前記第 2 のトランジスタに供給すること
ができる機能と、
前記第 1 のトランジスタのドレイン電流及び前記第 2 のトランジスタのドレイン電流を
前記負荷に供給することができる機能と、を有し、
前記第 1 のトランジスタのソース及びドレインの一方は、前記第 2 のトランジスタのソ
ース及びドレインの一方と電氣的に接続され、
前記第 1 のトランジスタのゲートは、前記第 2 のトランジスタのゲートと電氣的に接続
されることを特徴とする半導体装置。

【請求項 2】

負荷と、

第 1 のトランジスタと、
第 2 のトランジスタと、
前記第 1 のトランジスタのゲートと前記第 1 のトランジスタのソース及びドレインの一方との導通又は非導通を制御することができる機能と、
第 1 の電流を前記第 2 のトランジスタに供給することができる機能と、
第 2 の電流を前記第 1 のトランジスタに供給することができる機能と、
前記第 1 のトランジスタのドレイン電流を前記負荷に供給することができる機能と、を有し、
前記第 1 のトランジスタのゲートは、前記第 2 のトランジスタのゲートと電氣的に接続されていることを特徴とする半導体装置。

10

【請求項 3】

負荷と、
第 1 のトランジスタと、
第 2 のトランジスタと、
第 1 の電流を生成する機能及び第 2 の電流を生成する機能を有する第 1 の電流源と、
前記第 1 のトランジスタのゲートと前記第 1 のトランジスタのソース及びドレインの他方との導通又は非導通を選択する手段と、
前記第 2 のトランジスタのソース及びドレインの一方と前記第 2 のトランジスタのソース及びドレインの他方との導通又は非導通を選択する手段と、
前記第 1 の電流を前記第 1 のトランジスタに供給する場合と、前記第 2 の電流を前記第 1 のトランジスタ及び前記第 2 のトランジスタに供給する場合と、前記第 1 のトランジスタのドレイン電流及び前記第 2 のトランジスタのドレイン電流を前記負荷に供給する場合と、を選択する手段と、を有し、
前記第 1 のトランジスタのソース及びドレインの一方は、前記第 2 のトランジスタのソース及びドレインの一方と電氣的に接続され、
前記第 1 のトランジスタのゲートは、前記第 2 のトランジスタのゲートと電氣的に接続されることを特徴とする半導体装置。

20

【請求項 4】

負荷と、
第 1 のトランジスタと、
第 2 のトランジスタと、
第 1 の電流を生成する機能及び第 2 の電流を生成する機能を有する第 1 の電流源と、
前記第 2 のトランジスタのゲートと前記第 2 のトランジスタのソース及びドレインの他方との導通又は非導通を選択する手段と、
前記第 2 のトランジスタのソース及びドレインの一方と前記第 2 のトランジスタのソース及びドレインの他方との導通又は非導通を選択する手段と、
前記第 1 の電流を前記第 1 のトランジスタに供給する場合と、前記第 2 の電流を前記第 1 のトランジスタ及び前記第 2 のトランジスタに供給する場合と、前記第 1 のトランジスタのドレイン電流及び前記第 2 のトランジスタのドレイン電流を前記負荷に供給する場合と、を選択する手段と、を有し、
前記第 1 のトランジスタのソース及びドレインの一方は、前記第 2 のトランジスタのソース及びドレインの一方と電氣的に接続され、
前記第 1 のトランジスタのゲートは、前記第 2 のトランジスタのゲートと電氣的に接続されることを特徴とする半導体装置。

30

40

【請求項 5】

負荷と、
第 1 のトランジスタと、
第 2 のトランジスタと、
第 1 の電流を生成する機能及び第 2 の電流を生成する機能を有する第 1 の電流源と、
前記第 1 のトランジスタのゲートと前記第 1 のトランジスタのソース及びドレインの

50

方との導通又は非導通を選択する手段と、

前記第2のトランジスタのゲートと前記第2のトランジスタのソース及びドレインの一方との導通又は非導通を選択する手段と、

前記第1の電流を前記第2のトランジスタに供給する場合と、前記第2の電流を前記第1のトランジスタに供給する場合と、前記第1のトランジスタのドレイン電流を前記負荷に供給する場合と、を選択する手段と、を有し、

前記第1のトランジスタのゲートは、前記第2のトランジスタのゲートと電氣的に接続されていることを特徴とする半導体装置。

【請求項6】

請求項1乃至請求項5のいずれか一項に記載の半導体装置と、
アンテナ、操作キー又は筐体と、を有する電子機器。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は負荷に供給する電流をトランジスタで制御する機能を設けた半導体装置に係り、特に電流によって輝度が変化する電流駆動型発光素子で形成された画素や、その信号線駆動回路を含む半導体装置に関する。

【背景技術】

【0002】

近年、画素を発光ダイオード(LED)などの発光素子で形成した、いわゆる自発光型の表示装置が注目を浴びている。このような自発光型の表示装置に用いられる発光素子としては、有機発光ダイオード(OLED(Organic Light Emitting Diode))、有機EL素子、エレクトロルミネッセンス(Electro Luminescence: EL)素子などとも言う)が注目を集めており、有機ELディスプレイなどに用いられるようになってきている。

20

【0003】

OLEDなどの発光素子は自発光型であるため、液晶ディスプレイに比べて画素の視認性が高く、バックライトが不要で応答速度が速い等の利点がある。また発光素子の輝度は、そこを流れる電流値によって制御される。

【0004】

30

このような自発光型の発光素子を用いた表示装置では、その駆動方式として単純マトリックス方式とアクティブマトリックス方式とが知られている。前者は構造は簡単であるが、大型かつ高輝度のディスプレイの実現が難しい等の問題があり、近年は発光素子に流れる電流を画素回路内部に設けた薄膜トランジスタ(TFT)によって制御するアクティブマトリックス方式の開発が盛んに行われている。

【0005】

このようなアクティブマトリックス方式の表示装置の場合、駆動TFTの電流特性のバラツキにより発光素子に流れる電流が変化し輝度がばらついてしまうという問題があった。

【0006】

40

つまり、このようなアクティブマトリックス方式の表示装置の場合、画素回路には発光素子に流れる電流を駆動する駆動TFTが用いられており、これらの駆動TFTの特性がばらつくことにより発光素子に流れる電流が変化し、輝度がばらついてしまうという問題があった。そこで画素回路内の駆動TFTの特性がばらついていても発光素子に流れる電流は変化せず、輝度のバラツキを抑えるための種々の回路が提案されている。

【先行技術文献】

【特許文献】

【0007】

【特許文献1】特許出願公表番号2002-517806号公報

【特許文献2】国際公開第01/06484号パンフレット

50

【特許文献3】特許出願公表番号2002-514320号公報

【特許文献4】国際公開第02/39420号パンフレット

【0008】

特許文献1乃至4は、いずれもアクティブマトリックス型表示装置の構成を開示したもので、特許文献1乃至3には、画素回路内に配置された駆動TFTの特性のバラツキによって発光素子に流れる電流が変化しないような回路構成が開示されている。この構成は、電流書き込み型画素、もしくは電流入力型画素などと呼ばれている。また特許文献4には、ソースドライバ回路内のTFTのバラツキによる信号電流の変化を抑制するための回路構成が開示されている。

【0009】

図6に、特許文献1に開示されている従来のアクティブマトリックス型表示装置の第1の構成例を示す。図6の画素は、ソース信号線601、第1～第3のゲート信号線602～604、電流供給線605、TFT606～609、保持容量610、EL素子611、信号電流入力用電流源612を有する。

【0010】

TFT606のゲート電極は、第1のゲート信号線602に接続され、第1の電極はソース信号線601に接続され、第2の電極は、TFT607の第1の電極、TFT608の第1の電極、およびTFT609の第1の電極に接続されている。TFT607のゲート電極は、第2のゲート信号線603に接続され、第2の電極はTFT608のゲート電極に接続されている。TFT608の第2の電極は、電流供給線605に接続されている。TFT609のゲート電極は、第3のゲート信号線604に接続され、第2の電極はEL素子611の陽極に接続されている。保持容量610はTFT608のゲート電極と電流供給線605との間に接続され、TFT608のゲート・ソース間電圧を保持する。電流供給線605およびEL素子611の陰極には、それぞれ所定の電位が入力され、互いに電位差を有する。

【0011】

図7を用いて、信号電流の書き込みから発光までの動作について説明する。図中、各部を示す図番は、図6に準ずる。図7(A)～(C)は、電流の流れを模式的に示している。図7(D)は、信号電流の書き込み時における各経路を流れる電流の関係を示しており、図7(E)は、同じく信号電流の書き込み時に、保持容量610に蓄積される電圧、つまりTFT608のゲート・ソース間電圧について示している。

【0012】

まず、第1のゲート信号線602および第2のゲート信号線603にパルスが入力され、TFT606、607がONする。このとき、ソース信号線を流れる電流、すなわち信号電流を I_{data} とする。

【0013】

ソース信号線には、電流 I_{data} が流れているので、図7(A)に示すように、画素内では、電流の経路は I_1 と I_2 とに分かれて流れる。これらの関係を図7(D)に示している。なお、 $I_{data} = I_1 + I_2$ であることは言うまでもない。

【0014】

TFT606がONした瞬間には、まだ保持容量610には電荷が保持されていないため、TFT608はOFFしている。よって、 $I_2 = 0$ となり、 $I_{data} = I_1$ となる。すなわちこの間は、保持容量610における電荷の蓄積による電流のみが流れている。

【0015】

その後、徐々に保持容量610に電荷が蓄積され、両電極間に電位差が生じ始める(図7(E))。両電極の電位差が V_{th} となると(図7(E) A点)、TFT608がONして、 I_2 が生ずる。先に述べたように、 $I_{data} = I_1 + I_2$ であるので、 I_1 は次第に減少するが、依然電流は流れており、さらに保持容量には電荷の蓄積が行われる。

【0016】

保持容量610においては、その両電極の電位差、つまりTFT608のゲート・ソー

10

20

30

40

50

ス間電圧が所望の電圧、つまりT F T 6 0 8がI d a t aの電流を流すことが出来るだけの電圧(V G S)になるまで電荷の蓄積が続く。やがて電荷の蓄積が終了する(図7(E) B点)と、電流I 1は流れなくなり、さらにT F T 6 0 8はそのときのV G Sに見合った電流が流れ、I d a t a = I 2となる(図7(B))。こうして、定常状態に達する。以上で信号の書き込み動作が完了する。最後に第1のゲート信号線6 0 2および第2のゲート信号線6 0 3の選択が終了し、T F T 6 0 6、6 0 7がO F Fする。

【0 0 1 7】

続いて、発光動作に移る。第3のゲート信号線6 0 4にパルスが入力され、T F T 6 0 9がO Nする。保持容量6 1 0には、先ほど書き込んだV G Sが保持されているため、T F T 6 0 8はO Nしており、電流供給線6 0 5から、I d a t aの電流が流れる。これによりE L素子6 1 1が発光する。このとき、T F T 6 0 8が飽和領域において動作するようにしておけば、T F T 6 0 8のソース・ドレイン間電圧が変化したとしても、I d a t aは変わりなく流れることが出来る。

【0 0 1 8】

このように、設定した電流を出力する動作を、出力動作と呼ぶことにする。以上に一例を示した、電流書き込み型画素のメリットとして、T F T 6 0 8の特性等にばらつきがあった場合であっても、保持容量6 1 0には、電流I d a t aを流すのに必要なゲート・ソース間電圧が保持されるため、所望の電流を正確にE L素子に供給することが出来、よってT F Tの特性ばらつきに起因した輝度ばらつきを抑えることが可能になる点がある。

【0 0 1 9】

以上の例は、画素回路内での駆動T F Tのバラツキによる電流の変化を補正するための技術に関するものであるが、ソースドライバ回路内においても同一の問題が発生する。特許文献4には、ソースドライバ回路内でのT F Tの製造上のバラツキによる信号電流の変化を防止するための回路構成が開示されている。

【発明の概要】

【発明が解決しようとする課題】

【0 0 2 0】

このように、従来の電流駆動回路やこれを用いた表示装置においては、信号電流とT F Tを駆動するための電流あるいは信号電流と発光時に発光素子に流れる電流とが等しいか、あるいは比例関係を保つように構成されている。

【0 0 2 1】

従って、発光素子を駆動するための駆動T F Tの駆動電流が小さい場合や、発光素子で暗い階調の表示を行おうとする場合、信号電流もそれに比例して小さくなってしまふ。よって、信号電流を駆動T F Tや発光素子に供給するために用いられる配線の寄生容量は極めて大きいため、信号電流が小さいと配線の寄生容量を充電する時定数が大きくなり、信号書き込み速度が遅くなってしまふという問題点がある。つまり、トランジスタに電流を供給して、該トランジスタが該電流を流すのに必要な電圧をゲート端子に生成させる速度が、遅くなってしまふことが問題となっている。

【0 0 2 2】

本発明は上述した課題を解決するためになされたもので、信号電流が小さな場合であっても信号の書き込み速度や素子駆動速度を向上させることのできる電流駆動回路及びこれを用いた表示装置を提供することを目的とする。

【課題を解決するための手段】

【0 0 2 3】

そこで、本発明では、設定動作を素早く完了させるために、トランジスタのゲート端子の電位が事前に所定の電位になるようにし、その後、設定動作を行う。所定の電位は、設定動作が完了したとき(定常状態になったとき)の電位と概ね等しい。そのため、すばやく設定動作を行うことが出来る。なお、本発明においていう設定動作とは、トランジスタに電流を供給して、前記トランジスタが前記電流を流すのに必要な電圧をゲート端子に生成させる動作のことである。

【 0 0 2 4 】

また、設定動作を素早く完了させるために、トランジスタのゲート端子の電位が事前に所定の電位になるようにする動作をプリチャージ動作と呼び、そのような機能を有する回路をプリチャージ手段と呼ぶことにする。

【 0 0 2 5 】

本発明は、負荷に第 1 の電流を供給するトランジスタを有する半導体装置であって、該トランジスタのゲート端子の電位を、該トランジスタに第 2 の電流を流すことによって所定の電位にするプリチャージ手段を有することを特徴とする半導体装置である。

【 0 0 2 6 】

つまり、該トランジスタに設定動作を行う場合、電流値が小さいと、なかなか定常状態に達せず、電流の書き込み動作が完了しない。そこで、設定動作を行う前に、プリチャージ動作を行う。プリチャージ動作を行うことにより、設定動作を行ったときに定常状態になったときの電位と、概ね等しい状態になっている。つまり、該トランジスタのゲート端子の電位が、プリチャージ動作を行うことによって、すばやく充電される。そのため、プリチャージ動作の後、設定動作を行うと、より早く完了させることが出来るようになる。

10

【 0 0 2 7 】

なお、該プリチャージ動作は、設定動作の時よりも大きな電流を流すことにより行う。そのため、該トランジスタのゲート端子の電位はすばやく充電される。

【 0 0 2 8 】

また、本発明は、表示素子と、該表示素子に電流を供給するトランジスタと、該トランジスタのゲート端子の電位を所定の電位にするプリチャージ手段と、を有することを特徴とする半導体装置である。

20

【 0 0 2 9 】

信号線駆動回路は、信号線に電流を供給するトランジスタと前記トランジスタのゲート端子の電位を所定の電位にするプリチャージ手段とを有することを特徴とする。また、本発明は、信号線と、該信号線に電流を供給するトランジスタと、該トランジスタのゲート端子の電位を所定の電位にするプリチャージ手段と、を有する信号線駆動回路を備えたことを特徴とする半導体装置である。

【 0 0 3 0 】

また、本発明は、負荷に電流を供給するトランジスタに第 1 の電流を供給して、該トランジスタが該第 1 の電流を流すのに必要な電圧をゲート端子に生成させた後、該トランジスタに第 2 の電流を供給して、該トランジスタが該第 2 の電流を流すのに必要な電圧をゲート端子に生成させるステップを有することを特徴とする半導体装置である。

30

【 0 0 3 1 】

また、本発明は、負荷に電流を供給するトランジスタのゲート端子の電位に対し、該トランジスタが定常状態となる所定の電位になるようにした後、該トランジスタに電流を供給して、該トランジスタが該電流を流すのに必要な電圧をゲート端子に生成させるステップを有することを特徴とする半導体装置である。

【 0 0 3 2 】

また、本発明は、上記構成によって、該第 1 の電流が、該第 2 の電流よりも大きいことを特徴とする半導体装置である。

40

【 0 0 3 3 】

なお、本発明において適用可能なトランジスタの種類に限定はない。例えば、薄膜トランジスタ (T F T) でもよい。 T F T のなかでも、半導体層が非晶質 (アモルファス) のものでもよいし、多結晶 (ポリクリスタル) でも、単結晶のものでもよい。その他のトランジスタとして、単結晶基板において作られたトランジスタでもよいし、 S O I 基板において作られたトランジスタでもよいし、ガラス基板上に形成されたトランジスタでもよいし、プラスチック基板上に形成されたトランジスタでもよいし、どのような基板の上に形成されたトランジスタでもよい。その他にも、有機物やカーボンナノチューブで形成されたトランジスタでもよい。また、 M O S 型トランジスタでもよいし、バイポーラ型トラン

50

ジスタでもよい。

【0034】

なお、本発明において、接続されているとは、電氣的に接続されていることと同義である。したがって、間に、別の素子やスイッチなどが配置されていてもよい。

【発明の効果】

【0035】

本発明では、設定動作の前に、プリチャージ動作が行われる。そのため、電流値が小さくても、すばやく、設定動作を行うことが出来る。そのため、出力動作において、正確な電流を出力することが出来る。

【図面の簡単な説明】

10

【0036】

【図1】図1は、本発明の電流源回路の構成を説明する図である。

【図2】図2は、本発明の電流源回路の動作を説明する図である。

【図3】図3は、本発明の電流源回路の動作を説明する図である。

【図4】図4は、本発明の電流源回路の動作を説明する図である。

【図5】図5は、本発明の電流源回路の電流と電圧の時間変化を説明する図である。

【図6】図6は、従来の画素の構成を説明する図である。

【図7】図7は、従来の画素の動作を説明する図である。

【図8】図8は、本発明の電流源回路の動作を説明する図である。

【図9】図9は、本発明の電流源回路の構成を説明する図である。

20

【図10】図10は、本発明の電流源回路の動作を説明する図である。

【図11】図11は、本発明の電流源回路の動作を説明する図である。

【図12】図12は、本発明の電流源回路の動作を説明する図である。

【図13】図13は、本発明の電流源回路の構成を説明する図である。

【図14】図14は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図15】図15は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図16】図16は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図17】図17は、本発明の電流源回路の構成を説明する図である。

【図18】図18は、本発明の電流源回路の構成を説明する図である。

【図19】図19は、本発明の電流源回路の構成を説明する図である。

30

【図20】図20は、本発明の電流源回路の構成を説明する図である。

【図21】図21は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図22】図22は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図23】図23は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図24】図24は、本発明の電流源回路の構成を説明する図である。

【図25】図25は、本発明の電流源回路の構成を説明する図である。

【図26】図26は、本発明の電流源回路の動作を説明する図である。

【図27】図27は、本発明の電流源回路の動作を説明する図である。

【図28】図28は、本発明の電流源回路の構成を説明する図である。

【図29】図29は、本発明の電流源回路の動作を説明する図である。

40

【図30】図30は、本発明の電流源回路の動作を説明する図である。

【図31】図31は、本発明の電流源回路の動作を説明する図である。

【図32】図32は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図33】図33は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図34】図34は、本発明の電流源回路のある動作での接続状況を説明する図である。

【図35】図35は、本発明の電流源回路の構成を説明する図である。

【図36】図36は、本発明の電流源回路の構成を説明する図である。

【図37】図37は、本発明の電流源回路の構成を説明する図である。

【図38】図38は、本発明の電流源回路の動作を説明する図である。

【図39】図39は、本発明の電流源回路の動作を説明する図である。

50

- 【図 4 0】図 4 0 は、本発明の電流源回路の動作を説明する図である。
- 【図 4 1】図 4 1 は、本発明の電流源回路の動作を説明する図である。
- 【図 4 2】図 4 2 は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 【図 4 3】図 4 3 は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 【図 4 4】図 4 4 は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 【図 4 5】図 4 5 は、本発明の電流源回路の構成を説明する図である。
- 【図 4 6】図 4 6 は、本発明の電流源回路の構成を説明する図である。
- 【図 4 7】図 4 7 は、本発明の画素の構成を説明する図である。
- 【図 4 8】図 4 8 は、本発明の電流源回路の動作を説明する図である。
- 【図 4 9】図 4 9 は、本発明の電流源回路の動作を説明する図である。 10
- 【図 5 0】図 5 0 は、本発明の電流源回路の動作を説明する図である。
- 【図 5 1】図 5 1 は、本発明の電流源回路の構成を説明する図である。
- 【図 5 2】図 5 2 は、本発明の電流源回路の構成を説明する図である。
- 【図 5 3】図 5 3 は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 【図 5 4】図 5 4 は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 【図 5 5】図 5 5 は、本発明の電流源回路のある動作での接続状況を説明する図である。
- 【図 5 6】図 5 6 は、本発明の電流源回路の構成を説明する図である。
- 【図 5 7】図 5 7 は、本発明の電流源回路の動作を説明する図である。
- 【図 5 8】図 5 8 は、本発明の電流源回路の動作を説明する図である。
- 【図 5 9】図 5 9 は、本発明の電流源回路の動作を説明する図である。 20
- 【図 6 0】図 6 0 は、本発明の電流源回路の構成を説明する図である。
- 【図 6 1】図 6 1 は、本発明の電流源回路の構成を説明する図である。
- 【図 6 2】図 6 2 は、本発明の電流源回路の構成を説明する図である。
- 【図 6 3】図 6 3 は、本発明の表示装置の構成を示す図である。
- 【図 6 4】図 6 4 は、本発明の表示装置の構成を示す図。
- 【図 6 5】図 6 5 は、本発明の信号線駆動回路の構成の一部を説明する図。
- 【図 6 6】図 6 6 は、本発明の信号線駆動回路の構成の一部を説明する図。
- 【図 6 7】図 6 7 は、本発明の信号線駆動回路の構成の一部を説明する図。
- 【図 6 8】図 6 8 は、本発明の画素の構成を説明する図。
- 【図 6 9】図 6 9 は、本発明の画素の構成を説明する図。 30
- 【図 7 0】図 7 0 は、本発明の画素の構成を説明する図。
- 【図 7 1】図 7 1 は、本発明の画素の構成を説明する図。
- 【図 7 2】図 7 2 は、本発明の画素の構成を説明する図。
- 【図 7 3】図 7 3 は、本発明の画素の構成を説明する図。
- 【図 7 4】図 7 4 は、本発明の画素の構成を説明する図。
- 【図 7 5】図 7 5 は、本発明の画素の構成を説明する図。
- 【図 7 6】図 7 6 は、本発明が適用される電子機器の図。
- 【図 7 7】図 7 7 は、本発明の画素の構成を説明する図。
- 【図 7 8】図 7 8 は、本発明の画素の構成を説明する図。
- 【図 7 9】図 7 9 は、本発明の画素構成を説明する模式図である。 40
- 【発明を実施するための形態】
- 【0037】

以下、本発明の実施の形態について図面を参照しながら説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。

【0038】

(実施の形態 1)

本発明は、EL素子などのような発光素子を有する画素だけでなく、電流源を有する様々なアナログ回路に適用することが出来る。そこでまず、本実施の形態では、本発明の基

本原理について述べる。

【 0 0 3 9 】

まず、図 1 に、本発明の基本原理に基づく電流源回路の構成について示す。常に電流源（または、その一部）として動作する電流源トランジスタ 1 0 1 と、回路の状態に応じて、動作が異なる切り替えトランジスタ 1 0 2 とがあり、電流源トランジスタ 1 0 1 と切り替えトランジスタ 1 0 2 と配線 1 1 0 とは、直列に接続されている。電流源トランジスタ 1 0 1 のゲート端子には、容量素子 1 0 4 の一方の端子が接続されている。容量素子 1 0 4 の他方の端子は、配線 1 1 1 に接続されている。そのため、電流源トランジスタ 1 0 1 のゲート端子の電位を保持することが出来る。また、電流源トランジスタ 1 0 1 のゲート端子とドレイン端子とは、スイッチ 1 0 5 を介して接続されており、スイッチ 1 0 5 のオンオフによって、容量素子 1 0 4 の電荷の保持を制御できる。電流源トランジスタ 1 0 1 と配線 1 1 2 とは、基本電流源 1 0 8 とスイッチ 1 0 6 を介して接続されている。また、それと並列に、電流源トランジスタ 1 0 1 と配線 1 1 6 とは、第 2 基本電流源 1 1 5 とスイッチ 1 1 4 を介して接続されている。同様に、それらと並列に、電流源トランジスタ 1 0 1 と配線 1 1 3 とは、負荷 1 0 9 とスイッチ 1 0 7 を介して接続されている。

10

【 0 0 4 0 】

また、切り替えトランジスタ 1 0 2 には、状態によって、電流源（または、その一部）として動作する場合と、ソース・ドレイン間で電流が流れないように動作する場合（または、スイッチとして動作する場合）とで、切り替えを行うことが出来る手段が接続されている。ここで、切り替えトランジスタ 1 0 2 が、電流源（の一部）として動作する場合を、電流源動作と呼ぶことにする。また、切り替えトランジスタ 1 0 2 が、そのソース・ドレイン間で電流が流れないような状態で動作する場合（または、スイッチとして動作する場合）、または、ソース・ドレイン間の電圧が小さい状態で動作する場合を、短絡動作と呼ぶことにする。

20

【 0 0 4 1 】

切り替えトランジスタ 1 0 2 に関して、電流源動作や短絡動作を実現するために、様々な構成を用いることが出来る。

【 0 0 4 2 】

そこで、本実施の形態では、一例として、図 1 に構成を示す。図 1 では、切り替えトランジスタ 1 0 2 のソース端子とドレイン端子とを、スイッチ 1 0 3 を介して、接続できるようにしている。そして、切り替えトランジスタ 1 0 2 のゲート端子は、電流源トランジスタ 1 0 1 のゲート端子と接続されている。スイッチ 1 0 3 を用いて、切り替えトランジスタ 1 0 2 の動作を、電流源動作か短絡動作かに切り替えることが出来る。

30

【 0 0 4 3 】

また、図 1 のような構成の回路を用いると、プリチャージ動作を行うことが出来る。そのため、プリチャージ動作を行った後、設定動作を行うと、すばやく、定常状態にすることが出来る。つまり、すばやく、設定動作を完了させることが出来る。

【 0 0 4 4 】

そこで、図 1 の動作について述べる。まず、図 2 に示すように、スイッチ 1 0 3、1 0 5、1 1 4 をオンにし、スイッチ 1 0 7、1 0 6 をオフにする。すると、切り替えトランジスタ 1 0 2 のソース端子とドレイン端子とは、概ね同じ電位となる。つまり、切り替えトランジスタ 1 0 2 のソース・ドレイン間では、ほとんど電流が流れず、スイッチ 1 0 3 の方に電流が流れるようになる。そのため、第 2 基本電流源 1 1 5 に流れる電流 I_{b2} が、容量素子 1 0 4 や電流源トランジスタ 1 0 1 に流れる。そして、電流源トランジスタ 1 0 1 のソース・ドレイン間に流れる電流と、第 2 基本電流源 1 1 5 に流れる電流 I_{b2} とが等しくなると、容量素子 1 0 4 には、電流が流れなくなる。つまり、定常状態になる。そしてそのときのゲート端子の電位が、容量素子 1 0 4 に蓄積される。つまり、電流源トランジスタ 1 0 1 のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、プリチャージ動作に相当する。そしてその時、切り替えトランジスタ 1 0 2 は、短絡動作を行っていることになる。

40

50

【 0 0 4 5 】

次に、図 3 に示すように、スイッチ 1 0 5、1 0 6 をオンにし、スイッチ 1 0 3、1 0 7、1 1 4 をオフにする。すると、スイッチ 1 0 3 はオフになっているので、切り替えトランジスタ 1 0 2 のソース・ドレイン間に電流が流れることになる。そのため、基本電流源 1 0 8 に流れる電流 I_{b1} が、容量素子 1 0 4 や電流源トランジスタ 1 0 1 や切り替えトランジスタ 1 0 2 に流れる。このとき、電流源トランジスタ 1 0 1 と切り替えトランジスタ 1 0 2 とは、ゲート端子が互いに接続されている。したがって、それらが一体となって、マルチゲートのトランジスタとして動作することになる。そのマルチゲートのトランジスタのゲート長 L は、電流源トランジスタ 1 0 1 の L よりも大きくなる。一般に、トランジスタのゲート長 L が大きくなると、そこを流れる電流は小さくなる。

10

【 0 0 4 6 】

そして、そのマルチゲートのトランジスタのソース・ドレイン間に流れる電流と、基本電流源 1 0 8 に流れる電流 I_{b1} とが等しくなると、容量素子 1 0 4 には、電流が流れなくなる。つまり、定常状態になる。そしてそのときのゲート端子の電位が、容量素子 1 0 4 に蓄積される。つまり、マルチゲートのトランジスタ（電流源トランジスタ 1 0 1 と切り替えトランジスタ 1 0 2）のソース・ドレイン間に電流 I_{b1} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、設定動作に相当する。そしてその時、切り替えトランジスタ 1 0 2 は、電流源動作を行っていることになる。

【 0 0 4 7 】

なお、このとき、基本電流源 1 0 8 に流れる電流 I_{b1} 、第 2 基本電流源 1 1 5 に流れる電流 I_{b2} 、電流源トランジスタ 1 0 1 と切り替えトランジスタ 1 0 2 のトランジスタサイズ（ゲート幅 W やゲート長 L など）を適切に設定することにより、容量素子 1 0 4 に蓄積される電荷、つまり、電流源トランジスタ 1 0 1 のゲート端子の電位が、プリチャージ動作の時と設定動作の時とで、概ね等しい電圧になるようにしておく。

20

【 0 0 4 8 】

すると、基本電流源 1 0 8 に流れる電流 I_{b1} よりも、第 2 基本電流源 1 1 5 に流れる電流 I_{b2} の方が、電流値が大きい場合、プリチャージ動作において、すばやく、容量素子 1 0 4 を充電し、定常状態にすることが可能となる。そして、その後、設定動作において、たとえ、基本電流源 1 0 8 に流れる電流 I_{b1} が小さくても、すばやく、定常状態にすることが出来る。なぜなら、プリチャージ動作によって、容量素子 1 0 4 は、概ね充電

30

【 0 0 4 9 】

次に、図 4 に示すように、スイッチ 1 0 3、1 0 5、1 0 6、1 1 4 をオフにし、スイッチ 1 0 7 をオンにする。すると、負荷 1 0 9 の方に電流が流れる。以上の動作は、出力動作に相当する。

【 0 0 5 0 】

このように、スイッチ 1 0 3 のオンオフを制御することにより、プリチャージ動作において流れる電流を大きくすることが出来るため、すばやく、定常状態にすることが出来る。つまり、電流が流れる配線に寄生している負荷（配線抵抗や交差容量など）による影響を少なくし、すばやく、定常状態にすることが出来る。その時、既に、設定動作のときの定常状態と、概ね近い状態になっている。そのため、プリチャージ動作のあと、設定動作において、素早く定常状態にすることが出来る。

40

【 0 0 5 1 】

したがって、例えば、負荷 1 0 9 が E L 素子で有る場合、E L 素子を低階調で発光させたい場合の信号書き込み時、つまり、設定動作において電流値が小さい時にも、すばやく信号を書き込むことが出来る。そこで次に、以上の動作のときの電流と電圧の変化を、図 5 に示す。図 5 は、図 7 (D) (E) と同様に、横軸が時間であり、縦軸が電流 (I) および電圧 (V) である。グラフ 5 0 1 は、保持容量 1 0 4 などを通る電流 I_1 の大きさを表しており、グラフ 5 0 2 は、電流源トランジスタ 1 0 1 を流れる電流 I_2 の大きさを表している。そして、時刻 $T1b$ までは、図 2 のように動作しており、プリチャージ動作

50

を行っている。そして、時刻 $T1b$ から時刻 $T2b$ までは、図 3 のように動作しており、設定動作を行っている。

【0052】

図 5 では、プリチャージ動作を行っているときには、時刻 $T2a$ において、定常状態になっている。また、設定動作を行っているときには、時刻 $T2b$ において、定常状態になっている。したがって、時刻 $T2a$ のときにおける、電流源トランジスタ 101 のゲート端子の電位が、時刻 $T2b$ のときの電位と概ね等しくなるように、各々のトランジスタのサイズ（ゲート幅 W 、ゲート長 L ）が設計されていれば、すばやく設定動作を行うことが出来る。

【0053】

そこで、プリチャージ動作の時と設定動作の時とで、容量素子 104 に蓄積される電圧、つまり、電流源トランジスタ 101 のゲート端子の電位が、概ね等しい電圧になるための条件について述べる。まず、電流源トランジスタ 101 のゲート幅を W_a 、ゲート長を L_a とし、切り替えトランジスタ 102 のゲート幅を W_b 、ゲート長を L_b とする。なお、ここでは、簡単のため、 $W_a = W_b$ であるとする。そして、設定動作の時に流れる電流（図 3 の場合は、基本電流源 108 に流れる電流 I_{b1} ）を A 倍すると、プリチャージ動作の時に流れる電流（図 2 の場合は、第 2 基本電流源 115 に流れる電流 I_{b2} ）の大きさと等しいとする。

【0054】

一般に、トランジスタのソース・ドレイン間に流れる電流は、チャネル幅 W とチャネル長 L の比率： W/L に比例する。そのため、プリチャージ動作の時のゲート幅とゲート長の比率： W_a/L_a と、設定動作の時のゲート幅とゲート長の比率： $W_a/(L_a + L_b)$ との関係を考える。すると、基本電流源 108 に流れる電流 I_{b1} を A 倍すると、第 2 基本電流源 115 に流れる電流 I_{b2} の大きさと等しくなるので、 $W_a/(L_a + L_b)$ を A 倍すれば、 W_a/L_a になるように、各々の値を設定すればよいことになる。そのようにすれば、電流源トランジスタ 101 と切り替えトランジスタ 102 の電流特性が概ね同じであれば、時刻 $T2a$ のときにおける、電流源トランジスタ 101 のゲート端子の電位は、時刻 $T2b$ のときの電位と、概ね等しくなる。

【0055】

図 5 では、時刻 $T2a$ のときにおける、電流源トランジスタ 101 のゲート端子の電位が、時刻 $T2b$ のときとは、差があるように記載されているが、これは、説明を分かりやすくするために、記載したにすぎない。よって、図 5 には、限定されない。

【0056】

なお、プリチャージ動作の時には、図 2 では、スイッチ 103、105、114 をオンにし、スイッチ 107、106 をオフにして、第 2 基本電流源 115 の電流が流れて、基本電流源 108 の電流が流れないようにしているが、これに限定されない。例えば、図 8 に示すように、スイッチ 103、105、114、106 をオンにし、スイッチ 107 をオフにして、第 2 基本電流源 115 と基本電流源 108 の電流が流れるようにしてもよい。

【0057】

また、プリチャージ動作の時に流れる電流と、設定動作の時に流れる電流とで、大きさを変えるために、図 1 では、第 2 基本電流源 115 と基本電流源 108 という、2 つの電流源や、2 つのスイッチを用いて、各々の電流を流すかどうかを制御していたが、これに限定されない。例えば、図 9 に示すように、基本電流源 108 のみを用いて、制御してもよい。あるいは、スイッチ 106 を配置せずに、電流の大きさを制御してもよい。図 9 の構成における動作を、図 10 ~ 図 12 に示す。ただしこの場合、プリチャージ動作の時（図 10）と、設定動作の時（図 11）とでは、基本電流源 108 に流れる電流の大きさは、その動作に応じた値となり、通常は異なった値となっている。

【0058】

なお、負荷 109 は、何でもよい。抵抗などのような素子でも、トランジスタでも、E

10

20

30

40

50

L素子でも、そのほかの発光素子でも、トランジスタと容量とスイッチなどで構成された電流源回路でもよい。信号線でも、信号線とそれに接続された画素でもよい。その画素には、EL素子やFEDで用いる素子など、どのような表示素子を含んでいてもよい。

【0059】

なお、容量素子104は、電流源トランジスタ101や切り替えトランジスタ102などのゲート容量によって、代用することが出来る。その場合は、容量素子104を省略できる。

【0060】

なお、配線110と配線111とは、高電位側電源V_{dd}が供給されているが、これに限定されない。各々の配線の電位が同じでもよいし、異なっても良い。配線111は、容量素子104の電荷を保存できるようになっていればよい。また、配線110または配線111は、常に同じ電位のまま保たれている必要はない。設定動作と出力動作とで、電位が異なっても、正常に動作する場合は、問題ない。

【0061】

なお、配線112、配線113、配線116は、低電位側電源V_{ss}が供給されているが、これに限定されない。各々の配線の電位が同じでもよいし、異なっても良い。また、配線112、配線113、配線116は、常に同じ電位のまま保たれている必要はない。設定動作と出力動作とで、電位が異なっても、正常に動作する場合は、問題ない。

【0062】

なお、容量素子104は、電流源トランジスタ101のゲート端子と配線111とに接続されているが、これに限定されない。最も望ましいのは、電流源トランジスタ101のゲート端子とソース端子に接続されていることが望ましい。なぜなら、トランジスタの動作は、ゲート・ソース間電圧によって決定されるため、ゲート端子とソース端子の間で、電圧を保持していると、他の影響（配線抵抗などによる電圧降下などの影響）を受けにくいからである。もし、容量素子104が電流源トランジスタ101のゲート端子と別の配線との間に配置されていたら、その別の配線における電圧降下量によって、電流源トランジスタ101のゲート端子の電位が変わってしまう可能性がある。

【0063】

なお、電流源動作の時に、電流源トランジスタ101と切り替えトランジスタ102とは、マルチゲートのトランジスタとして動作するため、これらのトランジスタは同極性（同じ導電型を有する）とすることが望ましい。

【0064】

なお、電流源動作の時に、電流源トランジスタ101と切り替えトランジスタ102とは、マルチゲートのトランジスタとして動作するが、各々のトランジスタのゲート幅Wは、同じであってもよいし、異なっても良い。同様に、ゲート長Lも、同じであってもよいし、異なっても良い。ただし、ゲート幅Wは、通常のマルチゲートのトランジスタと同じだと考えてもよい。同じ大きさであることが望ましい。ゲート長Lは、切り替えトランジスタ102の方を大きくすれば、設定動作の時や出力動作の時に流れる電流が、より小さくなる。よって、その状況に合わせて、設計すればよい。

【0065】

なお、103、105、106、107、114などのようなスイッチは、電氣的スイッチでも機械的なスイッチでも何でも良い。電流の流れを制御できるものなら、何でも良い。トランジスタでもよいし、ダイオードでもよいし、それらを組み合わせた論理回路でもよい。よって、スイッチとしてトランジスタを用いる場合、そのトランジスタは、単なるスイッチとして動作するため、トランジスタの極性（導電型）は特に限定されない。ただし、オフ電流が少ない方が望ましい場合、オフ電流が少ない方の極性のトランジスタを用いることが望ましい。オフ電流が少ないトランジスタとしては、LDD領域を設けているもの等がある。また、スイッチとして動作させるトランジスタのソース端子の電位が、低電位側電源（V_{ss}、V_{gnd}、0Vなど）に近い状態で動作する場合はnチャネル型

10

20

30

40

50

を、反対に、ソース端子の電位が、高電位側電源（ V_{dd} など）に近い状態で動作する場合はpチャネル型を用いることが望ましい。なぜなら、ゲート・ソース間電圧の絶対値を大きくできるため、スイッチとして、動作しやすいからである。なお、nチャネル型とpチャネル型の両方を用いて、CMOS型のスイッチにしてもよい。

【0066】

なお、本発明の回路として、図1などに示したが、構成はこれに限定されない。スイッチの配置や数、各トランジスタの極性、電流源トランジスタ101の数や配置、切り替えトランジスタ102の数や配置、各配線の電位、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更を組み合わせることにより、様々な回路を用いて構成することが出来る。

10

【0067】

例えば、103、105、106、107、114などのようなスイッチは、対象とする電流のオンオフを制御できるなら、どこに配置しても良い。具体的には、スイッチ107は、負荷109に流れる電流を制御するため、それと直列に配置されていれば良い。同様に、スイッチ106、114は、基本電流源108や第2基本電流源115に流れる電流を制御するため、それらと直列に配置されていれば良い。また、スイッチ103は、切り替えトランジスタ102に流れる電流を制御するため、それと並列に配置されていれば良い。スイッチ105は、容量素子104の電荷を制御できるように配置されていればよい。

【0068】

20

そこで、スイッチ105の配置を変更した場合の例を、図13に示す。つまり、プリチャージ動作の時には、図14のように接続され、第2基本電流源115から流れる電流 I_{b2} が電流源トランジスタ101に流れ、切り替えトランジスタ102は短絡動作をしていればよい。なお、基本電流源108は、接続されていてもよい。そのため、図14では、配線を点線で示した。次に、設定動作の時には、図15のように接続され、切り替えトランジスタ102は電流源動作をしており、切り替えトランジスタ102と電流源トランジスタ101に流れる電流は、基本電流源108の方に流れる、というようになっていればよい。そして、出力動作の時には、図16に示すように接続され、切り替えトランジスタ102と電流源トランジスタ101のゲート電位は保持容量104によって保持され、切り替えトランジスタ102と電流源トランジスタ101に流れる電流は、負荷109の方に流れる、というようになっていればよい。以上のような接続状況になっていれば、103、105、106、107、114などのようなスイッチは、どこに配置してもよい。

30

【0069】

次に、スイッチ103の接続を変更した場合の例を図17に示す。スイッチ103は、配線1702に接続される。配線1702の電位は V_{dd} でもよいし、別の値でもよい。また、図17の場合、スイッチ1701を追加してもよいし、追加しなくてもよい。スイッチ1701は、切り替えトランジスタ102のソース端子側に配置してもよいし、ドレイン端子側に配置してもよい。スイッチ1701は、スイッチ103と逆の状態でオンオフすればよい。

40

【0070】

このように、スイッチの配置を変更することにより、さまざまな回路を構成できる。

【0071】

次に、電流源トランジスタ101と切り替えトランジスタ102の配置を入れ替えた場合について、図18に示す。図1では、配線110、切り替えトランジスタ102、電流源トランジスタ101の順に配置されていたが、図18では、配線110、電流源トランジスタ101、切り替えトランジスタ102の順に配置されている。

【0072】

ここで、図1の回路と、図18の回路の違いについて考える。図1では、切り替えトランジスタ102が短絡動作のとき、切り替えトランジスタ102のゲート端子とソース端

50

子（ドレイン端子）の間に、電位差が生じる。したがって、切り替えトランジスタ１０２のゲート容量には、電荷が保存される。そして、電流源動作の時には、ゲート容量に電荷が保存されたままになる。よって、短絡動作（プリチャージ動作）の時と、電流源動作（設定動作）の時とで、電流源トランジスタ１０１のゲート端子の電位は、ほとんど変化しない。

【００７３】

一方、図１８では、切り替えトランジスタ１０２が短絡動作のとき、切り替えトランジスタ１０２のゲート端子とソース端子（ドレイン端子）の間に、電位差がほとんど生じない。したがって、切り替えトランジスタ１０２のゲート容量には、電荷が保存されない。そして、電流源動作の時には、スイッチ１０３がオフになるため、ゲート容量に電荷がたまり、切り替えトランジスタ１０２が電流源の一部として動作する。このときの電荷は、容量素子１０４や電流源トランジスタ１０１のゲート容量に蓄積されていたものである。その電荷が、切り替えトランジスタ１０２のゲート部に移動することになる。よって、短絡動作（プリチャージ動作）の時と、電流源動作（設定動作）の時とで、電流源トランジスタ１０１のゲート端子の電位は、移動した電荷分だけ、変化する。その結果、設定動作の時に、電流源トランジスタ１０１と切り替えトランジスタ１０２のゲート・ソース間電圧の絶対値は小さくなる。

【００７４】

以上のことを踏まえた上で、電流源トランジスタ１０１と切り替えトランジスタ１０２の配置をどのようにするかは、状況によって設計すればよい。つまり、例えば、プリチャージ動作から設定動作に切り替わる時に、マルチゲートのトランジスタ（電流源トランジスタ１０１と切り替えトランジスタ１０２）のゲート・ソース間電圧の絶対値が小さい方が望ましい場合などに、図１８の構成を適用すればよい。

【００７５】

その一例としては、設定動作の時に基本電流源１０８に流れる電流の大きさが小さい場合が挙げられる。なぜなら、図１８の場合は、定常状態になるまでの時間を短くすることが可能な場合があるからである。つまり、設定動作の時に基本電流源１０８に流れる電流の大きさが小さい場合、容量素子１０４に電荷を充電するのではなく、容量素子１０４の電荷を、電流源トランジスタ１０１と切り替えトランジスタ１０２に流すことによって、放電させなければならない場合があるからである。その場合、設定動作の時に基本電流源１０８に流れる電流の大きさが小さいため、電流源トランジスタ１０１と切り替えトランジスタ１０２のゲート・ソース間電圧の絶対値は、小さい。そのため、電流源トランジスタ１０１と切り替えトランジスタ１０２は、電流が流れにくくなっている。その結果、容量素子１０４の電荷を放電させ、定常状態になるまでに、多くの時間が必要となってしまう。そこで、図１８の場合は、プリチャージ動作から設定動作に切り替わる時に、電流源トランジスタ１０１と切り替えトランジスタ１０２とで、マルチゲートのトランジスタとして動作するとき、そのゲート・ソース間電圧の絶対値が小さくなるため、容量素子１０４の電荷を放電させるのではなく、容量素子１０４に電荷を充電して、ゲート・ソース間電圧の絶対値が大きくなって、定常状態に達することが出来る。

【００７６】

なお、図１では、電流源トランジスタ１０１と切り替えトランジスタ１０２は、１つつ配置されていたが、どちらか、あるいは、両方とも、複数個を配置してもよい。また、その並べ方も、任意に選択してもよい。

【００７７】

なお、電流源トランジスタ１０１と切り替えトランジスタ１０２は、図１では、どちらもＰチャネル型であるが、これに限定されない。図１の回路に関して、電流源トランジスタ１０１と切り替えトランジスタ１０２の極性（導電型）を変更して、回路の接続構造を変更しない場合の例を、図１９に示す。図１と図１９を比較すると分かるように、配線１１２、１１３、１１０、１１１、１１６の電位を、配線１９１２、１９１３、１９１０、１９１１、１９１６のように変更し、基本電流源１０８、第２基本電流源１１５の電流の向

きを変更すれば、容易に変更できる。電流源トランジスタ１９０１、切り替えトランジスタ１９０２、スイッチ１９０３、１９０５、１９０６、１９０７、基本電流源１９０８、負荷１９０９などの接続構造は、変更されていない。

【００７８】

また、電流の向きを変更せずに、回路の接続構造を変更することにより、図１の回路に関して、電流源トランジスタ１０１と切り替えトランジスタ１０２の極性（導電型）を変更した場合の例を図２０に示す。

【００７９】

常に電流源（または、その一部）として動作する電流源トランジスタ２００１と、状態によって、動作が異なる切り替えトランジスタ２００２とがあり、電流源トランジスタ２００１と切り替えトランジスタ２００２と配線１１０とは、直列に接続されている。電流源トランジスタ２００１のゲート端子には、容量素子２００４の一方の端子が接続されている。容量素子２００４の他方の端子２００６は、切り替えトランジスタ２００２（電流源トランジスタ２００１）のソース端子に接続されている。そのため、電流源トランジスタ２００１のゲート・ソース間電圧を保持することが出来る。また、電流源トランジスタ２００１のゲート端子とドレイン端子とは、スイッチ２００５を介して接続されており、スイッチ２００５のオンオフによって、容量素子２００４の電荷の保持を制御できる。

【００８０】

そこで、図２０の動作について述べる。ただし、図１の動作と同様であるため、簡単に説明する。まず、スイッチ２００３、２００５、１１４をオンにし、スイッチ１０７、１０６をオフにする。そして、定常状態になると、容量素子２００４には、電流が流れなくなる。そしてそのとき、電流源トランジスタ２００１のゲート・ソース間電圧が容量素子２００４に蓄積される。つまり、電流源トランジスタ２００１のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート・ソース間に加わるようになる。以上の動作は、プリチャージ動作に相当する。そしてその時、切り替えトランジスタ２００２は、短絡動作を行っていることになる。

【００８１】

次に、スイッチ２００５、１０６をオンにし、スイッチ２００３、１０７、１１４をオフにする。すると、電流源トランジスタ２００１と切り替えトランジスタ２００２は、マルチゲートのトランジスタとして動作することになる。そして、定常状態になると、容量素子２００４には、電流が流れなくなる。そしてそのとき、マルチゲートのトランジスタのゲート・ソース間電圧が容量素子２００４に蓄積される。つまり、マルチゲートのトランジスタのソース・ドレイン間に電流 I_{b1} を流すのに必要な電圧が、ゲート・ソース間に加わるようになる。以上の動作は、設定動作に相当する。そしてその時、切り替えトランジスタ２００２は、電流源動作を行っていることになる。

【００８２】

次に、スイッチ１０７をオンにし、スイッチ２００３、２００５、１０６、１１４をオフにする。すると、負荷１０９の方に電流が流れる。以上の動作は、出力動作に相当する。そしてその時、切り替えトランジスタ２００２は、電流源動作を行っていることになる。

【００８３】

なお、容量素子２００４の端子２００６の電位は、設定動作の時と、出力動作の時とで、異なる場合が多い。しかし、容量素子２００４の両端の電圧（電位差）は変化しないため、トランジスタのゲート・ソース間電圧も変化せず、負荷１０９には、所望の電流が流れる。

【００８４】

なお、この場合も、プリチャージ動作の時には、図２１のように接続され、設定動作の時には、図２２のように接続され、出力動作の時には、図２３のように接続される、というようになっていれば、スイッチは、どこに配置してもよいことは、もちろんである。

【００８５】

なお、図 20 には、図 1 に対応させた回路を示したが、図 18 のような順序でトランジスタを配置してもよい。その場合は、短絡動作のとき、切り替えトランジスタ 2002 のゲート容量に、電荷が蓄積されない、という特徴がある。

【0086】

なお、図 1 の場合、図 2 のようにプリチャージ動作を行い、その後、図 3 のように設定動作を行っているが、これに限定されない。

【0087】

例えば、図 2 のようなプリチャージ動作を、複数回行って良い。例として、図 2 の場合よりも、もう 1 回プリチャージ動作が多い場合について、図 24 に示す。図 24 では、電流源として動作するトランジスタ 2402 が追加されている。まず、スイッチ 2403、2414、103 をオンにして、スイッチ 114 をオフにした状態で、1 回目のプリチャージ動作を行う。その後、スイッチ 2403、2414 をオフにし、スイッチ 114 をオンにして、2 回目のプリチャージ動作を行う。つまり、図 2 のプリチャージ動作に相当する。なお、1 回目のプリチャージ動作の時に流れた電流の方が、2 回目のときよりも、大きいとする。このように、当初は、大きな電流値でプリチャージを行うことにより、すばやく、定常状態にすることが出来る。

【0088】

あるいは、別のプリチャージ動作を組み合わせてもよい。

【0089】

例えば、図 25 に示すような構成にして、図 2 のようなプリチャージ動作の前に、別のプリチャージを行っても良い。図 25 では、端子 1802 から、スイッチ 1801 を介して、電圧を供給する。その電位は、プリチャージ動作や設定動作において、定常状態になった時の電位と、概ね等しい値にしておく。つまり、図 26 に示すように、スイッチ 1801 をオンにして、端子 1802 の電位を供給する。これにより、すばやく、プリチャージできる。その後、図 27 のように、スイッチ 1801 をオフにして、プリチャージ動作を行う。これは、図 2 でのプリチャージ動作に相当する。なお、電圧を供給してプリチャージを行う技術は、同じ出願人による特願 2002-348673 に出願されている。そこには、さまざまなプリチャージ技術が開示されており、その内容を本発明と組み合わせることが出来る。

【0090】

なお、プリチャージ動作において用いられるトランジスタと、設定動作において用いられるトランジスタとは、出来るだけ、特性がそろっていることが望ましい。例えば、図 1 の場合、電流源トランジスタ 101 と切り替えトランジスタ 102 とは、電流特性がそろっていることが望ましい。よって、前記トランジスタを作成する過程において、できるだけ、電流特性が揃うように工夫することが望ましい。例えば、電流源トランジスタ 101 と切り替えトランジスタ 102 とは、出来るだけ、近接して配置することが望ましい。例えば、レーザーを照射してトランジスタの半導体層を結晶化させる場合には、同じショットが両トランジスタに照射されることが望ましい。その結果、電流特性を概ね等しくすることが出来る。その結果、プリチャージ動作によって、適切な状態にすることが出来る。そのため、素早く設定動作を行うことが出来る。

【0091】

このように、図 1 の回路だけでなく、スイッチの配置や数、各トランジスタの極性、電流源トランジスタの数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、各配線の電位、別のプリチャージ方法との組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて、本発明を構成することができ、各々の変更を組み合わせることにより、さらに様々な回路を用いて本発明を構成することが出来る。

【0092】

(実施の形態 2)

実施の形態 1 では、切り替えトランジスタ 102 に関して、電流源動作や短絡動作を実現するために、図 1 で示す構成について説明した。そこで、本実施の形態では、実施の形

10

20

30

40

50

態 1 とは異なる構成で、電流源動作や短絡動作を実現する構成の一例を示す。

【 0 0 9 3 】

なお、以下の説明において、実施の形態 1 と重複する部分については説明は省略する。

【 0 0 9 4 】

まず、図 28 に、切り替えトランジスタ 102 に関して、電流源動作や短絡動作を実現した第 2 の構成について示す。

【 0 0 9 5 】

図 28 で示す電流源回路は、切り替えトランジスタ 102 のゲート端子の電圧を制御して、切り替えトランジスタ 102 に多くの電流を流すことができるようにしている。具体的には、スイッチ 2801 を用いることにより、切り替えトランジスタ 102 のゲート・ソース間電圧の絶対値を大きくする。その結果、ある値の電流が流れる場合、切り替えトランジスタ 102 のソース・ドレイン間電圧が小さくてすむようになる。つまり、切り替えトランジスタ 102 は、スイッチとして動作するようになる。

【 0 0 9 6 】

図 28 では、電流源トランジスタ 101 と切り替えトランジスタ 102 は、ゲート端子が互いに接続されていないため、スイッチ 2802 を用いることにより、接続されるようにする。その結果、マルチゲートのトランジスタとして動作できるようにしている。

【 0 0 9 7 】

次に図 28 に示す電流源回路の動作について述べる。まず、図 29 に示すように、スイッチ 2801、105、114 をオンにし、スイッチ 106、107、2802 をオフにする。すると、切り替えトランジスタ 102 のゲート端子は、配線 2803 に接続される。配線 2803 には、低電位側電源 (V_{ss}) が供給されているため、切り替えトランジスタ 102 のゲート・ソース間電圧の絶対値は、非常に大きくなる。よって、切り替えトランジスタ 102 は、非常に大きな電流駆動能力をもつことになるので、切り替えトランジスタ 102 のソース端子とドレイン端子とは、概ね同じ電位となる。そのため、第 2 基本電流源 115 に流れる電流 I_{b2} が、容量素子 104 や電流源トランジスタ 101 に流れ、電流源トランジスタ 101 のソース端子は、配線 110 と概ね同じ電位になる。そして、電流源トランジスタ 101 のソース・ドレイン間に流れる電流と、第 2 基本電流源 115 に流れる電流 I_{b2} とが等しくなると、容量素子 104 には、電流が流れなくなる。つまり、定常状態になる。そしてそのとき、のゲート端子の電位が、容量素子 104 に蓄積される。つまり、電流源トランジスタ 101 のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、プリチャージ動作に相当する。そしてその時、切り替えトランジスタ 102 は、スイッチとして動作し、短絡動作を行っていることになる。

【 0 0 9 8 】

次に、図 30 に示すように、スイッチ 2801、107、114 をオフにし、スイッチ 105、106、2802 をオンにする。すると、切り替えトランジスタ 102 のゲート端子と電流源トランジスタ 101 のゲート端子は、互いに接続される。よって、電流源トランジスタ 101 と切り替えトランジスタ 102 は、マルチゲートのトランジスタとして動作することになる。したがって、電流源トランジスタ 101 と切り替えトランジスタ 102 を 1 つのトランジスタであると考え、そのトランジスタのゲート長 L は、電流源トランジスタ 101 の L よりも大きくなる。そして、電流源トランジスタ 101 と切り替えトランジスタ 102 とによるマルチゲートのトランジスタのソース・ドレイン間に流れる電流と、基本電流源 106 に流れる電流 I_{b1} とが等しくなると、容量素子 104 には、電流が流れなくなる。つまり、定常状態になる。そしてそのとき、のゲート端子の電位が、容量素子 104 に蓄積される。以上の動作は、設定動作に相当する。そしてその時、切り替えトランジスタ 102 は、電流源動作を行っていることになる。

【 0 0 9 9 】

次に、図 31 に示すように、スイッチ 2801、105、106、114 をオフにし、

スイッチ１０７、２８０２をオンにする。一方、容量素子１０４には、設定動作において蓄積した電荷が保存されており、それが、電流源トランジスタ１０１と切り替えトランジスタ１０２のゲート端子に、加わることになる。以上のことから、負荷１０９の方に、 I_{b1} の大きさの電流が流れることになる。以上の動作は、出力動作に相当する。

【０１００】

なお、配線２８０３の電位は、 V_{ss} に限定されない。切り替えトランジスタ１０２が十分にオン状態になるような値であればよい。

【０１０１】

なお、本実施の形態では図２８に示す電流源回路について示したが、本発明の構成はこれに限定されず、その要旨を変更しない範囲であれば様々な変形が可能である。例えば、実施の形態１と同様に、スイッチの配置や数、各トランジスタの極性、電流源トランジスタ１０１の数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、各配線の電位、別のプリチャージ方法との組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更を組み合わせることにより、様々な回路を用いて構成することが出来る。

【０１０２】

例えば、プリチャージ動作の時には、図３２のように接続され、設定動作の時には、図３３のように接続され、出力動作の時には、図３４のように接続される、というようになっていれば、各スイッチは、どこに配置してもよい。また、電流源トランジスタ１０１と切り替えトランジスタ１０２の配置を入れ替えた場合について、図３５に示す。図３５では、配線１１０、電流源トランジスタ１０１、切り替えトランジスタ１０２の順に配置されている。

【０１０３】

また、電流の向きを変更せずに、回路の接続構造を変更することにより、図２８の回路に関して、電流源トランジスタ１０１と切り替えトランジスタ１０２の極性（導電型）を変更した場合の例を図３６に示す。

【０１０４】

常に電流源（または、その一部）として動作する電流源トランジスタ４１０１と、状態によって、動作が異なる切り替えトランジスタ４１０２とがあり、電流源トランジスタ４１０１と切り替えトランジスタ４１０２と配線１１０とは、直列に接続されている。電流源トランジスタ４１０１のゲート端子には、容量素子４１０４の一方の端子が接続されている。容量素子４１０４の他方の端子４１０６は、切り替えトランジスタ４１０２（電流源トランジスタ４１０１）のソース端子に接続されている。そのため、電流源トランジスタ４１０１のゲート・ソース間電圧を保持することが出来る。また、電流源トランジスタ４１０１のゲート端子とドレイン端子とは、スイッチ４１０５を介して接続されており、スイッチ４１０５のオンオフによって、容量素子４１０４の電荷の保持を制御できる。

【０１０５】

なお、この場合も、プリチャージ動作の時、設定動作の時、出力動作の時には、各々の動作を正常に行えるようになっていれば、スイッチは、どこに配置してもよい。

【０１０６】

なお、配線３６０３には、 V_{dd} よりも高い V_{dd2} が供給されている。これに限定されないが、切り替えトランジスタ４１０２が短絡動作の時に、より電流駆動能力が大きくなるようにするため、出来るだけ高い電位を供給するほうがよい。

【０１０７】

このように、図２８の回路だけでなく、スイッチの配置や数、各トランジスタの極性、電流源トランジスタの数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、各配線の電位、別のプリチャージとの組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて、本発明を構成することができ、各々の変更を組み合わせることにより、さらに様々な回路を用いて本発明を構成することが出来る。

【０１０８】

本実施の形態で説明した内容は、実施の形態 1 で説明した内容の一部を変更したものに相当する。したがって、実施の形態 1 で説明した内容は、本実施の形態にも適用できる。

【0109】

(実施の形態 3)

本実施の形態では、トランジスタを並列に接続させ、各トランジスタに流れる電流の合計値を変化させて、プリチャージ動作や設定動作を行う場合について、その構成例を示す。

【0110】

なお、以下の説明において、実施の形態 1、2 と重複する部分については説明は省略する。

【0111】

まず、図 37 を用いて、トランジスタを並列に接続して、プリチャージ動作や設定動作を行う場合の構成例について説明する。

【0112】

少なくとも設定動作の時には、電流が流れる状態にして動作させる設定トランジスタ 3702 と、プリチャージ動作の時には、電流が流れる状態にして動作させるチャージトランジスタ 3701 とがあり、設定トランジスタ 3702 とチャージトランジスタ 3701 とは、並列に接続されている。設定トランジスタ 3702 のゲート端子には、容量素子 3704 の一方の端子が接続されている。また、チャージトランジスタ 3701 のゲート端子にも、容量素子 3704 の一方の端子が接続されている。容量素子 3704 の他方の端子は、配線 3708 に接続されている。そのため、設定トランジスタ 3702 のゲート端子の電位を保持することが出来る。また、端子 3710 と設定トランジスタ 3702 のドレイン端子とは、スイッチ 3703 を介して接続されている。また、端子 3710 とチャージトランジスタ 3701 のドレイン端子とは、スイッチ 3706 を介して接続されている。また、端子 3710 と設定トランジスタ 3702 のゲート端子とは、スイッチ 3705 を介して接続されており、スイッチ 3705 のオンオフによって、容量素子 3704 の電荷の保持を制御できる。また、端子 3710 と配線 112 とは、基本電流源 108 とスイッチ 106 を介して接続されている。また、それと並列に、端子 3710 と配線 116 とは、第 2 基本電流源 115 とスイッチ 114 を介して接続されている。同様に、それらと並列に、端子 3710 と配線 113 とは、負荷 109 とスイッチ 107 を介して接続されている。

【0113】

図 37 のような構成の回路を用いると、プリチャージ動作を行うことが出来る。そのため、プリチャージ動作を行った後、設定動作を行うと、すばやく、定常状態にすることが出来る。

【0114】

そこで、図 37 の動作について述べる。まず、図 38 に示すように、スイッチ 3706、3705、114 をオンにし、スイッチ 107、106、3703 をオフにする。すると、設定トランジスタ 3702 のソース・ドレイン間では、電流が流れない。そのため、第 2 基本電流源 115 に流れる電流 I_{b2} が、容量素子 3704 やチャージトランジスタ 3701 に流れる。そして、チャージトランジスタ 3701 のソース・ドレイン間に流れる電流と、第 2 基本電流源 115 に流れる電流 I_{b2} とが等しくなると、容量素子 3704 には、電流が流れなくなる。つまり、定常状態になる。そしてそのときのゲート端子の電位が、容量素子 3704 に蓄積される。つまり、チャージトランジスタ 3701 のソース・ドレイン間に電流 I_{b2} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、プリチャージ動作に相当する。

【0115】

次に、図 39 に示すように、スイッチ 3705、3703、106 をオンにし、スイッチ 3706、107、114 をオフにする。すると、スイッチ 3706 はオフになってい

10

20

30

40

50

るので、チャージトランジスタ3701のソース・ドレイン間には、電流が流れなくなる。そのため、基本電流源108に流れる電流 I_{b1} が、容量素子3704や設定トランジスタ3702に流れる。

【0116】

そして、設定トランジスタ3702のソース・ドレイン間に流れる電流と、基本電流源108に流れる電流 I_{b1} とが等しくなると、容量素子3704には、電流が流れなくなる。つまり、定常状態になる。そしてそのとき、のゲート端子の電位が、容量素子3704に蓄積される。つまり、設定トランジスタ3702のソース・ドレイン間に電流 I_{b1} を流すのに必要な電圧が、ゲート端子に加わるようになる。以上の動作は、設定動作に相当する。

10

【0117】

なお、このとき、基本電流源108に流れる電流 I_{b1} 、第2基本電流源115に流れる電流 I_{b2} 、設定トランジスタ3702とチャージトランジスタ3701のトランジスタサイズ(ゲート幅 W やゲート長 L など)を適切に設定することにより、容量素子3704に蓄積される電荷、つまり、設定トランジスタ3702(またはチャージトランジスタ3701)のゲート端子の電位が、プリチャージ動作の時と設定動作の時とで、概ね等しい電圧になるようにしておく。

【0118】

すると、基本電流源108に流れる電流 I_{b1} よりも、第2基本電流源115に流れる電流 I_{b2} の方が、電流値が大きい場合、プリチャージ動作において、すばやく、容量素子3704を充電し、定常状態にすることが可能となる。そして、その後、設定動作において、たとえ、基本電流源108に流れる電流 I_{b1} が小さくても、すばやく、定常状態にすることが出来る。なぜなら、プリチャージ動作によって、容量素子104は、概ね充電されているからである。

20

【0119】

次に、図40に示すように、スイッチ3705、3706、106、114をオフにし、スイッチ107、3703をオンにする。すると、負荷109の方に電流が流れる。以上の動作は、出力動作に相当する。

【0120】

このように、スイッチ3703、3706のオンオフを制御することにより、プリチャージ動作において流れる電流を大きくすることができるため、すばやく、定常状態にすることが出来る。つまり、電流が流れる配線に寄生している負荷(配線抵抗や交差容量など)による影響を少なくし、すばやく、定常状態にすることが出来る。その時、既に、設定動作のときの定常状態と、概ね近い状態になっている。そのため、プリチャージ動作のあと、設定動作において、素早く定常状態にすることができる。

30

【0121】

したがって、例えば、負荷109がEL素子で有る場合、EL素子を低階調で発光させたい場合の信号書き込み時にも、すばやく信号を書き込むことが出来る。

【0122】

そこで、プリチャージ動作の時と設定動作の時とで、容量素子3704に蓄積される電圧が、概ね等しい電圧になるための条件について述べる。まず、チャージトランジスタ3701のゲート幅を W_a 、ゲート長を L_a とし、設定トランジスタ3702のゲート幅を W_b 、ゲート長を L_b とする。そして、設定動作の時に流れる電流(図3の場合は、基本電流源108に流れる電流 I_{b1})を A 倍すると、プリチャージ動作の時に流れる電流(図2の場合は、第2基本電流源115に流れる電流 I_{b2})の大きさと等しいとする。

40

【0123】

一般に、トランジスタのソース・ドレイン間に流れる電流は、チャネル幅 W とチャネル長 L の比率 W/L に比例する。そのため、プリチャージ動作の時のゲート幅とゲート長の比率: W_a/L_a と、設定動作の時のゲート幅とゲート長の比率: W_b/L_b との関係を考える。基本電流源108に流れる電流 I_{b1} を A 倍すると、第2基本電流源115に流

50

れる電流 I_{b2} の大きさと等しくなるので、 W_b / L_b を A 倍すれば、 W_a / L_a になるように、各々の値を設定すればよいことになる。そのようにすれば、チャージトランジスタ 3701 と設定トランジスタ 3702 の電流特性が概ね同じであれば、図 5 において、時刻 T_{2a} のときにおける、容量素子 3704 の電圧（チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子の電位）は、時刻 T_{2b} のときの電位と、概ね等しくなる。

【0124】

なお、容量素子 3704 は、チャージトランジスタ 3701 や設定トランジスタ 3702 などのゲート容量によって、代用することが出来る。その場合は、容量素子 3704 を省略できる。

10

【0125】

なお、プリチャージ動作の時には、図 38 では、スイッチ 3706、3705、114 をオンにし、スイッチ 107、106、3703 をオフにして、設定トランジスタ 3702 に電流が流れないようにしているが、これに限定されない。例えば、図 41 に示すように、スイッチ 3706、3705、3703、114 をオンにし、スイッチ 107、106 をオフにして、設定トランジスタ 3702 に電流が流れるようにしてもよい。

【0126】

なお、プリチャージ動作の時には、図 38 や図 41 では、スイッチ 114 をオンにし、スイッチ 107、106 をオフにして、第 2 基本電流源 115 の電流が流れて、基本電流源 108 の電流が流れないようにしているが、これに限定されない。例えば、スイッチ 114、106 をオンにし、スイッチ 107 をオフにして、第 2 基本電流源 115 と基本電流源 108 の電流が流れるようにしてもよい。

20

【0127】

なお、配線 3707 と配線 3708 と配線 3709 とは、高電位側電源 V_{dd} が供給されているが、これに限定されない。各々の配線の電位が同じでもよいし、異なってもよい。配線 3708 は、容量素子 3704 の電荷を保存できるようになっていればよい。また、配線 3707 または配線 3709 または配線 3708 は、常に同じ電位のまま保たれている必要はない。設定動作と出力動作とで、電位が異なっても、正常に動作する場合は、問題ない。

【0128】

なお、容量素子 3704 は、チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子と配線 3708 とに接続されているが、これに限定されない。最も望ましいのは、設定トランジスタ 3702 のゲート端子とソース端子に接続されていることが望ましい。なぜなら、トランジスタの動作は、ゲート・ソース間電圧によって決定されるため、ゲート端子とソース端子の間で、電圧を保持していると、他の影響（配線抵抗などによる電圧降下などの影響）を受けにくいからである。もし、容量素子 104 がチャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子と別の配線との間に配置されていた場合、その別の配線における電圧降下量によって、チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート端子の電位が変わってしまう可能性がある。

30

【0129】

なお、チャージトランジスタ 3701 や設定トランジスタ 3702 とは、プリチャージ動作と設定動作とで、概ね等しいゲート電位にする必要があるため、これらのトランジスタは同極性（同じ導電型を有する）とすることが望ましい。

40

【0130】

なお、チャージトランジスタ 3701 や設定トランジスタ 3702 のゲート幅 W は、同じであってもよいし、異なってもよい。同様に、ゲート長 L も、同じであってもよいし、異なってもよい。ゲート長 L は、設定トランジスタ 3702 の方を大きくすれば、設定動作の時や出力動作の時に流れる電流が、より小さくなる。また、飽和領域においてソース・ドレイン間電圧が変わっても電流値が変わりにくくなる。つまり、キンク効果の影響を小さくできる。同様に、ゲート幅 W は、設定トランジスタ 3702 の方を小さく

50

すれば、設定動作の時や出力動作の時に流れる電流が、より小さくなる。よって、その状況に合わせて、設計すればよい。

【 0 1 3 1 】

なお、本実施の形態では、図 3 7 などに示したが、本発明の構成はこれに限定されず、その要旨を変更しない範囲であれば様々な変形が可能である。例えば、実施の形態 1、2 と同様に、スイッチの配置や数、各トランジスタの極性、チャージトランジスタ 3 7 0 1 の数や配置、設定トランジスタ 3 7 0 2 の数や配置、各配線の電位、別のプリチャージ方法との組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更を組み合わせることにより、様々な回路を用いて構成することが出来る。

10

【 0 1 3 2 】

例えば、プリチャージ動作の時には、図 4 2 のように接続され、設定動作の時には、図 4 3 のように接続され、出力動作の時には、図 4 4 のように接続される、というようになっていけば、各スイッチは、どこに配置してもよい。なお、図 4 2 ~ 4 4 において、点線の部分などは、接続されていても、されていなくても、どちらでもよい。したがって、図 4 5 に示すように、チャージトランジスタ 3 7 0 1 と設定トランジスタ 3 7 0 2 のゲート端子を、スイッチを介して接続するようにしてもよい。あるいは、図 4 6 に示すように接続してもよい。ただし、図 4 6 の場合、容量素子 3 7 0 4 に電流を流すために、プリチャージ動作の時にも、スイッチ 3 7 0 3 をオンにして、設定トランジスタ 3 7 0 2 に電流を流すことが出来るようにして動作させる必要がある。あるいは、図 4 7 のように接続されていいてもよい。図 4 8 ~ 5 0 に動作を示す。図 4 8 は、プリチャージ動作の場合を示している。なお、スイッチ 3 7 0 3、1 0 6 がいずれか一つ、または、両方とも、オンしていてもよい。図 4 9 は、設定動作の場合を示している。そして、図 5 0 は、出力動作の場合を示している。これまで、出力動作では、スイッチ 3 7 0 3 はオン状態にあったが、図 4 7 の構成の場合は、負荷 1 0 9 は、スイッチ 3 7 0 3 を介さずに、設定トランジスタ 3 7 0 2 と接続されている。したがって、出力動作では、スイッチ 3 7 0 3 はオフ状態にする必要がある。

20

【 0 1 3 3 】

また、図 3 7 の回路に関して、電流の向きを変更して、回路の接続構造を変更せず、チャージトランジスタ 3 7 0 1 と設定トランジスタ 3 7 0 2 の極性（導電型）を変更した場合の例を図 5 1 に示す。

30

【 0 1 3 4 】

また、図 3 7 の回路に関して、電流の向きを変更せずに、回路の接続構造を変更することにより、チャージトランジスタ 3 7 0 1 と設定トランジスタ 3 7 0 2 の極性（導電型）を変更した場合の例を図 5 2 に示す。図 5 2 の回路の動作の説明は、同様であるため、省略する。

【 0 1 3 5 】

なお、この場合も、プリチャージ動作の時、設定動作の時、出力動作の時には、各々の動作を正常に行えるようになっていけば、あるいは、図 5 3 ~ 5 5 に示すように接続されていけば、スイッチは、どこに配置してもよい。

40

【 0 1 3 6 】

このように、図 3 7 の回路だけでなく、様々な回路を用いて、本実施の形態を構成することが出来る。

【 0 1 3 7 】

なお、図 3 7 の場合、図 3 8 のようにプリチャージ動作を行い、その後、図 3 9 のように設定動作を行っているが、これに限定されない。

【 0 1 3 8 】

例えば、図 3 8 のようなプリチャージ動作を、複数回行っても良い。例として、図 3 8 の場合よりも、もう 1 回プリチャージ動作が多い場合について、図 6 0 に示す。図 6 0 では、電流源として動作するトランジスタ 6 0 0 1 が追加されている。まず、スイッチ 6 0

50

06、2414、3706をオンにして、スイッチ114をオフにした状態で、1回目のプリチャージ動作を行う。その後、スイッチ6006、2414をオフにし、スイッチ114をオンにして、2回目のプリチャージ動作を行う。つまり、図38のプリチャージ動作に相当する。なお、1回目のプリチャージ動作の時に流れた電流の方が、2回目のときよりも、大きいとする。このように、当初は、大きな電流値でプリチャージを行うことにより、すばやく、定常状態にすることが出来る。

【0139】

あるいは、別のプリチャージ動作を組み合わせてもよい。

【0140】

なお、プリチャージ動作において用いられるトランジスタと、設定動作において用いられるトランジスタとは、出来るだけ、特性がそろっていることが望ましい。例えば、図37の場合、設定トランジスタ3702とチャージトランジスタ3701とは、電流特性がそろっていることが望ましい。よって、該トランジスタを作成する過程において、できるだけ、電流特性が揃うように工夫することが望ましい。例えば、設定トランジスタ3702とチャージトランジスタ3701とは、出来るだけ、近接して配置することが望ましい。例えば、レーザーを照射してトランジスタの半導体層を結晶化させる場合には、同じショットが両トランジスタに照射されることが望ましい。その結果、電流特性を概ね等しくすることが出来る。その結果、プリチャージ動作によって、適切な状態にすることが出来る。そのため、素早く設定動作を行うことが出来る。

【0141】

本実施の形態で説明した内容は、実施の形態1、2で説明した内容の一部を変更したものに相当する。したがって、実施の形態1、2で説明した内容は、本実施の形態にも適用できる。また、実施の形態1、2で説明した内容と、本実施の形態で説明した内容とを、組み合わせることも可能である。

【0142】

そこで、図1の回路と、図37の回路とを、組み合わせた場合の構成を図56に示す。図56では、図37の回路に、切り替えトランジスタ102やスイッチ103を追加した構成になっている。このときの動作を、簡単に、図57～図59に示す。プリチャージ動作の時には、図57に示すように、切り替えトランジスタ102は短絡動作を行い、チャージトランジスタ3701にも電流が流れている。そして、設定動作の時には、図58に示すように、切り替えトランジスタ102は電流源動作を行う。そして、出力動作の時には、図59に示すように、動作させる。

【0143】

なお、図56の構成に対しても、実施の形態1～3で説明した内容は適用できることは、もちろんである。

【0144】

(実施の形態4)

本実施の形態では、実施の形態1～3で説明した回路を、一部変更した場合について述べる。

【0145】

ここでは、簡単のため、図1の回路を一部変更した場合について述べる。よって、実施の形態1と同様の内容が多いため、そのような部分については、説明は省略する。ただし、実施の形態1～3で説明した様々な回路にも、適用することが出来る。

【0146】

まず、図1の構成を一部変更したものを、図61に示す。異なるのは、図1のスイッチ107が、図61のマルチトランジスタ6101に変更されている点である。マルチトランジスタ6101は、電流源トランジスタ101や切り替えトランジスタ102と同じ極性(導電型)のトランジスタである。そして、マルチトランジスタ6101のゲート端子は、電流源トランジスタ101のゲート端子と接続されている。マルチトランジスタ6101は、状況によって、動作が切り替わる。つまり、設定動作の時には、スイッチとして

動作し、出力動作の時には、電流源トランジスタ 1 0 1 や切り替えトランジスタ 1 0 2 とともに、マルチゲートのトランジスタの一部として、電流源として動作する。つまり、マルチトランジスタ 6 1 0 1 のゲートとドレインとがスイッチ 1 0 5 によって短絡されている場合、マルチトランジスタ 6 1 0 1 はオフ状態となる。

【 0 1 4 7 】

図 6 1 の回路の動作については、図 1 と同様であるため、説明を省略する。

【 0 1 4 8 】

なお、出力動作の時に、電流源トランジスタ 1 0 1 と切り替えトランジスタ 1 0 2 とマルチトランジスタ 6 1 0 1 とは、マルチゲートのトランジスタとして動作するため、これらのトランジスタは同極性（同じ導電型を有する）とすることが望ましい。

10

【 0 1 4 9 】

なお、出力動作の時に、電流源トランジスタ 1 0 1 と切り替えトランジスタ 1 0 2 とマルチトランジスタ 6 1 0 1 とは、マルチゲートのトランジスタとして動作するが、各々のトランジスタのゲート幅 W は、同じであってもよいし、異なってもよい。同様に、ゲート長 L も、同じであってもよいし、異なってもよい。ただし、ゲート幅 W は、通常のマルチゲートのトランジスタと同じだと考えてもよい。ゲート長 L は、切り替えトランジスタ 1 0 2 やマルチトランジスタ 6 1 0 1 の方を大きくすれば、負荷 1 0 9 に流れる電流が、より小さくなる。また、飽和領域においてソース・ドレイン間電圧が変わっても電流値が変わりにくくなる。つまり、キンク効果の影響を小さくできる。よって、その状況に合わせて、設計すればよい。

20

【 0 1 5 0 】

次に、図 3 7 の回路を一部変更した場合について、図 6 2 に示す。ここでも異なるのは、図 3 7 のスイッチ 1 0 7 が、図 6 2 のマルチトランジスタ 6 2 0 1 に変更されている点である。

【 0 1 5 1 】

図 6 2 の回路の動作については、図 3 7 と同様であるため、説明を省略する。

【 0 1 5 2 】

なお、出力動作の時に、設定トランジスタ 3 7 0 2 とマルチトランジスタ 6 2 0 1 とは、マルチゲートのトランジスタとして動作するため、これらのトランジスタは同極性（同じ導電型を有する）とすることが望ましい。

30

【 0 1 5 3 】

このように、本実施の形態では、図 6 1、6 2 に示す電流源回路についてに示したが、構成はこれに限定されず、その要旨を変更しない範囲であれば様々な変形が可能である。例えば、スイッチの配置や数、各トランジスタの極性、電流源トランジスタの数や配置、基本電流源の数や配置、切り替えトランジスタの数や配置、マルチトランジスタの数や配置、設定トランジスタの数や配置、チャージトランジスタの数や配置、各配線の電位、別のプリチャージとの組み合わせの有無、電流の流れる向きなどを変更することにより、様々な回路を用いて構成することが出来る。また、各々の変更を組み合わせることにより、様々な回路を用いて構成することが出来る。

【 0 1 5 4 】

40

なお、本実施の形態で説明した内容は、実施の形態 1 ~ 3 で説明した内容の一部を変更したものに相当する。したがって、本実施の形態で説明した内容は、実施の形態 1 ~ 3 にも適用できる。

【 0 1 5 5 】

（実施の形態 5）

本実施の形態では、表示装置、および、信号線駆動回路などの構成とその動作について、説明する。信号線駆動回路の一部や画素に、本発明の回路を適用することができる。

【 0 1 5 6 】

表示装置は、図 6 3 に示すように、画素配列 (Pixel s) 6 3 0 1、ゲート線駆動回路 (Gate Driver) 6 3 0 2、信号線駆動回路 6 3 1 0 を有している。ゲー

50

ト線駆動回路 6302 は、画素配列 6301 に選択信号を順次出力する。信号線駆動回路 6310 は、画素配列 6301 にビデオ信号を順次出力する。画素配列 6301 では、ビデオ信号に従って、光の状態を制御することにより、画像を表示する。信号線駆動回路 6310 から画素配列 6301 へ入力するビデオ信号は、電流である場合が多い。つまり、各画素に配置された表示素子や表示素子を制御する素子は、信号線駆動回路 6310 から入力されるビデオ信号（電流）によって、状態を変化させる。画素に配置する表示素子の例としては、EL 素子や FED（フィールドエミッションディスプレイ）で用いる素子などがあげられる。

【0157】

なお、ゲート線駆動回路 6302 や信号線駆動回路 6310 は、複数配置されていてもよい。

10

【0158】

信号線駆動回路 6310 は、構成を複数の部分に分けられる。大まかには、一例として、シフトレジスタ 6303、第 1 ラッチ回路（LAT1）6304、第 2 ラッチ回路（LAT2）6305、デジタル・アナログ変換回路 6306 に分けられる。デジタル・アナログ変換回路 6306 には、電圧を電流に変換する機能も有しており、ガンマ補正を行う機能も有していてもよい。つまり、デジタル・アナログ変換回路 6306 には、画素に電流（ビデオ信号）を出力する回路、すなわち、電流源回路を有しており、そこに本発明を適用することが出来る。

【0159】

20

また、画素は、EL 素子などの表示素子を有している。その表示素子に電流（ビデオ信号）を出力する回路、すなわち、電流源回路を有しており、そこにも、本発明を適用することが出来る。

【0160】

そこで、信号線駆動回路 6310 の動作を簡単に説明する。シフトレジスタ 6303 は、フリップフロップ回路（FF）等を複数列用いて構成され、クロック信号（SCLK）、スタートパルス（SP）、クロック反転信号（SCLKb）が入力される、これらの信号のタイミングに従って、順次サンプリングパルスが出力される。

【0161】

シフトレジスタ 6303 より出力されたサンプリングパルスは、第 1 ラッチ回路（LAT1）6304 に入力される。第 1 ラッチ回路（LAT1）6304 には、ビデオ信号線 6308 より、ビデオ信号が入力されており、サンプリングパルスが入力されるタイミングに従って、各列でビデオ信号を保持していく。なお、デジタル・アナログ変換回路 6306 を配置している場合は、ビデオ信号はデジタル値である。また、この段階でのビデオ信号は、電圧であることが多い。

30

【0162】

ただし、第 1 ラッチ回路 6304 や第 2 ラッチ回路 6305 が、アナログ値を保存できる回路である場合は、デジタル・アナログ変換回路 6306 は省略できる場合が多い。その場合、ビデオ信号は、電流であることも多い。また、画素配列 6301 に出力するデータが 2 値、つまり、デジタル値である場合は、デジタル・アナログ変換回路 6306 は省略できる場合が多い。

40

【0163】

第 1 ラッチ回路（LAT1）6304 において、最終列までビデオ信号の保持が完了すると、水平帰線期間中に、ラッチ制御線 6309 よりラッチパルス（Latch Pulse）が入力され、第 1 ラッチ回路（LAT1）6304 に保持されていたビデオ信号は、一斉に第 2 ラッチ回路（LAT2）6305 に転送される。その後、第 2 ラッチ回路（LAT2）6305 に保持されたビデオ信号は、1 行分が同時に、デジタル・アナログ変換回路 6306 へと入力される。そして、デジタル・アナログ変換回路 6306 から出力される信号は、画素配列 6301 へ入力される。

【0164】

50

第2ラッチ回路(LAT2)6305に保持されたビデオ信号がデジタル・アナログ変換回路6306に入力され、そして、画素6301に入力されている間、シフトレジスタ6303においては再びサンプリングパルスが出力される。つまり、同時に2つの動作が行われる。これにより、線順次駆動が可能となる。以後、この動作を繰り返す。

【0165】

なお、デジタル・アナログ変換回路6306が有している電流源回路が、設定動作と出力動作とを行うような回路である場合、その電流源回路に、電流を流す回路が必要となる。そのような場合、リファレンス用電流源回路6314が配置されている。

【0166】

なお、信号線駆動回路やその一部は、画素配列6301と同一基板上に存在せず、例えば、外付けのICチップを用いて構成されることもある。

【0167】

そのICチップをCOG(Chip On Glass)で接続してガラス基板上に配置してもよい。あるいは、そのICチップをTAB(Tape Auto Bonding)やプリント基板を用いてガラス基板と接続してもよい。

【0168】

なお、信号線駆動回路などの構成は、図63に限定されない。

【0169】

例えば、第1ラッチ回路6304や第2ラッチ回路6305が、アナログ値を保存できる回路である場合、図64に示すように、リファレンス用電流源回路6314から第1ラッチ回路(LAT1)6304に、ビデオ信号(アナログ電流)が入力されることもある。また、図64において、第2ラッチ回路6305が存在しない場合もある。そのような場合は、第1ラッチ回路6304に、より多くの電流源回路が配置されている場合が多い。これにより、第2ラッチ回路6305がなくても、設定動作や出力動作などを同時に行うことができる。例えば、電流源回路を2つ以上配置して、それらを切り替えて用いればよい。つまり、一方の電流源回路に対して設定動作を行い、同時に他方の電流源回路で出力動作を行う。そして、それを任意の周期ごとに切り替える。これにより、設定動作や出力動作などを同時に行うことができる。その結果、第2ラッチ回路4105を省くことが可能となる。このような回路の構成や動作については、国際公開第03/038796号パンフレット、国際公開第03/038797号パンフレット、に記載されており、その内容を本発明に適用することが出来る。

【0170】

(実施の形態6)

次に、実施の形態5において説明した信号線駆動回路6310の具体的な構成について、説明する。

【0171】

まず、信号線駆動回路に本発明を適用した場合の例を図65に示す。図65は、図19(または、図1)のように、トランジスタを直列に接続した場合の例を示している。配線6507には、電流源回路が複数個接続されている。図65では簡単のため、電流源回路6501のみが接続されている図を示している。電流源回路6501は、配線6502、6503、6504、6505によって、プリチャージ動作、設定動作、出力動作を切り替えている。基本電流源1908や第2基本電流源1915などから構成される基本電流源回路6507から、プリチャージ動作や設定動作の時に電流が入力される。そして、出力動作のときに、電流源回路6501から負荷1909の方に電流を出力する。

【0172】

なお、リファレンス用電流源回路6314における電流源は、図65における基本電流源回路6507に相当する。そして、図65における負荷1909は、スイッチや、信号線や信号線に接続された画素や別の電流源回路に相当する。

【0173】

また、信号線駆動回路に本発明を適用した場合の例として、図51(または、図37)

のように、トランジスタを並列に接続した場合の例を図 6 6 に示す。電流源回路 6 6 0 1 は、配線 6 5 0 2、6 5 0 3、6 6 0 3、6 6 0 4、6 6 0 5 によって、プリチャージ動作、設定動作、出力動作を切り替えている。

【 0 1 7 4 】

なお、図 6 5 や図 6 6 では、電流源回路が 1 つしか記載されていないが、電流源回路を並列に複数個配置して、切り替えて動作させることにより、設定動作などを行いながら、同時に出力動作を行うことができる。

【 0 1 7 5 】

なお、電流源回路に対して設定動作を行う場合、そのタイミングを制御する必要がある。その場合、設定動作を制御するために、専用の駆動回路（シフトレジスタなど）を配置してもよい。あるいは、LAT 1 回路を制御するためのシフトレジスタから出力される信号を用いて、電流源回路への設定動作を制御してもよい。つまり、一つのシフトレジスタで、LAT 1 回路と電流源回路とを両方制御するようにしてもよい。その場合は、LAT 1 回路を制御するためのシフトレジスタから出力される信号を直接、電流源回路に入力してもよいし、LAT 1 回路への制御と電流源回路への制御を切り分けるため、その切り分けを制御する回路を介して、電流源回路を制御してもよい。あるいは、LAT 2 回路から出力される信号を用いて、電流源回路への設定動作を制御してもよい。LAT 2 回路から出力される信号は、通常、ビデオ信号であるため、ビデオ信号として使用する場合と電流源回路を制御する場合とを切り分けるため、その切り替えを制御する回路を介して、電流源回路を制御すればよい。このように、設定動作や出力動作を制御するための回路構成や、回路の動作等については、国際公開第 0 3 / 0 3 8 7 9 3 号パンフレット、国際公開第 0 3 / 0 3 8 7 9 4 号パンフレット、国際公開第 0 3 / 0 3 8 7 9 5 号パンフレット、に記載されており、その内容を本発明に適用することが出来る。

【 0 1 7 6 】

さらに、負荷 1 9 0 9（例えば、スイッチや信号線や信号線に接続された画素など）にアナログ電流を出力する場合は、デジタル・アナログ変換を行う必要があるので、電流源回路を複数配置した図 6 7 に示すような構成となる。なお、図 6 7 では、簡単のため、3 ビットの場合について説明する。すなわち、基本電流源回路 6 5 0 7 A、6 5 0 7 B、6 5 0 7 C があり、設定動作の時の電流の大きさは、 I_c 、 $2 \times I_c$ 、 $4 \times I_c$ になっている。そして、電流源回路 6 5 0 1 A、6 5 0 1 B、6 5 0 1 C が各々接続されている。なお、電流源回路 6 5 0 1 A、6 5 0 1 B、6 5 0 1 C は、図 6 5 に示す電流源回路 6 5 0 1 でもよいし、図 6 6 に示す電流源回路 6 6 0 1 でもよい。したがって、出力動作の時には、電流源回路 6 5 0 1 A、6 5 0 1 B、6 5 0 1 C は、 I_c 、 $2 \times I_c$ 、 $4 \times I_c$ の大きさの電流を出力することになる。そして、各電流源回路と直列に、スイッチ 6 7 0 1 A、6 7 0 1 B、6 7 0 1 C が接続されている。このスイッチは、第 2 ラッチ回路（LAT 2）6 3 0 5 から出力されるビデオ信号によって制御される。そして、各電流源回路とスイッチから出力される電流の合計が、負荷 1 9 0 9、すなわち、信号線などに出力される。以上のように動作させることにより、画素などにビデオ信号としてアナログ電流を出力している。

【 0 1 7 7 】

なお、図 6 7 では、簡単のため、3 ビットの場合について説明したが、これに限定されない。同様に構成すれば、ビット数を容易に変更して構成することが出来る。また、図 6 5、図 6 6 の場合と同様、電流源をさらに並列に配置することにより、設定動作などと出力動作とを同時に行うことができる。

【 0 1 7 8 】

次に、図 6 4 の場合について、説明する。リファレンス用電流源回路 6 3 1 4 における電流源は、図 6 5、図 6 6 における基本電流源回路 6 5 0 7 に相当する。第 1 ラッチ回路（LAT 1）6 3 0 4 に配置されている電流源回路は、図 6 5、図 6 6 における電流源回路 6 5 0 1、6 6 0 1 に相当する。そして、図 6 5、図 6 6 における負荷 1 9 0 9 は、第 2 ラッチ回路（LAT 2）6 3 0 5 に配置されている電流源回路に相当する。この場合は

、リファレンス用電流源回路 6314 における電流源からは、ビデオ信号が電流で出力される。なお、その電流は、デジタル値の場合も、アナログ値の場合もある。

【0179】

なお、第2ラッチ回路(LAT2)6305が配置されていない場合は、図65、図66における負荷1909は、画素や信号線に相当することになる。

【0180】

また、第1ラッチ回路6304に配置されている電流源回路が、図65、図66における基本電流源回路6507に相当し、第2ラッチ回路6305に配置されている電流源回路が、図65、図66における電流源回路6501、6601に相当し、画素や信号線が図65、図66における負荷1909に相当すると考えることもできる。

10

【0181】

またさらに、図63、64に示したリファレンス用電流源回路6314に対して、適用してもよい。つまり、リファレンス用電流源回路6314が図65、図66における電流源回路6501、6601に相当し、第1ラッチ回路6304に配置されている電流源回路が図65、図66における負荷1909に相当し、さらに別の電流源(リファレンス用電流源回路6314に電流を供給する回路)が、図65、図66における基本電流源回路6507に相当すると考えることもできる。

【0182】

また、画素の中に配置されている発光素子が図65、図66における負荷1909に相当し、画素の中に配置されている電流源回路が図65、図66における電流源回路6501、6601に相当し、信号線駆動回路6310における、画素に電流を出力する電流源回路が、図65、図66における基本電流源回路6507に相当すると考えることもできる。なお、画素の中に配置されている電流源回路から発光素子に電流が供給されて、発光素子が発光する。

20

【0183】

このように、様々な部分に、本発明を適用することが出来る。

【0184】

なお、各ビットに対応したデジタルビデオ信号(電流値)を第1ラッチ回路6304に入力してもよい。なお、その後、各ビットに対応したデジタルビデオ信号電流を足し合わせることによって、デジタル値からアナログ値に変換することができる。その場合、桁数の小さなビットの信号を入力する場合に、本発明を適用することは、より好適である。なぜなら、桁数の小さなビットの信号の場合、信号の電流値が小さくなってしまう。そこで、本発明を適用すれば、信号の電流値を大きくすることができる。そのため、信号の書き込み速度が向上する。

30

【0185】

なお、図65において、電流源回路6501の構成として、図19(図1)の構成を用いたが、これに限定されない。同様に、図66において、電流源回路6601の構成として、図51(図37)の構成を用いたが、これに限定されない。本発明における様々な構成を用いることが出来る。

【0186】

このように、信号線駆動回路に本発明を適用することにより、信号線駆動回路に入力される電流値が小さくても、すばやく設定動作を行うことが出来る。もし、設定動作が十分できない場合は、信号線に正しい電流を出力することが出来ない。その場合は、画素は、正確な表示を行うことができない。よって、本発明を適用することにより、画質不良を防止することが出来る。

40

【0187】

なお、本実施の形態で説明した内容は、実施の形態1~5で説明した内容を利用したものに相当する。したがって、実施の形態1~5で説明した内容は、本実施の形態にも適用できる。

【0188】

50

(実施の形態 7)

実施の形態 6 では、信号線駆動回路 6310 の具体的な構成について、説明した。そこで、本実施の形態では、画素配列 6301 に配列状に配置されている画素に適用した場合の具体的な構成について説明する。

【0189】

まず、図 1 で示した構成を画素に適用した場合について、図 68 に示す。図 1 における負荷 109 は、図 68 における EL 素子 6802 に相当する。図 68 における基本電流源 108、第 2 基本電流源 115 は、図 63 の場合は、デジタル・アナログ変換回路 6306 に配置されている電流源回路に相当し、図 64 の場合は、第 2 ラッチ回路 6305 に配置されている電流源回路に相当する。図 64 の場合で第 2 ラッチ回路 6305 が無い場合は、第 1 ラッチ回路 6304 に配置されている電流源回路に相当する。なお、実際には、配線 6807 には画素が複数個接続されている。図 68 では、簡単のため、画素が 1 つだけ接続されている場合の図を示してる。

10

【0190】

ゲート線 6803 ~ 6806 を用いて、各スイッチ (図 68 ではトランジスタ) のオンオフを制御する。ゲート線 6803 を制御して選択トランジスタ 6801 をオンオフして、信号線 6807 から信号が入力される。なお、詳しい動作については、図 1 と同様であるので、省略する。

【0191】

また、図 37 で示した構成を画素に適用した場合について、図 69 に示す。ゲート線 6903 ~ 6907 を用いて、各スイッチ (図 69 ではトランジスタ) のオンオフを制御する。ゲート線 6903 を制御して選択トランジスタ 6901 をオンオフして、信号線 6807 から信号が入力される。なお、詳しい動作については、図 37 と同様であるので、省略する。

20

【0192】

また、図 45 で示した構成を画素に適用した場合について、図 77 に示す。ゲート線 7703 ~ 7707 を用いて、各スイッチ (図 77 ではトランジスタ) のオンオフを制御する。ゲート線 7707 を制御して選択トランジスタ 7701 をオンオフして、信号線 6807 から信号が入力される。なお、詳しい動作については、図 45 と同様であるので、省略する。

30

【0193】

また、図 77 の構成に対して、配線の接続関係を変更した場合を図 78 に示す。図 77 では、トランジスタ 3701 は、トランジスタ 3706 と選択トランジスタ 7701 とを介して、信号線 6807 に接続されていた。一方、図 78 では、トランジスタ 3701 は、トランジスタ 3706 を介して、信号線 6807 に接続されている。

【0194】

なお、図 78 では、信号線 6807 に 1 つの画素が接続されている図を示している。ここで、トランジスタ 3701 とトランジスタ 3706 とで構成される回路 7812 と、それ以外で構成される回路 7811 とを考える。図 78 では、回路 7812 は、各画素に配置されている。しかしながら、回路 7812 は、各画素に配置されている必要はない。つまり、回路 7812 を複数の画素で共有してもよい。そして、回路 7811 で 1 つ分の画素を構成してもよい。その場合の例を図 79 に示す。配線 6807 には、回路 7811 で構成される画素 7811A、7811B、7811C、7811D が接続されている。そして、回路 7812 で構成させる回路 7812A、7812B が接続されている。このように、配線 6807 に、少なくとも 1 つ分の回路 7812 が接続されていれば、回路 7811 で構成される画素が複数個接続されていてもよい。なお、図 79 では簡単のため、回路 7811 で構成される画素が 4 つ、回路 7812 で構成される回路が 2 つ接続されているが、これに限定されない。各々、任意の数だけ設ければよい。

40

【0195】

このように、回路 7812 で構成される回路を画素間で共有することにより、回路 78

50

12を各画素に配置する必要がないため、各画素おけるトランジスタの数を減らすことが出来る。その結果、開口率が向上したり、製造上の歩留まりが向上したりすることが可能となる。

【0196】

なお、回路7812は、回路7812Aや回路7812Bのように、画素配列の外側（周囲）に配置することが望ましい。なぜなら、画素配列では、画素が周期的に配置されているため、画素配列の中に回路7812を置くことは適切ではないためである。よって、回路7812Aのように、画素配列と電流源（基本電流源108や第2基本電流源115など）の間に接続したり、回路7812Bのように、配線6807の先に接続したりすることが望ましい。なお、回路7812Bのように、配線6807の先に接続すると、配線6807全体にわたって電流が流れることになるので、より好適である。

10

【0197】

なお、図79のように、回路7812を共有化することは、画素部分に限定されない。信号線駆動回路などにも適用することは可能である。

【0198】

また、図47で示した構成を画素に適用した場合について、図70に示す。ゲート線7003～7006を用いて、各スイッチ（図70ではトランジスタ）のオンオフを制御する。ゲート線7003～7005を制御して各トランジスタをオンオフして、信号線6807から信号が入力される。なお、詳しい動作については、図47と同様であるので、省略する。

20

【0199】

なお、図68、図69、図77及び図78では、1本の信号線6807に複数の画素が接続されているため、ある特定の画素を選択するために、専用のスイッチ（選択トランジスタ）6801、6901、7701、7801が必要となってくる。一方、図70の場合は、そのようなスイッチを省略しても、トランジスタ3703、3705、3706を制御することにより、正常に動作させることが出来る。

【0200】

なお、画素に適用する構成として、図68～図70で示した構成に限定されない。実施の形態1～6で説明した様々な構成を用いて、画素を構成することが出来る。

【0201】

例えば、図68～図70、図77及び図78におけるトランジスタの極性（導電型）は、これに限定されない。特に、スイッチとして動作させる場合は、接続関係を変更せずに、トランジスタの極性（導電型）を変更することが出来る。

30

【0202】

また、図68～図70、図77及び図78において、電源線6808から配線113の方に向かって電流が流れているが、これに限定されない。電源線6808と配線113の電位を制御することにより、配線113から電源線6808の方に向かって電流が流れてもよい。ただし、その場合は、EL素子6802の向きを反対にする必要がある。なぜなら、通常は、EL素子6802は、陽極から陰極の方に電流が流れるためである。

【0203】

なお、EL素子は、陽極側から光が出ても、陰極側から光が出ても、どちらでも良い。

40

【0204】

なお、図68～図70、図77及び図78において、ゲート線6803～6806、ゲート線6903～6907、ゲート線7003～7006、ゲート線7703～7707、ゲート線7803～7807や電源線6808を用いて、各トランジスタと接続しているが、これに限定されない。

【0205】

例えば、スイッチとして動作するトランジスタの極性と動作を調整することにより、各々のゲート線を共有させることが出来る。例えば、図68の回路に対して、各トランジスタ

50

タの極性を調整することにより、図 7 1 のように、ゲート線の数削減することが可能である。同様に、図 7 0 の回路に対して、図 7 2 のように、ゲート線の数削減することが可能である。

【 0 2 0 6 】

また、図 6 8 ~ 図 7 0、図 7 7 及び図 7 8 において、容量素子 1 0 4、3 7 0 4 は、電源線 6 8 0 8 に接続されているが、別の配線、例えば、別の画素のゲート線などに接続してもよい。

【 0 2 0 7 】

また、図 6 8 ~ 図 7 0、図 7 7 及び図 7 8 において、電源線 6 8 0 8 が配置されているが、それを削除し、別の画素のゲート線などで代用してもよい。

10

【 0 2 0 8 】

このように、画素は、様々な構成を用いることが出来る。

【 0 2 0 9 】

なお、これらの画素を用いて画像を表示する場合、様々な手法を用いて、階調を表現することが出来る。

【 0 2 1 0 】

例えば、信号線 6 8 0 7 から画素へ、アナログのビデオ信号（アナログ電流）を入力し、そのビデオ信号に応じた電流を表示素子に流して、階調を表現できる。

【 0 2 1 1 】

あるいは、信号線 6 8 0 7 から画素へ、デジタルのビデオ信号（デジタル電流）を入力し、そのビデオ信号に応じた電流を表示素子に流して、2 階調を表現できる。ただしこの場合、時間階調方式や面積階調方式などを組み合わせて、多階調化を図ることが多い。

20

【 0 2 1 2 】

なお、例えば、時間階調方式を適用するときなどに、強制的に発光しないようにする場合は、表示素子に電流が流れないようにすればよい。よって、例えば、トランジスタ 1 0 7 がオフ状態になるようにすればよい。あるいは、容量素子 1 0 4、3 7 0 4 の電荷の状態を制御することにより、結果として、表示素子に電流が流れないようにしてもよい。それを実現するため、スイッチなどを追加してもよい。

【 0 2 1 3 】

なお、図 7 1、7 2 のように、ゲート線の数削減したいときには、強制的に発光しないようにするため、トランジスタ 1 0 7 を制御する場合は、トランジスタ 1 0 7 は、専用のゲート線で制御することが望ましい。また、容量素子 1 0 4、3 7 0 4 の電荷の状態を制御する場合は、容量素子 1 0 4、3 7 0 4 の電荷の状態を変化させることが可能なトランジスタを、専用のゲート線で制御することが望ましい。

30

【 0 2 1 4 】

なお、ここでは特に時間階調方式について詳細な説明は省略するが、特願 2 0 0 1 - 5 4 2 6 号、特願 2 0 0 0 - 8 6 9 6 8 号等に記載されている方法によれば良い。

【 0 2 1 5 】

また、信号線から画素へ、デジタルのビデオ信号（デジタル電圧）を入力し、そのビデオ信号に応じて、電流を表示素子に流すかどうかを制御して、2 階調を表現するような画素構成にしてもよい。よって、この場合も、時間階調方式や面積階調方式などを組み合わせて、多階調化を図ることが多い。図 7 3 に、概略図を示す。ゲート線 7 3 0 6 を制御して、スイッチ 7 3 0 4 をオンオフして、信号線 7 3 0 5 より、電圧を容量素子 7 3 0 3 に入力する。そして、その値によって、電流源回路 7 3 0 1 と直列に配置されているスイッチ 7 3 0 2 を制御して、E L 素子 6 8 0 2 に電流を流すかどうかを決定する。そして、電流源回路 7 3 0 1 に対して、本発明を適用できる。つまり、基本電流源 1 0 8、第 2 基本電流源 1 1 5 から電流源回路 7 3 0 1 の方に電流を流して、プリチャージ動作、設定動作を行い、電流源回路 7 3 0 1 から負荷である E L 素子 6 8 0 2 の方に電流を流す。

40

【 0 2 1 6 】

また、別の電流源から基本電流源 1 0 8 や第 2 基本電流源 1 1 5 に電流を流して、プリ

50

チャージ動作や設定動作を行い、基本電流源 1 0 8 や第 2 基本電流源 1 1 5 から負荷である電流源回路 7 3 0 1 の方に電流を流してもよい。

【 0 2 1 7 】

そこで、電流源回路 7 3 0 1 として、図 1 に示す回路を画素に適用した例を図 7 4 に、図 4 7 に示す回路を画素に適用した例を図 7 5 に示す。

【 0 2 1 8 】

なお、図 7 4 や図 7 5 で示した回路について、詳細な説明は省略するが、国際公開第 0 3 / 0 2 7 9 9 7 号パンフレット、特願 2 0 0 2 - 1 4 3 8 8 2 号、特願 2 0 0 2 - 1 4 3 8 8 5 号、特願 2 0 0 2 - 1 4 3 8 8 6 号、特願 2 0 0 2 - 1 4 3 8 8 7 号、特願 2 0 0 2 - 1 4 3 8 8 8 号、等に記載されている構成や方法を適用すればよい。

10

【 0 2 1 9 】

なお、構成は、図 7 4 や図 7 5 に示した回路に限定されない。本発明で説明した様々な構成を適用することが出来る。

【 0 2 2 0 】

このように、画素に本発明を適用することにより、画素に入力される電流値が小さくても、すばやく設定動作を行うことが出来る。もし、設定動作が十分できない場合は、正しく画像を表示することが出来ない。よって、本発明を適用することにより、画質不良を防止することが出来る。

【 0 2 2 1 】

なお、本実施の形態で説明した内容は、実施の形態 1 ~ 6 で説明した内容を利用したものに相当する。したがって、実施の形態 1 ~ 6 で説明した内容は、本実施の形態にも適用できる。

20

【 0 2 2 2 】

(実施の形態 8)

本発明を用いた電子機器として、ビデオカメラ、デジタルカメラ、ゴーグル型ディスプレイ (ヘッドマウントディスプレイ)、ナビゲーションシステム、音響再生装置 (カーオーディオ、オーディオコンボ等)、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末 (モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等)、記録媒体を備えた画像再生装置 (具体的には Digital Versatile Disc (DVD) 等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置) などが挙げられる。それらの電子機器の具体例を図 7 6 に示す。

30

【 0 2 2 3 】

図 7 6 (A) は発光装置であり、筐体 1 3 0 0 1、支持台 1 3 0 0 2、表示部 1 3 0 0 3、スピーカー部 1 3 0 0 4、ビデオ入力端子 1 3 0 0 5 等を含む。本発明は表示部 1 3 0 0 3 を構成する電気回路に用いることができる。また本発明により、図 7 6 (A) に示す発光装置が完成される。発光装置は自発光型であるためバックライトが必要なく、液晶ディスプレイよりも薄い表示部とすることができる。なお、発光装置は、パソコン用、TV 放送受信用、広告表示用などの全ての情報表示用表示装置が含まれる。

【 0 2 2 4 】

図 7 6 (B) はデジタルスチルカメラであり、本体 1 3 1 0 1、表示部 1 3 1 0 2、受像部 1 3 1 0 3、操作キー 1 3 1 0 4、外部接続ポート 1 3 1 0 5、シャッター 1 3 1 0 6 等を含む。本発明は、表示部 1 3 1 0 2 を構成する電気回路に用いることができる。また本発明により、図 7 6 (B) に示すデジタルスチルカメラが完成される。

40

【 0 2 2 5 】

図 7 6 (C) はノート型パーソナルコンピュータであり、本体 1 3 2 0 1、筐体 1 3 2 0 2、表示部 1 3 2 0 3、キーボード 1 3 2 0 4、外部接続ポート 1 3 2 0 5、ポインティングマウス 1 3 2 0 6 等を含む。本発明は、表示部 1 3 2 0 3 を構成する電気回路に用いることができる。また本発明により、図 7 6 (C) に示すノート型パーソナルコンピュータが完成される。

【 0 2 2 6 】

50

図 7 6 (D) はモバイルコンピュータであり、本体 1 3 3 0 1、表示部 1 3 3 0 2、スイッチ 1 3 3 0 3、操作キー 1 3 3 0 4、赤外線ポート 1 3 3 0 5 等を含む。本発明は、表示部 1 3 3 0 2 を構成する電気回路に用いることができる。また本発明により、図 7 6 (D) に示すモバイルコンピュータが完成される。

【 0 2 2 7 】

図 7 6 (E) は記録媒体を備えた携帯型の画像再生装置（具体的には D V D 再生装置）であり、本体 1 3 4 0 1、筐体 1 3 4 0 2、表示部 A 1 3 4 0 3、表示部 B 1 3 4 0 4、記録媒体（D V D 等）読み込み部 1 3 4 0 5、操作キー 1 3 4 0 6、スピーカー部 1 3 4 0 7 等を含む。表示部 A 1 3 4 0 3 は主として画像情報を表示し、表示部 B 1 3 4 0 4 は主として文字情報を表示するが、本発明は、表示部 A、B 1 3 4 0 3、1 3 4 0 4 を構成する電気回路に用いることができる。なお、記録媒体を備えた画像再生装置には家庭用ゲーム機器なども含まれる。また本発明により、図 7 6 (E) に示す D V D 再生装置が完成される。

10

【 0 2 2 8 】

図 7 6 (F) はゴーグル型ディスプレイ（ヘッドマウントディスプレイ）であり、本体 1 3 5 0 1、表示部 1 3 5 0 2、アーム部 1 3 5 0 3 を含む。本発明は、表示部 1 3 5 0 2 を構成する電気回路に用いることができる。また本発明により、図 7 6 (F) に示すゴーグル型ディスプレイが完成される。

【 0 2 2 9 】

図 7 6 (G) はビデオカメラであり、本体 1 3 6 0 1、表示部 1 3 6 0 2、筐体 1 3 6 0 3、外部接続ポート 1 3 6 0 4、リモコン受信部 1 3 6 0 5、受像部 1 3 6 0 6、バッテリー 1 3 6 0 7、音声入力部 1 3 6 0 8、操作キー 1 3 6 0 9 等を含む。本発明は、表示部 1 3 6 0 2 を構成する電気回路に用いることができる。また本発明により、図 7 6 (G) に示すビデオカメラが完成される。

20

【 0 2 3 0 】

図 7 6 (H) は携帯電話であり、本体 1 3 7 0 1、筐体 1 3 7 0 2、表示部 1 3 7 0 3、音声入力部 1 3 7 0 4、音声出力部 1 3 7 0 5、操作キー 1 3 7 0 6、外部接続ポート 1 3 7 0 7、アンテナ 1 3 7 0 8 等を含む。本発明は、表示部 1 3 7 0 3 を構成する電気回路に用いることができる。なお、表示部 1 3 7 0 3 は黒色の背景に白色の文字を表示することで携帯電話の消費電力を抑えることができる。また本発明により、図 7 6 (H) に示す携帯電話が完成される。

30

【 0 2 3 1 】

なお、将来的に発光材料の発光輝度が高くなれば、出力した画像情報を含む光をレンズ等で拡大投影してフロント型若しくはリア型のプロジェクターに用いることも可能となる。

【 0 2 3 2 】

また、上記電子機器はインターネットや C A T V（ケーブルテレビ）などの電子通信回線を通じて配信された情報を表示することが多くなり、特に動画情報を表示する機会が増してきている。発光材料の応答速度は非常に高いため、発光装置は動画表示に好ましい。

40

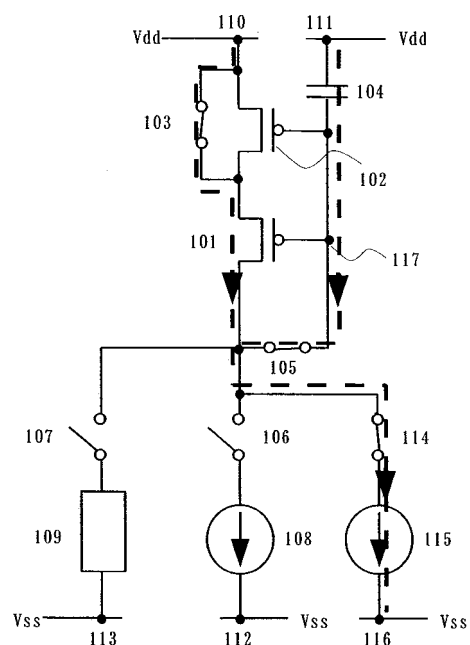
【 0 2 3 3 】

また、発光装置は発光している部分が電力を消費するため、発光部分が極力少なくなるように情報を表示することが望ましい。従って、携帯情報端末、特に携帯電話や音響再生装置のような文字情報を主とする表示部に発光装置を用いる場合には、非発光部分を背景として文字情報を発光部分で形成するように駆動することが望ましい。

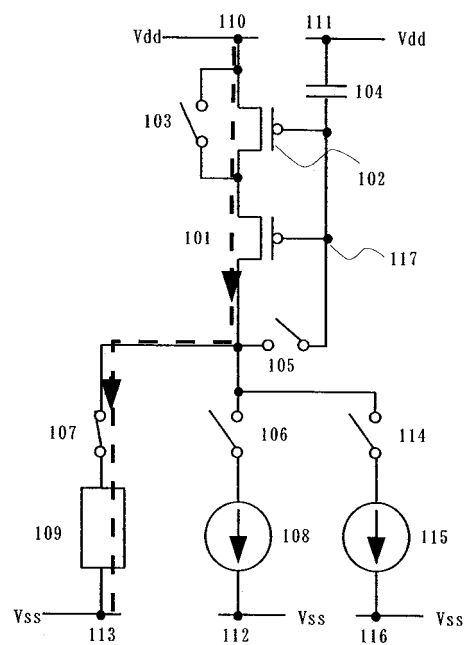
【 0 2 3 4 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に用いることが可能である。また本実施の形態の電子機器は、実施の形態 1 ～ 6 に示したいずれの構成の半導体装置を用いても良い。

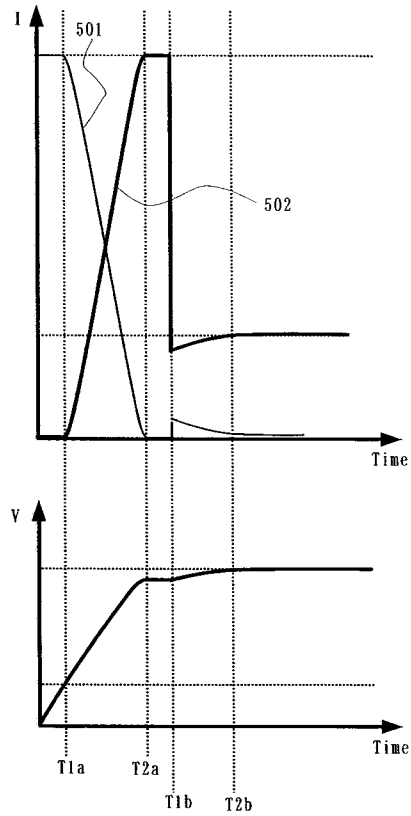
【圖 2】



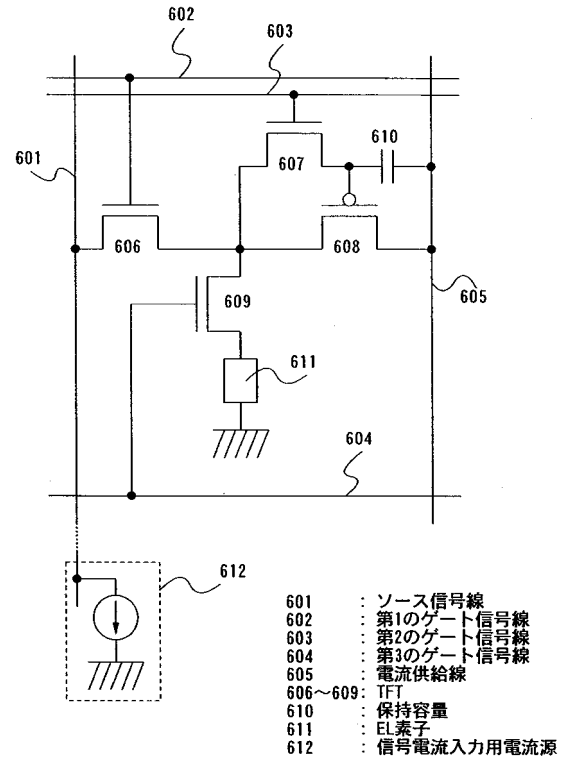
【 図 4 】



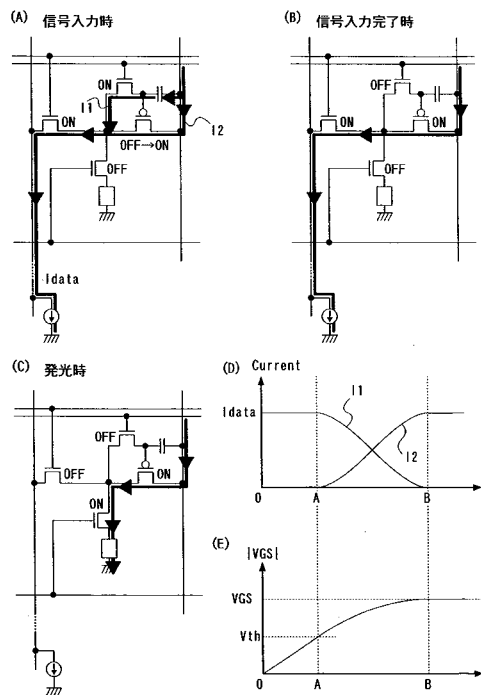
【図5】



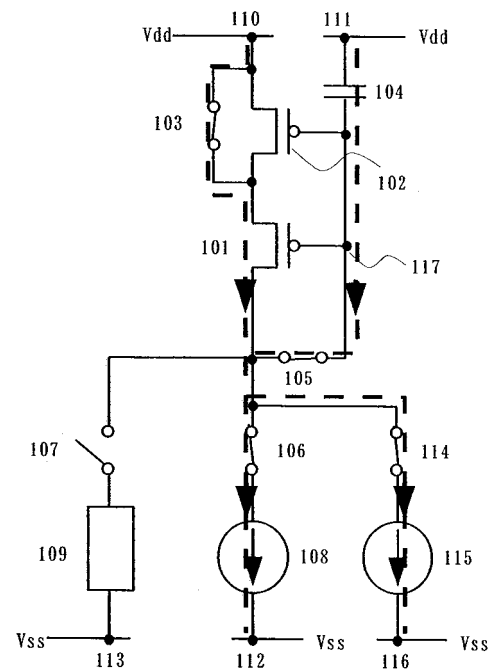
【図6】



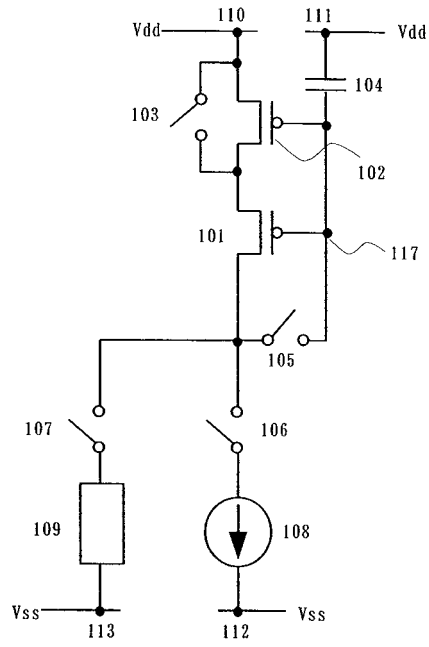
【図7】



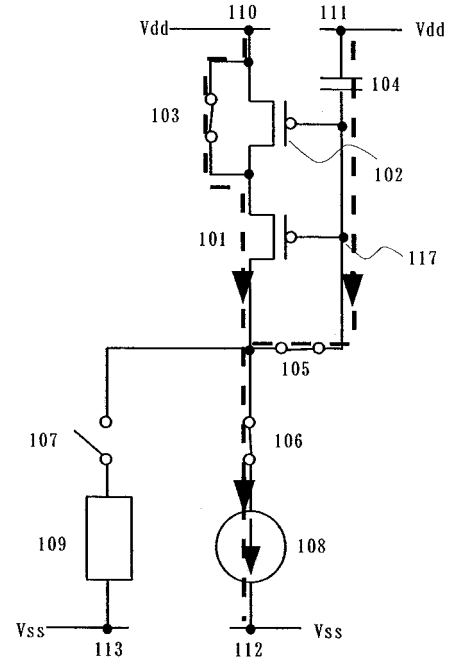
【図8】



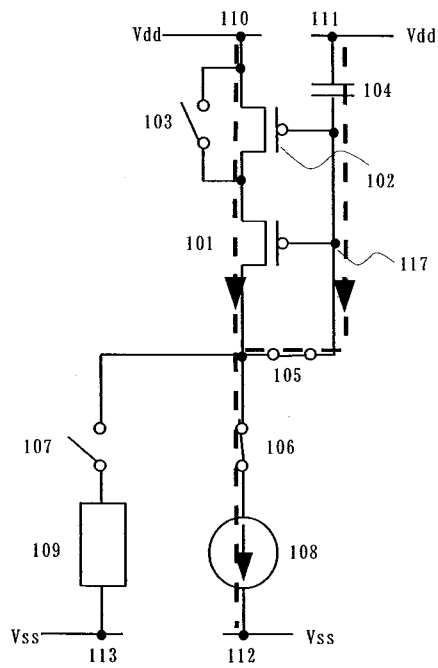
【図 9】



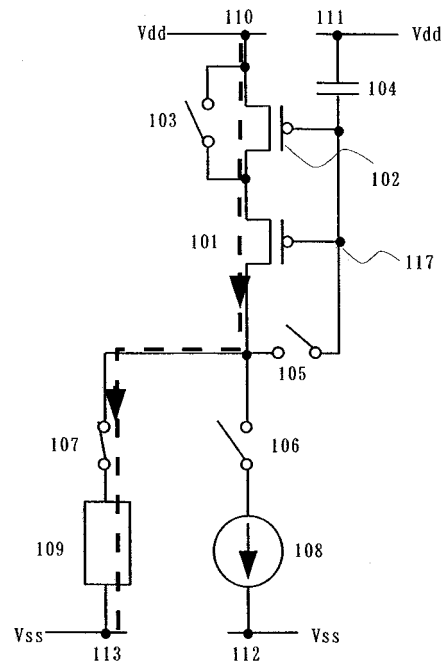
【図 10】



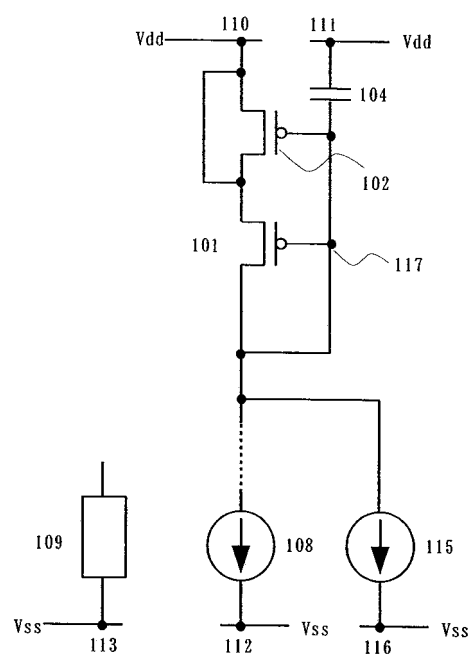
【図 11】



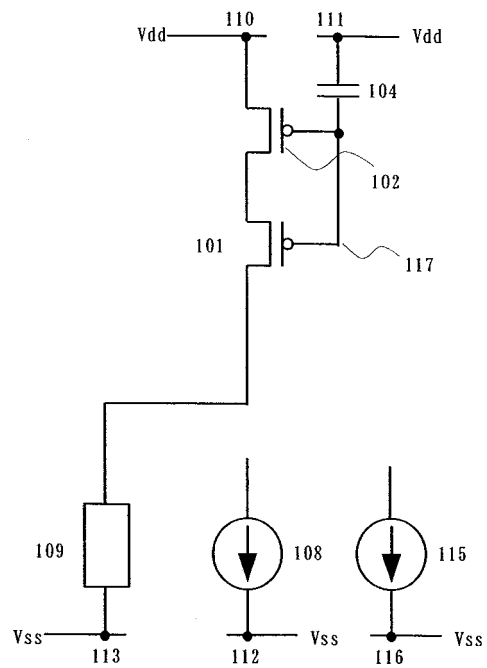
【図 12】



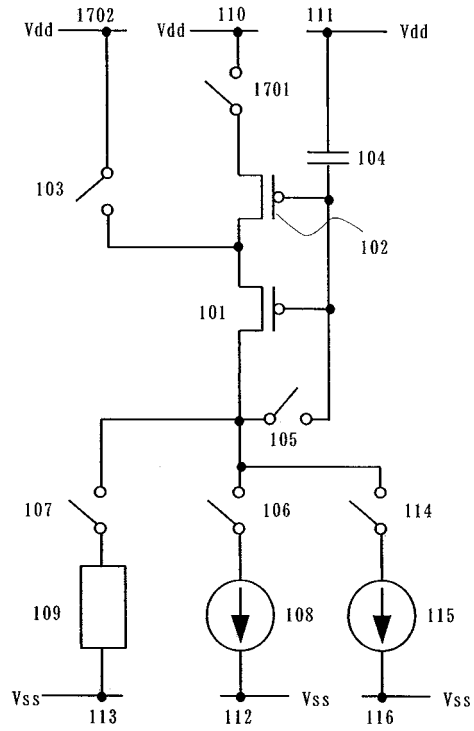
【圖 14】



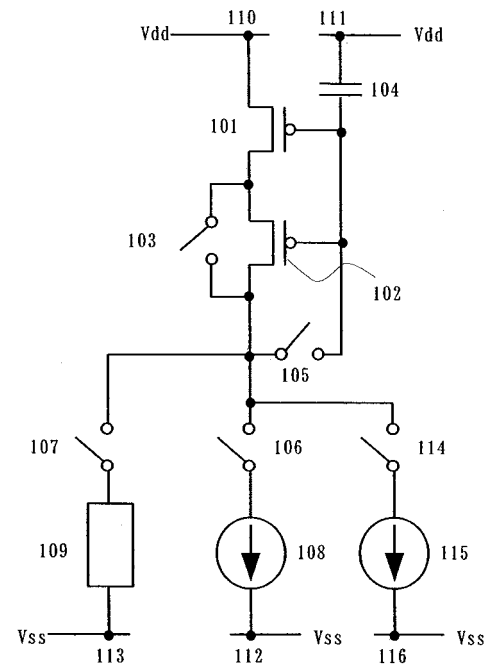
【 図 1 6 】



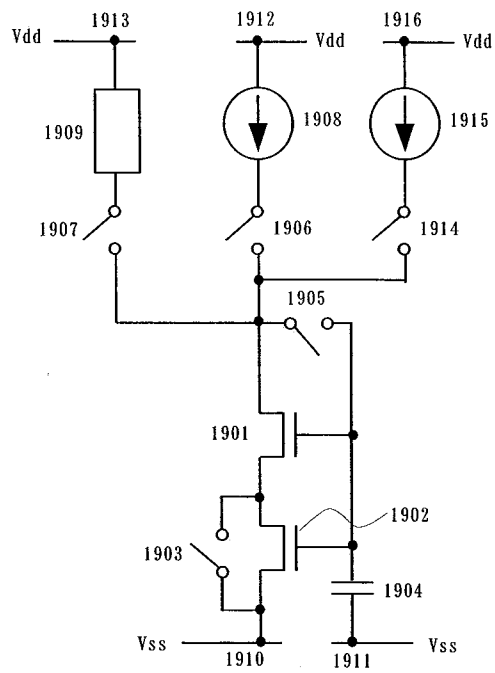
【図 17】



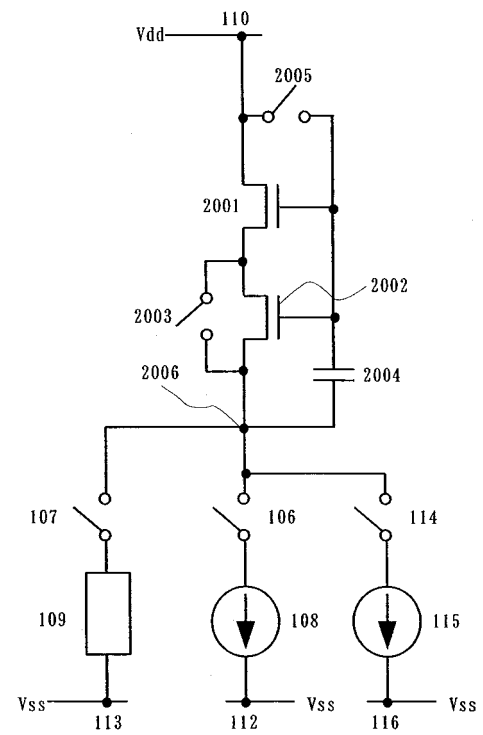
【図 18】



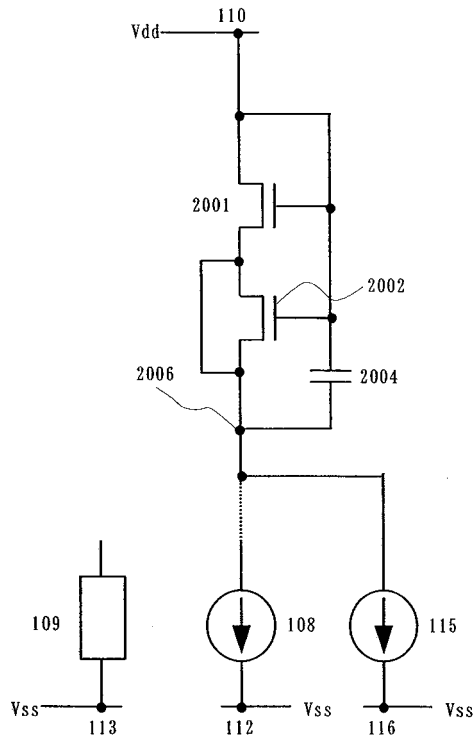
【図 19】



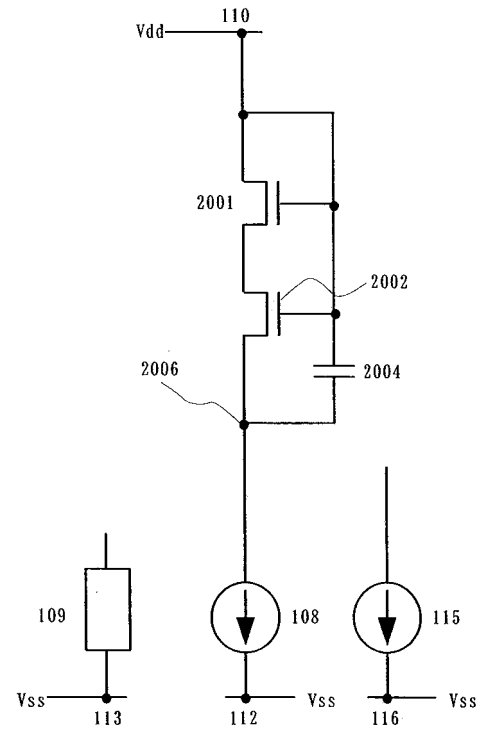
【図 20】



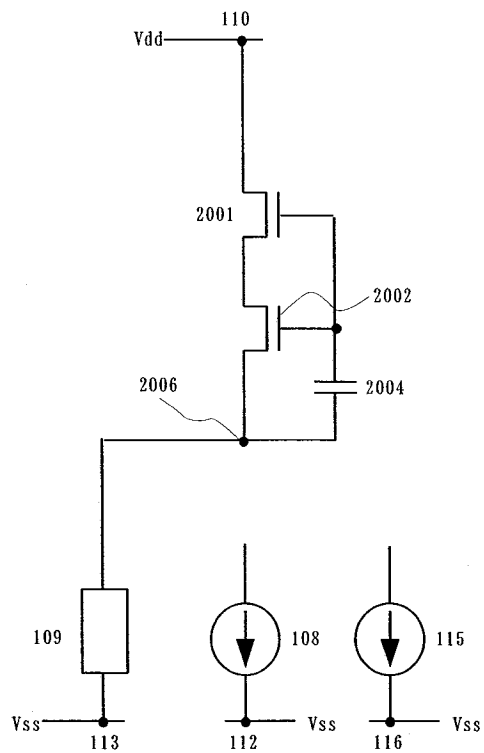
【図 2 1】



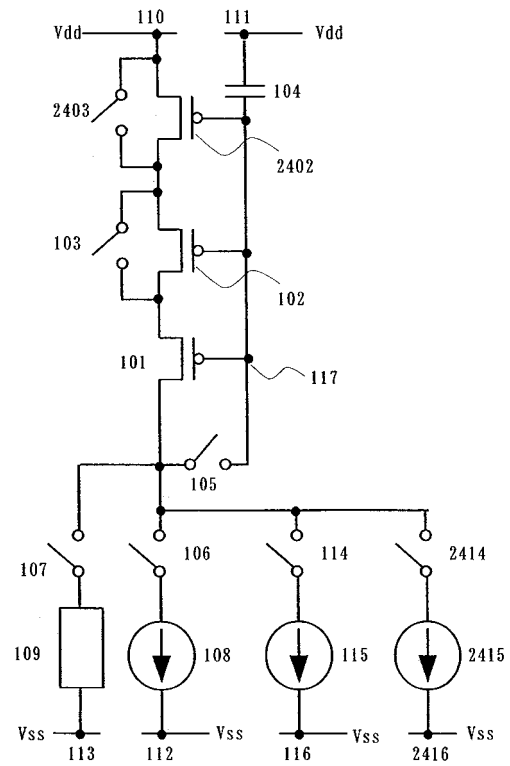
【図 2 2】



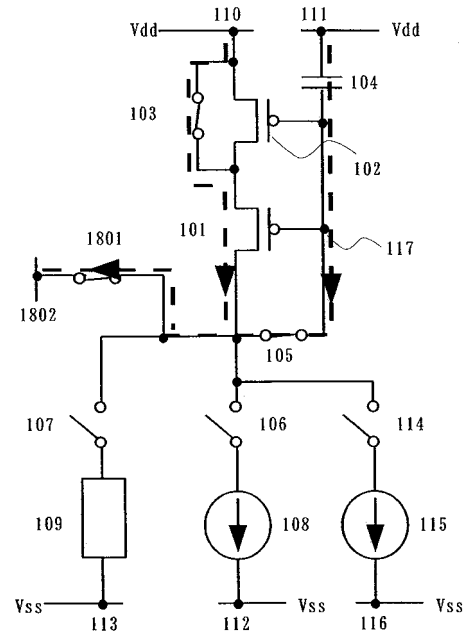
【図 2 3】



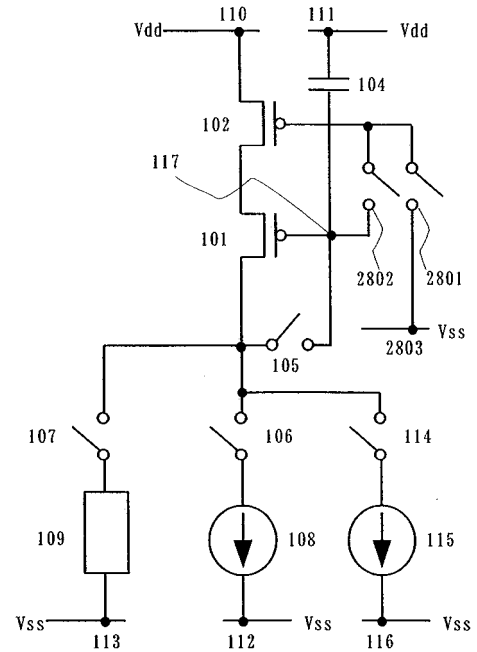
【図 2 4】



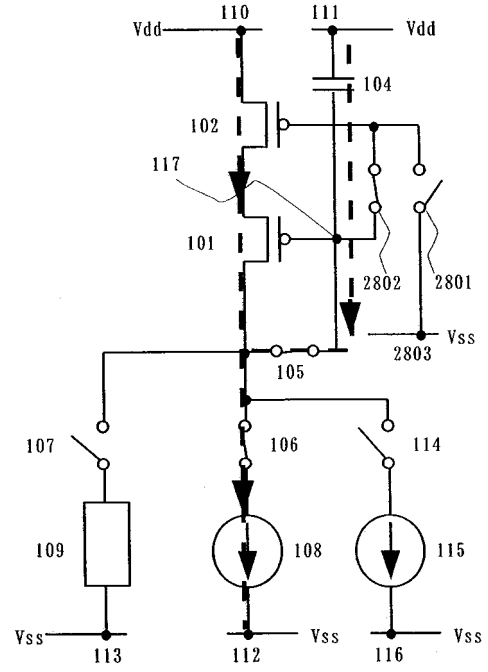
【 図 2 6 】



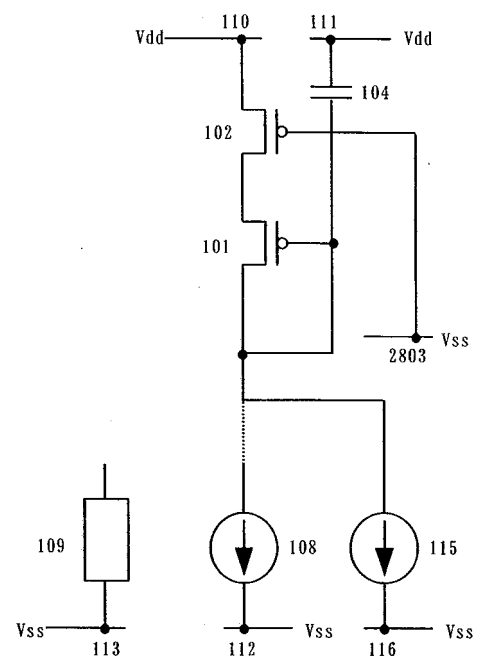
【 図 2 8 】



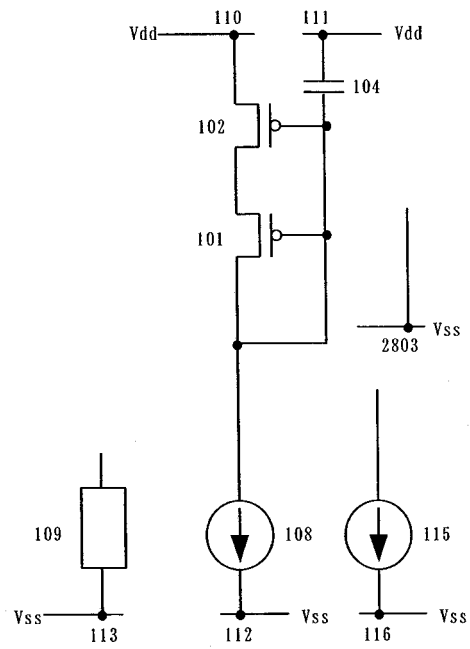
【 図 3 0 】



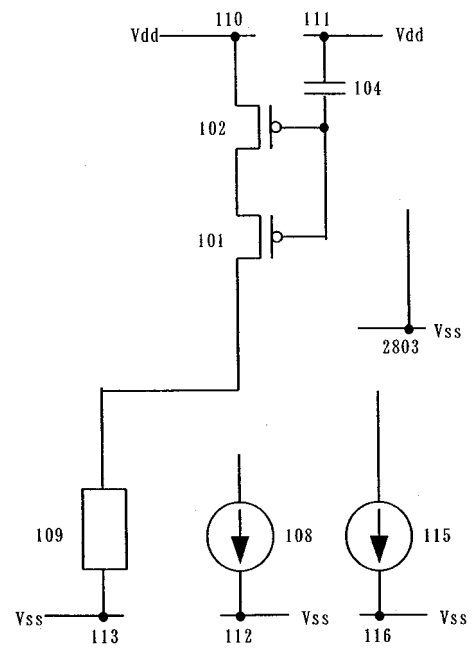
【 図 3 2 】



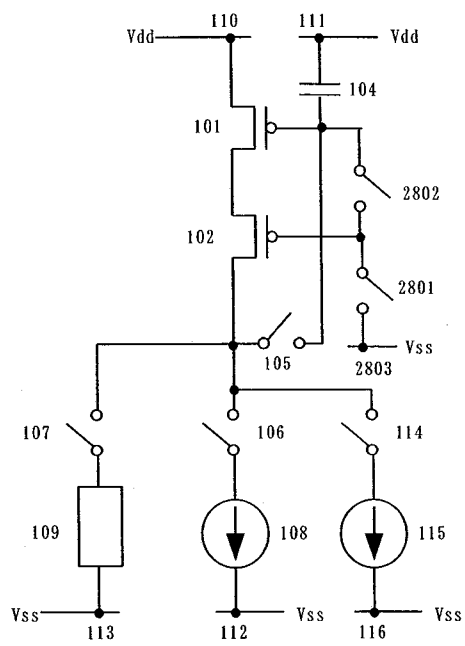
【図 33】



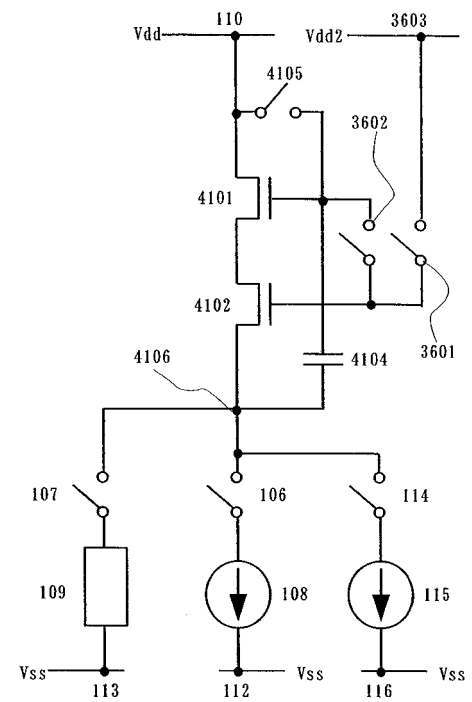
【図 34】



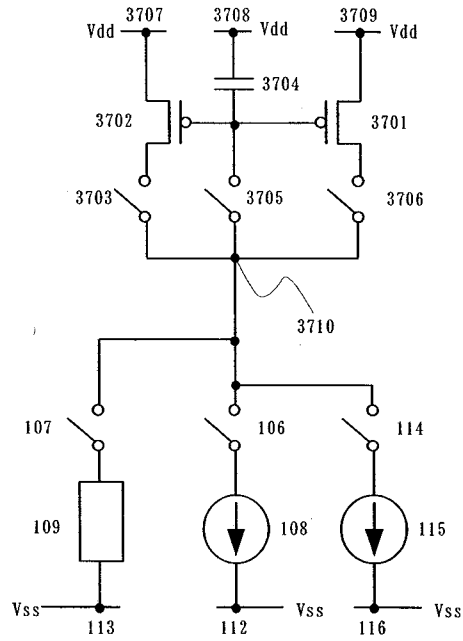
【図 35】



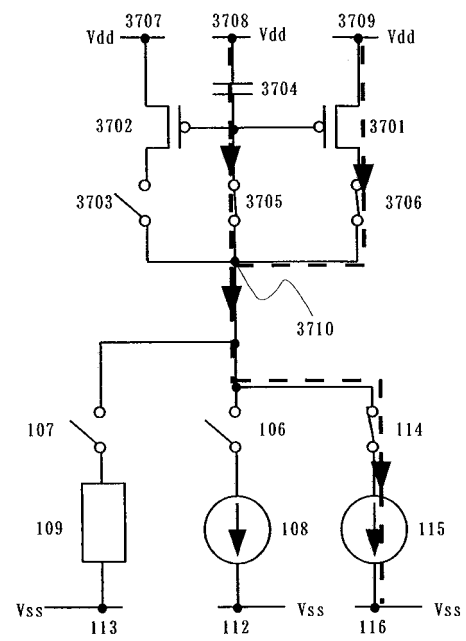
【図 36】



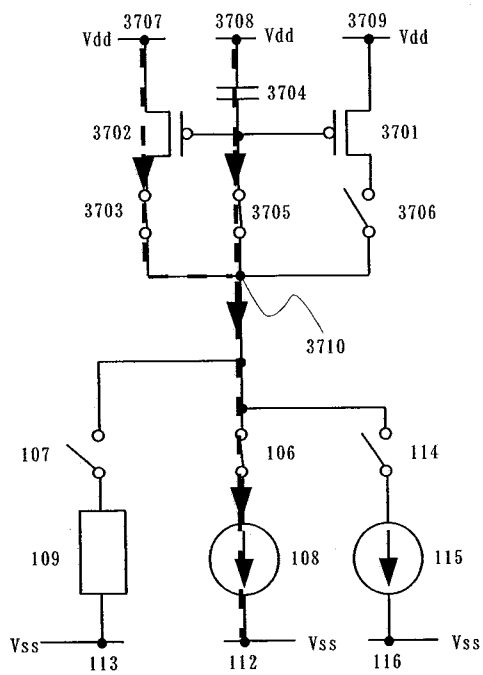
【図 37】



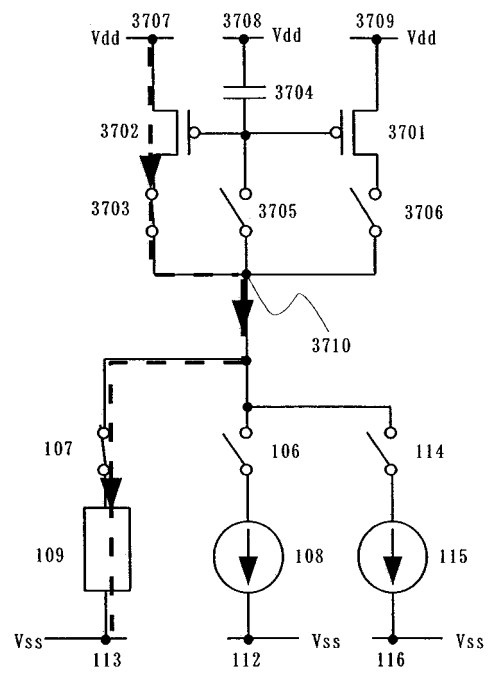
【図 38】



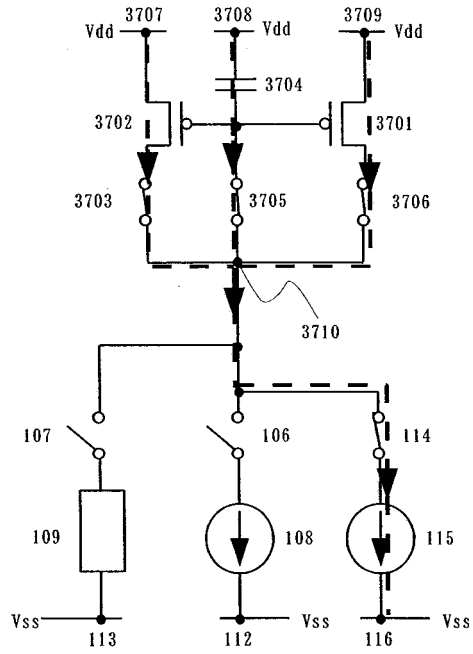
【図 39】



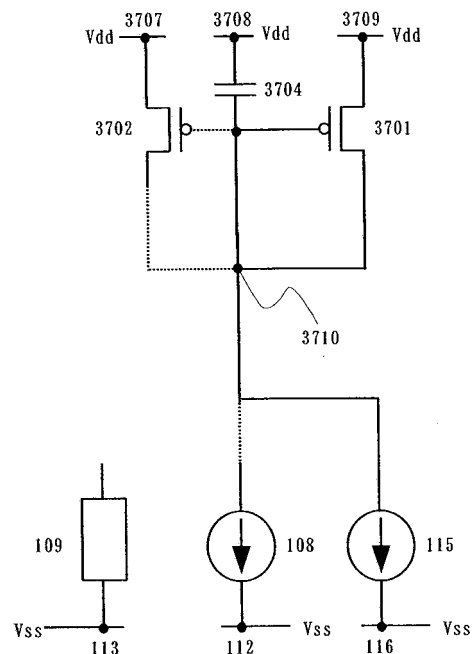
【図 40】



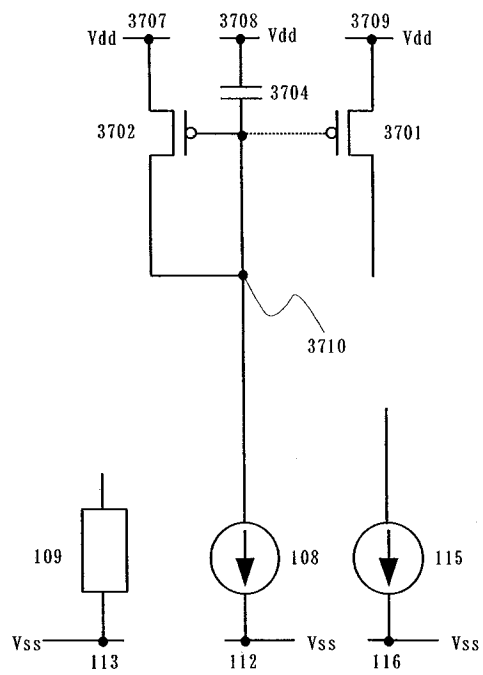
【図 4 1】



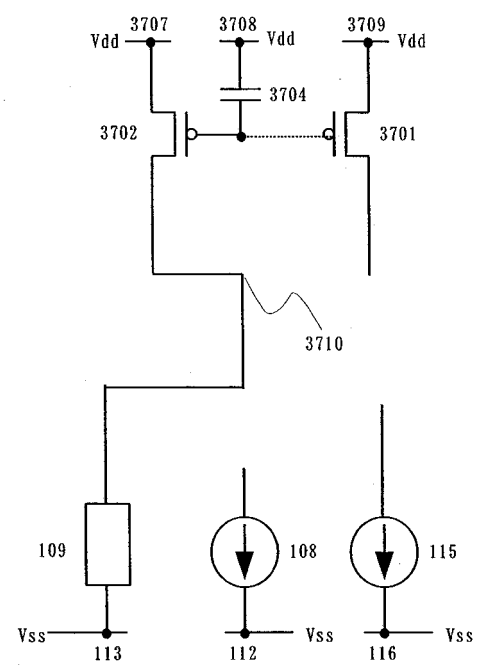
【図 4 2】



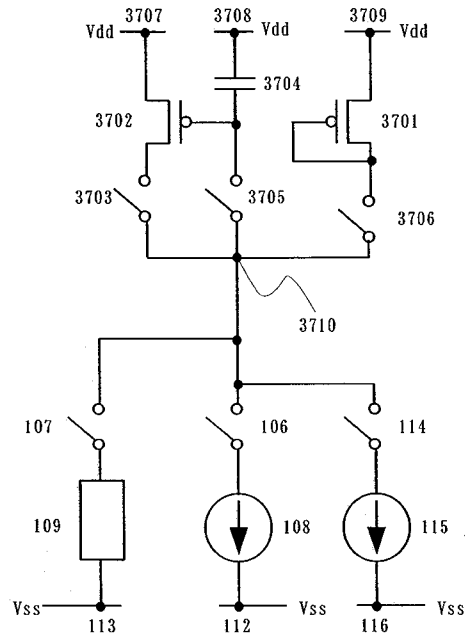
【図 4 3】



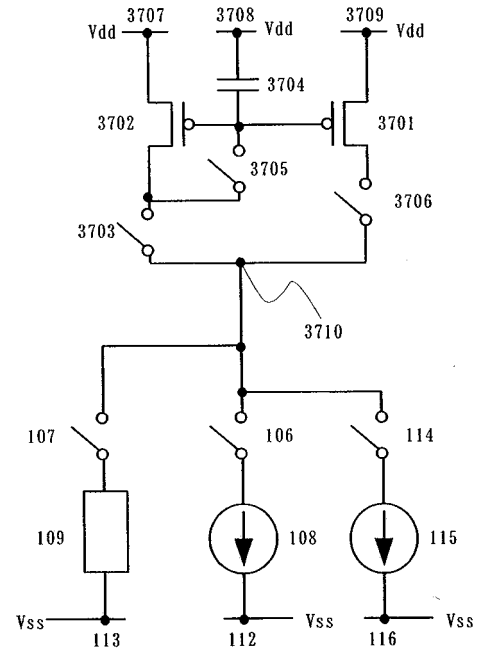
【図 4 4】



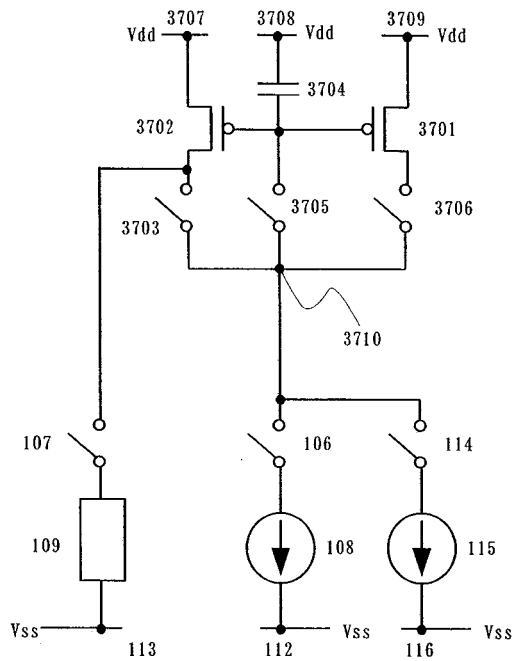
【図 45】



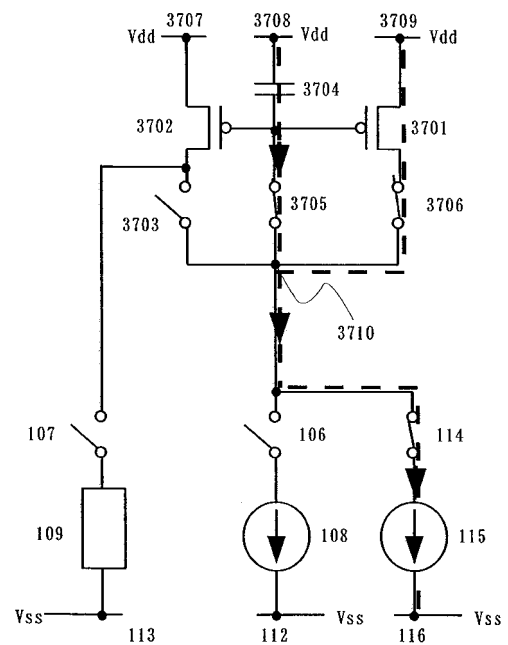
【図 46】



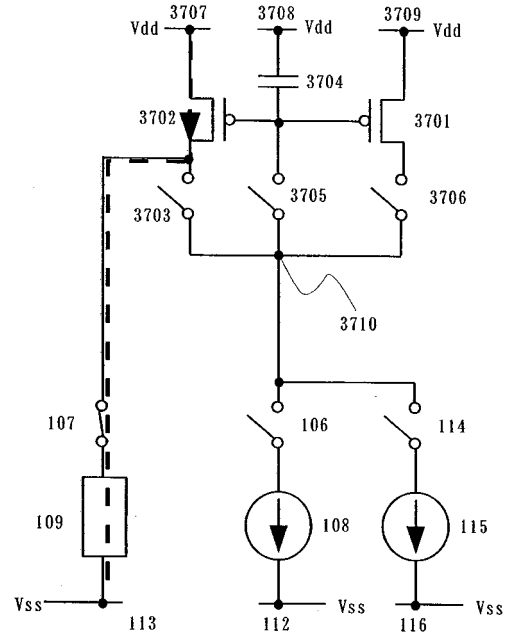
【図 47】



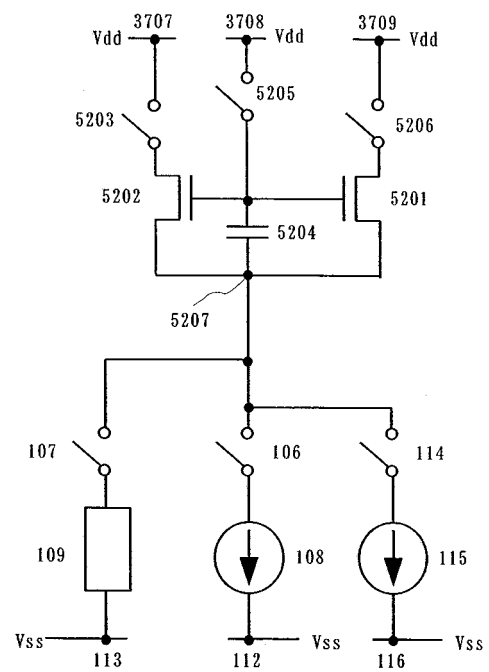
【図 48】



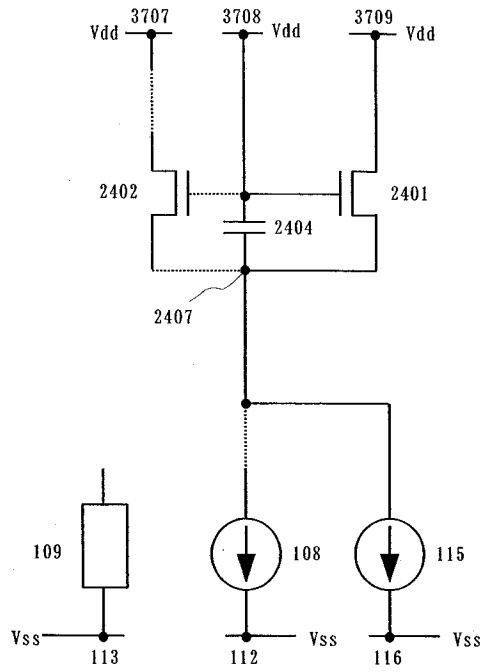
【 図 5 0 】



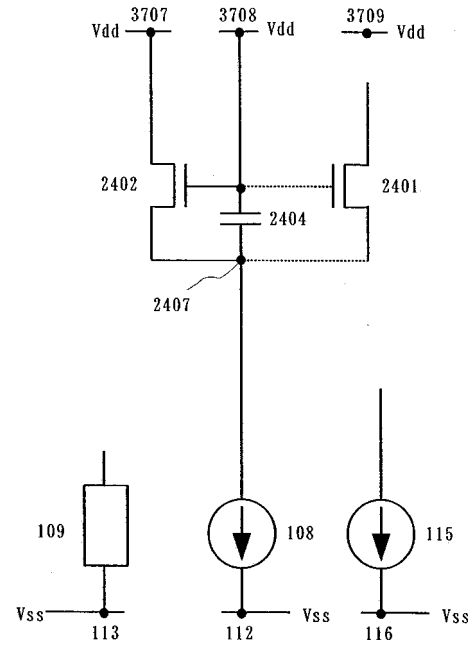
【圖 5 2】



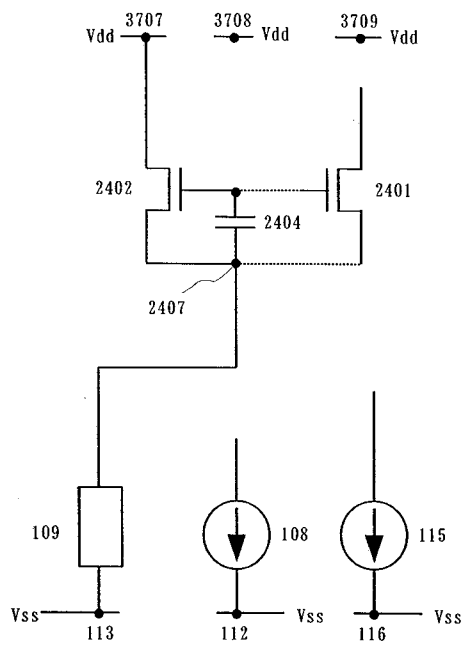
【図 5 3】



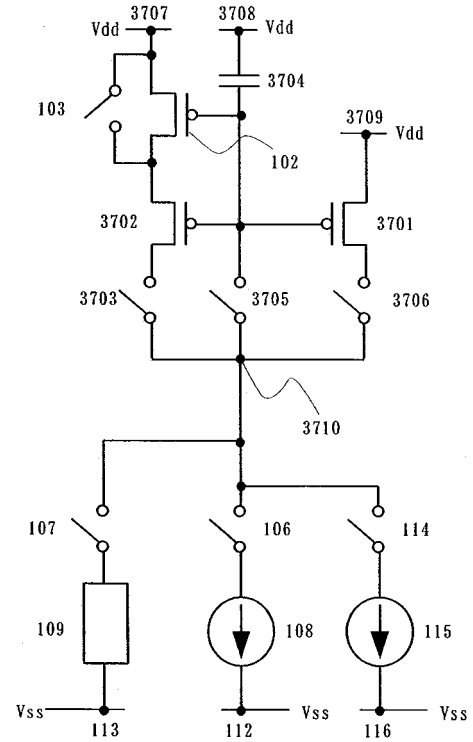
【図 5 4】



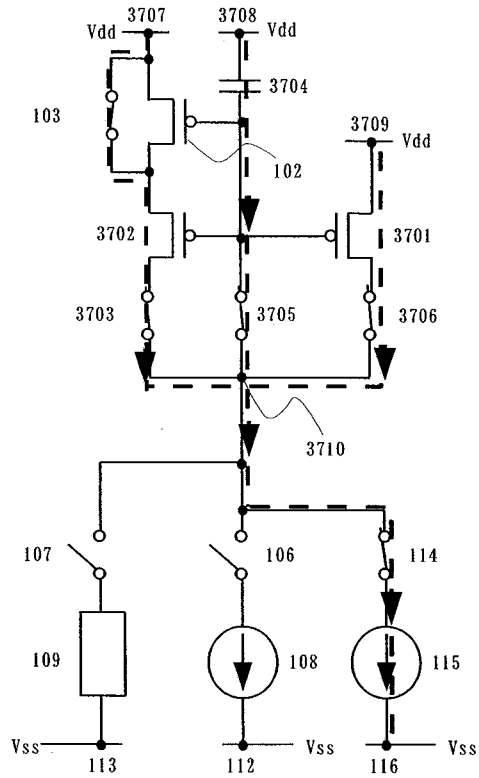
【図 5 5】



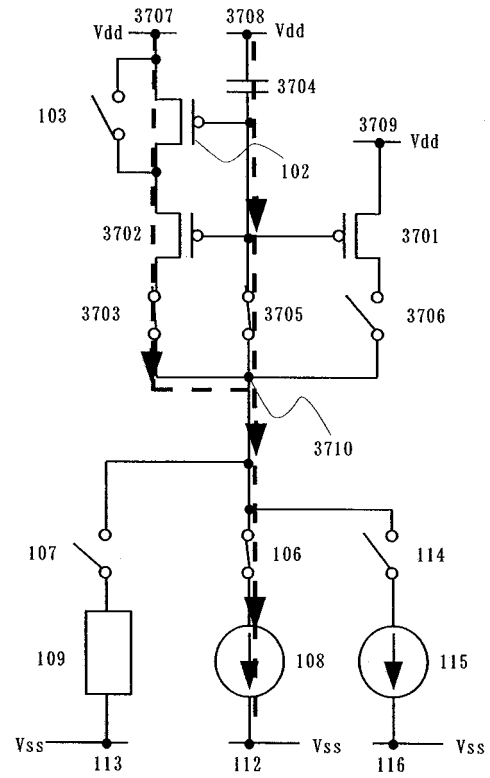
【図 5 6】



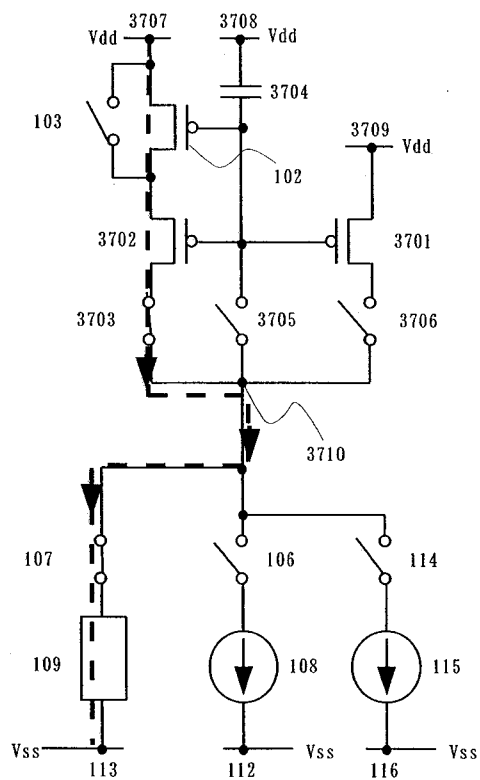
【図 57】



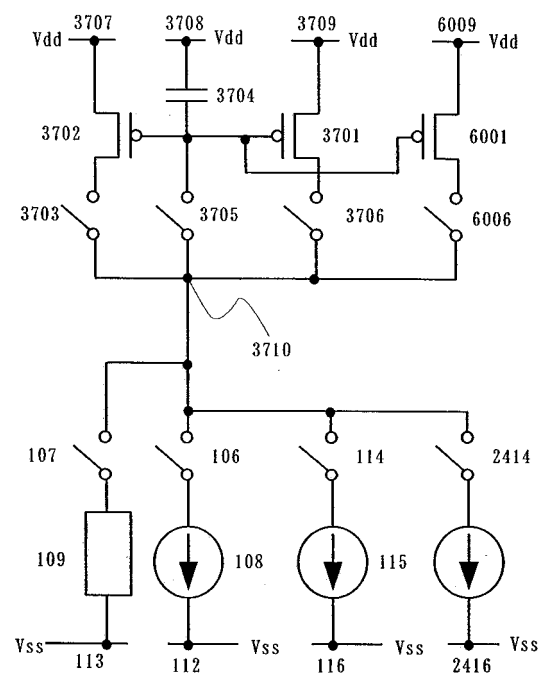
【図 58】



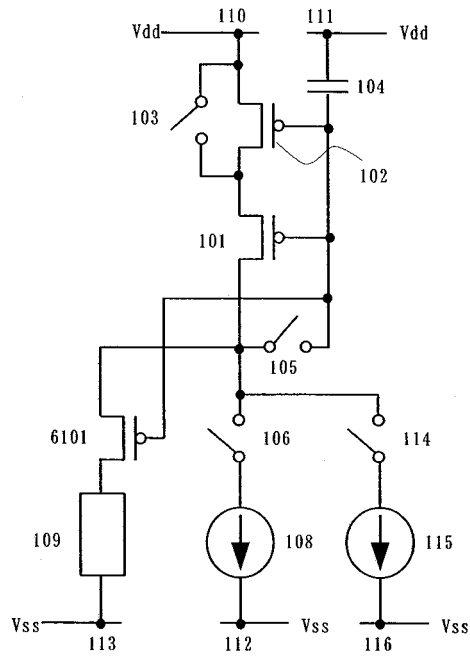
【図 59】



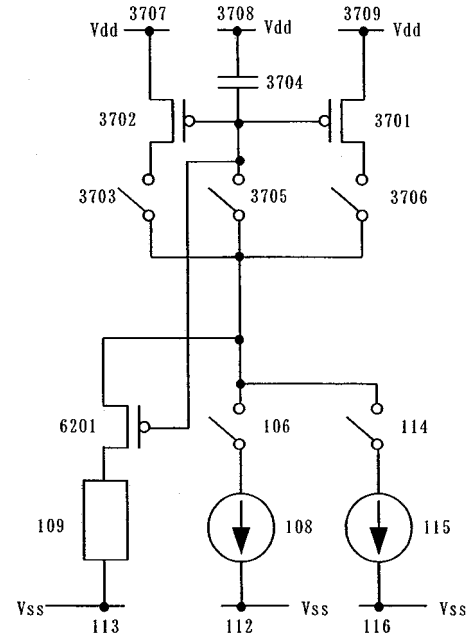
【図 60】



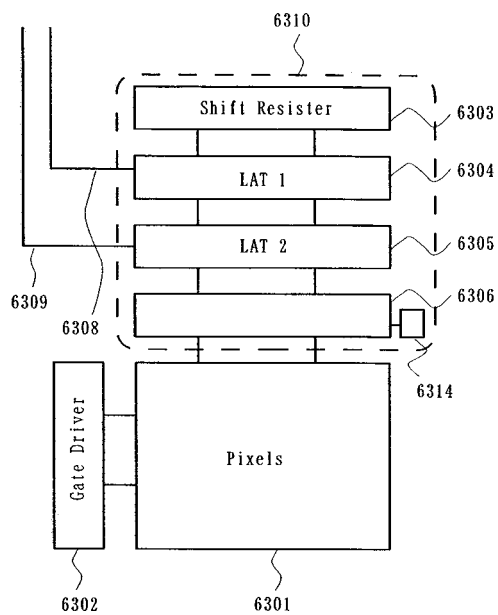
【図 6 1】



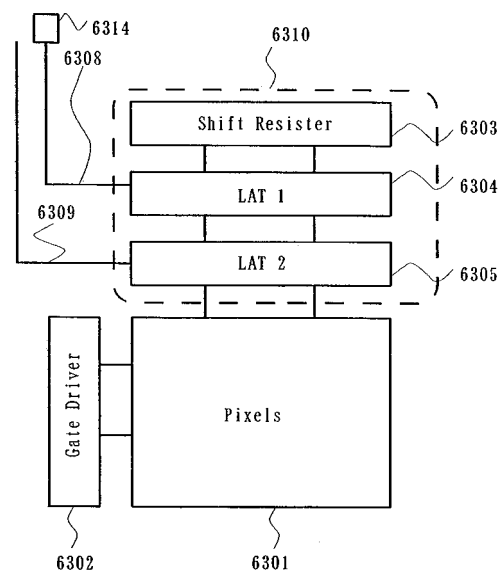
【図 6 2】



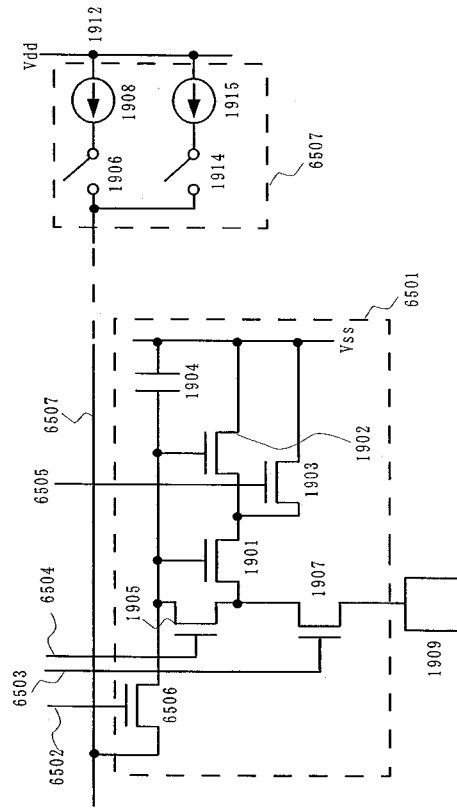
【図 6 3】



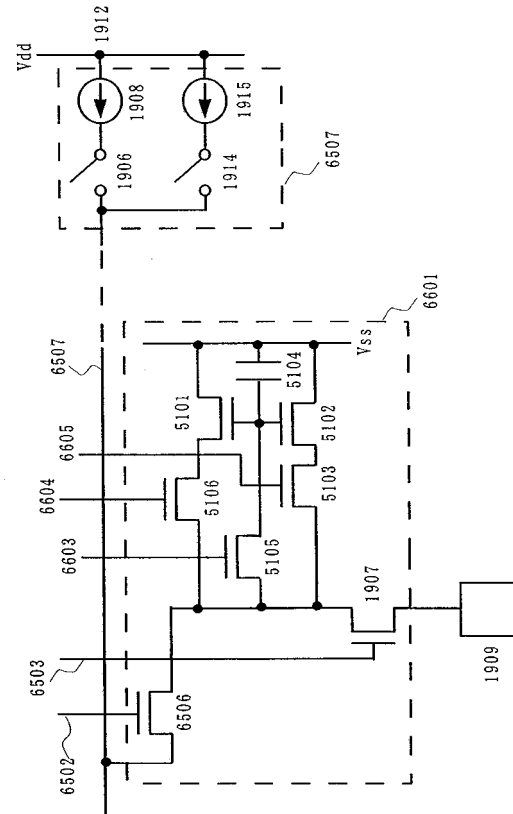
【図 6 4】



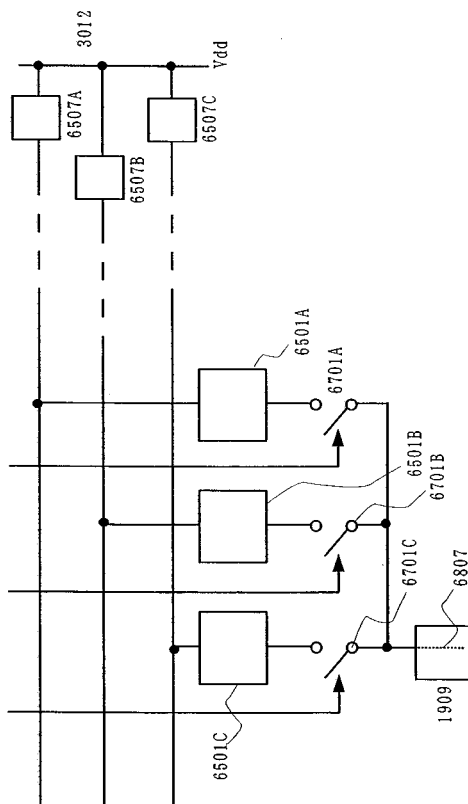
【図 6 5】



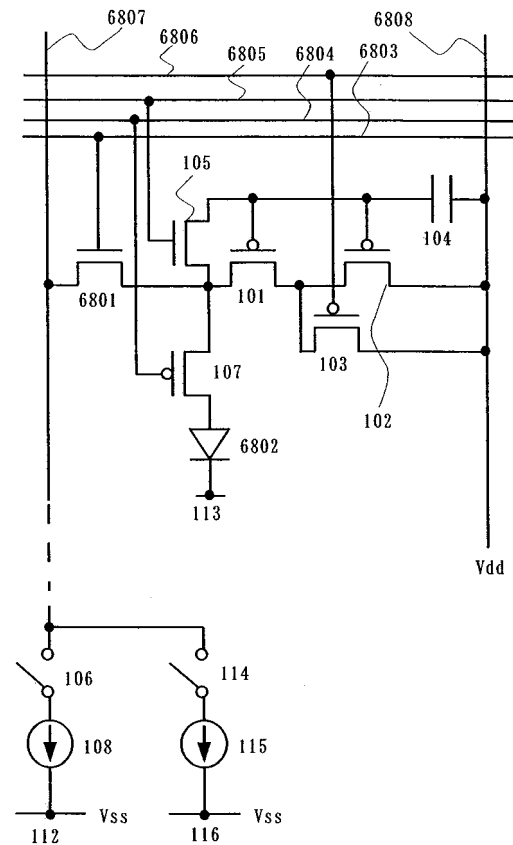
【図 6 6】



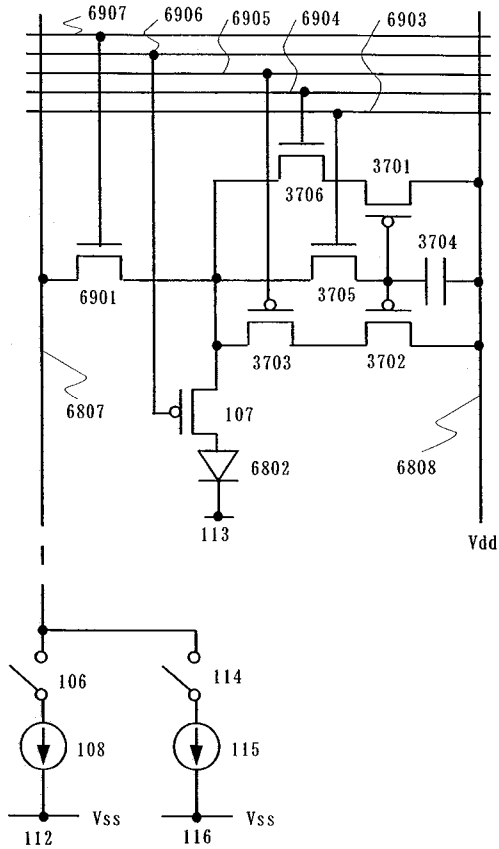
【図 6 7】



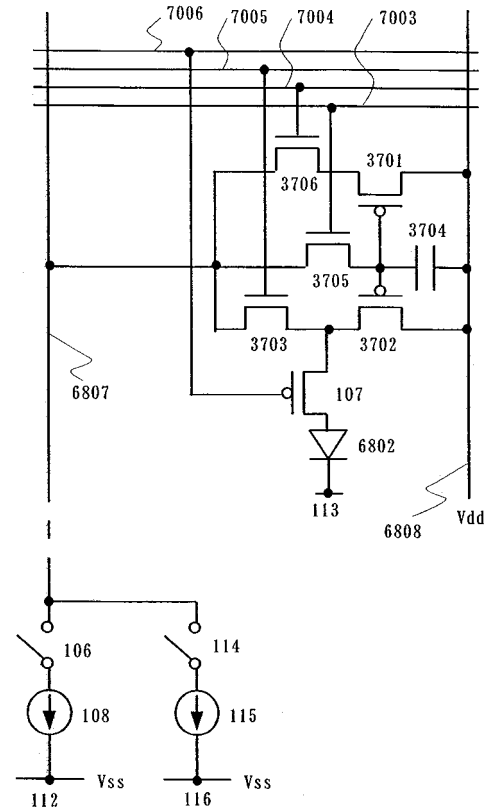
【図 6 8】



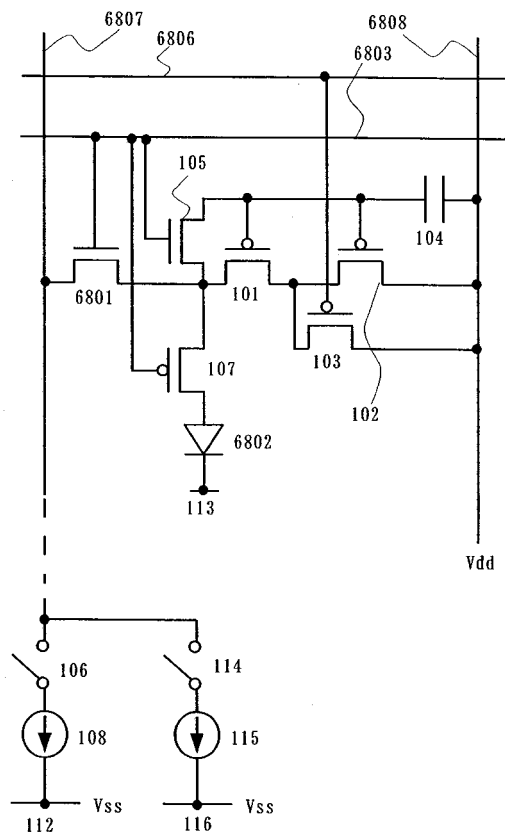
【図 69】



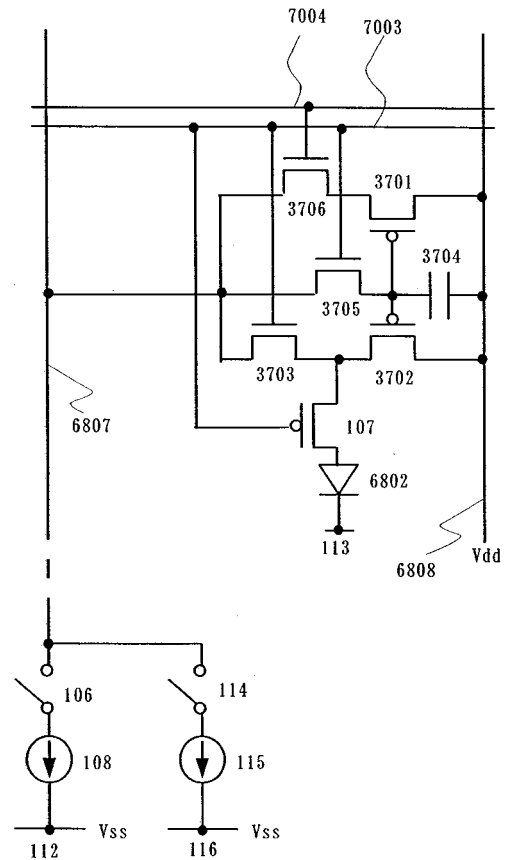
【図 70】



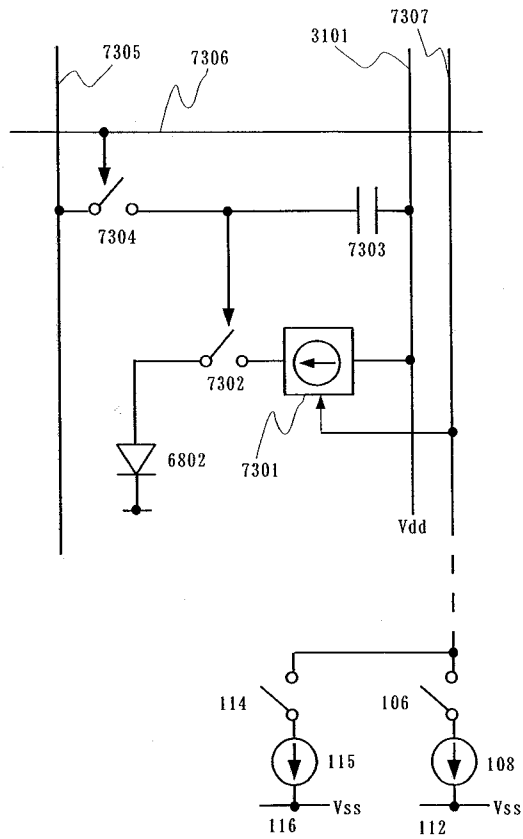
【図 71】



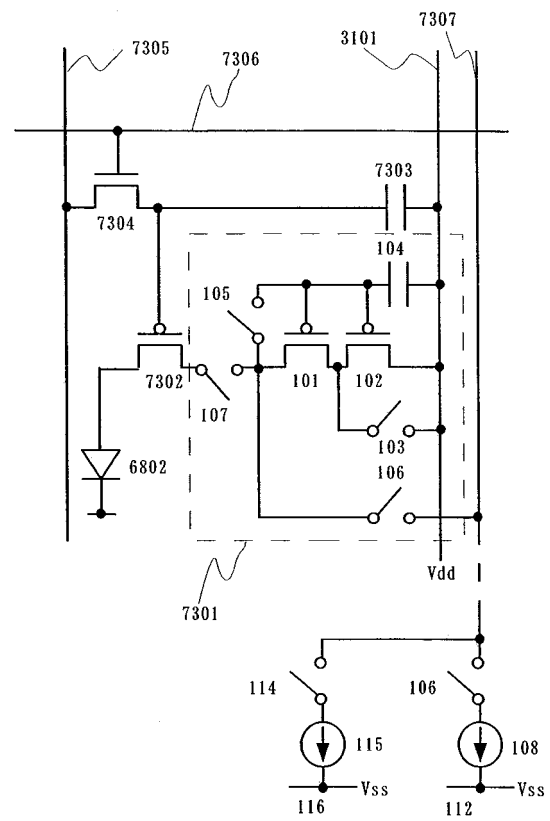
【図 72】



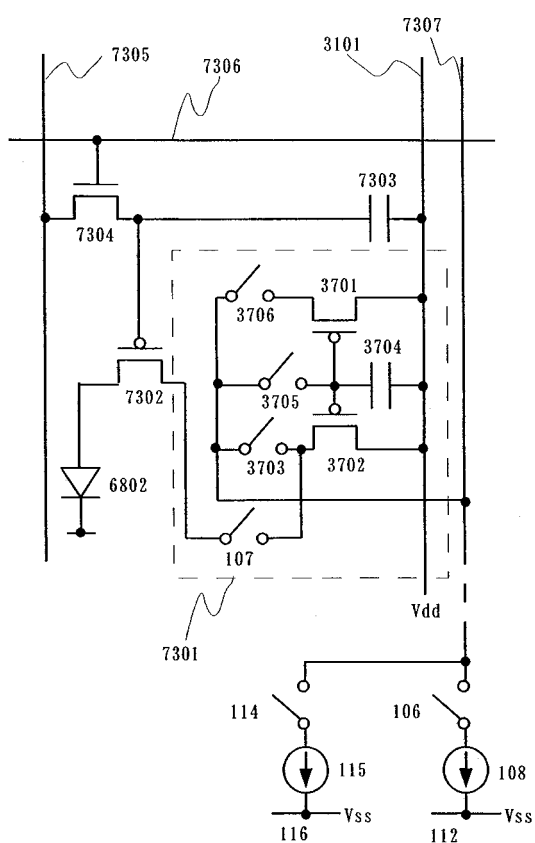
【図 73】



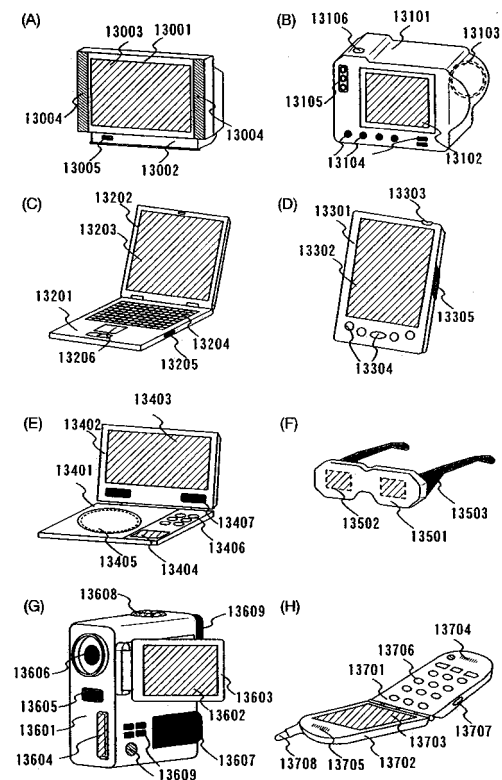
【図 74】



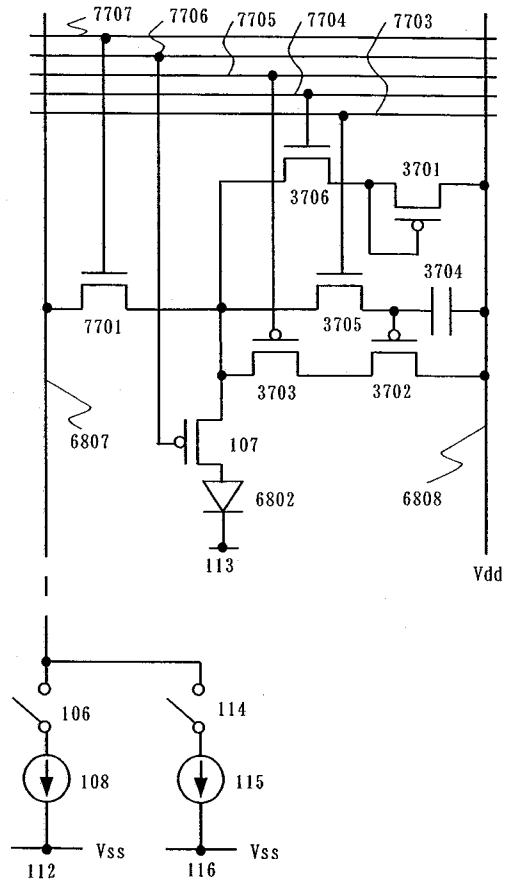
【図 75】



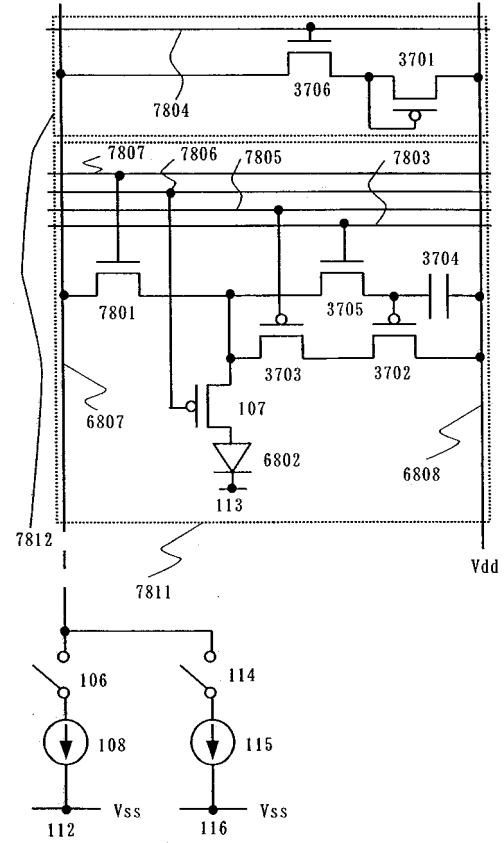
【図 76】



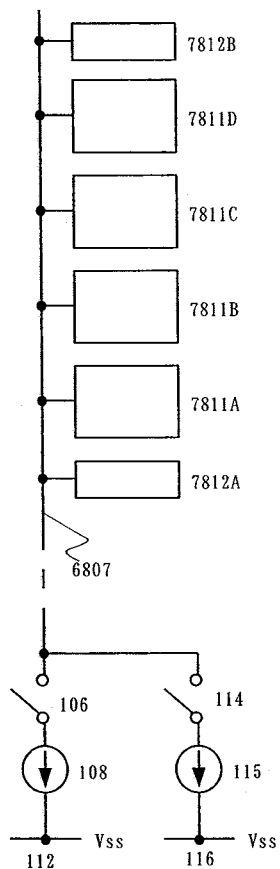
【図 77】



【図 78】



【図 79】



フロントページの続き

(56)参考文献 国際公開第01/006484(WO,A1)

特開2003-150104(JP,A)

特開2000-081920(JP,A)

特開2001-296837(JP,A)

特開2004-157467(JP,A)

特表2002-517806(JP,A)

実開昭62-122488(JP,U)

(58)調査した分野(Int.Cl.,DB名)

H03K 17/00-17/70

G09G 3/20

G09G 3/30