



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2017년08월30일  
(11) 등록번호 10-1773278  
(24) 등록일자 2017년08월24일

- (51) 국제특허분류(Int. Cl.)  
HO4M 11/06 (2006.01)
- (52) CPC특허분류  
HO4M 11/062 (2013.01)  
YO2B 60/36 (2013.01)
- (21) 출원번호 10-2015-7032393
- (22) 출원일자(국제) 2014년05월13일  
심사청구일자 2015년11월12일
- (85) 번역문제출일자 2015년11월12일
- (65) 공개번호 10-2015-0142042
- (43) 공개일자 2015년12월21일
- (86) 국제출원번호 PCT/EP2014/059736
- (87) 국제공개번호 WO 2014/184181  
국제공개일자 2014년11월20일
- (30) 우선권주장  
61/822,478 2013년05월13일 미국(US)
- (56) 선행기술조사문헌  
WO2012102917 A1\*  
KR1020120026565 A\*  
\*는 심사관에 의하여 인용된 문헌

- (73) 특허권자  
란티크 도이칠란트 게엠베하  
독일 85579 노이비베르크 릴리엔탈스트라세15
- (72) 발명자  
스트로벨 라이너  
독일 80797 뮌헨 솔레이스하이머 스트라세 128  
오크스만 블라디미르  
미국 뉴저지주 07751 모건빌 컬포드 플레이스 67
- (74) 대리인  
제일특허법인

전체 청구항 수 : 총 13 항

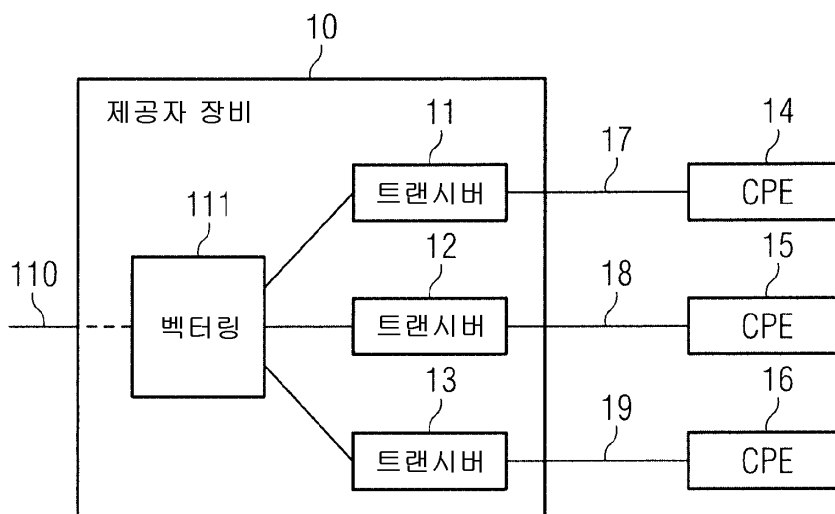
심사관 : 복상문

(54) 발명의 명칭 **벡터링을 이용하는 통신 시스템들에서의 불연속 동작**

(57) 요약

벡터링을 이용하는 통신 시스템들에서 불연속 동작을 지원하는 방법들, 디바이스들 및 시스템들이 개시된다. 예를 들어, 불연속 동작에서 회선들이 비활성 및 활성이 되는 것에 벡터링이 적용되는 방법들, 디바이스들 및 기술들이 개시된다. 몇몇 실시예들에서, 벡터링은 이미 존재하는 계수들에 기초하여 변경된다.

대표도 - 도1



명세서

청구범위

청구항 1

벡터링에 의해 벡터링된 그룹의 복수의 회선의 크로스토크를 감소시키는 단계와,

상기 벡터링된 그룹의 구성의 변경의 경우, 이전 크로스토크 감소에 기초하여 크로스토크 감소를 변경시키는 단계를 포함하되,

상기 크로스토크 감소를 변경시키는 단계는, 회선 세트의 모든 회선이 활성인 경우의 크로스토크 감소 계수에 기초하여, 상기 회선 세트로부터의 회선 서브세트만이 활성인 경우에 상기 크로스토크 감소를 수행하는 단계를 포함하고,

상기 회선 세트 중 하나의 회선이 비활성인 경우,

(i) 크로스토크는 이하의 식들

$$(i-1) \quad \mathbf{x}_{ai} = \mathbf{P}_{ia}^T \cdot \mathbf{u}_a - \mathbf{P}_{di} \cdot \mathbf{P}_{ad}^T \cdot \mathbf{u}_a$$

여기서,  $\mathbf{x}_{ai}$ 는 활성 회선 a 상에서 전송되는 신호이고,  $\mathbf{P}$ 는 사전보상 행렬이고, i는 비활성 회선을 나타내고,  $\mathbf{u}_a$ 는 상기 활성 회선 상에서 전송되는 데이터 신호의 벡터임,

$$(i-2) \quad \mathbf{x}_a = \mathbf{P}_{aa} \mathbf{u}_a - \mathbf{P}_{da} \cdot \mathbf{P}_{dd}^{-1} \cdot \mathbf{P}_{ad} \cdot \mathbf{u}_a$$

여기서, 행렬 반전의 경우,

$$[\mathbf{P}_{dd}^{-1}]_{ij} \approx \begin{cases} -p_{dd\ ij} & \text{for } i \neq j \\ p_{dd\ ij} & \text{for } i = j \end{cases}$$

에 따른 근사화가 이용되고,  $\mathbf{x}_a$ 는 활성 회선 상에서 전송되는 신호의 벡터이고,  $\mathbf{P}$ 는 사전보상 행렬이고,  $\mathbf{u}_a$ 는 상기 활성 회선 상에서 전송되는 데이터 신호의 벡터임,

$$(i-3) \quad \mathbf{x}_a = \mathbf{P}_{faa} \cdot \mathbf{u}_{mod\ a} + (\mathbf{H}_{aa}^{-1} \cdot \mathbf{H}_{ad}) \cdot \mathbf{P}_{fda} \cdot \mathbf{u}_{mod\ a}$$

여기서,  $\mathbf{H}$ 는 채널 행렬이고, 프리코딩은 비선형 프리코딩이고,  $\mathbf{x}_a$ 는 활성 회선 상에서 전송되는 신호의 벡터이고,  $\mathbf{P}$ 는 사전보상 행렬이고,  $\mathbf{u}_a$ 는 상기 활성 회선 상에서 전송되는 데이터 신호의 벡터임,

중 하나에 따라 사전보상되거나, 또는,

(ii) 크로스토크는 이하의 식

$$(ii-1) \quad \hat{\mathbf{u}}_a \approx \mathbf{G}_{aa} \mathbf{y}_a - \mathbf{G}_{da} \cdot \mathbf{G}_{dd}^{-1} \cdot \mathbf{G}_{ad} \cdot \mathbf{y}_d$$

여기서,  $\hat{\mathbf{u}}_a$ 는 정정된 수신 신호이고,  $\mathbf{y}_a$ 는 수신된 것이고,  $\mathbf{G}$ 는 상기 세트의 모든 회선이 활성인 경우에 대한 등화 행렬임,

에 따라 제거되는

방법.

청구항 2

제 1 항에 있어서,

상기 크로스토크를 감소시키는 단계는, 상기 백터링된 그룹의 회선을 통해 송신하기 전의 크로스토크 사전보상 또는 상기 백터링된 그룹의 회선으로부터 신호를 수신한 후의 크로스토크 등화 중 적어도 하나를 포함하는 방법.

**청구항 3**

삭제

**청구항 4**

제 1 항에 있어서,

상기 크로스토크 감소 계수는 프리코더 계수와 등화 계수 중 적어도 하나를 포함하는 방법.

**청구항 5**

삭제

**청구항 6**

삭제

**청구항 7**

삭제

**청구항 8**

삭제

**청구항 9**

제 1 항에 있어서,

전력 할당 업데이트를 수행하는 단계를 더 포함하는 방법.

**청구항 10**

제 9 항에 있어서,

상기 업데이트는 스케일링 팩터에 기초하여 수행되는 방법.

**청구항 11**

제 1 항에 있어서,

상기 백터링된 그룹의 구성의 변경은 불연속 동작에 의해 초래되는

방법.

**청구항 12**

트랜시버와,

벡터링에 의해 벡터링된 그룹의 복수의 회선의 크로스토크를 감소시키고, 상기 벡터링된 그룹의 구성의 변경의 경우, 이전 크로스토크 감소에 기초하여 크로스토크 감소를 변경시키도록 구성되는 크로스토크 감소 회로를 포함하되,

상기 크로스토크 감소를 변경시키기 위해, 상기 크로스토크 감소 회로는, 회선 세트의 모든 회선이 활성인 경우의 크로스토크 감소 계수에 기초하여, 상기 회선 세트로부터의 회선 서브세트만이 활성인 경우에 상기 크로스토크 감소를 수행하도록 구성되고,

상기 회선 세트 중 하나의 회선이 비활성인 경우,

(i) 상기 크로스토크 감소 회로는 이하의 식들

$$(i-1) \quad x_{ai} = \mathbf{P}_{ia}^T \cdot \mathbf{u}_a - p_{di} \cdot \mathbf{P}_{ad}^T \cdot \mathbf{u}_a$$

여기서,  $x_{ai}$ 는 활성 회선 a 상에서 전송되는 신호이고,  $\mathbf{P}$ 는 사전보상 행렬이고, i는 비활성 회선을 나타내고,  $\mathbf{u}_a$ 는 상기 활성 회선 상에서 전송되는 데이터 신호의 벡터임,

$$(i-2) \quad \mathbf{x}_a = \mathbf{P}_{aa} \mathbf{u}_a - \mathbf{P}_{da} \cdot \mathbf{P}_{dd}^{-1} \cdot \mathbf{P}_{ad} \cdot \mathbf{u}_a$$

여기서, 행렬 반전의 경우,

$$[\mathbf{P}_{dd}^{-1}]_{ij} \approx \begin{cases} -p_{ddij} & \text{for } i \neq j \\ p_{ddij} & \text{for } i = j \end{cases}$$

에 따른 근사화가 이용되고,  $\mathbf{x}_a$ 는 활성 회선 상에서 전송되는 신호의 벡터이고,  $\mathbf{P}$ 는 사전보상 행렬이고,  $\mathbf{u}_a$ 는 상기 활성 회선 상에서 전송되는 데이터 신호의 벡터임,

$$(i-3) \quad \mathbf{x}_a = \mathbf{P}_{faa} \cdot \mathbf{u}_{mod a} + (\mathbf{H}_{aa}^{-1} \cdot \mathbf{H}_{ad}) \cdot \mathbf{P}_{fda} \cdot \mathbf{u}_{mod a}$$

여기서,  $\mathbf{H}$ 는 채널 행렬이고, 프리코딩은 비선형 프리코딩이고,  $\mathbf{x}_a$ 는 활성 회선 상에서 전송되는 신호의 벡터이고,  $\mathbf{P}$ 는 사전보상 행렬이고,  $\mathbf{u}_a$ 는 상기 활성 회선 상에서 전송되는 데이터 신호의 벡터임,

중 하나에 따라 크로스토크를 사전보상하도록 구성되거나, 또는,

(ii) 상기 크로스토크 감소 회로는 이하의 식

$$(ii-1) \quad \hat{\mathbf{u}}_a \approx \mathbf{G}_{aa} \mathbf{y}_a - \mathbf{G}_{da} \cdot \mathbf{G}_{dd}^{-1} \cdot \mathbf{G}_{ad} \cdot \mathbf{y}_a$$

여기서,  $\hat{\mathbf{u}}_a$ 는 정정된 수신 신호이고,  $\mathbf{y}_a$ 는 수신된 것이고,  $\mathbf{G}$ 는 상기 세트의 모든 회선이 활성인 경우에 대한 등화 행렬임,

에 따라 크로스토크를 제거하도록 구성되는

디바이스.

**청구항 13**

제 12 항에 있어서,

상기 크로스토크 감소 회로는, 상기 백터링된 그룹의 회선을 통해 신호를 송신하기 이전에 크로스토크를 사전보상하기 위한 크로스토크 사전보상기 또는 상기 백터링된 그룹의 회선으로부터 신호를 수신한 후에 크로스토크를 제거하기 위한 크로스토크 등화기 중 적어도 하나를 포함하는

디바이스.

**청구항 14**

삭제

**청구항 15**

제 12 항에 있어서,

상기 크로스토크 감소 계수는 프리코더 계수와 등화 계수 중 적어도 하나를 포함하는

디바이스.

**청구항 16**

삭제

**청구항 17**

삭제

**청구항 18**

삭제

**청구항 19**

삭제

**청구항 20**

제 12 항에 있어서,

상기 디바이스는 전력 할당 업데이트를 수행하도록 구성되는

디바이스.

**청구항 21**

제 20 항에 있어서,

상기 업데이트는 스케일링 팩터에 기초하여 수행되는

디바이스.

**청구항 22**

제 12 항에 있어서,

상기 디바이스는, 불연속 동작에 의해 초래되는 상기 백터링된 그룹의 구성의 변경에 응답하도록 구성되는

디바이스.

**청구항 23**

제 12 항에 있어서,

상기 디바이스는 분배 포인트에 포함되는

디바이스.

**발명의 설명**

**기술 분야**

[0001] 본 출원은, 백터링을 이용하는 통신 시스템들에서 불연속 동작에 관한 방법들, 디바이스들 및 시스템들에 관한 것이다.

**배경 기술**

[0002] 예를 들어, ADSL, ADSL2, VDSL, VDSL2 등부터 향후의 G.fast에 이르는 디지털 가입자 회선(DSL) 기술은, 그 역사 동안, 고객에게 더 광범위한 서비스들을 전달하기 위한 목적으로 비트 레이트를 증가시키려 시도해 왔다. 불행하게도, 중앙국(CO)으로부터 고객 지역(CPE)까지 배치되는 구리 루프들은 상당히 길고, 몇 Mb/s를 초과하는 비트 레이트들을 갖는 데이터 송신을 허용하지 않는다. 비트 레이트들을 증가시키기 위해, 현대의 액세스 네트워크들은 스트리트 캐비닛들(street cabinets), MDU-캐비닛들 및 또한 일반적으로 본 출원에서 분배 포인트들(DP)로 지칭되는 유사한 배열들을 이용하며, 캐비닛들은, 멀티-기가비트 수동 광학 네트워크(GPON)와 유사한 고속 백본 통신 회선에 의해 CO에 접속되고, 고객 지역에 가깝게 설치된다. 이러한 캐비닛들 또는 다른 DP들로부터, VDSL(Very-High-Bit-Rate DSL)과 같은 고속 DSL 시스템들이 배치될 수 있다. 현재의 VDSL 시스템들(ITU-T 권고 G.993.2)은 약 1 km의 동작 범위를 가져서, 수십 Mb/s 범위의 비트 레이트들을 제공한다. 캐비닛으로부터 배치되는 VDSL 시스템들의 비트 레이트를 증가시키기 위해, 최근의 ITU-T 권고 G.993.5는, 방향 당 100 Mb/s까지 비트 레이트들을 증가시키는 것을 허용하는 백터링된 송신을 정의하였다.

[0003] 액세스 통신 시장의 최근의 경향은, 100 Mb/s도 여전히 충분하지 않으며 1.0 Gb/s까지의 비트 레이트가 요구되고 있음을 나타낸다. 이것은, 현재의 기술들에 기초하면, CPE를 접속시키는 구리 쌍들이 50 내지 100 m만큼 짧은 경우에만 달성될 수 있다. 이렇게 짧은 루프들을 이용하는 동작은, 매우 소수의 고객들을 서빙하도록 의도되는 분배 포인트(DP)들로 지칭되는 많은 작은 스트리트/MDU 캐비닛들의 설치를 요구한다.

[0004] 백터링은, 원단 크로스토크(FEXT)를 감소시키기 위해, DP로부터 동작하는 시스템들에서 이용되며, 높은 비트 레이트들을 획득하는데 도움이 된다. 백터링을 수행하기 위해, DP로부터 배치된 모든 회선들로부터의 송신들은 동기화된다 (즉, 모든 다운스트림 송신이 시간상 정렬되고, 모든 업스트림 송신들이 시간상 정렬된다). 추가로, 다운스트림 방향에서, 백터링은, 송신 신호들을 (DP에서) 프리코딩함으로써 구현되어, 각각의 신호는 자기 자신의 데이터, 및 다른 회선들에 의해 생성된 FEXT를 보상하도록 의도되는 FEXT 제거 신호들의 송신을 포함한다. 업스트림 방향에서, 모든 회선들로부터의 수신 신호들은, FEXT 성분들을 제거하기 위해 DP에서 함께 프로세싱된다(또한 크로스토크 제거 또는 등화로 지칭됨). 설명된 백터링 기술의 세부사항들은, 예를 들어, VDSL2를 위한 G.993.2에서 정의되지만, 다른 통신 프로토콜들에도 적용될 수 있다.

[0005] 최근의 분석에 의해 나타난 바와 같이, 짧은 루프들을 이용하는 동작은 8 내지 16명과 같은 소수의 고객들을 서빙하도록 의도되는 많은 짧은 DP들의 설치를 요구한다. 몇몇 경우들에서, 24명 또는 심지어 32명과 같은, 더 많은 수의 서빙되는 사용자들이 존재할 수 있다. 따라서, DP들에 매우 유연한 설치 관계들이 허용되면 도움이 될 것이고, DP들은 경량이어야 하며, 에어-컨디셔닝 없이, 폴(pole) 또는 가정의 벽 또는 지하실 상에 설치하기 용이해야 한다. 이러한 유연한 접속 계획들에 대한 대부분의 곤란한 문제는 DP들에 전력을 제공하는 것이다. 지금까지 의도된 솔루션은 DP의 장비가 접속된 고객에 의해 피딩되는 소위 "리버스 피딩"이다.

[0006] DP의 작은 내부 공간 및 리버스 전력 피딩의 이용은 DP의 전력 소모에 대한 상당한 제한들을 의미할 수 있다. 따라서, 전력 소모를 감소시키기 위한 특수한 수단이 개발되어 왔고, 새로운 수단들이 개발중이다. 이러한 애플리케이션은 주로, 하나의 효율적인 전력 절감 방법, 소위 불연속 동작에 관한 것이다.

**발명의 내용**

**도면의 간단한 설명**

[0007]

- 도 1은 몇몇 실시예들에 따른 통신 시스템을 예시한다.
- 도 2는 불연속 동작을 예시하는 도면이다.
- 도 3은 프리코더 행렬들의 2개의 세트들을 이용한 회선 상에서의 송신을 예시한다.
- 도 4는 실시예에 따른 단일 분배 포인트 포트의 프리코더를 예시한다.
- 도 5a 및 도 5b는 동등하게 분배된 길이들을 갖는 16 회선 바인더에 대한 신호대 잡음비의 시뮬레이션을 예시한다. 도 5a에서 모든 회선들은 활성이고, 도 5b에서는 하나의 회선이 디스에이블된다.
- 도 6은 행렬 계수들의 업데이트 이후 도 5의 예의 동작을 예시한다.
- 도 7a 및 도 7b는 비선형 프리코딩을 이용하는 50 미터 내지 250 미터의 동등하게 분배된 길이들을 갖는 16 회선 바인더에 대한 신호대 잡음비를 도시한다. 도 7a에서 모든 회선들은 활성이고, 도 7b에서는 하나의 회선이 디스에이블된다.
- 도 8은 Tomlinson-Harashima 프리코더를 갖는 다운스트림 시스템 모델을 예시한다.
- 도 9a 및 도 9b는 비선형 프리코딩을 이용하는 50 미터 내지 250 미터의 동등하게 분배된 길이들을 갖는 16 회선 바인더에 대한 신호대 잡음비를 예시한다. 도 9a에서 모든 회선들은 활성이고, 도 9b에서는 2개의 회선이 디스에이블된다. 채널 행렬이 업데이트되었고, 디스에이블된 회선들은 프리코더에 추가된 마지막 회선들이었다.
- 도 10은 실시예에 따른 단일 분배 포인트 포트의 수신기를 예시한다.
- 도 11은 다운스트림 방향에서 프리코더 세팅들 및 업데이트들을 예시하는 도면이다.

**발명을 실시하기 위한 구체적인 내용**

[0008]

실시예들은 첨부된 도면들을 참조하여 아래에서 상세히 설명될 것이다. 이러한 실시예들은 오직 예시적인 예들로 가능하며 제한적인 것으로 해석되어서는 안됨을 주의해야 한다. 예를 들어, 실시예들이 다수의 세부사항들, 특징들 또는 요소들을 갖는 것으로 설명될 수 있지만, 다른 실시예들에서, 이러한 세부사항들, 특징들 또는 요소들 중 일부는 생략될 수 있고 그리고/또는 대안적인 특징들 또는 요소들로 대체될 수 있다. 다른 실시예들에서, 명시적으로 설명된 것들 이외의 추가적인 또는 대안적인 추가적 특징들, 세부사항들 또는 요소들이 제공될 수 있다.

[0009]

다음에 논의되는 통신 접속들은, 예를 들어, 특정 종류의 신호를 송신하기 위한 접속의 일반적 기능이 보존되는 한, 직접 접속들 또는 간접 접속들, 즉, 추가적인 개입 요소들을 갖거나 갖지 않는 접속들일 수 있다. 접속들은, 달리 언급되지 않으면, 무선 접속들 또는 유선-기반 접속들일 수 있다.

[0010]

몇몇 실시예들에서, 불연속 동작을 이용하는 시스템들에서, 예를 들어, 프리코딩 계수들과 같은 벡터링 계수들을 업데이트하기 위한 효율적인 가능성들이 논의될 수 있다. 예를 들어, 프리코더 행렬은 실제 활성인 회선들에 기초하여 업데이트될 수 있다.

[0011]

다른 실시예들에서, 다른 기술들이 이용될 수 있다.

[0012]

이제 도면들을 참조하면, 도 1에서, 실시예에 따른 통신 시스템이 도시된다. 도 1의 시스템은, 복수의 CPE 유닛들(14-16)과 통신하는 제공자 장비(10)를 포함한다. 도 1에는 3개의 CPE 유닛들(14-16)이 도시되지만, 이것은 단지 예로 가능하며, 임의의 수의 CPE 유닛이 제공될 수 있다. 제공자 장비(10)는 중앙국 장비, 분배 포인트(DP)의 장비, 또는 제공자측에서 이용되는 임의의 다른 장비일 수 있다. 제공자 장비(10)가 분배 포인트의 일부인 경우, 제공자 장비(10)는, 예를 들어, 광섬유 접속(110)을 통해 네트워크로부터 그리고 네트워크로 데이터를 수신 및 전송할 수 있다. 다른 실시예들에서, 다른 종류의 접속들이 이용될 수 있다.

[0013]

도 1의 실시예에서, 제공자 장비(10)는, 각각의 통신 접속들(17-19)을 통해 CPE 유닛들(14-16)과 통신하기 위한 복수의 트랜시버들(11-13)을 포함한다. 통신 접속(17-19)은, 예를 들어, 구리 회선들의 트위스티드(twisted) 쌍들과 같은 구리 회선들일 수 있다. 통신 접속(17-19)을 통한 통신은, 예를 들어, ADSL, VDSL, VDSL2,

G.Fast 등과 같은 xDSL 통신, 즉, 톤들로 또한 지칭되는 복수의 캐리어들 상에서 데이터가 변조되는 통신과 같은 이산 멀티톤 변조(DMT) 및/또는 직교 주파수 분할 멀티플렉싱(OFDM)과 같은 멀티캐리어 변조에 기초한 통신일 수 있다. 몇몇 실시예들에서, 통신 시스템은, 도 1의 블록(111)(예를 들어, 프리코더 또는 등화기와 같은 크로스토크 감소 회로)으로 표시되는 바와 같이 벡터링을 이용할 수 있다. 벡터링은, 크로스토크를 감소시키기 위해, 전송 및/또는 수신될 신호들의 조인트 프로세싱을 포함한다.

- [0014] 제공자 장비(10)로부터 CPE 유닛들(14-16)로의 통신 방향은 또한 다운스트림 방향으로 지칭될 것이고, CPE 유닛들(14-16)로부터의 통신 방향은 또한 업스트림 방향으로 지칭될 것이다. 다운스트림 방향에서 벡터링은 또한 크로스토크 사전보상으로 지칭되는 한편, 업스트림 방향에서 벡터링은 또한 크로스토크 제거 또는 등화로 지칭된다.
- [0015] 제공자 장비(10) 및/또는 CPE 유닛들(14-16)은, 통신 시스템들에서 통상적으로 이용되는 추가적인 통신 회로들(미도시), 예를 들어, 변조, 비트 로딩, 푸리에 변환 등을 위한 회로를 포함할 수 있다.
- [0016] 몇몇 실시예들에서, 통신 접속들(17-19)을 통한 통신은 프레임-기반 통신이다. 복수의 프레임들이 슈퍼프레임을 형성할 수 있다. 몇몇 실시예들에서, 추후에 설명될 바와 같이, 통신은 시분할 듀플렉싱을 이용한다.
- [0017] 다른 방법들 뿐만 아니라, 몇몇 실시예들에서 이용되는 불연속 동작은, 예를 들어, DSL 회선들에서 전력을 절감하기 위한 방법들 중 하나이다. 반대 방향들에서 교번하는 시분할 듀플렉싱(TDD) 송신들에 있어서, TDD 프레임으로 지칭되는 송신 시간 단위는, 다운스트림 송신 기회(DS\_TO) 및 업스트림 송신 기회(US\_TO)로 지칭되는 2개의 부분들로 분할된다. DS\_TO는, 다운스트림 송신이 발생하는 시간 기간이고, US\_TO는, 업스트림 송신이 발생하는 시간 기간이다. 불연속 동작에 있어서, TO 또는 TO의 일부 동안 어떠한 데이터도 송신되도록 이용가능하지 않은 경우, 몇몇 종래의 시스템들(프레임 패딩)에서 행해지는 바와 같이, 그 시간 겹을 유휴 심볼들로 채우는 대신에, 단순히 송신을 중지한다.
- [0018] 불연속 동작에 있어서, 특정 TDD 프레임 동안 특정 회선에서 송신되는 심볼들의 수는, 도 2에 예시되는 바와 같이 상이할 수 있다. 도 2는, 활성 송신이 만료될 경우를 나타내는 마커들을 또한 도시한다. 대안적으로, 다수의 연속적인 TDD 프레임들에서 송신의 지속기간은 미리 설정될 수 있고, (TDD 프레임에서 송신되는 심볼들의 수를 나타내는) 관리 통신 동안 CPE에 표시될 수 있다. 이러한 경우, 유휴 심볼들(패딩)이 프레임들에 추가될 수 있고, 여기서, 이용가능한 데이터를 송신하기 위해 요구되는 심볼들의 수는 통신되는 값보다 작다(도 2의 우측에 파선들로 도시됨). 실시예들의 마커들 및 유휴 심볼들은 동시에 이용되는 것으로 가정되지 않음을 주목해야 한다.
- [0019] 실시예들의 불연속 동작의 이용은, 특히 동적으로 변하는 수의 활성 사용자들 및 비트 레이트들을 갖는 서비스들에 대한 전력 절감을 위해 유리하다. DP로부터 배치되는 초고속 비트 레이트 시스템들의 경우, 벡터링에 의한 불연속 동작을 용이하게 하기 위한 기술들이 아래에서 추가로 제시될 것이다.
- [0020] 불연속 동작이 앞서 제안 및 정의되었다. 불연속 동작은, 송신을 위해 이용가능한 사용자 데이터가 존재하는 경우에만 심볼들을 송신하는 한편, 송신을 위해 어떠한 데이터도 이용가능하지 않은 경우 회선을 파워 오프시키는 능력을 제공한다. 따라서, 불연속 동작에 의해, 특정 TDD 프레임 동안 벡터링된 그룹의 특정 회선을 통해 송신되는 심볼들의 수는 상이하다. 이러한 관점에서, 벡터링이 이용되면, 벡터링된 바인더의 회선들의 수는 심볼 단위로 변하고, 벡터링과 연관된 프리-코딩/포스트-코딩은 심볼 단위로 업데이트될 필요가 있을 수 있고, 이는, 모든 심볼마다 벡터링된 그룹의 회선들의 세트를 변경하는 것과 동등하다. 종래 접근법들에서 모든 회선들의 프리코더의 이러한 빈번한 업데이트는, 초고속 프로세싱 능력들 또는 사전-컴퓨팅된 프리코더 계수들을 저장하기 위한 대형의 과도한 메모리를 요구할 것이고, 두 방법 모두는 높은 전력 소모 및 과도한 복잡도를 초래한다.
- [0021] 도 3에 예시된 다른 종래의 접근법은 제 2 방법을 이용하고, 저장될 계수들의 세트들의 수를 감소시키기 위해, 회선들을 함께 그룹화하고, (그룹들의 수를 최소화하기 위해) 패딩을 적용하고, TDD 프레임 동안 프리코딩 행렬들을 소수회(1-2회) 업데이트하는 것을 제안한다 (도 3 참조).
- [0022] 도 3에서, 회선들의 2개의 그룹들이 존재하고, 각각의 그룹에 동일한 수의 송신 심볼들을 갖는 소수의 그룹들(예를 들어, 2-3개)을 설정하기 위해 패딩 심볼들이 추가된다. 유휴 심볼들(패딩)은 정규의 데이터 심볼들과 동일한 전력으로 송신되며, 이는, 이러한 접근법에서 전력 절감들을 감소시킨다. 특정 회선의 대역폭이 증가되거나 상당히 감소될 필요가 있는 경우, 재그룹화가 요구된다. 각각의 그룹에 대한 프리코더 행렬들이 저장되고 그룹 할당 동안 유지될 수 있다. 이것은, 이러한 종래의 시스템의 유연성을 제한할 수 있는 한편, 패딩 자체는

잠재적인 전력 절감들을 상당히 감소시킬 수 있다.

- [0023] 실시예들에서, 오직 몇몇 계수들만이 업데이트되도록 요구되고, 업데이트 프로세스의 특수한 순서가 거의 어떠한 과도한 전력 및 복잡도도 허용하지 않도록, (다운스트림 방향의) 프리코더 행렬들 및 (업스트림 방향의) 디코더(포스트코더) 행렬들을 업데이트하는 특정 방식이 제안된다. 이러한 방식의 몇몇 실시예들은, 강력한 계산들(및 높은 전력 소모)을 회피하고, 심지어 행렬 계수들을 재컴퓨팅할 필요없이 심볼 기반으로 행렬들을 변경한다. 이것은, 몇몇 실시예들에서, 본질적으로, 모든 TDD 프레임에서 송신 심볼들의 수를 선택하는데 있어서 완전한 유연성을 제공한다. 몇몇 실시예들에 따른 방법은 신뢰가능하고, 서비스 품질(QoS)을 보장하고, DP 및 CPE 모두에서 효율적인 전력 절감을 제공한다.
- [0024] 다음으로, 다운스트림 벡터링된 동작이 논의될 것이다.
- [0025] 몇몇 실시예들에 따른 다운스트림 벡터링의 기능적 모델이 도 4에 제시된다 (LD는 회선 드라이버를 나타내고, AFE는 아날로그 프론트 엔드를 나타내고, IFFT는 고속 푸리에 역변환을 나타낸다). 벡터링 프리코더는, FEXT (원단 크로스토크)를 보상하기 위해 송신기에 포함되는데, 프리코더의 하나의 입력은 톤  $i$ 에서 회선에 대한 실제 송신 신호, 즉,  $Z(i)$ 이고, 다른 입력들은 벡터링된 그룹의 다른 회선들로부터의 것이고 FEXT 제거를 위한 것으로 의도된다. 프리코더는, 프리코딩 계수들, 및 다른 회선들에 의해 생성된 FEXT를 보상하기 위한 특수한 프로세싱을 통해 다른 회선들로부터의 입력들을 회선  $i$ 에 적용한다.
- [0026] 종래에, 2가지 타입, 즉, 선형 및 비선형의 프리코더들이 이용된다. 선형 프리코더에 있어서, FEXT 제거 신호들은, 바인더에서 FEXT 커플링을 표현하는 선택된 복소 계수들에 대한 곱셈 이후 송신 신호  $Z(i)$ 에 추가된다. 비선형 프리코딩에 있어서는, 잡음에 대해 벡터링 성능을 개선하기 위해 MOD와 같은 비선형 동작이 이용된다.
- [0027] 불연속 동작이 이용되면, 각각의 회선은 각각의 TDD 프레임에서 상이한 수의 심볼들을 송신한다. 이것은, 특정 심볼(도 2의 회선 2에 대한 시간 인스턴스  $T_2$ )로부터 실제 벡터링되는 회선들의 수가 변하는 것, 즉, 모든 심볼 이후 변할 수 있는 것을 의미한다. 회선이 송신을 중지하는 경우(예를 들어, 도 2의 회선 2가 시간  $T_2$ 에 송신을 중지하는 경우), 이것은 다른 회선들에 생성되는 FEXT에서의 변경을 초래하고, 모든 다른 회선들의 프리코딩 계수들(프리코딩 행렬의 계수들)은 이러한 변경을 수용하기 위해 업데이트될 필요가 있다. 따라서, 프리코딩 행렬은 몇몇 경우들에서는 모든 심볼마다 업데이트될 필요가 있을 수 있다.
- [0028] 업데이트와 연관된 복잡도 및 프로세싱은 프리코딩의 타입에 의존할 수 있다. 최악의 경우, 모든 나머지 회선들의 프리코딩 행렬들이 세션 전에 송신기에서 획득 및 저장될 필요가 있고, 이는, 모든 가능한 심볼 조합들과 연관된 모든 행렬을 유지하기 위해 대량의 메모리를 요구한다. 이것은 실용적으로 보이지 않는다. 따라서, 앞서 설명된 종래의 접근법은, 복잡도 증가를 레버리지하기 위해, 도 3에 도시된 바와 같이, 회선 그룹화 및 패딩을 이용한다.
- [0029] 불연속 동작 동안 회선들의 온 및 오프 스위칭은 회선의 임피던스에서의 실질적인 변경들을 수반하지 않아야 하는데; 송신기 또는 수신기의 임피던스가 실질적으로 변하면, 바인더의 모든 회선들 사이에서 (특히 고주파수들에서) FEXT 커플링의 실질적인 변경들이 초래될 수 있음을 주목해야 한다. 이것은, 계수 업데이트 이전에 채널을 재추정하는 것을 요구할 수 있고, 이는, 심볼 단위로 행해지기에는 불가능하다. 따라서, 하기 설명에서, 불연속 동작 동안 온/오프와 연관된 어떠한 실질적인 임피던스 변경들도 없는 것으로 가정되며, 이러한 가정은 많은 실용적 상황들에 적어도 양호한 근사치로 적용가능하다.
- [0030] 임피던스가 불변으로 유지되면, 벡터링된 그룹으로부터 하나 이상의 회선들의 제거는, 나머지 활성 회선들의 행렬들이 업데이트되지 않는 경우, 여전히 매우 상당한 성능 악화를 초래할 수 있다. 악화의 특정 값은 또한 프리코딩의 타입에 의존한다.
- [0031] 도 5의 예는, 단지 하나의 회선의 제거에 의해 초래되는, 선형 프리코딩을 이용한 16 회선 바인더의 회선들에서 SNR 악화에 대한 시뮬레이션 예를 도시하며, 몇몇 회선들에서 SNR 감소는 10 dB보다 크고, 이는 명백하게 수용 불가능하다 (도 5a는, 모든 회선들이 활성인 경우의 SNR을 도시하고, 도 5b는 하나의 회선이 스위치 오프된 경우의 SNR을 도시한다).
- [0032] SNR을 다시 개선하기 위해, 행렬 계수들의 업데이트가 필요하다. 관련 행렬 계수들의 업데이트 이후, SNR은 도 6에 도시된 바와 같이 마스크(bask)된다.
- [0033] 비선형 프리코딩(몇몇 종래의 접근법들에서 제안된 바와 같은 Tomlinson-Harashima 벡터링 프리코딩)을 이용하는 동일한 16 회선 바인더의 경우, 그룹의 하나의 회선이 디스에이블된 후 SNR의 변경은 훨씬 더 급격하다.

SNR 악화는 도 7a 및 도 7b에 도시되고, 도 7a는 하나의 회선의 디스에이블 이전의 SNR을 도시하고, 도 7b는 디스에이블 이후 SNR을 도시한다.

[0034] 다음으로, 실시예들에 따른 선형 프리코더에 의한 불연속 동작이 논의될 것이다.

[0035] 몇몇 실시예들은, 불연속 동작을 갖고 선형 프리코더를 이용하는 방법 또는 디바이스이고, 이는, 계수 업데이트들에 대한 최소화된 수의 계산들을 초래하며, 따라서 몇몇 실시예들에서 심볼 기반으로 수행될 수 있다.

[0036] 선형 프리코딩에 있어서, 수신 신호  $\hat{\mathbf{u}}$  는,

[0037] 
$$\hat{\mathbf{u}} = \mathbf{H} \cdot \mathbf{P} \cdot \mathbf{u} \quad (1)$$

[0038] 로 표현될 수 있고, 여기서  $\mathbf{u}$ 는 프리코딩 이전의 송신 신호이고,  $\mathbf{H}$ 는 채널 행렬이고,  $\mathbf{P}$ 는 프리코더 행렬이다. 주파수 등화(FEQ) 행렬  $\mathbf{G}$ 는 방정식들을 단순화하기 위해 채널 행렬  $\mathbf{H}$ 의 일부로 고려된다.

[0039] 몇몇 회선들이 전력을 절감하기 위해 디스에이블되면, 채널 행렬  $\mathbf{H}$  및 프리코더 행렬  $\mathbf{P}$ 로부터의 대응하는 행들 및 열들은 제로로 설정된다.

[0040] 따라서, 행렬들은, 활성(a) 및 디스에이블된(d) 회선들의 행렬들로 분할된다. 회선의 비활성화 전에, 완전한 크로스토크 사전보상을 위해 다음이 유지된다.

[0041] 
$$\begin{bmatrix} \mathbf{H}_{aa} & \mathbf{H}_{ad} \\ \mathbf{H}_{da} & \mathbf{H}_{dd} \end{bmatrix} \cdot \begin{bmatrix} \mathbf{P}_{aa} & \mathbf{P}_{ad} \\ \mathbf{P}_{da} & \mathbf{P}_{dd} \end{bmatrix} = \begin{bmatrix} \mathbf{I} & \mathbf{0} \\ \mathbf{0} & \mathbf{I} \end{bmatrix} \quad (2)$$

[0042]  $\mathbf{I}$ 는 메인 대각선에서만 1-제로 요소들을 갖는 단위 행렬이다. (불연속 동작으로 인해) 디스에이블된 회선들이 있어서, 방정식 (2)는 여전히 충족되어야 하며, 이는 상이한 행렬  $\mathbf{P}'_{aa}$  를 요구한다.

[0043] 
$$\mathbf{H}_{aa} \cdot \mathbf{P}'_{aa} = \mathbf{I} \quad (3)$$

[0044] 행렬 반전 정리에 기초하여, 방정식 (3)은 활성 회선들에 대해 행렬 계수들의 계산을 위해 발견된다.

[0045] 
$$\mathbf{P}'_{aa} = \mathbf{P}_{aa} - \mathbf{P}_{ad} \cdot \mathbf{P}_{dd}^{-1} \cdot \mathbf{P}_{da} \quad (4)$$

[0046] 이러한 간단한 계수 재계산으로, 행렬이 감소되어, 몇몇 회선들이 디스에이블된 후 직교성이 유지될 수 있다. 오직 하나의 회선만이 디스에이블되고  $\mathbf{P}$ 의 대각 요소들이 1과 동일한 경우, 방정식 (4)는

[0047] 
$$\mathbf{P}'_{aa} = \mathbf{P}_{aa} - \mathbf{p}_{da} \cdot \mathbf{p}_{ad}^T \cdot 1^{-1} \quad (5)$$

[0048] 로 단순화된다.

[0049] 불연속 동작에 대해 이 방법이 이용되는 경우, 회선 비활성화는 일시적이고, 따라서 계수들의 재계산은 불리하다. 그러나, 방정식 (5)의 연산은 프리코딩 동작에 통합될 수 있다 (즉, 프리코딩 동안 곱셈 및 합산의 순서를 변경함으로써 구현될 수 있다). 이것은 추가적인 계산 자원들을 요구하지 않는다.

[0050] 모든 활성 회선들에 대해,

[0051] 
$$\mathbf{x} = \mathbf{P} \cdot \mathbf{u} \quad (6)$$

[0052] 이고,  $\mathbf{x}$ 는, 프리코딩 이후의 송신 신호(들)이다. 단일 회선의 송신 신호는 방정식 (6)으로 주어진다.

[0053] 
$$x_i = \mathbf{p}_i^T \cdot \mathbf{u} \quad (7)$$

[0054] 비활성화된 하나의 회선의 경우,

[0055] 
$$\mathbf{x}_a = \mathbf{P}_{aa} \mathbf{u}_a - \mathbf{p}_{da} \cdot \mathbf{p}_{ad}^T \cdot \mathbf{u}_a \quad (8)$$

[0056] 이다.

[0057] 따라서, 나머지 활성 회선들의 경우, 하나의 회선이 비활성화(불연속)되는 경우,

[0058] 
$$x_{ai} = \mathbf{p}_{ia}^T \cdot \mathbf{u}_a - \mathbf{p}_{di} \cdot \mathbf{p}_{ad}^T \cdot \mathbf{u}_a \quad (9)$$

[0059] 이고, 이는, 모든 회선들이 활성인 경우와 동일한 프리코더 계수들을 이용한다.

[0060] 방정식 (9)는, 프리코딩 출력의 계산이, 모든 회선들이 활성인 경우와 동일한 수의 곱셈-누산(MAC 연산들)을 갖는 것을 나타내는데, 이는, 값  $\mathbf{P}_{ad} \cdot \mathbf{u}_a$ 가 모든 회선들에 대해 오직 한번 컴퓨팅될 필요가 있고, 대응하는 계수  $p_{id}$ 만큼 상이하게 각각의 회선에 대해 스케일링될 필요가 있기 때문이다.

[0061] 하나보다 많은 회선이 불연속되면, 방정식 (9)는 여전히 유지되는데, 그 이유는, 이것이 다수의 단일 회선들의 순차적인 비활성화로 보일 수 있기 때문이다. 따라서, 하나보다 많은 회선이 비활성화되는 경우, 활성 회선들에 대한 계산을 위한 MAC 연산들의 수는 여전히 동일하다.

[0062] 순차적 계산에 대한 대안은 방정식 (10)에 따른 행렬  $\mathbf{P}_{dd}$ 의 반전이다.

$$[0063] \mathbf{x}_a = \mathbf{P}_{aa}\mathbf{u}_a - \mathbf{P}_{da} \cdot \mathbf{P}_{dd}^{-1} \cdot \mathbf{P}_{ad} \cdot \mathbf{u}_a \quad (10)$$

[0064]  $\mathbf{P}_{dd}^{-1}$ 에 대한 계수들의 재계산을 회피하기 위해, 방정식 (11)에 따른 행렬 반전의 1차 근사화가 이용될 수 있다.

$$[0065] [\mathbf{P}_{dd}^{-1}]_{ij} \approx \begin{cases} -p_{ddij} & \text{for } i \neq j \\ p_{ddij} & \text{for } i = j \end{cases} \quad (11)$$

[0066] 하나보다 많은 회선이 디스에이블되면, 대각 상의 1의 가정(초기 PSD 정규화의 결과)은 더 이상 유지되지 않는다. 따라서, 이 방법은, 송신 (프리코더 출력 상에서) PSD들의 변경들을 초래할 수 있다. 몇몇 회선들은 이전보다 더 많은 전력을 송신하는 한편, 다른 회선들은 더 적은 전력을 송신한다. 그러나, 이러한 PSD 변화들은 매우 작고 (~ 2-4 dB), 불연속 동작에서 발생하는 바와 같이 회선들이 매우 짧은 시간 동안 랜덤으로 인에이블 및 디스에이블되면, 평균 스펙트럼은 증가하지 않는다.

[0067] 다음으로, 비선형 프리코더에 의한 불연속 동작이 논의될 것이다.

[0068] 순방향 행렬  $\mathbf{P}_f$ , 피드백 행렬  $\mathbf{P}_b$  및 등화기 대각 행렬  $\mathbf{G}$ 를 갖는 Tomlinson-Harashima 비선형 프리코더가 도 8에 제시된다.  $\mathbf{n}$ 은 잡음을 표현한다.

[0069] 비선형 프리코더 행렬들 ( $\mathbf{P}_b$  및  $\mathbf{P}_f$ )은 아래에 나타난 방정식들 (12) 내지 (15)에 의해 주어진다. 계수들은 방정식 (12)에 따른 QR 분해에 기초하여 계산되며, 여기서  $\mathbf{Q}$ 는 단위 행렬이고,  $\mathbf{R}$ 은 상위 삼각 행렬이다. 행렬  $\mathbf{\Pi}$ 는 데이터 스트림들의 인코딩 순서를 정의하는 순열 행렬이다.

$$[0070] \mathbf{Q} \cdot \mathbf{R} = (\mathbf{\Pi} \cdot \mathbf{H} \cdot \mathbf{\Pi}^T)^T \quad (12)$$

$$\mathbf{P}_f = \mathbf{\Pi}^T \cdot \mathbf{Q}^* \quad (13)$$

$$\mathbf{P}_b = \mathbf{I} - \text{diag}(\mathbf{R})^{-1} \cdot \mathbf{R}^T \quad (14)$$

$$\mathbf{G} = \mathbf{\Pi}^T \text{diag}(\mathbf{R})^{-1} \mathbf{\Pi} \quad (15)$$

[0071] 불연속 동작의 경우, 실시예들에서, 인코딩 순서는, 먼저 디스에이블되는 회선이 먼저 인코딩되도록 선택된다. 이를 행함으로써, 디스에이블된 회선의 입력 신호가 제로로 설정되면, 대응하는 모듈로 출력 신호  $\mathbf{u}_{mod}$ 가 또한 제로와 동일하고 비선형 동작은 변하지 않는 것이 보장된다.

[0072] 따라서, 회선들이 프리코딩 행렬에 추가된 순서와 반대인 순서로 회선들이 불연속이 되면, 실시예들에서, 나머지 회선들의 SNR에 대한 영향은 도 6(우측)에 도시된 것보다 훨씬 덜 급격하다. 이 기술은, 모든 회선들에 걸친 송신의 지속기간이 TDD 프레임의 시작 이전에 알려지면(즉, 행렬이  $T_1, T_2, \dots, T_N$ 의 공지된 값들로 도 1의 시간  $T_0$  이전에 컴퓨팅되면) 가능하다.

[0073] 그러나, 몇몇 경우들에서 성능에 대한 영향이 여전히 존재할 수 있다. 이것은, MOD(예를 들어, 모듈로) 연산의 출력의 신호  $\mathbf{u}_{mod}$ 가 행렬  $\mathbf{P}_f$ 에 의해 변환되고, 대응하는 회선들의 비활성화에 의해 초래되는 왜곡들을 회피하기 위해 제로가 되어야 하기 때문이다.

[0074] 따라서, 몇몇 실시예들은, 비활성화 이전에 송신된 회선들의 신호들을 대체하는 것을 포함하고, 이것은, 실시예

들에서 방정식 (16)에 의해 주어진다.

$$\mathbf{P}'_{faa} = \mathbf{P}_{faa} + \mathbf{H}_{aa}^{-1} \cdot \mathbf{H}_{ad} \cdot \mathbf{P}_{fda} \quad (16)$$

프리코더 행렬  $\mathbf{P}_f$ 가 변경되지 않는 경우, 방정식 (16)에 따른 연산은 나머지 활성 회선들에 대한 송신 신호를 계산하기 위해 수행될 수 있다. 선형 프리코더의 경우와는 반대로, 행렬  $(\mathbf{H}_{aa}^{-1} \cdot \mathbf{H}_{ad})$ 에 대한 추가적인 계수들이 요구된다.

$$\mathbf{x}_a = \mathbf{P}_{faa} \cdot \mathbf{u}_{mod a} + (\mathbf{H}_{aa}^{-1} \cdot \mathbf{H}_{ad}) \cdot \mathbf{P}_{fda} \cdot \mathbf{u}_{mod a} \quad (17)$$

프리코더 행렬의 이러한 변경은, 선형 프리코더의 경우에서와 유사하게 송신 PSD(전력 스펙트럼 밀도)의 변경을 초래한다. 선형 프리코더의 경우에서와 유사하게, 이것은, 실시예들에서, 유해한 것으로 예상되지 않는데, 그 이유는, 불연속된 회선들이 바인더를 통해 송신되는 총 전력을 감소시키기 때문이다.  $\mathbf{P}_f$ 의 이러한 업데이트 이후, 예시적인 시나리오에서, SNR은 개선되었고, 불연속 동작 이전에 달성된 값들로 다시 복원되었다.

예가 도 9a 및 도 9b에 도시되며, 도 9a는 모든 회선들이 활성인 경우를 예시하고, 도 9b는 2개의 회선들이 디스에이블되고, 계수들을 업데이트하기 위해 본 명세서에 개시된 바와 같은 기술들이 적용되는 경우를 예시한다.

다음으로, 업스트림 벡터링된 동작이 논의될 것이다.

(예를 들어, DP의) 수신기의 기능적 모델이 도 10에 제시된다. 디코더의 출력은, 회선으로부터 수신된 신호, 및 모든 다른 활성 회선들로부터 수신된 신호를 곱하기 행렬 계수들의 합의 합성이고, 이는 전송된 크로스토크 제거 또는 등화에 대응한다.

특정 회선의 수신기가 스위치 오프되면, 디코더의 대응하는 입력은 제로가 되고, 그 회선에 의해 전달되는 FEXT 성분들 또한 제로가 된다. 따라서, 다운스트림의 경우와 유사하게, 수신기는 실제 송신하는 회선들의 수가 변할 때 디코더 행렬 계수들을 업데이트할 것이다. 이것은 오히려 다운스트림의 경우와 유사하다. 그러나, 이러한 계수 재계산은 FEXT에 관한 SNR을 크게 개선하는 한편, 몇몇 경우들에서, 몇몇 회선들에서 배경 잡음의 증가를 초래할 수 있다. 적어도 대부분의 관련 경우들에서, 이것은 사소한 것으로 예상된다 (실제로, 대부분의 관련 경우들에서 배경 잡음은 감소할 것이다).

다음으로, 크로스토크 제거 또는 등화를 위한 디코더 행렬 계수들의 업데이트가 논의될 것이다.

하기 분석의 경우, 불연속 동작이 이용되는 경우, 디스에이블된 회선으로부터 디코더의 입력은 제로가 될 것으로 가정한다 (수신기는 스위치 오프되지만, FEXT 커플링에서의 변경을 회피하기 위해 회선의 임피던스는 변하지 않는 방식으로 스위치 오프된다).

몇몇 실시예들에서 업데이트된 행렬의 계수들은 다운스트림과 유사한 방식으로 발견될 수 있다.

업스트림 모델은 방정식 (1)과 유사하다:

$$\hat{\mathbf{u}} = \mathbf{G} \cdot \mathbf{H} \cdot \mathbf{u} \quad (18)$$

여기서, 등화기 행렬  $\mathbf{G}$ 는 넌-제로 비대각 요소들을 갖고, 크로스토크 제거를 위해 이용된다. 디코더의 계수 정정은 방정식들 (4, 18)과 유사하다:

$$\mathbf{G}'_{aa} = \mathbf{G}_{aa} - \mathbf{G}_{ad} \cdot \mathbf{G}_{dd}^{-1} \cdot \mathbf{G}_{da} \quad (19)$$

수신 신호의 정정은 계수 재계산 대신 방정식 (19)에 따른다:

$$\hat{\mathbf{u}}_a = \mathbf{G}_{aa} \mathbf{y}_a - \mathbf{G}_{da} \cdot \mathbf{G}_{dd}^{-1} \cdot \mathbf{G}_{ad} \cdot \mathbf{y}_a \quad (20)$$

이것은 잡음 환경을 변경하는데, 이는 수신 신호  $\mathbf{y}$ 가 수신 신호 플러스 잡음:  $\mathbf{H} \cdot \mathbf{u} + \mathbf{n}$ 로 구성되기 때문이다.

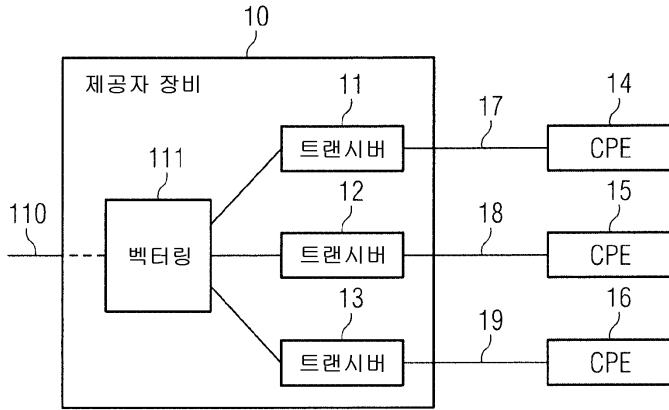
이러한 잡음 증가는, 송신 PSD의 일시적 증가에 의해, 또는 비트 로딩 변경에 의해 보상될 수 있다. 몇몇 실시예들에서, 두 경우들 모두에서, 추가적인 프로토콜이 요구될 수 있다.

- [0094] 몇몇 실시예들에서, 앞서 설명된 디코더 행렬 계수들의 업데이트를 회피하기 위해, 수신기는, 회선에 의해 누산되는 FEXT 신호들이 디코더에 추가되도록 동작을 유지한다. 이것은, AFE, FFT 및 프리코더가 ON으로 남도록 요구한다. 다운스트림 방향에서와 동일하게, AFE의 동적 범위는, 이용되는 주파수 스펙트럼이 100 MHz로 제한되는 경우 감소될 수 있다 (네거티브 또는 네거티브 임펄스-대-SNR 비에 근접한 쌍이 전혀 없거나 오직 몇몇 쌍만이 근접하다). 이것은 추가적인 전력 절감을 제공한다.
- [0095] 다음으로, 몇몇 실시예들에 따른 고속 전력 할당 업데이트가 설명될 것이다.
- [0096] 다운스트림에서 PSD 증가 및 업스트림에서 잡음 증가를 회피하기 위해, 송신 서브캐리어 이득들의 고속 업데이트가 몇몇 실시예들에서 이용될 수 있다.
- [0097] 다운스트림 방향에서, 송신 이득들은, 프리코더의 출력이 송신 PSD를 위반하지 않도록 프리코더의 입력을 스케일링한다. 비활성 회선들의 각각의 구성에 대한 스케일 팩터 업데이트는, 다음 TDD 프레임들에 대해 DP에 의해 사전-컴퓨팅되고 CPE들에 통신된다.
- [0098] 업스트림 방향의 경우, CPE들은 다음 TDD 프레임들에 포함된 구성들에 대한 서브캐리어 이득 테이블의 업데이트를 수신한다. 직접 채널이 송신기와 수신기 사이에서 가장 강한 경로인 것으로 가정될 수 있는 경우 100 MHz까지의 주파수들에 대해, 이러한 스케일링은 평균적으로 성능을 증가시킬 것이다.
- [0099] 회선 프리코더를 수반하는 일 실시예에서, DP의 트랜시버는 프리코더 행렬을 컴퓨팅하고, 벡터링된 그룹의 초기화 시에 PSD를 정규화한다. 추가적으로, 각각의 TDD 프레임의 각각의 심볼 위치에 대해, DP는 앞서 설명된 임의의 방법을 이용하여 실제 활성 회선들에 기초하여 프리코더 행렬을 업데이트한다. 유사하게, DP는 초기화 동안 디코더 행렬을 컴퓨팅하고, 앞서 설명된 임의의 방법을 이용하여 심볼 단위로 이를 업데이트한다.
- [0100] DP는, 하나 이상의 회선들이 장기 비활성이 되면, 송신 PSD 정규화를 조절할 수 있다. 다운스트림 방향의 비트 로딩 조절은 이러한 절차의 일부일 수 있다.
- [0101] 선형 프리코더를 수반하는 다른 실시예에서, DP는 프리코더 계수들을 재컴퓨팅하고, 특정 TDD 프레임(도 11의 프레임 N의 회선들 1-3 및 5)에 대한 또는 TDD 프레임들의 특정 그룹에 대한 모든 활성 회선들을 고려하여, 각각의 TDD 프레임 또는 동일한 TDD 프레임들의 그룹(TDD 슈퍼프레임)(도 10)의 시작 시에 PSD 정규화를 업데이트한다. 도 10의 예의 경우, DP는 섹션 5.1.2에 정의된 방법을 이용하여 실제 활성 회선들에 기초하여 프리코더 행렬의 3개의 업데이트들을 수행한다. 업스트림 디코더 행렬은 앞서 설명된 임의의 방법을 이용하여 심볼 단위로 업데이트될 수 있다.
- [0102] 동일한 비트 로딩을 유지하도록 허용하는 범위에서 PSD 정규화가 수행될 수 있고; 그렇지 않으면, TDD 프레임 또는 TDD 프레임들의 그룹에 대해 비트 로딩이 조절될 필요가 있을 수 있다.
- [0103] 비선형 프리코더를 수반하는 다른 실시예에서, DP는, TDD 프레임 동안 회선들이 불연속인 순서로 각각의 TDD 프레임 또는 동일한 TDD 프레임들의 각각의 그룹(슈퍼프레임)의 시작 시에 프리코더 계수들을 재컴퓨팅한다. 도 11의 시나리오에서, TDD 프레임 N에 대해 회선들은, 예를 들어, 순서 #5, #2, #1, #3으로 프리코딩될 수 있고, TDD 프레임 N+1에 대해, 회선들은 순서 #6, #5, #2, #1, #3으로 프리코딩될 것이다. 각각의 업데이트에서, DP는 또한 앞서 정의된 임의의 방법을 이용하여 피드-순방향 행렬  $P_F$  을 적절히 변경한다.
- [0104] PSD 정규화는 동일한 비트 로딩을 유지하도록 허용하는 범위에서 수행될 수 있고; 그렇지 않으면 비트 로딩은 조절될 필요가 있을 수 있다. 이것은 통상적으로 동일한 TDD 프레임들의 그룹에 대해서만 가능하며, PSD 정규화는 사전-컴퓨팅될 수 있고 비트 로딩 변경들은 CPE와 교환될 수 있다.
- [0105] 다른 실시예에서, 동일한 TDD 프레임들의 그룹에 대해 프리코더를 업데이트하기 위해, 패딩이 몇몇 프레임들의 몇몇 송신들에 추가된다. 모든 언급된 실시예들에서, 비트 로딩 또는 서브캐리어 이득들이 변경되는 경우를 제외하고는 수신기로부터의 어떠한 동작도 요구되지 않는다. 비트 로딩 및 이득들의 새로운 값들을 교환하는 방법은 사소할 수 있고, 본 발명의 범주가 아니다.
- [0106] 실시예들은, 특수한 프리코딩 업데이트 기술들(방법들 및 알고리즘들, 및 이러한 업데이트들과 연관된 프로토콜을 소개한다. 제안된 실시예들은 새로운 G.fast 표준의 일부로 기능할 수 있다.
- [0107] 실시예들에서, 불연속 동작을 이용하는 벡터링된 송신 정정 네트워크가 제공되고, 방법 또는 디바이스는, 계수들의 서브세트가 업데이트될 필요가 있도록 프리코더 행렬들 및 디코더 또는 포스트코더 행렬들을 업데이트한다.

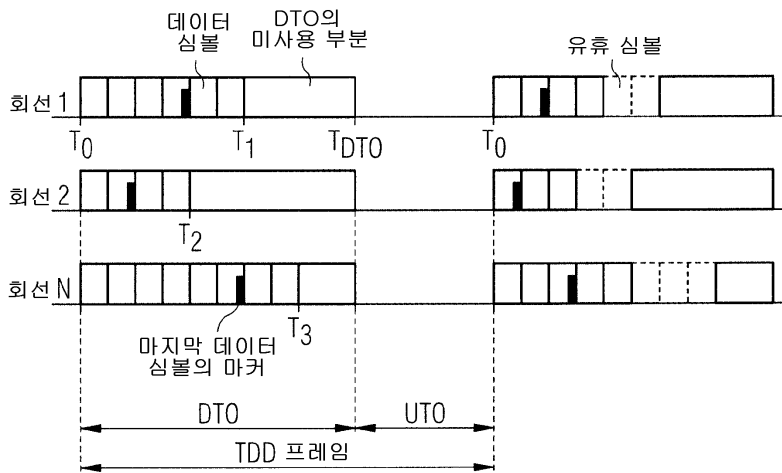
[0108] 앞서 설명된 실시예들은 오직 예들로만 기능하고 다른 기술들이 또한 이용될 수 있다.

도면

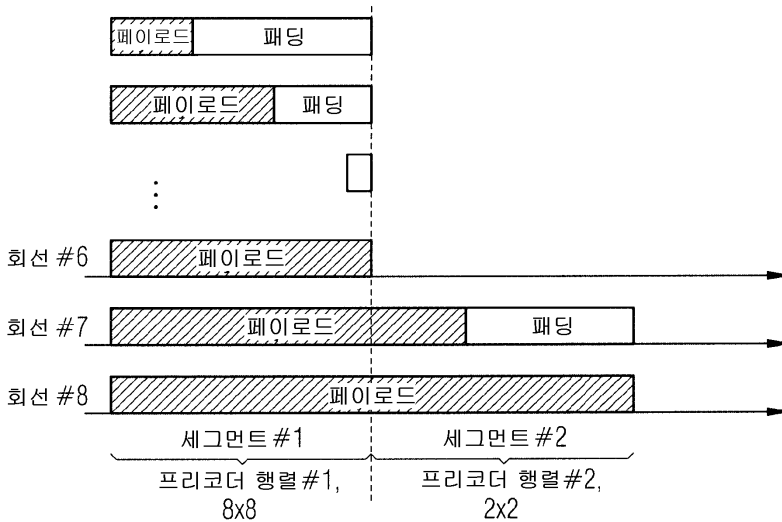
도면1



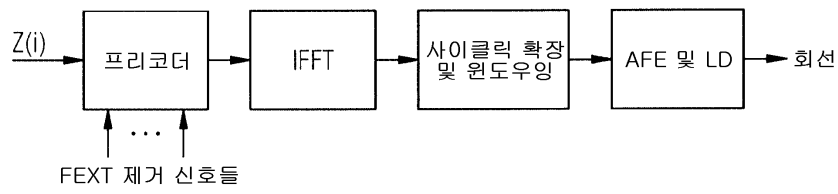
도면2



도면3

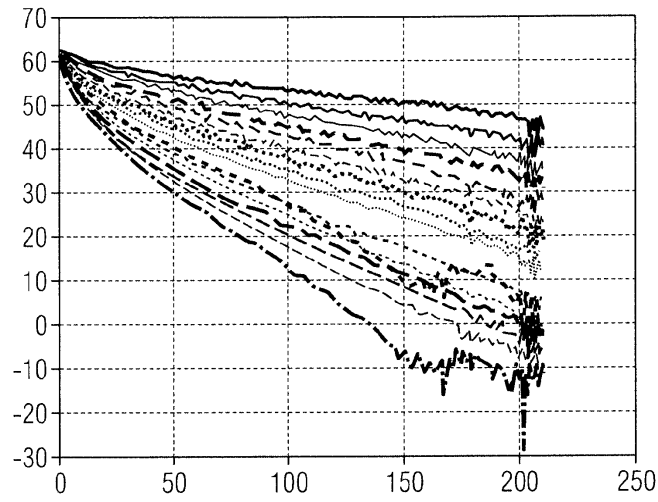


도면4

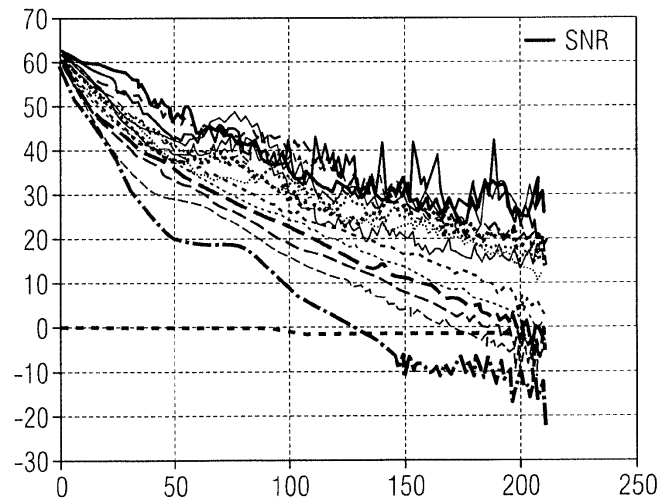


도면5

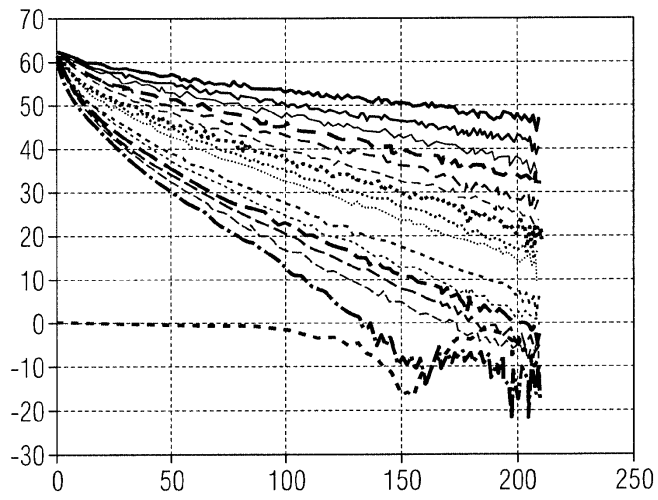
(a)



(b)

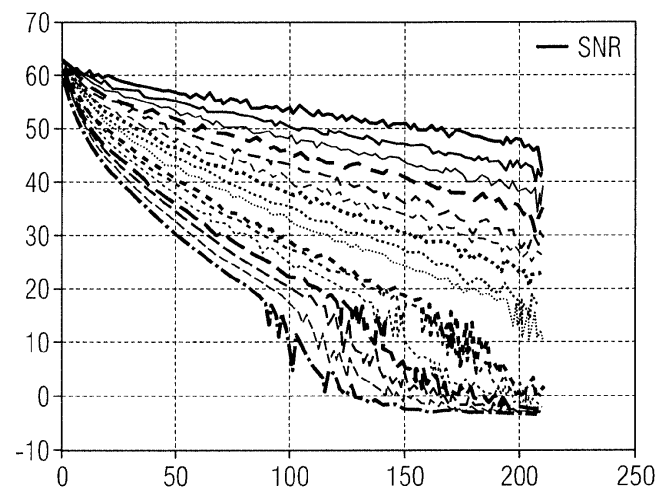


도면6

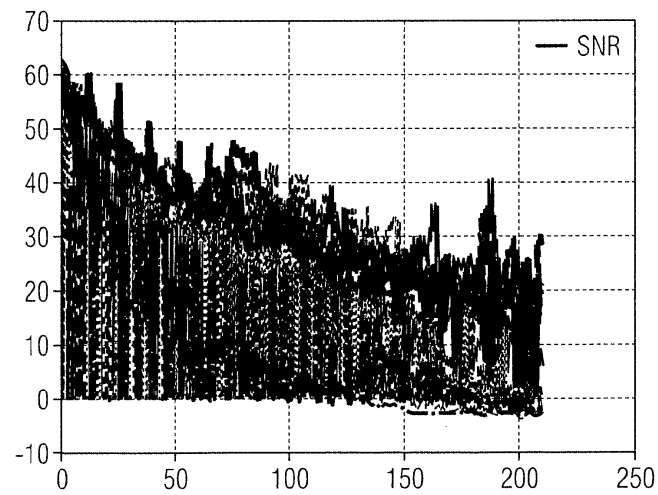


도면7

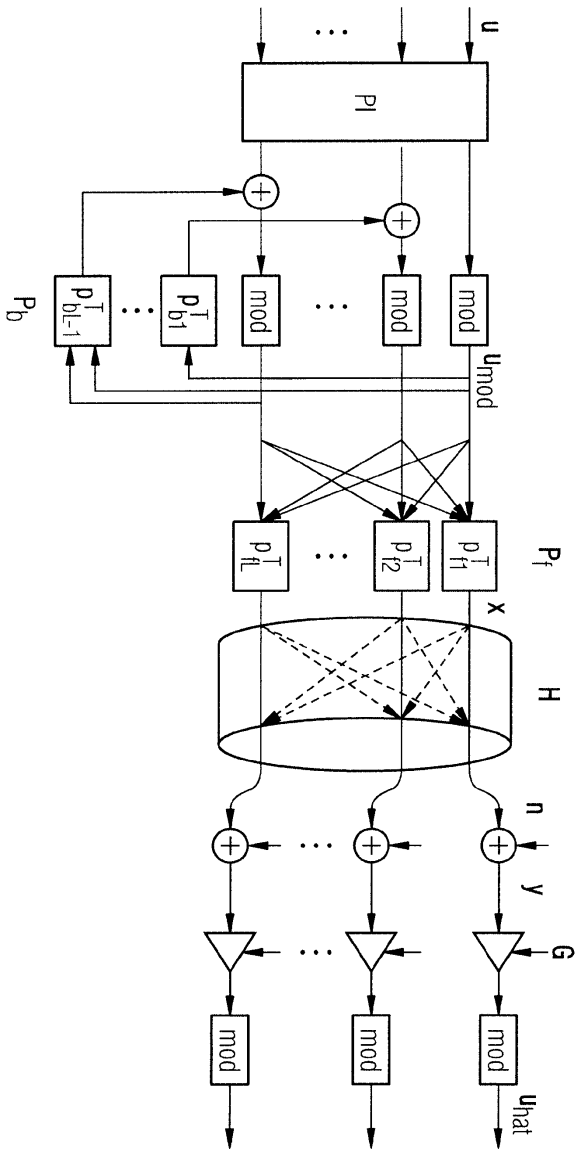
(a)



(b)

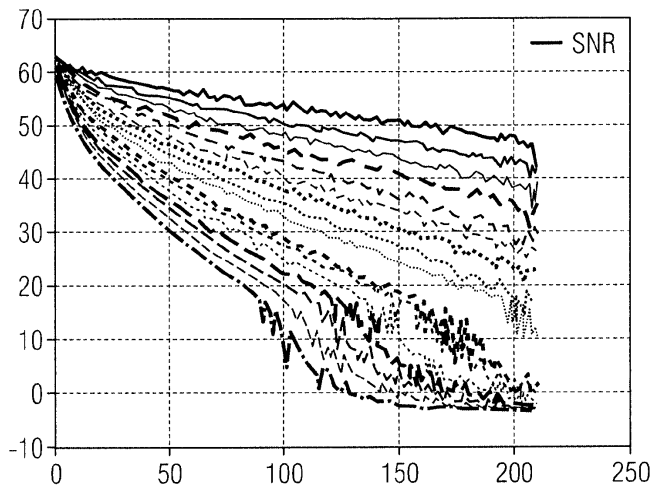


도면8

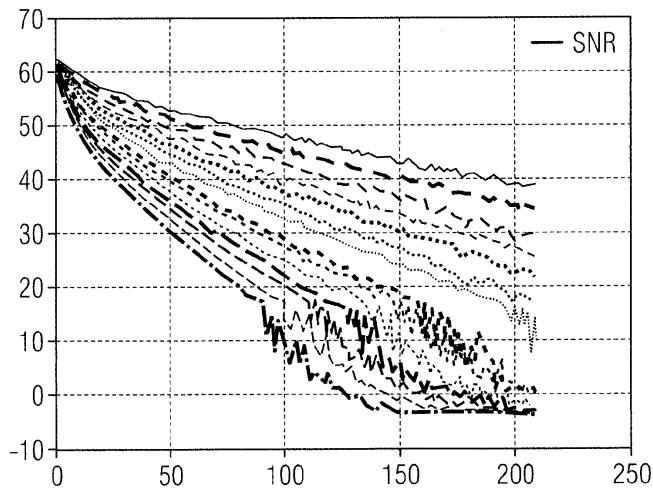


도면9

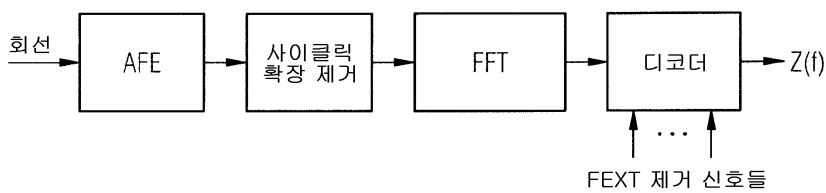
(a)



(b)



도면10



도면11

