



(12) 发明专利

(10) 授权公告号 CN 103681585 B

(45) 授权公告日 2015. 04. 01

(21) 申请号 201310752935. 0

审查员 戴丽娟

(22) 申请日 2013. 12. 31

(73) 专利权人 苏州日月新半导体有限公司

地址 215021 江苏省苏州市苏州工业园区苏虹西路 188 号

(72) 发明人 郭桂冠

(74) 专利代理机构 广州市红荔专利代理有限公司 44214

代理人 张文

(51) Int. Cl.

H01L 23/495(2006. 01)

H01L 23/31(2006. 01)

H01L 21/60(2006. 01)

H01L 21/56(2006. 01)

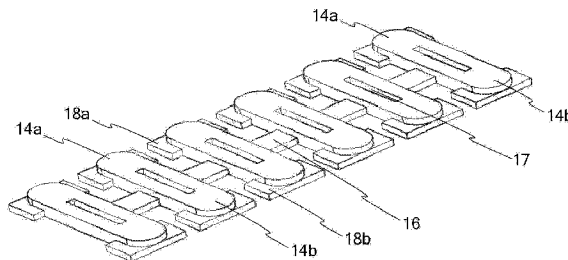
权利要求书2页 说明书6页 附图5页

(54) 发明名称

引线框架、QFN 封装体、及形成 QFN 封装体的方法

(57) 摘要

本发明涉及引线框架、QFN 封装体、及形成 QFN 封装体的方法。一种适于 QFN 封装的引线框架包括第一芯片座和相邻的第二芯片座、第一引脚阵列和第二引脚阵列。第一、第二引脚阵列配置为连接位于其各自近侧的第一、第二芯片座的电路。第一引脚阵列和第二引脚阵列通过连筋连接在一起，且在曝露表面具有凹槽，该凹槽在去除连筋后仍会部分保留，该凹槽的保留部分的深度在引脚厚度的 1 / 3 ~ 2 / 3 的范围之内，开口宽度在引脚宽度的 1 / 4 ~ 2 / 3 的范围之内，在引脚长度方向上延伸至 1 / 6 ~ 1 / 2 的范围之内。凹槽的该保留的部分在单独的芯片封装体中曝露在外，在表面贴装程序中，融化的焊料更容易沿凹槽浸润以使得表面贴装更为牢固。



1. 一种适于 QFN 封装的引线框架,其特征在于,该引线框架包括:

第一芯片座和相邻的第二芯片座;

第一引脚阵列,其位于所述第一芯片座朝向所述第二芯片座的一侧,配置为连接位于所述第一芯片座的电路;

第二引脚阵列,其位于所述第二芯片座朝向所述第一芯片座的一侧,配置为连接位于所述第二芯片座的电路;

其中,所述第一引脚阵列和第二引脚阵列通过连筋连接在一起,且在所述第一引脚阵列和第二引脚阵列的曝露表面具有凹槽,该凹槽在去除所述连筋后仍会部分保留,该凹槽的保留部分的深度在引脚厚度的 $1/3 \sim 2/3$ 的范围之内,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内,在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。

2. 如权利要求 1 所述的引线框架,其特征在于,还包括位于所述第一引脚阵列和第二引脚阵列的端部的减薄突起。

3. 如权利要求 1 所述的引线框架,其特征在于,所述连筋在引脚之间的桥接部分减薄。

4. 如权利要求 1 所述的引线框架,其特征在于,所述凹槽可经由贴膜封闭。

5. 如权利要求 1 所述的引线框架,其特征在于,所述凹槽的保留部分在引脚宽度方向上的最大宽度大于在引脚端部的开口宽度。

6. 一种 QFN 封装体,其特征在于,该 QFN 封装体包括:

芯片座;

引脚阵列,位于该芯片座的周围;

芯片,固定于所述芯片座上,并且通过金属导线与所述引脚阵列电性连接;

胶体,其覆盖所述芯片和金属导线,且至少部分地覆盖所述芯片座和引脚阵列;

其中,所述引脚阵列中至少一引脚上具有在外边缘开口的凹槽,该凹槽的深度在引脚厚度的 $1/3 \sim 2/3$ 的范围之内,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内,在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。

7. 如权利要求 6 所述的 QFN 封装体,其特征在于,所述凹槽在引脚宽度方向上的最大宽度大于在引脚外边缘的开口宽度。

8. 一种形成 QFN 封装体的方法,其特征在于,该方法包括:

步骤 a:形成引线框架,该引线框架包括:

第一芯片座和相邻的第二芯片座;

第一引脚阵列,其位于所述第一芯片座朝向所述第二芯片座的一侧,配置为连接位于所述第一芯片座的电路;

第二引脚阵列,其位于所述第二芯片座朝向所述第一芯片座的一侧,配置为连接位于所述第二芯片座的电路;

其中,所述第一引脚阵列和第二引脚阵列通过连筋连接在一起;

以及步骤 b:在所述第一引脚阵列和第二引脚阵列的曝露表面形成凹槽;

步骤 c:在所述引线框架的曝露表面加膜;

步骤 d:灌胶封装;

步骤 e:切单去除连筋以形成 QFN 封装体;

所述步骤 b 中的凹槽在步骤 e 去除连筋后仍会部分保留, 凹槽的保留部分的深度在引脚厚度的 $1/3 \sim 2/3$ 的范围之内, 开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内, 在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。

9. 如权利要求 8 所述的方法, 其特征在于, 所述加膜步骤将所述凹槽封闭。

10. 如权利要求 9 所述的方法, 其特征在于, 还包括: 在引脚之间的桥接部分减薄所述连筋, 此步骤在步骤 a 与步骤 b 之间。

引线框架、QFN 封装体、及形成 QFN 封装体的方法

技术领域

[0001] 本发明大体上涉及芯片封装,更具体地,涉及方形扁平无引脚(Quad Flat No-lead, QFN)结构的封装。

背景技术

[0002] QFN 是一种无引脚封装,呈正方形或矩形,封装底部中央位置有一个大面积裸露的焊盘,具有导热的作用,在大焊盘的封装外围有实现电气连接的导电焊盘。由于 QFN 封装不像传统的 SOIC 与 TSOP 封装那样具有鸥翼状引线,内部引脚与焊盘之间的导电路径短,自感系数以及封装体内布线电阻很低,所以,它能提供卓越的电性能。此外,它还通过外露的引线框架焊盘提供了出色的散热性能,该焊盘具有直接散热的通道,用于释放封装内的热量。通常,将散热焊盘直接焊接在电路板上,并且 PCB 中的散热过孔有助于将多余的功耗扩散到铜接地板中,从而吸收多余的热量

发明内容

[0003] 本发明的一个主要目的在于提供一种新的引线框架方案,以进一步改善性能。

[0004] 一个实施例公开了一种适于 QFN 封装的引线框架,其包括第一芯片座和相邻的第二芯片座、第一引脚阵列和第二引脚阵列。第一引脚阵列位于第一芯片座朝向第二芯片座的一侧,配置为连接位于第一芯片座的电路。第二引脚阵列位于所述芯片座朝向第一芯片座的一侧,配置为连接位于第二芯片座的电路。第一引脚阵列和第二引脚阵列通过连筋连接在一起,且在第一引脚阵列和第二引脚阵列的曝露表面具有凹槽,该凹槽在去除连筋后仍会部分保留,该凹槽的保留部分的深度在引脚厚度的 $1/3 \sim 2/3$ 的范围之内,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内,在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。

[0005] 在一个实施例中,引线框架还包括位于所述第一引脚阵列和第二引脚阵列的端部的减薄突起。

[0006] 在另一个实施例中,引线框架中的连筋在引脚之间的桥接部分减薄。

[0007] 在再一个实施例中,引线框架的引脚阵列上凹槽可经由贴膜封闭。

[0008] 在又一个实施例中,引线框架的引脚阵列上凹槽的保留部分在引脚宽度方向上的最大宽度大于在引脚端部的开口宽度。

[0009] 一个实施例公开了一种 QFN 封装体,其包括:芯片座;引脚阵列,位于该芯片座的周围;芯片,固定于所述芯片座上,并且通过金属导线与所述引脚阵列电性连接;胶体,其覆盖所述芯片和金属导线,且至少部分地覆盖所述芯片座和引脚阵列;其中,所述引脚阵列中至少一引脚上具有在外边缘开口的凹槽,该凹槽的深度在引脚厚度的 $1/3 \sim 2/3$ 的范围之内,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内,在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。

[0010] 一个实施例中, QFN 封装体的引脚上的凹槽在引脚宽度方向上的最大宽度大于在

引脚外边缘的开口宽度。

[0011] 一个实施例公开了一种形成 QFN 封装体的方法,该方法包括:形成引线框架。该引线框架包括:第一芯片座和相邻的第二芯片座;第一引脚阵列,其位于所述第一芯片座朝向所述第二芯片座的一侧,配置为连接位于所述第一芯片座的电路;第二引脚阵列,其位于所述第二芯片座朝向所述第一芯片座的一侧,配置为连接位于所述第二芯片座的电路;其中,所述第一引脚阵列和第二引脚阵列通过连筋连接在一起。该方法还包括:在所述第一引脚阵列和第二引脚阵列的曝露表面形成凹槽,该凹槽在去除所述连筋后仍会部分保留,该凹槽的保留部分的深度在引脚厚度的 $1/3 \sim 2/3$ 的范围之内,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内,在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。

[0012] 在一个实施例中,形成 QFN 封装体的方法,还包括步骤:在所述引线框架的曝露表面加膜;灌胶封装;切单去除所述连筋以形成 QFN 封装体。

[0013] 在另一个实施例中,形成 QFN 封装体的方法中的加膜步骤将所述凹槽封闭以与外界隔离,避免在灌胶封装过程中被污染。

[0014] 在又一个实施例中,形成 QFN 封装体的方法还包括:引脚之间的桥接部分减薄连筋。

附图说明

[0015] 结合附图,以下关于本发明的优选实施例的详细说明将更易于理解。本发明以举例的方式予以说明,并非受限于附图,附图中类似的附图标记指示相似的元件。

[0016] 图 1 示出了适于 QFN 封装的引线框架的一个实施例的平面布局;

[0017] 图 2A 示出了适于 QFN 封装的引线框架的一个实施例的局部立体视图;

[0018] 图 2B 示出了图 2A 中的局部在去除连筋后的立体视图;

[0019] 图 3 示出了形成 QFN 封装体的一个实施例的方法流程图;

[0020] 图 4 示出了适于 QFN 封装的引线框架的一个实施例的局部平面布局;

[0021] 图 5 示出了适于 QFN 封装的引线框架的另一个实施例的局部平面布局;

[0022] 图 6 示出了适于 QFN 封装的引线框架的又一个实施例的局部平面布局;

[0023] 图 7 示出了适于 QFN 封装的引线框架的再一个实施例的局部平面布局;

[0024] 图 8 示出了适于 QFN 封装的引线框架的又一个实施例的局部平面布局;

[0025] 图 9 示出了一个 QFN 封装体的局部剖视图。

具体实施方式

[0026] 附图的详细说明意在作为本发明的当前优选实施例的说明,而非意在代表本发明能够得以实现的仅有形式。应理解的是,相同或等同的功能可以由意在包含于本发明的精神和范围之内不同实施例完成。

[0027] 如图 1 所示,一种适于 QFN 封装的引线框架 10 包括芯片座 12 所组成的阵列。各相邻芯片座 12 之间的引脚 14 的阵列通过连筋 16 连接在一起。连筋 16 互相连接形成网状结构,从而将引线框架连接成一个整体。芯片座 12 通过支撑杆 13 连接到框架上。应理解的是,包括图 1 在内的各附图仅意在示意性地示出芯片座 12、引脚 14 的阵列、连筋 16 以及其他部件之间的相对位置关系,而非意在精确地显示各部件的尺寸比例。引线框架 10 适合

与其他部件整体封装,封装后去除连筋 16 即可形成各个独立的 QFN 封装的芯片。

[0028] 图 2A 示出了一个引线框架中的两个相邻芯片座之间的局部结构的立体视图。如图所示,引脚 14a 的阵列和引脚 14b 的阵列通过连筋 16 连接在一起。图中未示出的两个相邻芯片座分别位于引脚 14a 阵列的近侧和引脚 14b 阵列的近侧。引脚 14a 阵列和引脚 14b 阵列分别配置为连接位于其各自近侧芯片座的电路(该电路一般是指用于封装的芯片,但是也可以包括一些被动元件等其他具有电性功能的部件)。连筋 16 在相邻引脚之间的桥接部分减薄。引脚 14a 的端部具有减薄的突起 18a,引脚 14b 的端部具有减薄的突起 18b。该突起有助于将引脚固定于封装体之内。每一个引脚 14a 和一个引脚 14b 对齐连通,在其曝露表面具有横跨于连筋两侧的凹槽 17。连筋 16 的减薄部分、引脚端部的突起 18、以及凹槽 17 可以是在制作引线框架时冲压成型的,也可以是在形成框架后再部分蚀刻而形成的;或者其中的一部分是冲压成型的,而另一部分是部分蚀刻形成的。

[0029] 图 2B 示出了图 2A 中的局部在去除连筋后的立体视图。在去除连筋 16 之后,引脚 14a 的阵列和引脚 14b 的阵列断开连接,而凹槽 17 在引脚 14a 上保留了一部分 17a,在引脚 14b 上保留了一部分 17b。部分减薄的连筋 16 减少了去除过程的金属碎屑,降低了金属碎屑填满保留凹槽(即凹槽在封装完成后去除连筋 16 之后的保留部分,故保留凹槽即凹槽的保留部分,下同)17a、17b 的风险。该保留的凹槽部分 17a、17b 在单独的芯片封装体中曝露在外,在表面贴装程序中,融化的焊料更容易沿凹槽浸润以使得表面贴装更为牢固。虽然图 2A、图 2B 中示出的引脚 14a、14b 上均具有凹槽,但容易理解的是,在某些其他实施例中,引线框架或者 QFN 封装体中也可以有部分的引脚没有凹槽。

[0030] 图 3 示出了一种形成 QFN 封装体的方法 30 的流程图。该方法 30 包括步骤 31、32、33 以及 36、37 和 38。在步骤 31 中形成引线框架,例如但不限于图 1 中所示布局的引线框架,各相邻芯片座之间的引脚阵列通过连筋连接在一起,连筋互相连接形成网状结构,从而将引线框架连接成一个整体。在步骤 32 中,部分地减薄引线框架中的连筋。在步骤 33 中,在引脚阵列的曝露表面形成凹槽,该凹槽在去除连筋后仍会部分保留。步骤 32、33 形成的引脚阵列和连筋例如但不限于图 2A 所示,且连筋减薄的深度和凹槽的深度尺寸可以是不一样的。在步骤 36 中,在引线框架的曝露表面,也就是在引脚阵列形成凹槽的那个表面,贴合一保护贴膜。之后在步骤 37 中进行整体灌胶封装(Molding)。在整体灌胶封装程序进行时,由于胶体是整体灌封在整个引线框架的正面,并且引线框架的背面(也就是引脚阵列上开槽的那一面)和模具很难进行严密的贴合,胶体可能会透过缝隙污染引线框架背面,例如胶体灌充入图 2A 所示引脚阵列的槽 17 中,从而导致产品污染而成为不合格品。而保护贴膜能够较好的与引线框架贴合,故可以在整体灌胶封装程序进行的过程中防止胶体透过缝隙而污染引线框架背面。另外,由于保护贴膜优选在引脚阵列上的凹槽形成之后即贴于引线框架上,该保护贴膜同时可以起到保护引线框架条背面的引脚、防止氧化的作用。部分减薄的连筋在减薄部分会被封装胶体所包围,从而使得包括引脚阵列、连筋在内的金属构件更为紧密地结合在封装胶体中。在之后的步骤 38 中,按照各个芯片模块之间的切割道进行切割,切割道与连筋同宽的或者比连筋略宽,从而将连筋去除,形成各个单独的 QFN 封装体,该步骤也可以称为切单(Singulation)步骤。

[0031] 另一实施例中,步骤 32、33 可以合并在一个步骤中完成,无论是冲压还是蚀刻方法,均可以一次完成。

[0032] 图 4 示出了一个引线框架中的两个相邻芯片座之间的结构的局部平面布局。两个相邻芯片座之间的引脚 44a 阵列和引脚 44b 阵列对齐,并通过连筋 46 连接在一起。引脚 44a 阵列和引脚 44b 阵列分别配置为连接位于其各自近侧芯片座的电路。连筋 46 在相邻引脚之间的桥接部分减薄。引脚 44a 的端部具有减薄的突起 48a,引脚 44b 的端部具有减薄的突起 48b。该突起有助于将引脚固定于封装体之内。引脚的曝露表面具有横跨于连筋两侧的凹槽 47。虚线框 49 示出了切割线,亦即在切单步骤中将去除的部分。凹槽 47 在去除连筋 46 之后仍然在引脚 44a 和 44b 上各自保留一部分。突起处的剖面 4a、凹槽 47 处的剖面 4b 各自对应的剖面示于图中右侧。引脚 44a 和 44b 是对称的,长度、宽度、厚度均基本一致。保留的凹槽的深度 d_4 在引脚 44a、44b 厚度的 $1/3 \sim 2/3$ 的范围之内;保留凹槽的开口通常居于引脚的正中,开口宽度 w_4 在引脚宽度的 $1/4 \sim 2/3$ 的范围之内;保留凹槽的长度 l_4 在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。这样的保留凹槽一方面保证了足够的体积以避免被碎屑填满,一方面提供了比直角平缓的倾斜角度以利于融化焊料的浸润焊接,一方面又保证了引脚的足够的结构强度。

[0033] 图 5 示出了另一个引线框架中的两个相邻芯片座之间的结构的局部平面布局。两个相邻芯片座之间的引脚 54a 阵列和引脚 54b 阵列对齐,并通过连筋 56 连接在一起。引脚 54a 阵列和引脚 54b 阵列分别配置为连接位于其各自近侧芯片座的电路。连筋 56 在相邻引脚之间的桥接部分减薄。引脚 54a 的端部具有减薄的突起 58a,引脚 54b 的端部具有减薄的突起 58b。该突起有助于将引脚固定于封装体之内。引脚的曝露表面具有横跨于连筋两侧的凹槽 57。虚线框 59 示出了切割线,亦即在切单步骤中将去除的部分。凹槽 57 在去除连筋 56 之后仍然在引脚 54a 和 54b 上各自保留一部分。连筋的减薄部分从桥接部分延伸到引脚上形成凹槽 53,凹槽 53 与凹槽 57 互不贯通,且凹槽 53 的长度小于并在切割线 59 区域的宽度之内。部分减薄的连筋 56 在减薄部分会被封装胶体所包围,凹槽 53 会被封装胶体填满,从而使得包括引脚阵列、连筋在内的金属构件更为紧密地结合在封装胶体中。凹槽 53 和 57 区域的剖面 5a、突起区域的剖面 5b 以及凹槽 57 区域的剖面 5c 各自对应的剖面示于图中右侧。引脚 54a 和 54b 是对称的,长度、宽度、厚度均基本一致。保留的凹槽的深度在引脚 54a、54b 厚度的 $1/3 \sim 2/3$ 的范围之内;保留凹槽的开口通常居于引脚的正中,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内;保留凹槽在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。这样的保留凹槽一方面保证了足够的体积以避免被碎屑填满,一方面提供了比直角平缓的倾斜角度以利于融化焊料的浸润焊接,一方面又保证了引脚的足够的结构强度。从桥接部分延伸的减薄凹槽 53 进一步减少了金属碎屑的总量,避免填满凹槽 57 的保留部分。

[0034] 图 6 示出了又一个引线框架中的两个相邻芯片座之间的结构的局部平面布局。两个相邻芯片座之间的引脚 64a 阵列和引脚 64b 阵列对齐,并通过连筋 66 连接在一起。引脚 64a 阵列和引脚 64b 阵列分别配置为连接位于其各自近侧芯片座的电路。连筋 66 在相邻引脚之间的桥接部分减薄。引脚 64a 的端部具有减薄的突起 68a,引脚 64b 的端部具有减薄的突起 68b。该突起有助于将引脚固定于封装体之内。引脚的曝露表面具有横跨于连筋两侧的凹槽 67。虚线框 69 示出了切割线,亦即在切单步骤中将去除的部分。凹槽 67 在去除连筋 66 之后仍然在引脚 64a 和 64b 上各自保留一部分。连筋的减薄部分从桥接部分延伸到引脚上形成凹槽 63,凹槽 63 与凹槽 67 互不贯通,且凹槽 63 的长度等于并且正好位于切割

线 69 区域的宽度之内。突起区域的剖面 6a、以及凹槽 63 和 67 区域的剖面 6b 各自对应的剖面示于图中右侧。引脚 64a 和 64b 是对称的,长度、宽度、厚度均基本一致。保留的凹槽的深度在引脚 64a、64b 厚度的 $1/3 \sim 2/3$ 的范围之内;保留凹槽的开口通常居于引脚的正中,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内;保留凹槽在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。这样的保留凹槽一方面保证了足够的体积以避免被碎屑填满,一方面提供了比直角平缓的倾斜角度以利于融化焊料的浸润焊接,一方面又保证了引脚的足够的结构强度。从桥接部分延伸的减薄凹槽 63 进一步减少了金属碎屑的总量,避免填满凹槽 67 的保留部分。

[0035] 图 7 示出了再一个引线框架中的两个相邻芯片座之间的结构的局部平面布局。两个相邻芯片座之间的引脚 74a 阵列和引脚 74b 阵列对齐,并通过连筋 76 连接在一起。引脚 74a 阵列和引脚 74b 阵列分别配置为连接位于其各自近侧芯片座的电路。连筋 76 在相邻引脚之间的桥接部分减薄。引脚 74a 的端部具有减薄的突起 78a,引脚 74b 的端部具有减薄的突起 78b。该突起有助于将引脚固定于封装体之内。引脚的曝露表面具有横跨于连筋两侧的凹槽 77。凹槽 77 整体的形状为中间尺寸窄,两端尺寸宽的形状,图 7 以呈哑铃形为例,两端部为圆形。虚线框 79 示出了切割线,亦即在切单步骤中将去除的部分。凹槽 77 在去除连筋 76 之后仍然在引脚 74a 和 74b 上各自保留一部分,保留凹槽在引脚宽度方向上的最大宽度大于保留凹槽在引脚端部的开口宽度,如图 7 的凹槽 77 在保留引脚上大半圆形。引脚 74a 和 74b 是对称的,长度、宽度、厚度均基本一致。保留的凹槽的深度在引脚 74a、74b 厚度的 $1/3 \sim 2/3$ 的范围之内;保留凹槽的开口通常居于引脚的正中,保留凹槽的最大处尺寸 w_7 在引脚宽度的 $3/10 \sim 3/4$ 的范围之内;保留凹槽的长度 l_7 在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。这样的保留凹槽的作用效果更好,除了具有上述实施例所阐述的优点以外,在融化焊料的浸润焊接时,由于本实施例的结构设计,保留凹槽在保留引脚上具有较大的侧表面面积,提供了较大的浸润焊接面积,另外,本实施例的保留凹槽在引脚端部具有一较小尺寸的封口,可以形成一引脚在凹槽处的尖端结构,在封装体进行上板焊接时,当封装体保留引脚的底面及侧面均被焊接材料浸润焊接(保留凹槽里面自然也充满了焊接材料),此时在保留引脚的端部会形成一封锁焊料的结构,即保留引脚的端部在保留凹槽和保留引脚侧面均被焊料包封,具有一保留引脚端部插入焊料的结构。此种焊料封锁结构,对 QFN 封装体在上板后的焊料和封装体的结合更稳固,可靠性方面有更大的提升。

[0036] 图 8 示出了再一个引线框架中的两个相邻芯片座之间的结构的局部平面布局。两个相邻芯片座之间的引脚 84a 阵列和引脚 84b 阵列对齐,并通过连筋 86 连接在一起。引脚 84a 阵列和引脚 84b 阵列分别配置为连接位于其各自近侧芯片座的电路。连筋 86 在相邻引脚之间的桥接部分减薄,且在部分具有若干豁口 85。引脚 84a 的端部具有减薄的突起 88a,引脚 84b 的端部具有减薄的突起 88b。该突起有助于将引脚固定于封装体之内。引脚的曝露表面具有横跨于连筋两侧的凹槽 87。虚线框 89 示出了切割线,亦即在切单步骤中将去除的部分。凹槽 87 在去除连筋 86 之后仍然在引脚 84a 和 84b 上各自保留一部分。引脚 84a 和 84b 是对称的,长度、宽度、厚度均基本一致。保留的凹槽的深度在引脚 84a、84b 厚度的 $1/3 \sim 2/3$ 的范围之内;保留凹槽的开口通常居于引脚的正中,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内;保留凹槽在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。这样的保留凹槽一方面保证了足够的体积以避免被碎屑填满,一方面提供了比直角平

缓的倾斜角度以利于融化焊料的浸润焊接,一方面又保证了引脚的足够的结构强度。豁口 85 的设计一方面不影响连筋 86 的结构强度,另一方面进一步减少了切单步骤中产生的碎屑,防止填满凹槽 87 的保留部分。

[0037] 图 9 示出了一个 QFN 封装体 90 的局部剖视图。该封装体 90 包括:芯片座 91、引脚 92 的阵列、芯片 93、金属导线 94 以及胶体 95。引脚 92 的阵列位于芯片座 91 的周围,芯片 93 固定于芯片座 91 上并且通过金属导线 94 与引脚阵列电性连接。胶体 95 覆盖芯片 93 和金属导线 94,且部分地覆盖芯片座 91 和引脚 92 的阵列。芯片座 91 的底面曝露以利于芯片散热。引脚 92 的底面和外侧面曝露以用于焊料连接。引脚 92 上具有在外边缘开口的凹槽,该凹槽类似于图 2B 中的保留凹槽 17a、17b。该凹槽的深度在引脚厚度的 $1/3 \sim 2/3$ 的范围之内,开口宽度在引脚宽度的 $1/4 \sim 2/3$ 的范围之内,在引脚长度方向上延伸至 $1/6 \sim 1/2$ 的范围之内。这样的凹槽一方面保证了足够的体积以避免被切单过程中产生的碎屑填满,一方面提供了比直角平缓的倾斜角度以利于融化焊料的浸润焊接,一方面又保证了引脚的足够的结构强度。

[0038] 一个实施例中, QFN 封装体的引脚上的凹槽在引脚宽度方向上的最大宽度大于在引脚外边缘的开口宽度。此种设计的优点已经在图 7 的实施例中阐述,在此不做赘述。

[0039] 尽管已经阐明和描述了本发明的不同实施例,本发明并不限于这些实施例。仅在某些权利要求或实施例中出现的技术特征并不意味着不能与其他权利要求或实施例中的其他特征相结合以实现有益的新的技术方案。在不背离如权利要求书所描述的本发明的精神和范围的情况下,许多修改、改变、变形、替代以及等同对于本领域技术人员而言是明显的。

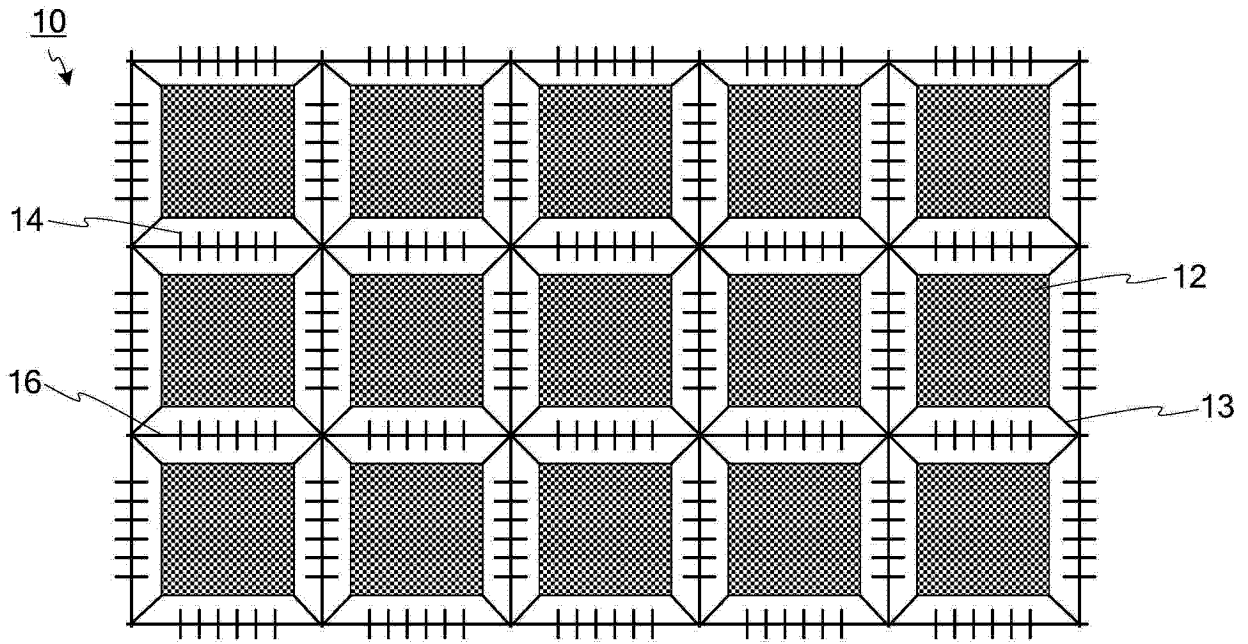


图 1

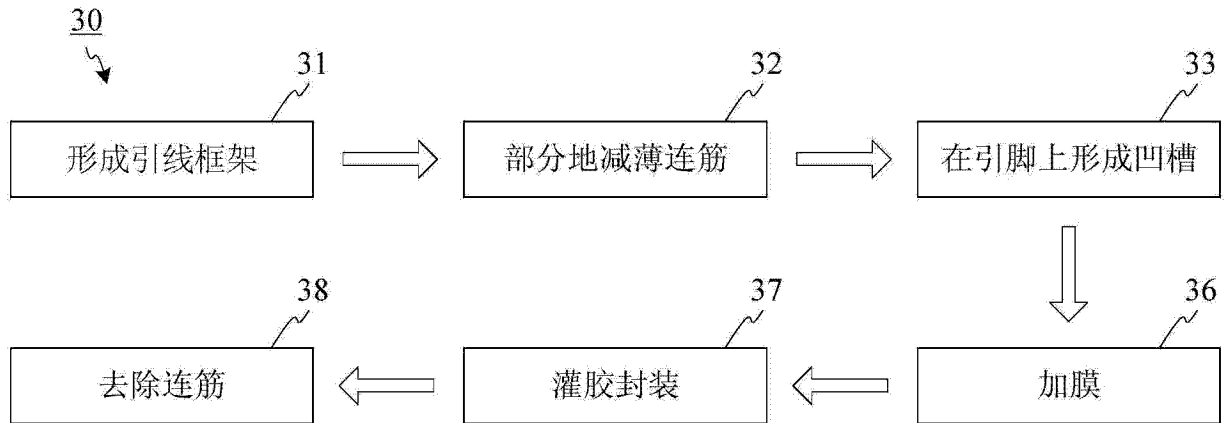


图 3

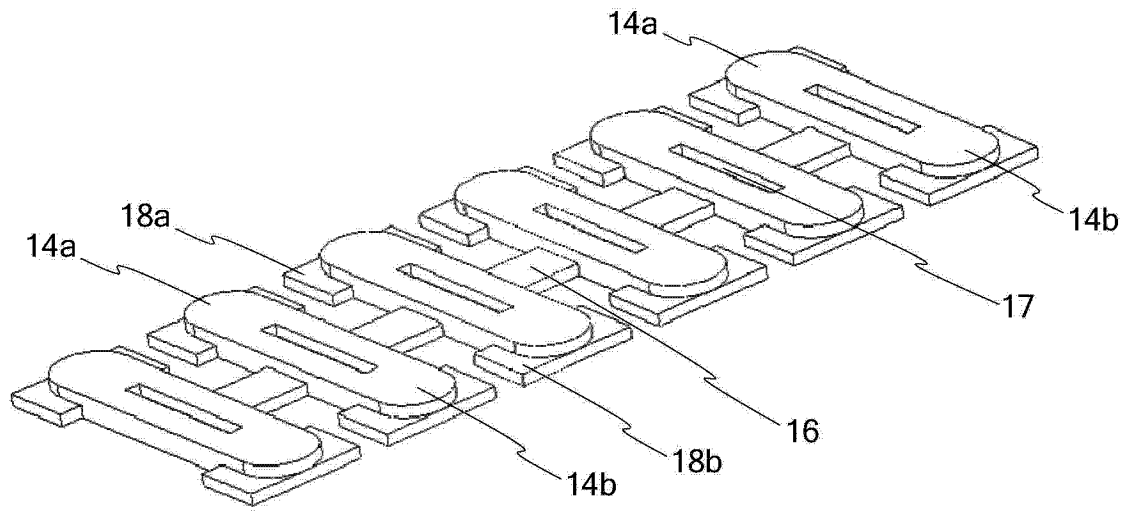


图 2A

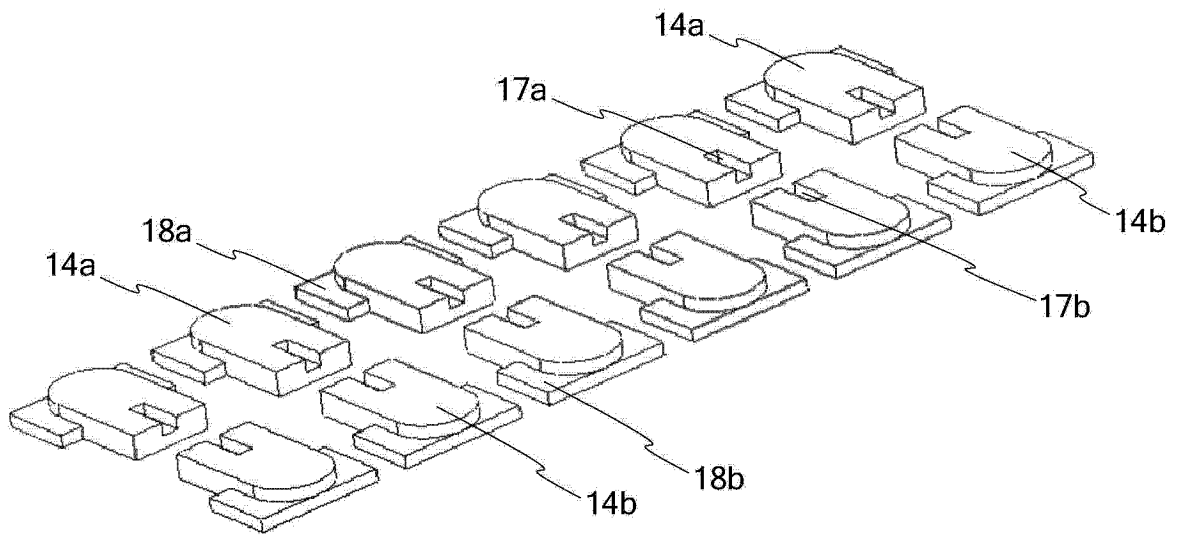


图 2B

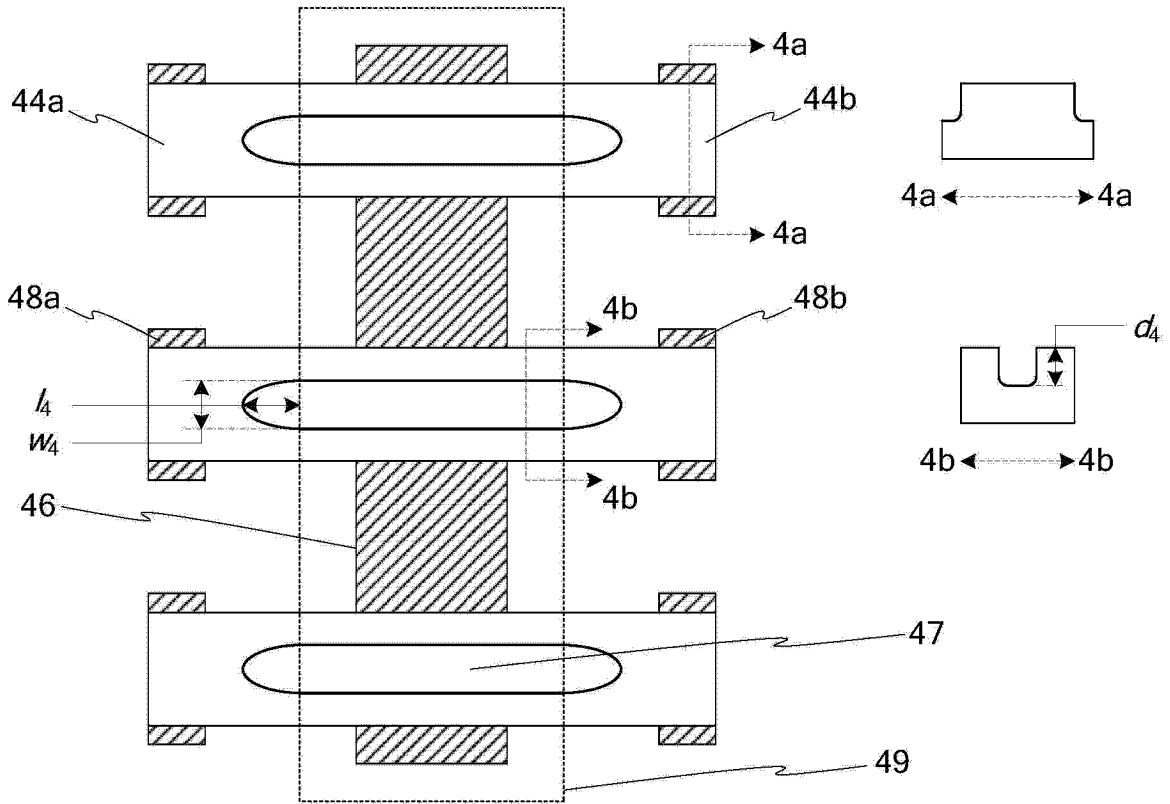


图 4

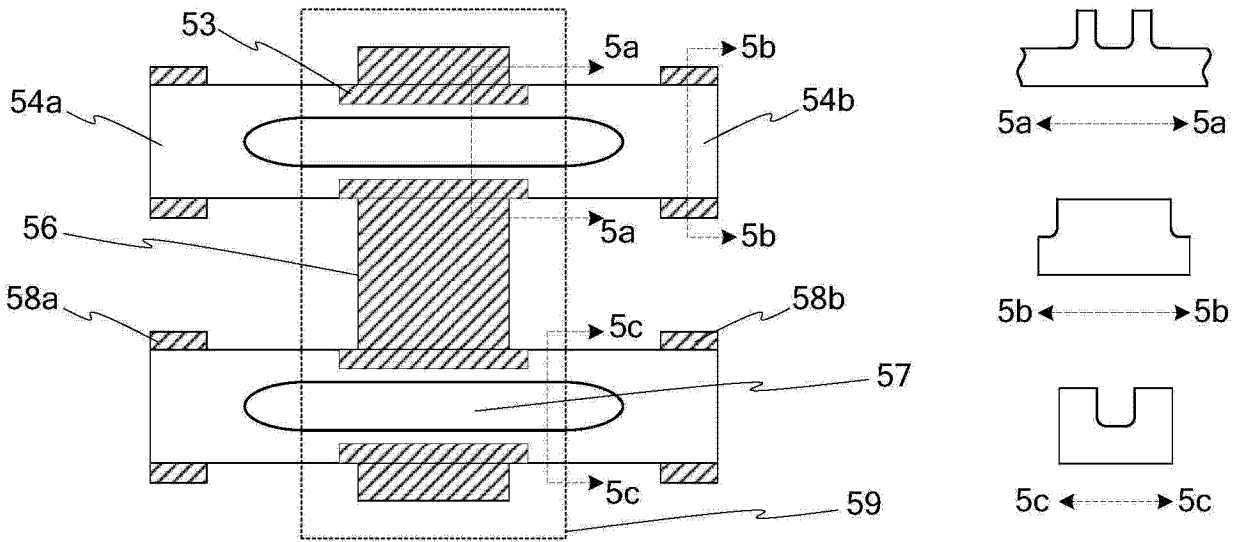


图 5

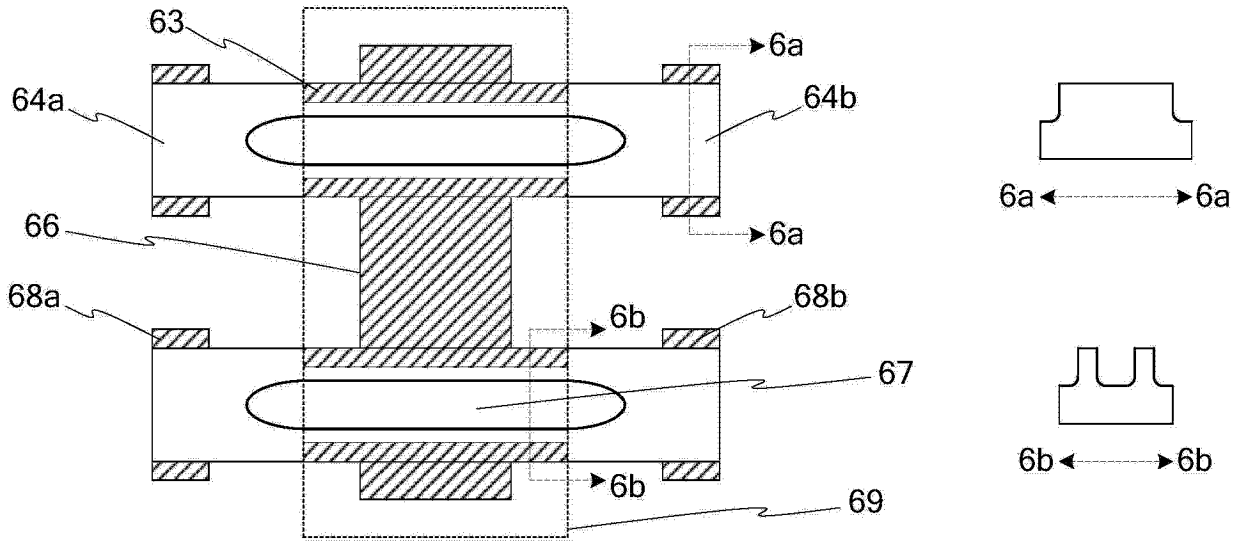


图 6

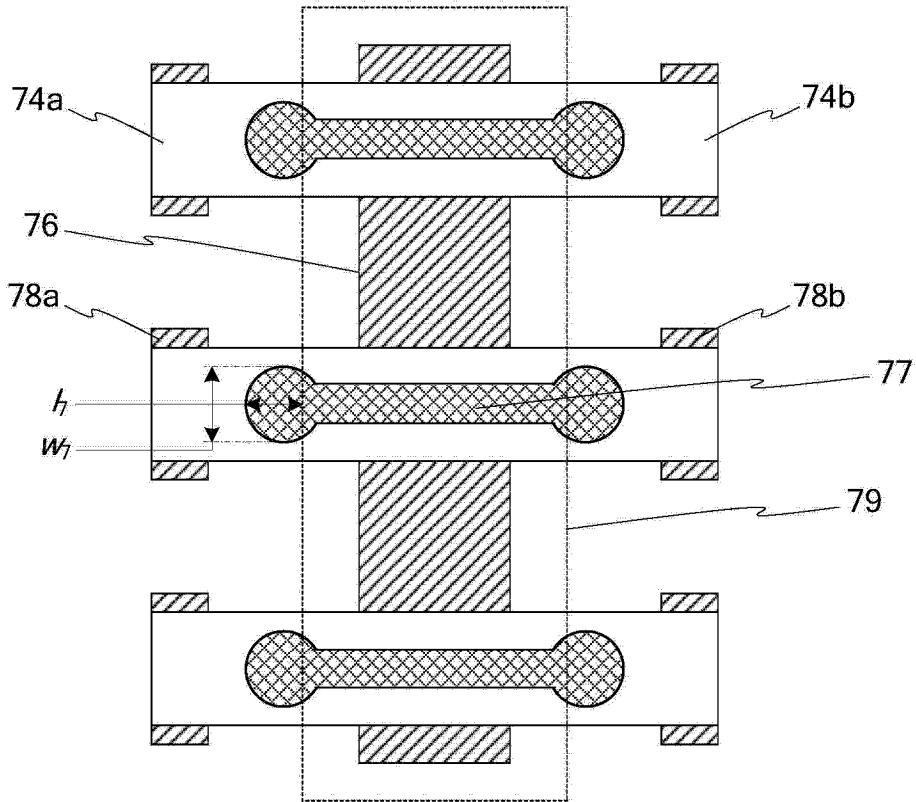


图 7

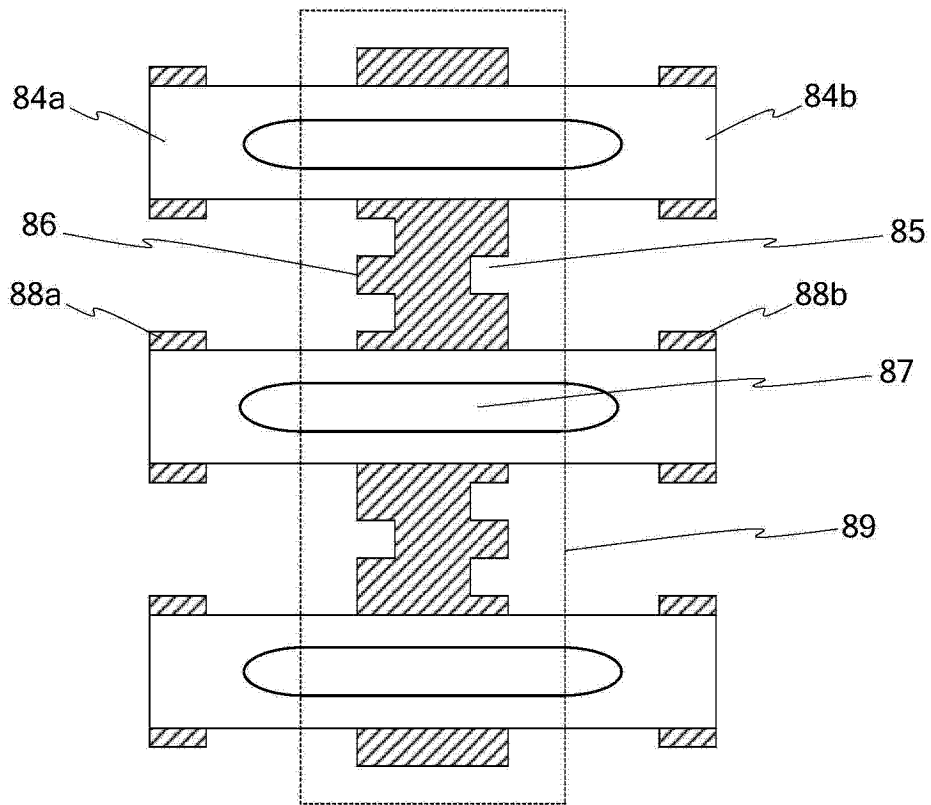


图 8

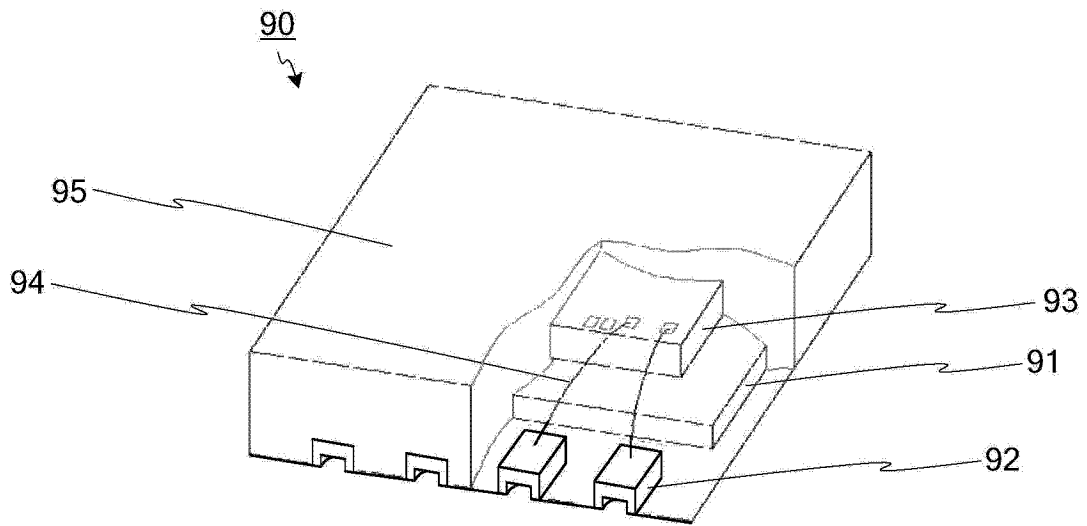


图 9