



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2024년12월31일  
(11) 등록번호 10-2748300  
(24) 등록일자 2024년12월24일

- (51) 국제특허분류(Int. Cl.)  
H01L 21/768 (2006.01)
- (52) CPC특허분류  
H01L 21/76865 (2013.01)  
H01L 21/76811 (2013.01)
- (21) 출원번호 10-2020-7005874
- (22) 출원일자(국제) 2018년07월23일  
심사청구일자 2021년07월16일
- (85) 번역문제출일자 2020년02월27일
- (65) 공개번호 10-2020-0024361
- (43) 공개일자 2020년03월06일
- (86) 국제출원번호 PCT/US2018/043319
- (87) 국제공개번호 WO 2019/023141  
국제공개일자 2019년01월31일
- (30) 우선권주장  
62/538,202 2017년07월28일 미국(US)  
16/040,407 2018년07월19일 미국(US)
- (56) 선행기술조사문헌  
KR1020020002331 A\*  
KR1020150093620 A\*  
US20030155255 A1\*  
US06756307 B1\*  
\*는 심사관에 의하여 인용된 문헌
- (73) 특허권자  
램 리써치 코포레이션  
미국 94538 캘리포니아주 프레몬트 쿠싱 파크웨이 4650
- (72) 발명자  
소켈슨, 카리  
미국, 97210 오리건, 포틀랜드, 노스웨스트 사비어 스트리트 2624, 3호  
아브라함, 리처드 지.  
미국, 97267 오리건, 밀워키, 사우스이스트 오크 쇼어 레인 1645  
메이어, 스티븐 티.  
미국, 97002 오리건, 오로라, 노스이스트 벤즈 로드 23256
- (74) 대리인  
특허법인 광장리앤코

전체 청구항 수 : 총 25 항

심사관 : 최상원

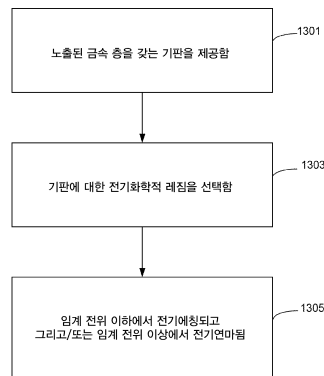
(54) 발명의 명칭 **쓰루 마스크 상호접속부 제조시 전기-산화 금속 제거**

(57) 요약

일 구현예에서 웨이퍼 프로세싱 방법은 제 1 피처의 충전 레이트 대 제 2 피처의 충전 레이트의 비가 R1이도록 금속으로 복수의 쓰루-레지스트 리세스된 피처들을 충전하는 단계; 이어서 제 1 피처로부터 금속 제거 레이트 대 제 2 피처로부터 금속 제거 레이트의 비가 R1보다 크도록 금속을 전기화학적으로 제거하여, 충전 균일도를 개선

(뒷면에 계속)

대표도 - 도13



하는 단계를 포함한다. 일부 실시예들에서, 방법은 전해질이 기관의 작업 표면에 실질적으로 평행한 방향의 횡단 플로우 컴포넌트를 갖도록 전해질과 양극성으로 바이어싱된 기관을 콘택트시키는 단계를 포함한다. 방법은 기관의 표면에서 횡단 플로우를 생성하기 위해 구성되는 장치에서 구현될 수 있다. 일부 구현예들에서, 방법은 균일도의 개선을 달성하기 위해 별도의 전기화학적 레짐들의 사용을 형성한다.

(52) CPC특허분류

*H01L 21/76816* (2013.01)

*H01L 21/7685* (2013.01)

*H01L 21/76861* (2013.01)

*H01L 21/76873* (2013.01)

**명세서**

**청구범위**

**청구항 1**

반도체 기판을 프로세싱하는 방법에 있어서,

(a) 전기화학적 금속 제거를 위해 구성된 장치 내로 작업 표면 (working surface) 을 갖는 반도체 기판을 제공하는 단계로서, 상기 작업 표면은 복수의 쓰루 마스크 금속 피쳐들 (through mask metal features) 을 포함하는, 상기 반도체 기판을 제공하는 단계;

(b) 임계 전위 이하에서 전기에칭 (electroetching), 상기 임계 전위 이상에서 전기연마 (electropolishing), 및 상기 임계 전위 이하에서 전기에칭에 이어 상기 임계 전위 이상에서 전기연마로 구성된 그룹으로부터 상기 전기화학적 금속 제거를 위한 레짐 (regime) 을 선택하는 단계; 및

(c) 상기 금속의 균일도를 개선하면서 상기 선택된 레짐에서 상기 쓰루 마스크 금속 피쳐들로부터 상기 금속의 일부분을 전기화학적으로 제거하는 단계를 포함하고, 상기 전기화학적 금속 제거를 위해 구성된 장치는:

(i) 상기 반도체 기판으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하도록 구성된 용기 (vessel);

(ii) 상기 반도체 기판의 작업 표면이 상기 전해질 내로 침지되고 상기 반도체 기판으로부터 금속의 전기화학적 제거 동안 상기 캐소드로부터 분리되도록, 상기 반도체 기판을 홀딩하도록 구성된 반도체 기판 홀더;

(iii) 상기 반도체 기판의 상기 작업 표면에 평행한 방향으로 상기 반도체 기판의 상기 작업 표면과 콘택트하는 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘으로서, 상기 메커니즘은 상기 반도체 기판을 회전시키기 위한 메커니즘과 상이하고, 상기 메커니즘은 상기 전기화학적 금속 제거 동안 상기 반도체 기판의 상기 작업 표면이 패드와 콘택트하는 것을 수반하지 않는, 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘; 및

(iv) 상기 반도체 기판에 근접한 전위 또는 등가 전위를 측정하기 위한 기준 전극으로서, 상기 기준 전극은 상기 반도체 기판의 표면으로부터 5 cm 이내에 놓이도록 위치되거나, 또는 전위가 상기 반도체 기판의 5 cm 이내에서 측정되는 전위와 등가인 위치에 위치되는, 상기 기준 전극을 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 2**

제 1 항에 있어서,

기준 전극을 사용하여 상기 전기화학적 금속 제거 동안 전위를 모니터링하는 단계를 더 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 3**

제 1 항에 있어서,

상기 선택된 레짐은 상기 임계 전위 이하에서 전기에칭인, 반도체 기판을 프로세싱하는 방법.

**청구항 4**

제 1 항에 있어서,

상기 선택된 레짐은 상기 임계 전위 이상에서 전기연마인, 반도체 기판을 프로세싱하는 방법.

**청구항 5**

제 1 항에 있어서,

상기 선택된 레짐은 상기 임계 전위 이하에서 전기에칭에 이어서 상기 임계 전위 이상에서 전기연마인, 반도체

기판을 프로세싱하는 방법.

**청구항 6**

반도체 기판을 프로세싱하는 방법에 있어서,

(a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 상기 작업 표면은 노출된 금속을 포함하는, 상기 반도체 기판을 제공하는 단계;

(b) 상기 반도체 기판을 양극성으로 바이어싱하고 상기 반도체 기판의 상기 작업 표면을 전해질 내로 침지시키는 단계; 및

(c) 임계 전위 이하에서 전기에칭 레짐에서 금속을 제거하고, 이어서 상기 임계 전위 이상에서 전기연마 레짐에서 금속을 제거함으로써 상기 금속의 균일도를 개선하면서 상기 금속의 일부분을 전기화학적으로 제거하는 단계를 포함하고,

상기 전기화학적 금속 제거를 위해 구성된 장치는:

(i) 상기 반도체 기판으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하도록 구성된 용기;

(ii) 상기 반도체 기판의 작업 표면이 상기 전해질 내로 침지되고 상기 반도체 기판으로부터 금속의 전기화학적 제거 동안 상기 캐소드로부터 분리되도록, 상기 반도체 기판을 홀딩하도록 구성된 반도체 기판 홀더;

(iii) 상기 반도체 기판의 상기 작업 표면에 평행한 방향으로 상기 반도체 기판의 상기 작업 표면과 콘택트하는 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘으로서, 상기 메커니즘은 상기 반도체 기판을 회전시키기 위한 메커니즘과 상이하고, 상기 메커니즘은 상기 전기화학적 금속 제거 동안 상기 반도체 기판의 상기 작업 표면이 패드와 콘택트하는 것을 수반하지 않는, 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘; 및

(iv) 상기 반도체 기판에 근접한 전위 또는 등가 전위를 측정하기 위한 기준 전극으로서, 상기 기준 전극은 상기 반도체 기판의 표면으로부터 5 cm 이내에 놓이도록 위치되거나, 또는 전위가 상기 반도체 기판의 5 cm 이내에서 측정되는 전위와 등가인 위치에 위치되는, 상기 기준 전극을 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 7**

제 6 항에 있어서,

상기 제거된 금속은 구리인, 반도체 기판을 프로세싱하는 방법.

**청구항 8**

제 6 항에 있어서,

상기 제거된 금속은 구리이고, 그리고 구리는 구리 전극에 대해 0.1 내지 0.7 V의 전위에서 전기에칭되고, 이어서 구리 전극에 대해 0.7 내지 2.0 V의 전위에서 전기연마되고, 전기연마 동안 사용된 상기 전위는 전기에칭 동안 사용된 상기 전위보다 높은, 반도체 기판을 프로세싱하는 방법.

**청구항 9**

제 1 항에 있어서,

상기 반도체 기판의 회전 이외의 방법에 의해 상기 반도체 기판의 상기 작업 표면에 평행한 방향으로 상기 전기화학적 금속 제거 동안 상기 반도체 기판의 상기 작업 표면과 콘택트하는 상기 전해질의 횡단 플로우를 제공하는 단계를 더 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 10**

제 1 항에 있어서,

상기 개선된 균일도는 다이 내 (within-die) 균일도, 웨이퍼 내 (within-wafer) 균일도 및 피처 내 (within-

feature) 균일도로 구성된 그룹으로부터 선택되는, 반도체 기판을 프로세싱하는 방법.

**청구항 11**

반도체 기판을 프로세싱하는 방법에 있어서,

- (a) 전기화학적 금속 제거를 위해 구성된 장치 내로 복수의 쓰루 마스크 금속 피쳐들을 갖는 반도체 기판을 제공하는 단계;
- (b) 상기 반도체 기판을 양극성으로 바이어싱하고 상기 반도체 기판의 작업 표면을 전해질 내로 침지하는 단계;
- (c) 개별 쓰루 마스크 피쳐들 내 금속 두께 변화가 감소되도록, 상기 쓰루 마스크 금속 피쳐들로부터 상기 금속의 일부분을 전기화학적으로 제거하는 단계를 포함하고,

상기 전기화학적 금속 제거를 위해 구성된 장치는:

- (i) 상기 반도체 기판으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하도록 구성된 용기;
- (ii) 상기 반도체 기판의 작업 표면이 상기 전해질 내로 침지되고 상기 반도체 기판으로부터 금속의 전기화학적 제거 동안 상기 캐소드로부터 분리되도록, 상기 반도체 기판을 홀딩하도록 구성된 반도체 기판 홀더;
- (iii) 상기 반도체 기판의 상기 작업 표면에 평행한 방향으로 상기 반도체 기판의 상기 작업 표면과 콘택트하는 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘으로서, 상기 메커니즘은 상기 반도체 기판을 회전시키기 위한 메커니즘과 상이하고, 상기 메커니즘은 상기 전기화학적 금속 제거 동안 상기 반도체 기판의 상기 작업 표면이 패드와 콘택트하는 것을 수반하지 않는, 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘; 및
- (iv) 상기 반도체 기판에 근접한 전위 또는 등가 전위를 측정하기 위한 기준 전극으로서, 상기 기준 전극은 상기 반도체 기판의 표면으로부터 5 cm 이내에 놓이도록 위치되거나, 또는 전위가 상기 반도체 기판의 5 cm 이내에서 측정되는 전위와 등가인 위치에 위치되는, 상기 기준 전극을 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 12**

제 11 항에 있어서,

상기 제거된 금속은 구리인, 반도체 기판을 프로세싱하는 방법.

**청구항 13**

제 11 항에 있어서,

상기 반도체 기판의 회전 이외의 방법에 의해 상기 반도체 기판의 상기 작업 표면에 평행한 방향으로 상기 전기화학적 금속 제거 동안 상기 반도체 기판의 상기 작업 표면과 콘택트하는 상기 전해질의 횡단 플로우를 제공하는 단계를 더 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 14**

제 11 항에 있어서,

기준 전극을 사용하여 상기 반도체 기판에 근접한 상기 전기화학적 금속 제거 동안 전위를 모니터링하는 단계를 더 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 15**

제 11 항에 있어서,

상기 전해질 용액의 금속 이온들의 농도가 상기 반도체 기판으로부터 상기 금속의 상기 전기화학적 제거 과정 동안 타깃 레벨로부터 5 %보다 크게 변동하지 (fluctuate) 않도록 상기 타깃 레벨에서 상기 전해질 용액의 상기 금속 이온들의 농도를 유지하는 단계를 더 포함하는, 반도체 기판을 프로세싱하는 방법.

**청구항 16**

반도체 기판으로부터 금속을 전기화학적으로 제거하는 장치에 있어서,

(a) 상기 반도체 기판으로부터 전기화학적 금속 제거 동안 양극성으로 바이어싱된 반도체 기판을 하우징하도록 구성된 애노드 챔버로서, 상기 애노드 챔버는 상기 애노드 챔버로 양극액을 도입하기 위한 적어도 하나의 유입구를 갖는, 상기 애노드 챔버;

(b) 캐소드를 하우징하도록 구성된 캐소드 챔버로서, 상기 캐소드 챔버는 상기 캐소드 챔버 내로 음극액을 도입하기 위한 적어도 하나의 유입구를 갖는, 상기 캐소드 챔버; 및

(c) 상기 애노드 챔버와 상기 캐소드 챔버 사이의 이온 침투성 분리기를 포함하고,

상기 장치는:

(i) 상기 반도체 기판의 작업 표면이 상기 양극액 내로 침지되고 상기 반도체 기판으로부터 금속의 전기화학적 제거 동안 상기 캐소드로부터 분리되도록, 상기 반도체 기판을 홀딩하도록 구성된 반도체 기판 홀더;

(ii) 상기 반도체 기판의 상기 작업 표면에 평행한 방향으로 상기 반도체 기판의 상기 작업 표면과 콘택트하는 상기 양극액의 횡단 플로우를 제공하도록 구성된 메커니즘으로서, 상기 메커니즘은 상기 반도체 기판을 회전시키기 위한 메커니즘과 상이하고, 상기 메커니즘은 상기 전기화학적 금속 제거 동안 상기 반도체 기판의 상기 작업 표면이 패드와 콘택트하는 것을 수반하지 않는, 상기 양극액의 횡단 플로우를 제공하도록 구성된 메커니즘; 및

(iii) 상기 반도체 기판에 근접한 전위 또는 등가 전위를 측정하기 위한 기준 전극으로서, 상기 기준 전극은 상기 반도체 기판의 표면으로부터 5 cm 이내에 놓이도록 위치되거나, 또는 전위가 상기 반도체 기판의 5 cm 이내에서 측정되는 전위와 등가인 위치에 위치되는, 상기 기준 전극을 더 포함하는, 반도체 기판으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 17**

제 16 항에 있어서,

상기 캐소드 챔버로의 상기 유입구는 상기 캐소드에 근접하게 위치되고, 그리고 상기 캐소드 챔버는 상기 이온 침투성 분리기에 근접하게 위치된 유출구를 더 포함하는, 반도체 기판으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 18**

제 16 항에 있어서,

상기 이온 침투성 분리기는 상기 캐소드 챔버로부터 상기 애노드 챔버로 수소 버블들 및/또는 금속 입자들의 이송을 차단하거나 억제하도록 구성되는, 반도체 기판으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 19**

제 16 항에 있어서,

상기 캐소드 챔버로 상기 음극액을 전달하기 위한 음극액 재순환 루프 및 상기 애노드 챔버로 상기 양극액을 전달하기 위한 양극액 재순환 루프를 더 포함하는, 반도체 기판으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 20**

제 16 항에 있어서,

복수의 쓰루홀들을 갖는 캐소드를 더 포함하고, 상기 장치는 상기 캐소드 챔버 내 상기 적어도 하나의 유입구로부터 상기 음극액을 상기 캐소드의 상기 홀들을 통해 통과시키도록 구성되는, 반도체 기판으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 21**

반도체 기관으로부터 금속을 전기화학적으로 제거하기 위한 장치에 있어서,

(a) 상기 반도체 기관으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하도록 구성된 용기 (vessel);

(b) 상기 반도체 기관의 작업 표면이 상기 전해질 내로 침지되고 상기 반도체 기관으로부터 금속의 상기 전기화학적 제거 동안 상기 캐소드로부터 분리되도록, 상기 반도체 기관을 홀딩하도록 구성된 반도체 기관 홀더;

(c) 상기 반도체 기관의 상기 작업 표면에 평행한 방향으로 상기 반도체 기관의 상기 작업 표면과 콘택트하는 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘으로서, 상기 메커니즘은 상기 반도체 기관을 회전시키기 위한 메커니즘과 상이하고, 상기 메커니즘은 상기 전기화학적 금속 제거 동안 상기 반도체 기관의 상기 작업 표면이 패드와 콘택트하는 것을 수반하지 않는, 상기 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘; 및

(d) 상기 반도체 기관에 근접한 전위 또는 등가 전위를 측정하기 위한 기준 전극으로서, 상기 기준 전극은 상기 반도체 기관의 표면으로부터 5 cm 이내에 놓이도록 위치되거나, 또는 전위가 상기 반도체 기관의 5 cm 이내에서 측정되는 전위와 등가인 위치에 위치되는, 상기 기준 전극을 포함하는, 반도체 기관으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 22**

제 21 항에 있어서,

상기 전해질의 횡단 플로우를 제공하도록 구성된 상기 메커니즘은 상기 용기의 유입구 내로 상기 전해질을 흘리고 상기 용기의 유출구로부터 상기 전해질을 흘리기 위한 메커니즘을 포함하고, 상기 유입구 및 상기 유출구는 상기 반도체 기관의 상기 작업 표면의 둘레 위치들의 방위각적으로 반대되는 부분들에 근접하게 위치되는, 반도체 기관으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 23**

제 21 항에 있어서,

상기 전기화학적 금속 제거 동안 상기 반도체 기관의 작업 표면의 10 mm 이내에 위치되도록 구성된 이온 저항성 이온 침투성 엘리먼트를 더 포함하는, 반도체 기관으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 24**

제 21 항에 있어서,

상기 장치는 상기 전기화학적 금속 제거 동안 상기 반도체 기관을 회전시키기 위한 메커니즘을 더 포함하는, 반도체 기관으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 25**

제 21 항에 있어서,

상기 전해질의 횡단 플로우를 제공하도록 구성된 상기 메커니즘은 왕복 패들 동작 (reciprocating paddle motion) 을 제공하기 위한 메커니즘을 포함하는, 반도체 기관으로부터 금속을 전기화학적으로 제거하는 장치.

**청구항 26**

삭제

**청구항 27**

삭제

**청구항 28**

삭제

청구항 29

삭제

청구항 30

삭제

**발명의 설명**

**기술 분야**

- [0001] 관련 출원들의 교차 참조
- [0002] 본 출원은 2018년 7월 19일 출원되고, 발명자들로서 Thorkelsson 등이 명명된, 명칭이 "Electro-Oxidative Metal Removal in Through Mask Interconnect Fabrication"인, 미국 특허 출원 번호 제 16/040,407 호 및 2017년 7월 28일 출원되고 발명자들로서 Mayer 등이 명명된, 명칭이 "Electro-Oxidative Method and Apparatus for Improving Through Mask Interconnect Uniformity"인 미국 특허 가출원 번호 제 62/538,202 호의 우선권을 주장하고, 이들은 전체가 참조로서 본 명세서에 인용된다.
- [0003] 본 발명은 전기화학적 금속 제거를 사용하여 금속 층들의 균일도를 개선하기 위한 장치 및 방법에 관한 것이다. 일 구현예에서, 본 발명은 쓰루 마스크 (through mask) 전기도금된 피쳐들의 웨이퍼 내 (within-wafer), 다이 내 (within-die) 및/또는 피쳐 내 (within-feature) 균일도를 개선하기 위한 장치 및 방법에 관한 것이다.

**배경 기술**

- [0004] 쓰루 마스크 전기도금은 반도체 디바이스 제조시 다수의 프로세싱 스텝들에서 금속 범프들 (bumps) 및 필라들 (pillars) 을 형성하기 위한 방법이다. 쓰루 마스크 전기도금을 활용하는 표준 프로세스들 중 하나는 다음의 단계들을 수반한다. 먼저, 기판 (예를 들어, 평탄한 노출된 표면을 갖는 반도체 기판) 이, PVD (physical vapor deposition) 와 같은, 임의의 적합한 방법에 의해 증착될 수 있는 박형 도전성 시드 층 재료 (예를 들어, Cu, 또는 Ni 시드 층) 로 코팅된다. 다음에, 포토레지스트와 같은 비도전성 마스크 층이 시드 층 위에 증착되고 이어서 리세스된 피쳐들을 구획하도록 패터닝되고, 패터닝은 리세스된 피쳐 각각의 하단부에서 시드 층을 노출한다. 패터닝 후에, 기판의 노출된 표면은 필드 영역에 비도전성 마스크의 부분들, 및 리세스된 피쳐들의 하단 부분들에 도전성 시드 층을 포함한다.
- [0005] 다음에, 쓰루 마스크 전기도금 (또는, 포토레지스트의 경우, 쓰루 레지스트 전기도금) 이 이어진다. 쓰루 레지스트 전기도금시, 가장 통상적으로 기판의 주변부에 전기적 콘택트가 시드 층으로 이루어지도록 기판이 전기도금 장치에 위치된다. 장치는 애노드 및 도금될 하나 이상의 금속들의 이온들을 함유하는, 전해질을 하우징한다. 기판은 음극성으로 바이어싱되고 전해질 내로 침지되고, 공식 (1) 로 나타낸 바와 같이, 전해질로부터의 금속 이온들은 기판의 표면에서 환원되고, M은 금속 (예를 들어, 구리) 이고, 그리고 n은 환원 동안 이송된 전자들의 수이다.



- [0007] 도전성 시드 층이 리세스된 피쳐들의 하단 부분들에서만 노출되기 때문에, 전기화학적 증착은 (리세스된 피쳐들이 금속으로 충전되기 전에) 필드가 아니라, 리세스된 피쳐들 내에서만 발생하여, 포토레지스트 층 내로 임베딩된 다수의 금속-충진된 리세스들을 발생시킨다.
- [0008] 전기도금 후, 예를 들어, 종래의 습식 또는 건식 스트립핑 방법에 의해 마스크가 제거되어, 다수의 독립적인 금속 범프들 또는 필라들을 갖는 기판을 제공한다.
- [0009] 본 명세서에 제공된 배경기술 기술 (description) 은 일반적으로 본 개시의 맥락을 제시하기 위한 것이다. 이 배경기술 섹션에 기술된 정도의 본 명세서에 명명된 발명자들의 업적, 뿐만 아니라 출원시 종래 기술로서 달리 인정되지 않을 수도 있는 본 기술의 양태들은 본 개시에 대한 종래 기술로서 명시적으로나 암시적으로 인정되지 않는다.

**발명의 내용**

- [0010] 전기-산화 프로세스들을 사용하여, 반도체 기판들 상의 금속 층들의 균일도를 개선하기 위한, 보다 구체적으로 금속-충진된 쓰루 마스크 피쳐들의 균일도를 개선하기 위한 방법 및 장치가 제공된다. 본 명세서에 제공된 방법들 및 장치들은 전체 웨이퍼에 걸쳐, 다이에 걸쳐, 그리고/또는 금속-충진된 피쳐 내에서 금속 두께 가변성을 상당히 감소시킬 수 있다. 이에 더하여, 타깃 균일도를 갖는 금속 층을 획득하는 목적을 위해, 본 명세서에 기술된 바와 같이 금속의 전착 (electrodeposition) 이어서 전기평탄화 (electroplanarization) 를 수행하는 툴의 쓰루풋은 일부 실시예들에서, 전착만을 위해 구성되는 툴의 쓰루풋보다 1.5 내지 2 배 클 수 있다. 일부 실시예들에서, 전기평탄화는 적어도 약 2  $\mu\text{m}/\text{분}$ , 예컨대 약 5 내지 10  $\mu\text{m}/\text{분}$ 의 빠른 금속 제거 레이트들로 수행될 수 있고, 적어도 약 1  $\mu\text{m}/\text{분}$ , 예컨대 약 2 내지 3  $\mu\text{m}/\text{분}$ 의 증착 레이트들로 상대적으로 빠른 금속의 전착 후에 수행될 수 있다.
- [0011] 일 양태에서, 반도체 기판을 프로세싱하기 위한 방법이 제공되고, 방법은 (a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 노출된 금속 (예를 들어, 구리) 을 포함하는, 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 내로 침지시키는 단계; 및 (c) 반도체 기판의 회전 이외의 방법에 의해 반도체 기판의 작업 표면에 실질적으로 평행한 방향으로 반도체 기판의 작업 표면과 콘택트하는 전해질의 횡단 플로우를 제공하는 동안, 노출된 금속의 일부분을 전기화학적으로 제거하고 금속의 균일도를 개선하는 단계를 포함한다. 일부 실시예들에서, 회전은 전해질 플로우의 원인이 될 수도 있지만, 적어도 일부 플로우는 회전 이외의 방법을 사용하여 생성된다. 일부 실시예들에서, 전해질의 횡단 플로우는 전기화학적 금속 제거 시간의 적어도 50 % 동안 제공된다.
- [0012] 일부 실시예들에서, 단계 (a) 에서 제공된 반도체 기판의 작업 표면은 노출된 유전체를 더 포함하고, 노출된 금속은 노출된 유전체 아래의 도전성 층 (예를 들어, 금속 시드 층) 에 의해 연결되는 복수의 노출된 금속 피쳐들 (예를 들어, 쓰루 마스크 피쳐들) 을 포함한다. 예를 들어, 단계 (a) 에서 제공된 반도체 기판의 작업 표면은 (노출된 유전체로서) 노출된 포토레지스트를 포함할 수도 있고, 기판은 노출된 포토레지스트 아래의 도전성 층에 의해 연결되는, 적어도 약 1:1의 중형비 (피쳐의 충전된 부분 및 충전되지 않은 부분 모두를 포함하는 깊이) 를 갖는 복수의 구리-충진된 피쳐들을 포함할 수도 있고, 구리-충진된 피쳐들은 적어도 약 50 %까지 구리로 충전된다.
- [0013] 제공된 금속의 전기화학적 제거에 의해 개선된 균일도는 웨이퍼 내 균일도, 다이 내 균일도, 및 피쳐 내 균일도 중 하나 이상을 포함할 수 있다. 일부 실시예들에서, 전기화학적 금속 제거는 다이 내 균일도 및 피쳐 내 균일도 모두를 개선한다.
- [0014] 일 구현예에서 전해질의 횡단 플로우를 제공하는 단계는 장치의 유입구를 통해 그리고 장치의 유출구로부터 전해질을 흘리는 것을 포함하고, 유입구 및 유출구는 반도체 기판의 작업 표면의 둘레 위치들의 방위각적으로 반대 편에 근접하게 위치된다. 일부 구현예들에서, 횡단 플로우를 제공하는 단계는 왕복 패들 동작으로 횡단 플로우를 형성하는 것을 포함한다. 일부 구현예들에서, 횡단 플로우를 제공하는 단계는 반도체 기판의 작업 표면에 실질적으로 수직인 방향에서 충돌하는 플로우로부터 횡단 플로우로 전해질의 플로우의 방향을 바꾸는 것을 포함한다. 일부 실시예들에서, 전해질의 횡단 플로우는 10 mm 이하의 폭을 갖는 갭에 제공되고, 이 갭은 이온 저항성 이온 침투성 엘리먼트와 기판의 작업 표면 사이에 있다. 일 구현예에서, 갭은 측벽들, 유입구 및 유출구를 갖고, 전해질은 유입구로부터 유출구로 기판의 작업 표면에 실질적으로 평행하게 갭 내에서 흐른다.
- [0015] 바람직하게 횡단 전해질 플로우는 (전해질이 기판 중심에 교차하고 기판의 작업 표면에 평행한 방향으로 기판 중심에 근접한) 기판의 작업 표면의 중심점을 가로질러 적어도 약 3 cm/초, 예컨대 적어도 약 10 cm/초의 속도를 갖는다. 일부 실시예들에서, 방법은 전기화학적 금속 제거 동안 약 1 내지 30 rpm의 회전 레이트로 반도체 기판을 회전시키는 단계를 더 수반한다.
- [0016] 일부 실시예들에서, 방법은 복수의 쓰루 마스크 피쳐들을 갖는 기판을 프로세싱하는 단계를 수반하고, 방법은 단계 (a) 및 전기화학적 금속 제거 전에, 단계 (c) 후에 금속을 전기화학적으로 제거한 후 획득된 금속의 타깃 두께보다 적어도 10 % 큰 두께로 복수의 리세스된 피쳐들 내로 금속을 전기도금하는 단계를 수반한다. 일부 실시예들에서, 금속은 타깃 두께보다 약 20 내지 30 % 큰 두께로 복수의 리세스된 피쳐들 내로 전기도금된다. 일부 실시예들에서, 전기도금은 전기화학적 금속 제거시 사용되는 전해질과 상이한 전해질에서 수행되고, 일부 구현예들에서, 전기도금 및 전기화학적 금속 제거는 상이한 셀들에서 수행된다.
- [0017] 점성 물-기반 (water-based) 전해질 또는 물-함유 (water-containing) 전해질이 많은 실시예들에서, 전기화학적 금속 제거에 바람직하다. 예를 들어, 일부 실시예들에서, 전해질은 적어도 약 4 cp (centipoise), 예컨대 적어

도 약 7 cp의 점도를 갖는 도전성 점성 용액이다. 점성 전해질들을 포함하는 일부 예들에서, 전해질은 물과 인산 및/또는 HEDP (1-hydroxyethylidene-1,1 diphosphonic acid) 와 같은 농축된 점성 산을 포함한다. 일부 실시예들에서, 전해질은 침전물을 형성하는 것을 견딜 수 있는, 금속 염들의 매우 과포화된 용액들을 형성할 수 있도록 구성된다. 침전물이 길고 느린 프로세스 후에 이러한 전해질의 형태이면, 침전물은 큰 결정들 대신 비정질 및/또는 수화된 (hydrated) 재료의 미세 입자들의 형태이다. 일부 실시예들에서, 전기화학적 금속 제거시 반도체 기관의 침지를 위해 처음으로 제공된 전해질은 기관의 작업 표면 상에서 노출되는 동일한 금속의 금속 이온들을 포함한다.

[0018] 일부 실시예들에서, 쓰루 마스크 리세스된 피처들을 포함하는 기관은 본 명세서에 기술된 바와 같이 금속 염, 산, 및 평탄화제 (leveler) 및 억제제로 구성된 그룹으로부터 선택된 적어도 하나의 전기도금 첨가제를 포함하는 전기도금 전해질을 사용하여, 반도체 기관 상의 리세스된 피처들 내로 금속을 먼저 전기도금하고, 이어서 금속을 전기화학적으로 제거하고 균일도를 개선하는 단계에 의해 프로세싱되고, 전기화학적 금속 제거 동안 사용된 전해질은 전기도금 전해질과 상이하고, 적어도 약 4 cp의 점도를 갖는다. 일부 실시예들에서, 전기화학적 금속 제거를 위해 사용된 전해질의 점도는 전기도금에 사용된 전해질의 점도보다 적어도 2배 크다. 일부 실시예들에서, 전기화학적 금속 제거를 위해 사용된 전해질은 전기화학적 억제제들 및 평탄화제 프리이다 (free).

[0019] 일부 실시예들에서, 노출된 금속을 전기화학적으로 제거하는 단계는: (i) 임계 전위 이하에서 전기에칭 (electroetching), 임계 전위 이상에서 전기연마 (electropolishing), 및 임계 전위 이하에서 전기에칭에 이어 임계 전위 이상에서 전기연마로 구성된 그룹으로부터 전기화학적 금속 제거를 위한 레짐 (regime) 을 선택하는 단계; 및 (ii) 금속 균일도를 개선하기 위해, 선택된 레짐에서 금속의 일부분을 전기화학적으로 제거하는 단계를 포함한다. 노출된 금속의 일부분의 전기화학적 제거는 바람직하게 기준 전극을 사용하여 반도체 기관에 근접한 전위를 모니터링하는 단계를 포함한다.

[0020] 일부 실시예들에서, 노출된 금속의 일부분을 전기화학적으로 제거하는 단계는 금속 이온들의 농도가 기관으로부터 금속의 전기화학적 제거 과정 동안 타깃 레벨로부터 약 5 %보다 크게 변동하지 (fluctuate) 않도록 타깃 레벨에서 전해질 용액의 금속 이온들의 농도를 유지하는 단계를 포함한다. 일부 실시예들에서, 방법은 금속 균일도를 개선하면서 그리고 전해질 용액 내 금속 이온들의 농도를 타깃 레벨로 유지하는 동안, 금속 이온들의 농도가 복수의 기관들로부터 금속의 전기화학적 제거 과정 동안 타깃 레벨로부터 약 5 %보다 크게 변동하지 않도록, 기관으로부터 전기화학적 금속 제거 후, 순차적으로 동일한 전기화학적 금속 제거 장치의 복수의 반도체 기관들로부터 금속을 전기화학적으로 제거하는 단계를 더 포함한다.

[0021] 제거될 금속에 대한 확산 계수는 일반적인 거동을 결정하기 위해 그리고 본 명세서에 기술된 전기화학적 금속 제거 프로세스들을 제어하기 위해 중요한 파라미터들 중 하나이다. 확산 계수는 금속 제거 레이트 및 전기연마 친이를 위한 전위들 모두에 영향을 준다. 이온의 확산 계수 및 용액 점도는 이하에 보다 상세히 기술된 바와 같이 Stokes-Einstein 공식에 의해 예시된 바와 같이, 강하게 관련된다. 이 관계로부터, 점도와 확산도 사이에 일반적으로 역전 관계가 있다는 것을 알 수 있다. 예를 들어, 점도의 상승은 확산도로 하여금 감소되게 한다. 확산 계수 (및 관련된 이온 중 모빌리티 (mobility)) 는 대량 이송 한계층에서 그리고 피처 내부에서 확산 대량 이송을 결정하는 중요한 물리화학적 속성들이다. 점도는 또한 전해질 플로우 속도의 분포 및 강도를 결정하는 물리화학적 속성이고, 따라서 대량 이송 한계 층들의 사이즈 및 피처 내부 플로우의 강도를 결정하는 것뿐만 아니라 프로세싱 중인 웨이퍼로부터 그리고 웨이퍼로 일반적인 대량 이송 대류에 중요하다.

[0022] 일부 실시예들에서, 전기화학적 금속 제거는 이 프로세스에서 핵심 물리화학적 속성들 중 하나인, 전해질 점도를 제어하는 단계를 포함한다. 일부 실시예들에서, 점도 제어는 점도를 직접 (예를 들어, 점도계를 사용하여) 측정하고, 점도를 조정함으로써 (예를 들어, 전해질 유체를 첨가하거나 제거함으로써) 수행된다. 일부 실시예들에서, 점도는 점도와 상관되는 다른 거시적 변수들을 측정함으로써 제어되고 용이하고 신뢰할 수 있게 모니터링될 수 있다. 이러한 거시적 속성들은 이로 제한되는 것은 아니지만, 용액 전도도, 밀도, 광 흡수력, 가시 스펙트럼, UV 스펙트럼, IR 스펙트럼, 용액 굴절률, 또는 음속을 포함한다. 측정된 속성들은 점도로 상관될 수 있거나 측정된 값들이 측정 각각 후에 점도로의 상관을 수행하지 않고 타깃 값들에 가깝게 유지할 수 있다. 일부 실시예들에서, 이들 접근방법들의 조합이 사용될 수 있거나 둘 다 사용될 수 있다. 일부 실시예들에서, 전해질 제어 방법들은 전해질 중 각각의 농도를 측정하는 단계 및 점도가 타깃 값이도록, 이들의 값들을 타깃 값으로 (예를 들어, 타깃 값의 약 10 % 이내 또는 약 5 % 이내) 유지하는 단계를 포함한다. 일부 실시예들에서, 노출된 금속의 일부분을 전기화학적으로 제거하는 단계는 기관으로부터 금속의 전기화학적 제거 과정 동안 점도가 타깃 레벨로부터 미리 결정된 양보다 많이 변동하지 않도록, 타깃 레벨로 전해질 용액의 점도를 유지하는 것을 포함한다. 점도는 전해질 용액의 물 함량, 산 함량, 및/또는 금속 이온 함량에 종속된다.

보다 많은 점도를 감소시키는 경향이 있지만, 보다 많은 산 또는 금속이 점도를 상승시키는 경향이 있다. 일부 실시예들에서, 전해질 점도가 낮으면, 방법들은 점도를 타겟 레벨들로 회복시키기 위해 물을 (예를 들어, 증발에 의해) 제거하는 단계를 수반한다. 일부 경우들에서 전해질 점도는 모든 구성요소들의 농도들을 시간에 걸쳐 일정하게 유지함으로써 (예를 들어, 타겟 농도 이하의 농도를 갖는 전해질 구성요소들을 대체함으로써, 그리고 타겟 명세들 내의 컴포넌트 농도들을 갖는 전해질과 타겟을 벗어난 속성들을 갖는 전해질을 대체함으로써) 유지된다. 다른 경우들에서, 산 및/또는 금속 이온들이 2 개의 별도의 용액들을 사용하여 전해질의 점도를 유지하기 위해 첨가될 수 있고, 제 1 용액은 제 2 용액보다 높은 산 농도를 갖고, 제 2 용액은 제 1 용액보다 높은 금속 이온들의 농도를 갖는다. 일부 실시예들에서, 전기화학적 금속 제거 조건 및 금속 제거 조건 동안 사용된 캐소드 재료는 전기화학적 금속 제거 동안 캐소드에서 수소 (H<sub>2</sub>)의 생성을 야기한다. 일부 실시예들에서, 캐소드 재료 및 금속 제거 조건들은 전해질로부터 금속 이온들의 환원으로 인해, 전극 상의 금속의 전착을 야기한다. 일부 실시예들에서, 캐소드에서 H<sub>2</sub> 생성 및 캐소드 상으로 금속의 전착 모두 기관으로부터 전기화학적 금속 제거 동안 존재한다. 일 구현예에서 양극성으로 바이어싱된 기관 및 캐소드는 캐소드에서 생성된 수소 버블들 및/또는 금속 입자들이 기관과 콘택트하는 것을 방지하는, 이온 침투성 분리기에 의해 분리된다. 일부 실시예들에서, 금속의 일부분을 전기화학적으로 제거하는 단계는 전기화학적 금속 제거 장치의 캐소드에서 H<sub>2</sub>를 생성하는 단계, 및 H<sub>2</sub>로 하여금 반도체 기관과 콘택트하게 하지 않고 전해질로부터 H<sub>2</sub>를 분리하는 단계를 포함한다. 일 구현예에서 전기화학적 금속 제거 장치는 H<sub>2</sub> 버블들이 캐소드 챔버로부터 애노드 챔버로 이동하는 것을 차단하도록 구성된 이온 침투성 분리기를 포함한다. 일부 실시예들에서, 방법은, 정온 챔버 (stillling chamber)의 불활성 가스를 H<sub>2</sub>를 희석하는 단계 및 정온 챔버로부터 희석된 H<sub>2</sub>를 제거하는 단계를 더 포함한다. 일 구현예들은 하나 이상의 재순환 루프들을 사용한 전기화학적 금속 제거 동안 전해질을 재순환하는 단계를 포함하고, 하나 이상의 재순환 루프들은 전해질 및 전해질 저장소로부터 수소 버블들을 분리하기 위해 구성된 정온 챔버를 포함한다. 일 예에서, 정온 챔버 및 저장소는 일 어셈블리 내에 위치된다.

[0023] 일부 실시예들에서, 양극성으로 바이어싱된 기관으로부터 금속의 일부분의 전기화학적 제거는 금속-함유 전해질로부터의 금속을 캐소드 상으로 전착하는 것을 포함한다. 예를 들어, 구리가 기관으로부터 제거될 때, 구리는 전해질로부터 캐소드 상으로 전착될 수도 있다. 캐소드 상으로 금속의 전착을 수반하는 일부 실시예들에서, 장치는 또한 양극성으로 바이어싱된 기관과 캐소드 사이에 이온 침투성 분리기를 채용하여, 애노드 챔버 및 캐소드 챔버를 생성한다. 장치는 일 구현예에서 캐소드를 통해 또는 캐소드에 근접하게 전해질 플로우를 지향시키고 입자들이 웨이퍼 기관에 도달하는 것을 차단하도록 구성된다. 입자들은 이온 도전성 멤브레인 (또는 전해질로 웨팅될 (wet) 때 이온 도전성이 되는 멤브레인)에 의해 차단되고, 캐소드 챔버로부터 유출구를 통해 그리고/또는 멤브레인을 통해 캐소드 챔버로부터 유체가 흐르도록 지향시키는 것을 돕는다. 일 실시예에서, 제공된 방법은 또한 하나 이상의 재순환 루프들을 사용한 전기화학적 금속 제거 동안 전해질을 재순환시키는 단계를 포함하고, 하나 이상의 재순환 루프들은 외부 욕 (bath) 저장소, 펌프, 필터, 그리고 선택가능하게, 탈기기 (degasser) (질소 및 산소와 같은 용해된 가스들을 제거하기 위한 장치)를 포함한다.

[0024] 제공된 방법들은 다수의 기관들 상의 균일도를 개선하는데 유용할 수 있지만, 가변 피쳐 밀도를 갖는 영역들을 갖는 기관들, 뿐만 아니라 가변 종횡비들 및/또는 폭들을 갖는 기관들에 특히 유용하다. 일 실시예에서, 단계 (a)에서 제공된 반도체 기관은 복수의 쓰루 마스크 피쳐들을 포함하고, 기관은 적어도 하나의 고립된 (isolated) 피쳐 및 적어도 2 개의 조밀 피쳐들을 포함하고, 제 1 조밀 피쳐는 가장 가까운 피쳐로부터 제 1 거리만큼 이격되고, 그리고 제 1 고립된 피쳐는 제 1 거리보다 적어도 2배 큰 제 2 거리만큼 가장 가까운 피쳐로부터 이격된다. 일 실시예에서, 단계 (a)에서 제공된 반도체 기관은 복수의 쓰루 마스크 피쳐들을 포함하고, 제 1 폭을 갖는 제 1 쓰루 마스크 피쳐 및 상이한, 제 2 폭을 갖는 제 2 쓰루 마스크 피쳐를 포함한다. 일 실시예에서, 단계 (a)에서 제공된 반도체 기관은 복수의 쓰루 마스크 피쳐들을 포함하고, 제 1 종횡비의 리세스를 갖는 제 1 쓰루 마스크 피쳐 및 상이한, 제 2 종횡비의 리세스를 갖는 제 2 쓰루 마스크 피쳐를 포함한다. 일 예에서, 리세스들의 종횡비들의 차는, 아래에 놓인 층들의 토포그래피 (topography)의 변화로 인해 획득된, 유효 종횡비들의 차이이다. 일부 실시예들에서, 단계 (a)에서 제공된 반도체 기관은 복수의 쓰루 마스크 피쳐들을 포함하고, 제 1 폭 및 제 1 종횡비의 리세스를 갖는 제 1 쓰루 마스크 피쳐, 제 2 폭 및 제 2 종횡비의 리세스를 갖는 제 2 쓰루 마스크 피쳐, 제 3 폭 및 제 3 종횡비의 리세스를 갖는 제 3 쓰루 마스크 피쳐, 및 제 4 폭 및 제 4 종횡비의 리세스를 갖는 제 4 쓰루 마스크 피쳐를 포함하고, 제 2 폭은 제 1 폭과 상이하고 그리고 제 4 종횡비의 리세스는 제 3 종횡비의 리세스와 상이하다.

[0025] 또 다른 양태에서, 반도체 기관을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구

성된 장치 내로 작업 표면 (working surface) 을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 복수의 쓰루 마스크 금속 피처들 (through mask metal features) 을 포함하는, 반도체 기판을 제공하는 단계; (b) 임계 전위 이하에서 전기에칭 (electroetching), 임계 전위 이상에서 전기연마 (electropolishing), 및 임계 전위 이하에서 전기에칭에 이어 임계 전위 이상에서 전기연마로 구성된 그룹으로부터 전기화학적 금속 제거를 위한 레짐 (regime) 을 선택하는 단계; 및 (c) 금속 균일도를 개선하면서 선택된 레짐에서 쓰루 마스크 금속 피처들로부터 금속의 일부분을 전기화학적으로 제거하는 단계를 포함한다.

[0026] 또 다른 양태에서, 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 노출된 금속을 포함하는, 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 내로 침지시키는 단계; 및 (c) 임계 전위 이하에서 전기에칭 레짐에서 금속을 제거하고, 이어서 임계 전위 이상에서 전기연마 레짐에서 금속을 제거함으로써 금속의 균일도를 개선하면서 금속의 일부를 전기화학적으로 제거하는 단계를 포함한다. 일 구현예에서, 금속은 구리이고, 그리고 전기화학적 금속 제거는 약 0.1 V 내지 0.7 V의 전위에서 전기에칭, 이어서 약 0.7 V 내지 2.0 V의 전위에서 전기연마를 포함하고, 전위는 구리 기준 전극에 상대적으로 측정되고, 전기연마 동안 사용된 전위는 전기에칭 동안 사용된 전위보다 크다.

[0027] 또 다른 양태에서, 하나 이상의 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 노출된 금속을 포함하는, 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 용액 내로 침지하는 단계; (c) 금속의 균일도를 개선하면서 금속을 전해질 용액 내로 전기화학적으로 용해시킴으로써 반도체 기판으로부터 금속의 적어도 일부분을 전기화학적으로 제거하는 단계; 및 (d) 금속 이온들의 농도가 기판으로부터 금속의 전기화학적 제거 과정 동안 타깃 레벨로부터 약 5 %보다 크게 변동하지 않도록, 전해질 용액 내 금속 이온들의 농도를 타깃 레벨로 유지하는 단계를 포함한다.

[0028] 또 다른 양태에서, 하나 이상의 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 노출된 금속을 포함하는, 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 용액 내로 침지하는 단계; (c) 금속의 균일도를 개선하면서 전해질 용액 내로 금속을 전기화학적으로 용해시킴으로써 반도체 기판으로부터 금속의 적어도 일부분을 전기화학적으로 제거하는 단계; 및 (d) 전해질 용액의 점도가 기판으로부터 금속의 전기화학적 제거 과정 동안 타깃 레벨로부터 미리 결정된 양보다 많이 변동하지 않도록, 전해질 용액의 점도를 타깃 레벨로 유지하는 단계를 포함한다.

[0029] 또 다른 양태에서, 하나 이상의 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 노출된 금속을 포함하는, 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 내로 침지시키는 단계로서, 전해질은 반도체 기판으로부터 제거될 동일한 금속의 이온들을 적어도 약 10 g/L의 농도로 포함하는, 바이어싱 및 침지 단계; 및 (c) 금속의 균일도를 개선하면서 전해질 용액 내로 금속을 전기화학적으로 용해시킴으로써, 반도체 기판으로부터 금속의 일부분을 전기화학적으로 제거하는 단계를 포함한다.

[0030] 또 다른 양태에서, 하나 이상의 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 노출된 금속을 포함하는, 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 내로 침지시키는 단계; 및 (c) 금속의 균일도를 개선하면서, 전기화학적 금속 제거 장치의 캐소드에서 H<sub>2</sub> 를 생성하는 동안 그리고 H<sub>2</sub> 버블들이 양극성으로 바이어싱된 반도체 기판과 콘택트하는 것을 차단하는 동안, 반도체 기판으로부터 금속의 일부분을 전기화학적으로 제거하는 단계를 포함한다.

[0031] 또 다른 양태에서, 하나 이상의 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구성된 장치로 작업 표면을 갖는 반도체 기판을 제공하는 단계로서, 작업 표면은 노출된 금속을 포함하는, 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 내로 침지시키는 단계; 및 (c) 금속의 균일도를 개선하면서, 반도체 기판으로부터 금속의 일부분을 전기화학적으로 제거하는 단계로서, 장치는 양극성으로 바이어싱된 기판을 하우징하는 애노드 챔버 및 캐소드를 하우징하는 캐소드 챔버를 포함하고, 챔버들은 이온 침투성 멤브레인에 의해 분리되는, 전기화학적 제거 단계를 포함한다. 일 실시예에서, 방법은 금속이 기판으로부터 전기화학적으로 제거되는 동안, 금속을 캐소드 상으로

전착하는 단계를 포함한다. 또 다른 양태에서, 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 전기화학적 금속 제거를 위해 구성된 장치 내로 복수의 쓰루 마스크 금속 피쳐들을 갖는 반도체 기판을 제공하는 단계; (b) 반도체 기판을 양극성으로 바이어싱하고 반도체 기판의 작업 표면을 전해질 내로 침지하는 단계; (c) 개별 쓰루 마스크 피쳐들 내 금속 두께 변동이 감소되도록, 쓰루 마스크 금속 피쳐들로부터 금속의 일부분을 전기화학적으로 제거하는 단계를 포함한다.

[0032] 또 다른 양태에서, 반도체 기판을 프로세싱하는 방법이 제공되고, 방법은: (a) 복수의 쓰루 마스크 리세스된 피쳐들을 갖고 쓰루 마스크 피쳐 각각의 하단부에 노출된 도전성 시드 층을 갖는 반도체 기판을 전기도금 장치 내로 제공하는 단계; (b) 금속염, 산 및 전기도금의 균일도를 개선하기 위해 구성된 하나 이상의 전기도금 첨가제들을 포함하는 전해질을 사용하여 전기도금 장치에서 금속으로 쓰루 마스크 리세스된 피쳐들을 적어도 부분적으로 충전하는 단계로서, 제 1 쓰루 마스크 피쳐의 충전 레이트 대 제 2 쓰루 마스크 피쳐의 충전 레이트의 비는 R1인, 적어도 부분적으로 충전하는 단계; (c) 기판을 전기화학적 금속 제거를 위해 구성된 장치로 이송하는 단계; 및 (d) 적어도 약 4 cp의 점도를 갖고 전기도금 전해질과 상이한, 전해질 내의, 쓰루 마스크 금속 피쳐들로부터 금속의 일부분을 전기화학적으로 제거함으로써 전기도금된 금속의 균일도를 개선하는 단계로서, 제 1 쓰루 마스크 피쳐의 전기화학적 금속 제거 레이트 대 제 2 쓰루 마스크 피쳐 내 전기화학적 금속 제거 레이트의 비는 R1보다 큰, 균일도 개선 단계를 포함한다.

[0033] 제공된 방법들은 반도체 기판 상의 층들의 패터닝을 위해 사용된 포토리소그래픽 기법들과 통합될 수 있다. 일부 실시예들에서, 제공된 방법들은 포토레지스트를 반도체 기판에 도포하는 단계; 포토레지스트를 광에 노출하는 단계; 포토레지스트를 패터닝하고 패터를 반도체 기판으로 전사하는 단계; 및 반도체 기판으로부터 포토레지스트를 선택적으로 제거하는 단계를 더 포함한다.

[0034] 또 다른 양태에서, 반도체 기판으로부터 금속을 전기화학적으로 제거하기 위한 장치가 제공되고, 장치는: (a) 반도체 기판으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하도록 구성된 용기 (vessel); (b) 반도체 기판의 작업 표면이 전해질 내로 침지되고 반도체 기판으로부터 금속의 전기화학적 제거 동안 캐소드로부터 분리되도록, 반도체 기판을 홀딩하도록 구성된 반도체 기판 홀더; (c) 반도체 기판의 작업 표면에 실질적으로 평행한 방향으로 반도체 기판의 작업 표면과 콘택트하는 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘으로서, 메커니즘은 반도체 기판을 회전시키기 위한 메커니즘과 상이한, 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘; 및 (d) 반도체 기판에 근접한 전위 또는 등가 전위를 측정하기 위한 기준 전극을 포함한다.

[0035] 또 다른 양태에서, 반도체 기판으로부터 금속을 전기화학적으로 제거하기 위한 장치가 제공되고, 장치는: (a) 양극성으로 바이어싱된 반도체 기판으로부터 전기화학적 금속 제거 동안 전해질 및 수소 생성 캐소드를 홀딩하도록 (holding) 구성되는 용기로서, 양극성으로 바이어싱된 반도체 기판을 하우징하도록 구성된 애노드 챔버 및 수소 생성 캐소드를 하우징하도록 구성된 캐소드 챔버를 포함하는 용기; (b) 애노드 챔버와 캐소드 챔버 사이의 이온 침투성 분리기로서, 캐소드 챔버로부터 애노드 챔버로 수소 버블들의 이송을 억제 또는 방지하도록 구성되는 이온 침투성 분리기; (c) 반도체 기판으로부터 금속의 전기화학적 제거 동안, 반도체 기판의 작업 표면이 전해질 내로 침지되고 가스 생성 캐소드로부터 분리되도록, 양극성으로 바이어싱된 반도체 기판을 홀딩하도록 구성된 반도체 기판 홀더; 및 (d) 캐소드 챔버와 유체로 연통하는 정온 챔버로서, 정온 챔버는 캐소드 챔버로부터 음극액을 수용하고 그리고 수용된 전해질로부터 수소 버블들을 격리하고 (segregate) 제거하도록 구성되는 정온 챔버를 포함한다.

[0036] 또 다른 양태에서, 반도체 기판으로부터 금속을 전기화학적으로 제거하기 위한 장치가 제공되고, 장치는: (a) 반도체 기판으로부터 전기화학적 금속 제거 동안 양극성으로 바이어싱된 반도체 기판을 하우징하도록 구성된 애노드 챔버로서, 유체를 애노드 챔버로 도입하기 위한 적어도 하나의 유입구를 갖는 애노드 챔버; (b) 캐소드를 하우징하도록 구성된 캐소드 챔버로서, 캐소드 챔버 내로 유체를 도입하기 위한 적어도 하나의 유입구를 갖는 캐소드 챔버; 및 (c) 애노드 챔버와 캐소드 챔버 사이에 이온 침투성 분리기를 포함한다.

[0037] 또 다른 양태에서, 반도체 기판으로부터 금속을 전기화학적으로 제거하기 위한 장치가 제공되고, 장치는: (a) 양극성으로 바이어싱된 반도체 기판으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드 기판을 홀딩하기 위해 구성된 용기로서, 양극성으로 바이어싱된 반도체 기판을 하우징하도록 구성된 애노드 챔버 및 반도체 기판으로부터 제거되는 동일한 금속 종이 전착되는 캐소드를 하우징하도록 구성된 캐소드 챔버를 포함하는 용기; (b) 애노드 챔버와 캐소드 챔버 사이의 이온 침투성 분리기; (c) 반도체 기판의 작업 표면이 전해질 내로 침지되고 반도체 기판으로부터 금속의 전기화학적 제거 동안 캐소드로부터 분리되도록 양극성으로 바이어싱된 반도체 기

관을 홀딩하도록 구성된 반도체 기관 홀더; 및 (d) 캐소드 챔버와 유체로 연통되고, 캐소드 챔버로부터 음극액을 수용하고 음극액을 필터하도록 구성되는 전해질 재순환 루프를 포함한다.

[0038] 또 다른 양태에서, 반도체 기관으로부터 금속을 전기화학적으로 제거하기 위한 장치가 제공되고, 장치는: (a) 반도체 기관으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하도록 구성된 용기로서, 반도체 기관을 하우징하도록 구성된 애노드 챔버 및 캐소드를 하우징하도록 구성된 캐소드 챔버를 포함하는 용기, 장치는 전기화학적 금속 제거 동안 반도체 기관을 양극성으로 바이어스하도록 구성됨; (b) 애노드 챔버와 캐소드 챔버 사이의 이온 침투성 분리기; 및 (c) 반도체 기관의 작업 표면이 전해질 내로 침지되고 반도체 기관으로부터 금속의 전기화학적 제거 동안 가스 생성 캐소드를 분리되도록 양극성으로 바이어싱된 반도체 기관을 홀딩하도록 구성된 반도체 기관 홀더를 포함하고; 장치는 캐소드 챔버의 유입구를 통해 캐소드 챔버로 유체를 첨가하도록 구성된다. 일부 실시예들에서, 캐소드는 수소 생성 캐소드이고, 그리고 이온 침투성 분리기는 수소가 기관과 콘택트되는 것을 차단한다. 일부 실시예들에서, 이온 침투성 분리기는 캐소드에서 생성될 수 있는 입자들이 기관에 콘택트하는 것을 차단한다.

[0039] 또 다른 양태에서, 반도체 기관으로부터 금속을 전기화학적으로 제거하기 위한 장치가 제공되고, 장치는: (a) 반도체 기관으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하도록 구성된 용기로서, 반도체 기관을 하우징하도록 구성된 애노드 챔버 및 캐소드를 하우징하도록 구성된 캐소드 챔버를 포함하는 용기, 장치는 전기화학적 금속 제거 동안 반도체 기관을 양극성으로 바이어스하도록 구성됨; (b) 애노드 챔버와 캐소드 챔버 사이의 이온 침투성 분리기; (c) 반도체 기관의 작업 표면이 전해질 내로 침지되고 반도체 기관으로부터 금속의 전기화학적 제거 동안 가스 생성 캐소드로부터 분리되도록 양극성으로 바이어싱된 반도체 기관을 홀딩하도록 구성된 반도체 기관 홀더; 장치는 양극액 재순환 루프 및 음극액 재순환 루프를 포함하고, 루프들은 공유된 부분을 갖고, 장치는 루프들의 공유된 부분으로부터 애노드 챔버로 그리고 캐소드 챔버로 규정된 양들의 전해질을 개별적으로 전달하도록 구성된다. 또 다른 구현예에서, 양극액 재순환 루프 및 음극액 재순환 루프는 공유된 부분을 갖지만, 장치는 루프의 공유되지 않은 부분들로부터 애노드 챔버로 그리고 캐소드 챔버로 규정된 양들의 전해질을 개별적으로 전달하도록 구성된다. 예를 들어, 양극액 재순환 루프는 양극액 챔버에 유체로 연결된 전용 전해질 저장소 유체를 가질 수도 있고, 그리고 음극액 재순환 루프는 음극액 챔버에 유체로 연결된 별도의 전해질 저장소를 가질 수도 있다. 또한, 다른 실시예들에서, 양극액 재순환 루프 및 음극액 재순환 루프는 공유된 부분들을 갖지 않는다.

[0040] 또 다른 양태에서, 반도체 기관으로부터 금속을 전기화학적으로 제거하기 위한 장치가 제공되고, 장치는: (a) 반도체 기관으로부터 전기화학적 금속 제거 동안 전해질 및 캐소드를 홀딩하기 위해 구성된 용기, 장치는 전기화학적 금속 제거 동안 반도체 기관을 양극성으로 바이어스하도록 구성됨; (b) 반도체 기관의 작업 표면이 전해질 내로 침지되고 반도체 기관으로부터 금속의 전기화학적 제거 동안 캐소드로부터 분리되도록, 반도체 기관을 홀딩하도록 구성된 반도체 기관 홀더; (c) 용기로 희석액을 첨가하기 위한 용기의 유입구; (d) 용기로부터 전해질을 제거하기 위한 용기의 유출구; 및 (e) 전기화학적 금속 제거 동안 전해질 내 금속 이온들의 농도 및 산의 농도를 측정하기 위한 적어도 2 개의 측정 디바이스들을 포함한다.

[0041] 또 다른 양태에서, 장치가 제공되고, 장치는 전기화학적 금속 제거를 위해 구성된 용기 및 본 명세서에 제공된 임의의 방법들을 수행하기 위한 프로그램 인스트럭션들을 포함하는 제어기를 포함한다.

[0042] 또 다른 양태에서, 시스템이 제공되고, 시스템이 본 명세서에 제공된 임의의 장치들 및 스텝퍼를 포함한다.

[0043] 또 다른 양태에서, 시스템이 제공되고, 시스템은 전기도금 장치 및 본 명세서에 기술된 전기화학적 금속 제거를 위한 임의의 장치들을 포함한다.

[0044] 또 다른 양태에서, 본 명세서에 제공된 방법들 중 임의의 방법을 수행하기 위한 코드를 포함하는 비일시적 컴퓨터 판독가능 매체가 제공된다.

[0045] 또 다른 양태에서, 전기화학적 금속 제거를 위한 캐소드가 제공되고, 캐소드는: (a) 복수의 채널들, 캐소드의 바디를 통해 전해질을 전달하기 위해 구성되는 채널들; 및 (b) 캐소드의 에지의 복수의 만입부들을 포함한다. 일부 실시예들에서, 캐소드는 일반적으로 디스크 형상 바디를 갖는다. 일부 실시예들에서, 채널들은 캐소드의 도전성 표면 위로 연장하는 비도전성 튜브들과 피팅된다.

[0046] 또 다른 양태에서, 전기화학적 금속 제거를 위한 캐소드가 제공되고, 캐소드는 일반적으로 디스크 형상 바디를 갖고 캐소드의 도전성 표면 상의 복수의 비도전성 고정 (fixation) 엘리먼트들을 포함하고, 고정 엘리먼트들은 하나 이상의 핸들들에 부착될 수 있게 구성된다. 이러한 캐소드는 금속이 캐소드 표면 상에 전착된 후 장치로

부터 용이하게 제거될 수 있다. 일부 실시예들에서, 비도전성 고정 엘리먼트들은 일반적으로 디스크 형상 캐소드의 상이한 방사상 위치들에 배치된다.

[0047] 또 다른 양태에서, 전기화학적 금속 제거를 위한 장치가 제공되고, 장치는 본 명세서에 기술된 바와 같이 캐소드를 홀딩하는 용기를 포함한다.

[0048] 또 다른 양태에서, 전기화학적 금속 제거를 위한 전해질을 형성하는 방법이 제공된다. 일부 실시예들에서, 방법은 인산에 금속 옥사이드 및/또는 금속 하이드록사이드를 용해시키는 단계; 및 이어서 보다 농축된 인산으로 금속 옥사이드 및/또는 하이드록사이드의 용해 후 획득된 용액을 조합하는 단계 및 적어도 약 4 cp의 점도를 갖는 전해질을 형성하는 단계를 수반한다. 본 발명의 이들 및 다른 특징들 및 장점들은 연관된 도면들을 참조하여 이하에 보다 상세히 기술될 것이다.

**도면의 간단한 설명**

- [0049] 도 1a 내지 도 1d는 본 명세서에 제공된 실시예들에 따른 프로세싱을 겪는 기관의 개략적인 단면도들이다.
- 도 2a는 본 명세서에 제공된 실시예들에 따른 프로세스를 예시하는 프로세스 흐름도이다.
- 도 2b는 일 실시예에 따른, 머쉬룸-형 금속 돌출부들로 금속 충전 후 기관의 개략적인 단면도이다.
- 도 2c는 금속 충전 및 마스크 제거 후 필라 및 비아를 조합한 피처의 개략적인 단면도이다.
- 도 2d는 금속 충전 및 마스크 제거 후 라인 및 비아를 조합한 피처의 개략적인 단면도이다.
- 도 3a 내지 도 3d는 본 명세서에 제공된 실시예들에 따른 프로세싱을 겪는 기관의 개략적인 단면도들이다.
- 도 4는 본 명세서에 제공된 실시예들에 따른 프로세스를 예시하는 프로세스 흐름도이다.
- 도 5a 및 도 5b는 다이 내 불균일도 및 피처 내 불균일도의 결정을 각각 예시하는 기관들의 개략적인 단면도이다.
- 도 6은 본 명세서에 제공된 일 실시예에 따른 전기화학적 금속 제거 프로세스를 예시하는 프로세스 흐름도이다.
- 도 7a 및 도 7b는 2 개의 상이한 실시예들에 따른 전해질 플로우 패턴들을 예시하는 기관에 근접한 금속 제거 장치의 부분들의 개략적인 단면도이다.
- 도 8은 본 명세서에 제공된 일 실시예에 따른 전기화학적 금속 제거 프로세스를 예시하는 프로세스 흐름도이다.
- 도 9a는 전기에칭을 겪는 예시적인 기관의 단면도이다.
- 도 9b는 전기연마를 겪는 예시적인 기관의 단면도이다.
- 도 9c는 전기연마 후 도 9b에 도시된 기관의 단면도이다.
- 도 10은 전기에칭 레짐 및 전기연마 레짐의 결정시 사용된 임계 전위를 추정하기 위한 실험적 I-V 도이다.
- 도 11은 전해질 교차 플로우 레이트에 대한 임계 전위의 종속성을 예시하는 일련의 실험적 I-V 곡선들이다.
- 도 12는 임계 전위의 결정시 사용된 2 개의 실험적 플롯들을 예시한다.
- 도 13은 본 명세서에 제공된 일 실시예에 따른 전기화학적 금속 제거 프로세스를 예시하는 프로세스 흐름도이다.
- 도 14는 본 명세서에 제공된 일 실시예에 따른 전기화학적 금속 제거 프로세스를 예시하는 프로세스 흐름도이다.
- 도 15a는 파에칭 (overetching) 문제를 예시하는 전기에칭 후 기관의 개략적인 단면도이다.
- 도 15b 내지 도 15e는 본 명세서에 제공된 실시예들에 따른, 전기에칭 이어서 전기연마를 겪는 기관의 개략적인 단면도들이다.
- 도 16a는 전기화학적 금속 제거 없이 획득된 구리 피처의 SEM 사진이다.
- 도 16b는 전기연마 레짐에서 전기평탄화된 구리 피처의 SEM 사진이다.
- 도 16c는 전기에칭 레짐에서 전기평탄화된 구리 피처의 SEM 사진이다.

- 도 16d는 전기에칭 이어서 전기연마에 의해 전기평탄화된 구리 피치의 SEM 사진이다.
- 도 17은 본 명세서에 제공된 실시예에 따른 프로세스를 위한 프로세스 흐름도이다.
- 도 18은 본 명세서에 제공된 실시예에 따른 프로세스를 위한 프로세스 흐름도이다.
- 도 19a는 본 명세서에 제공된 실시예에 따른 제어기 연결성의 개략적 표현이다.
- 도 19b는 본 명세서에 제공된 실시예에 따른 셀에서 재료들이 들어오고 나가는 것의 개략적 표현이다.
- 도 20은 본 명세서에 제공된 실시예에 따른 전기화학적 금속 제거 장치의 도금 제거 셀 (deplating cell) 의 개략적 단면도이다.
- 도 21은 본 명세서에 제공된 실시예에 따른, 상부에 배치된 교차 플로우 한정 구조체를 갖는 이온 저항성 이온 침투성 엘리먼트의 평면도다.
- 도 22a는 본 명세서에 제공된 실시예에 따른, 캐소드 챔버로부터 H<sub>2</sub> 버블 제거를 예시하는, 도금 제거 셀의 일부분의 개략적 단면도이다.
- 도 22b는 기울어진 (slanted) 멤브레인을 예시하는, 대안적인 실시예에 따른 도금 제거 셀의 개략적인 단면도이다.
- 도 23은 본 명세서에 제공된 실시예에 따른, 도금 제거 셀의 일부분의 개략적 단면도이다.
- 도 24는 본 명세서에 제공된 실시예에 따른, 전기화학적 금속 제거 장치에서 유체 연통성을 예시하는 개략적인 표현이다.
- 도 25는 본 명세서에 제공된 또 다른 실시예에 따른, 전기화학적 금속 제거 장치에서 유체 연통성을 예시하는 개략적 표현이다.
- 도 26은 본 명세서에 제공된 실시예에 따른, 전해질 저장소와 조합하여 도시된 정온 챔버의 개략적 단면도이다.
- 도 27은 본 명세서에 제공된 실시예에 따른, 전해질 저장소의 개략적인 단면도이다.
- 도 28a는 본 명세서에 제공된 실시예에 따른 활성 캐소드를 하우징하는 도금 제거 셀의 일부분의 개략적 단면도이다.
- 도 28b는 금속 층이 활성 캐소드 상으로 증착된 후 도 28a에 도시된 도금 제거 셀의 단면도이다.
- 도 29a는 본 명세서에 제공된 실시예에 따른 캐소드의 평면도이다.
- 도 29b는 캐소드의 쓰루홀 내로 피팅하도록 구성된 튜브의 일부분의 도면이다.
- 도 29c는 도 29a에 예시된 캐소드의 도면이다.
- 도 29d는 캐소드 제거를 위해 캐소드에 부착된 핸들들을 도시하는 도 29a에 예시된 캐소드의 도면이다.
- 도 30은 본 명세서에 제공된 실시예들에 따른 동작들을 수행하기 위해 사용될 수도 있는 통합된 시스템의 개략적인 평면도이다.
- 도 31은 본 명세서에 제공된 실시예들에 따른 동작들을 수행하기 위해 사용될 수도 있는 또 다른 통합된 시스템의 개략적인 평면도이다.
- 도 32는 본 명세서에 제공된 일 예에 따른 정상 상태 구리 농도의 함수로서 전해질 제거 레이트의 종속성을 예시하는 컴퓨팅 모델링 플롯이다.

**발명을 실시하기 위한 구체적인 내용**

[0050]

이하의 상세한 기술에서, 개시된 구현예들의 완전한 이해를 제공하기 위해 다수의 구체적인 구현예들이 제시된다. 그러나, 당업자에게 자명할 바와 같이, 개시된 구현예들은 대안적인 엘리먼트들 또는 프로세스들을 사용함으로써 또는 이들 구체적인 상세들 없이 실시될 수도 있다. 다른 예들에서, 공지의 프로세스들, 절차들, 및 컴포넌트들은 개시된 구현예들의 양태들을 불필요하게 모호하게 하지 않도록 상세히 기술되지 않았다.

[0051] 반도체 기판들 상의 금속 층들의 균일도를 개선하기 위한 방법들 및 장치들이 제공된다. 이 기술에서, 용어 "반도체 웨이퍼" 또는 "반도체 기판"은 기판의 바디 내 어디든 반도체 재료를 갖는 기판을 지칭하고, 반도체 재료가 노출될 필요가 없다는 것이 이해된다. 반도체 기판은 반도체 재료 위에 형성된 하나 이상의 유전체 층 및 도전성 층을 포함할 수도 있다. 반도체 디바이스 산업에서 사용된 웨이퍼는 통상적으로 원형 반도체 기판이다. 예들은 200 mm, 또는 300 mm, 또는 450 mm의 직경을 갖는 웨이퍼들을 포함한다. 이하의 상세한 기술은 웨이퍼 상의 증착 및 에칭을 기술한다. 그러나, 개시된 구현예들은 이렇게 제한되지 않는다. 워크피스는 다양한 형상들, 사이즈들, 및 재료들일 수도 있다. 반도체 웨이퍼들에 더하여, 개시된 구현예들의 장점을 취할 수도 있는 다른 워크피스들은 인쇄 회로 기판들 등과 같은 다양한 물품들을 포함한다.

[0052] 본 명세서에 제공된 방법들은 다양한 금속 층들, 구체적으로 전기화학적 용해를 용이하게 받을 수 있는 Cu, Ni, Co, Sn, 및 이들 금속들을 포함하는 합금들과 같은 금속들의 균일도를 개선하도록 사용될 수 있다. 일부 실시예들에서, Pd, Pt, Ag, Rh, Ru, Ir, 및 Au와 같은, 이들 금속들을 포함하는 보다 귀금속들이 제공된 방법들을 사용하여 전기평탄화된다. 제공된 방법들을 사용하여 전기평탄화될 수 있는 합금의 일 예는 주석은 합금이다 (예를 들어, 5 atomic % 이하의 은을 함유하는 합금).

[0053] 전기화학적 용해는 반도체 기판이 양극성으로 바이어스될 때, 공식 (2) 로 도시된 반응에 따라 발생한다.



[0055] 전기화학적 금속 제거를 위한 장치는 전력 공급부에 전기적으로 접속된 캐소드를 더 포함하고, 장치는 전기화학적 금속 제거 동안 애노드를 음성으로 바이어스하도록 구성된다. 캐소드는 전해질로부터 금속을 환원하고, 이는 이어서 통상적으로 캐소드의 표면 상에 도금되고 그리고/또는 전해질로부터 양성자들을 환원함으로써 H<sub>2</sub>를 생성한다. 일부 실시예들에서, 캐소드는 금속 이온들을 상당히 환원하지 않고 실질적으로 배타적으로 H<sub>2</sub>를 생성하도록 선택된다. 다른 실시예들에서, 캐소드는 H<sub>2</sub>를 생성하지 않고, 금속 이온들을 실질적으로 배타적으로 환원하도록 선택된다. 또 다른 실시예들에서, H<sub>2</sub>의 생성 및 금속 이온들의 환원 모두 캐소드에서 상당한 양으로 발생할 수 있다. 본 명세서에 사용된 바와 같이, 금속 이온 환원 이외의 반응들을 우세하게 유발하는 (예를 들어, H<sub>2</sub>를 우세하게 생성하는) 캐소드들은 불활성 캐소드들로 지칭되는 한편, 금속 이온들을 금속으로 우세하게 환원하는 캐소드들은 활성 캐소드들로 지칭된다. 불활성 캐소드들은 통상적으로 백금과 같은 촉매 수소 생성에 원인이 되는 금속을 포함한다. 활성 캐소드는 통상적으로 스테인리스 스틸 표면, 구리 표면, 등과 같은 임의의 도금가능 표면을 가질 수 있다. 전해질 농도 및 캐소드에 제공된 전력과 같은 프로세스 조건들은 수소 생성과 금속 이온 환원 반응들 간의 밸런싱 (balance) 에 영향을 줄 수 있다는 것을 주의한다. 예를 들어, 금속 이온 환원은 보다 높은 농도들의 금속을 갖는 전해질들이 사용될 때 보다 촉진된다 (favor).

[0056] 용어들 "전기화학적 금속 제거" 및 "전기화학적 에칭 백"은 본 명세서에서 상호교환가능하게 사용되고 양극성으로 바이어싱된 기판으로부터 금속의 전기화학적 용해를 지칭한다. "전기평탄화"는 임의의 타입의 균일도의 개선 (즉, 웨이퍼 레벨, 다이 레벨, 및 피쳐 레벨의 두께 변화를 포함하는 임의의 타입의 금속 두께 변화의 감소) 을 동반하는 전기화학적 금속 제거에 대한 일반적인 용어로서 본 명세서에 사용된다. 전기화학적 금속 제거 및 전기평탄화는 본 명세서에서 상세히 논의될, 별개의 "전기에칭" 레짐 및 "전기연마" 레짐에서 수행될 수 있다.

[0057] 본 명세서에 사용된 바와 같이 용어 "피쳐"는 문맥으로부터 명확해질 바와 같이, 충전되지 않은, 부분적으로 충전된, 또는 완전히 충전된 기판 상의 리세스를 지칭할 수 있다. 쓰루 마스크 피쳐들은 포토레지스트 층 내와 같이 유전체 마스크 층 내에 형성된 충전되지 않은, 부분적으로 충전된, 또는 완전히 충전된 리세스된 피쳐들을 지칭하고, 마스크 층은 나중에 제거되도록 의도된다. 쓰루 마스크 피쳐들은 하단부에 도전성 시드 층을 갖는다. 달리 말하면, 충전되지 않은 또는 부분적으로 충전된 쓰루 마스크 피쳐들을 갖는 기판들은 노출된 불연속적인 금속 층 및 노출된 유전체 층을 포함하고, 노출된 불연속적인 금속 층은 유전체 층 밑의 도전성 층에 의해 전기적으로 접속된다.

[0058] 일 양태에서, 쓰루 마스크 피쳐들의 균일도를 개선하기 위한 장치들 및 방법들이 제공된다. 제공된 방법들 및 장치들이 (쓰루 마스크 금속 피쳐들과 같은) 불연속적인 금속 층들의 균일도를 개선하는데 특히 유리하고, 쓰루 레지스트 피쳐들을 참조하여 주로 기술될 것이지만, 이들은 또한 연속적인 금속 층들의 균일도를 개선하기 위해 사용될 수 있다. 일부 실시예들에서, 방법들은 금속 층 내 불균일도를 갖는 반도체 기판으로부터 금속을 전기화학적으로 제거하는 단계를 수반하고, 전기화학적 에칭 백은 예를 들어, 다이 내 균일도, 피쳐 내 균일도 및

웨이퍼 내 균일도 중 적어도 하나를 개선하고, 균일도는 일반적으로 금속 두께 변화를 참조하고, 그리고 개선은 적어도 일 타입의 금속 두께 가변성을 감소시키는 것을 수반한다. CMP (chemical mechanical polishing)와 달리, 제공된 전기화학적 방법들은 기계 패드 (mechanical pad), 고체 연마 기구들과의 물리적 콘택트, 및/또는 균일도 개선을 위한 연마 슬러리의 사용에 의존하는 것이 아니라, 금속 제거 동안 균일도의 개선을 달성하기 위해 전해질 유체 역학, 전해질 조성, 및 특정한 전기화학적 레짐들 중 하나 이상에 의존한다. 이 프로세스의 일 고유한 특징은 피쳐들이 마스크층 내 (예를 들어, 부분적으로-충진된 피쳐들 내) 리세스된 채로 남아 있는 동안, 따라서 CMP-유사 기계적 연마의 작용에 액세스가능하지 않은 동안, 인트라-피쳐 (intra-feature), 피쳐-투-피쳐 (feature to feature), 및 전역 두께 균일도의 개선들을 인에이블할 수 있다는 것이다. 일부 실시예들에서, 부가적인 유리한 특징은 기관의 피쳐들 및 표면 상에 행사된 고체 연마 기구들과의 상호작용으로부터 물리력들의 부재이다. 고립된 피쳐들 상에 행사된 연마력들은, 피쳐들 사이를 지지하는 재료들의 부재시 개별 필라들 및 라인들 상으로 강한 기계적 전단력을 야기하고, 종종 필라들 및 라인들로 하여금 연마 프로세스에서 손상되게 한다.

[0059] 쓰루 마스크 피쳐들의 균일도의 개선은 구리 배선들, RDL (redistribution lines), 및 마이크로-필라들, 표준 필라들 및 통합된 HDFO (high density fanout) 및 메가필라들을 포함하는, 상이한 사이즈들의 필라들을 포함하는, 다양한 사이즈들의 피쳐들을 갖는 다양한 패키징 상호접속부들의 제조 동안 수행될 수 있다. 피쳐 폭들은 보다 큰 피쳐들, 예컨대 약 1 내지 300  $\mu\text{m}$ , 예컨대 5  $\mu\text{m}$  (RDL) 내지 약 200  $\mu\text{m}$  (메가필라들)의 폭들을 갖는 피쳐들에 특히 유용한 방법들과 함께, 광범위할 수 있다. 예를 들어, 방법들은 약 20  $\mu\text{m}$ 의 폭들을 갖는 복수의 마이크로필라들을 갖는 기관, 또는 약 200  $\mu\text{m}$ 의 폭들을 갖는 복수의 메가필라들을 갖는 기관의 제조 동안 사용될 수 있다. 피쳐들의 종횡비들은 가변할 수 있고, 일부 실시예들에서, 약 1:2 (높이 대 폭) 내지 2:1 이상이다.

[0060] 제공된 방법들은 상이한 직경들 및 피쳐들 (또한 CD (critical dimensions) 로 지칭됨) 을 갖는 복수의 피쳐들을 포함하는 기관들을 평탄화하는데 매우 유리하다. 일부 실시예들에서, 기관은 제 1 직경을 갖는 제 1 피쳐 및 제 2, 상이한 직경 (예를 들어, 제 1 직경보다 적어도 10 %, 50 %, 또는 100 % 큰 직경) 을 갖는 제 2 피쳐를 포함한다. 일부 실시예들에서, 방법들은 상이한 종횡비들을 갖는 복수의 피쳐들을 갖는 기관을 전기평탄화하도록 사용된다. 예를 들어, 기관은 제 1 종횡비를 갖는 제 1 피쳐, 및 제 2, 상이한 종횡비 (예를 들어, 제 2 종횡비 제 1 종횡비보다 적어도 10 %, 50 % 또는 100 % 클 수도 있음) 를 갖는 제 2 피쳐를 포함할 수도 있다. 일부 실시예들에서, 기관은 기관 상의 아래에 놓인 토포그래피의 변화로 인해 상이한 유효 종횡비들을 갖는 복수의 피쳐들을 포함할 수도 있다. 예를 들어, 기관이 기울어진 아래에 놓인 표면 상에 배치된 1:1 종횡비들을 갖는 2 개의 피쳐들을 포함한다면, 표면의 보다 두꺼운 부분 상에 배치된 피쳐는 보다 위에 놓인 피쳐일 수 있고 표면의 보다 얇은 부분 상에 배치된 피쳐보다 낮은 유효 종횡비를 가질 것이다. 일부 실시예들에서, 제공된 전기평탄화 방법들은 피쳐들, 예를 들어, 제 1 유효 종횡비를 갖는 제 1 피쳐 및 제 2, 상이한 유효 종횡비 (예를 들어, 제 2 유효 종횡비는 제 1 유효 종횡비보다 적어도 10 %, 50 % 또는 100 % 클 수도 있음) 를 갖는 제 2 피쳐, 아래에 놓인 토포그래피의 변화로 인해 보다 아래에 놓인 피쳐 및 보다 위에 놓인 피쳐를 갖는 기관들에 대해 사용된다. 본 명세서에 사용된 바와 같은 용어 "종횡비"는 실제 종횡비 (높이 대 폭 비) 및 유효 종횡비 (피쳐 하단부로부터 필드의 가장 낮은 평면까지 측정된 유효 높이 대 폭의 비) 모두를 포괄하는 일반적인 용어이다.

[0061] 이에 더하여, 제공된 방법들은 직경 가변성 및 종횡비 가변성 모두를 갖는 피쳐들을 포함하는 기관들을 전기평탄화하는데 특유하게 적합하다. 이들 기관들은 종래의 방법들을 사용하여, 프로세스하고, 목표된 균일도를 달성하는 것이 특히 어렵다. 일부 실시예들에서, 방법들은 제 1 직경 및 제 1 종횡비를 갖는 제 1 피쳐 및 제 2 직경 및 제 2 종횡비를 갖는 제 2 피쳐를 포함하는 기관에 대해 사용되고, 제 2 직경은 제 1 직경과 상이하고 (예를 들어, 제 1 직경보다 적어도 10 %, 50 %, 또는 100 % 큼), 그리고 제 2 종횡비는 제 1 종횡비와 상이하다 (예를 들어, 제 1 종횡비보다 적어도 10 %, 50 %, 또는 100 % 큼). 일부 실시예들에서, 방법들은 제 1 직경 및 제 1 종횡비를 갖는 제 1 피쳐, 제 2 직경 및 제 2 종횡비를 갖는 제 2 피쳐, 제 3 직경 및 제 3 종횡비를 갖는 제 3 피쳐, 및 제 4 직경 및 제 4 종횡비를 갖는 제 4 피쳐를 포함하는 기관에 대해 사용되고, 제 2 직경은 제 1 직경과 상이하고 (예를 들어, 제 1 직경보다 적어도 10 %, 50 %, 또는 100 % 큼), 그리고 제 4 종횡비는 제 3 종횡비와 상이하다 (예를 들어, 제 1 종횡비보다 적어도 10 %, 50 %, 또는 100 % 큼).

[0062] 일부 실시예들에서, 제공된 방법들은 복수의 조밀 피쳐들 및 하나 이상의 고립된 피쳐들을 갖는 기관들에 특히 유용하다. 예를 들어, 일부 실시예들에서, 기관은 제 1 피쳐 (조밀 피쳐) 및 제 2 피쳐 (고립된 피쳐) 를 포함하고, 제 1 피쳐 (조밀 피쳐) 는 가장 가까운 피쳐로부터 제 1 거리만큼 이격된 피쳐이고 제 2 피쳐 (고립된 피

처)는 가장 가까운 피처로부터 제 2 거리만큼 이격된 피처이고, 제 2 거리는 제 1 거리보다 적어도 2 배, 예컨대 적어도 3 배, 또는 적어도 5 배이다. 거리는 제 1 피처 또는 제 2 피처의 중심으로부터 대응하는 이웃하는 피처들의 중심까지 측정된다. 이에 더하여, 제공된 방법들은 상이한 사이즈들의 피처들을 포함하는 기관들에 대해 특히 유용하다. 예를 들어, 기관은 제 1 폭을 갖는 제 1 피처 및 제 1 폭들보다 적어도 약 1.1 배, 예컨대 적어도 1.2 배, 또는 적어도 2 배 큰 제 2 폭을 갖는 피처를 포함할 수도 있다. 보다 특이한 경우들에서, 제 2 폭은 제 2 폭보다 적어도 20 배 클 수도 있고, 그 이상일 수도 있다. 상이한 폭들을 갖는 피처들을 갖는 기관의 일 예는 제 1 폭을 갖는 제 1 피처, 및 제 1 피처보다 약 1.1 내지 1.5 배 넓은 피처 또 다른 피처를 포함하는 복수의 WLP 피처들을 갖는 웨이퍼이다. 가변하는 폭을 갖는 피처들을 갖는 기관의 또 다른 예는 RDL 패턴을 갖는 기관, 패턴은 제 1 폭을 갖는 제 1 피처 (예를 들어, 라인) 및 제 2 폭을 갖는 제 2 피처 (예를 들어, 패드)를 포함하고, 제 2 폭은 제 1 폭보다 20 배까지 크다 (예를 들어, 약 5 내지 20 배 이상). 예를 들어, RDL 패턴은 5  $\mu\text{m}$  넓은 라인 및 100  $\mu\text{m}$  넓은 패드를 포함할 수도 있다.

[0063] 피처 밀도에서 상당한 가변성, 예컨대 고립된 피처들의 다른 영역들과 피처들의 조밀한 영역들을 갖는 기관들, 및 상이한 폭들의 범위를 갖는 피처들을 갖는 기관들은, 이들 기관들에서 전기도금 동안 이온 전류 분포의 가변성으로 인해 전기도금이 악화된 후 금속 두께 분포의 가변성 때문에 제공된 방법들로부터 특히 유리하다.

[0064] 도 1a 내지 도 1d는 고립된 피처를 갖는 기관에 대해 이 문제를 예시하고 쓰루 마스크 전기도금에서 직면할 수 있는 일 타입의 불균일도 및 이 불균일도를 개선하기 위해 전기-산화 금속 제거 방법의 용법을 예시하는 프로세스 흐름도의 일 예를 제공한다. 도 1a 내지 도 1d는 프로세싱을 겪는 반도체 기관의 일부의 개략적인 단면 표현들을 도시한다. 도 2a는 도 1a 내지 도 1d에 도시된 프로세스의 몇몇 단계들을 예시하는 프로세스 흐름도이다. 도 2a를 참조하면, 프로세스는 쓰루 마스크 피처들을 갖는 기관을 제공함으로써 201에서 시작된다. 도 1a는 이러한 일 기관 (100)의 일부분의 단면도를 예시하고, 기관은 구리 층과 같은, 도전성 시드 층 (103)이 상부에 배치된, 층 (101) (예를 들어, 실리콘 옥사이드와 같은 유전체 층)을 포함한다. 층 (101)은 접착 또는 "끈적한 (stick)" 층들 (Ta, TaN, W, WN, Ti, TiN, TiW, 등), 및 Si, Ge, SiGe, 등과 같은 반도체 재료를 포함할 수도 있는, 하나 이상의 다른 층들 (미도시) 위에 놓일 수도 있다는 것이 이해된다. 패터닝된 비도전성 마스크 층 (105) (예를 들어, 포토레지스트)이 시드 층 (103) 상에 놓이고, 도전성 시드 층 재료가 리세스된 피처들의 하단 부분들에서 노출되도록 복수의 리세스된 피처들을 갖는다. 이들 피처들은 쓰루 마스크 리세스된 피처들로 지칭된다. 도 1a는 서로 근접하게 배치되고 2 개의 리세스된 피처들 (107 및 108) 및 가장 가까운 리세스 (108)로부터 가장 먼 거리의 고립된 리세스된 피처 (109)를 도시한다. 도 1a에 도시된 기관은 노출된 층 (101) (예를 들어, 유전체 층)을 갖는 반도체 기관을 제공하는 단계; (예를 들어, 도전성 구리 시드 층이 PVD에 의해 증착될 수 있는) 임의의 적합한 방법에 의해 노출된 층 위에 도전성 층을 증착하는 단계; (예를 들어, 포토레지스트 마스크를 스핀 코팅하는) 시드 층 위에 마스크 층을 증착하는 단계, 및 쓰루 마스크 리세스된 피처들 (107, 108, 및 109)을 구획하기 위해, 예를 들어, 포토리소그래피 기법을 사용하여 마스크를 패터닝하는 단계에 의해 획득될 수 있다. 리세스된 피처들의 치수들은 적용예에 따라 가변하고, 통상적으로 약 5 내지 250  $\mu\text{m}$ 의 폭들, 및 약 1:2 내지 15:1의 중형비들을 갖는다.

[0065] 다음에, 금속은 리세스된 피처들을 충전하기 위해 리세스된 피처들 내로 전기도금된다 (부분적으로, 완전히, 또는 과충진되고 (overfill), 과충진된 도금은 때때로 도 2b에 예시된 "머쉬룸" 도금으로 지칭됨). 도전성 시드 층 재료가 전해질의 저항에 비해 전류 플로우에 대해 상대적으로 작은 저항을 갖는 모든 피처들을 연결하기 때문에 (이에 따라 리세스된 피처들 각각 및 모두의 하단 부분들에서 일정한 전위를 적절하게 달성하기 때문에), 그리고 고립된 피처들이 3-차원 전해질 분위기에 보다 더 노출되기 때문에, 고립된 피처들은 전해질의 전류의 통로에 대해 보다 낮은 저항을 나타내고, 따라서 고립된 리세스된 피처들 (예컨대 리세스 (109))보다 조밀한 리세스된 피처들 (107 및 108)의 영역들에 대해 보다 높은 이온 전류 및 전착 위치가 되는 경향이 있다. "1차 전류 분포 로딩 효과 (primary current distribution loading effect)"로 지칭된, 이 효과가 도 1a에 도시된다. 전기도금 동안, 기관 (100)은 웨이퍼의 측면에서 노출되고 전력 공급부에 전기적으로 연결된 시드 층 (103)을 통해 음극성으로 바이어싱된다. 기관은 애노드 (110) 맞은 편의 전기도금 셀 내에 배치되고, 전해질의 작업 표면은 도금될 금속의 이온들 및 선택가능하게 전해질 전도도를 상승시키는 산을 함유하는 전해질 내로 침지된다.

[0066] 도금 용액은 통상적으로 표면 반응 동역학을 수정하는 도금 첨가제들을 함유하고, 보통 도금 용액 부재시 발생하는 전류 분포에 대해 전류 분포 (피처 형상 및 두께 분포)를 개선하는데 (1차 또는 전해질-저항-구동 전류 분포에 대해 개선됨) 유용하다. 이온 전류 필드의 분포는 도 1a에 화살표들로 개략적으로 도시된다. 마스크 층 (105)은 도전성이 아니기 때문에, 이온 전류 분포는 기관의 표면 상의 도전성 시드 층 (103)의 노출된 부

분들의 분포에 의해 주로 통제된다. 어떠한 특정한 모델 또는 이론에 얽매이려 하지 않으면서, 표면 동역학, 균일 반응들 (homogeneous reactions), 및 대량 이송 저항들의 부재시 전류 분포는 1차 전류 분포로 지칭되고, 전기장 분포에 대해 Laplace 공식 (3) 로 통제된다 ( $\phi$ 는 전해질 내 전위이고,  $\nabla^2$ 는 Laplacian 미분 연산자 (함수의 기울기의 발산) 이다).

[0067]  $\nabla^2 \phi = 0$  (3)

[0068] 따라서, 보다 많은 고립된 리세스된 피처에 대해, 109는 리세스된 피처들 (107 및 108) 보다 큰 이온 전류 플럭스를 경험할 것으로 예측된다. 많은 경우들에서, 도금 첨가제들이 "로딩 (loading)" 효과를 해결하고 상쇄시킬 (counteract) 목적으로 사용되지만, 통상적으로 고립된 피처들은 첨가제들의 존재시에도 보다 높은 레이트로 도금하는 것이 사실이다. 결과적으로, 이는 고립된 리세스된 피처들에서, 그리고 보다 조밀한 피처들보다 보다 고립된 피처들의 보다 두꺼운 금속 층들에서, 보다 높은 도금 레이트를 발생시키고, 다이 내 불균일도를 야기한다. 도금 첨가제들은 또한 그레인 사이즈를 수정하는 것 및 표면의 평활도 (smoothness) 및 광도 (brightness) 를 수정하는 것을 포함하여 다른 목적들을 위해서도 사용된다. 전기도금 동안 도금 균일도를 개선하기 위해 (도금 첨가제의 선택과 같은) 조치들이 취해지더라도, 항상 용인가능한 증착 레이트에서 (또는 심지어 매우 낮은 증착 레이트들에서) 목표된 레벨 또는 용인가능한 균일도를 야기하지 않고, 다이 내 균일도의 추가 개선이 종종 목표되거나 요구된다. 더욱이, 보다 빠른 전착 레이트들은, 다른 이유들 중에서도, 전하 이동을 방해하기 위한 도금 첨가제들의 효능 및 상기 논의된 1차 전류 분포 필드 효과를 보상하는 이들의 능력이 전류 밀도와 함께 약화되기 때문에, 통상적으로 상승된 두께 가변성을 야기하고 그리고 노출된 피처들은 또한 전해질의 금속 이온 소스에 보다 더 노출되어, 대량 이송에 보다 낮은 저항을 제안한다. 따라서, 금속 층의 타깃 균일도를 달성하기 위해, 종종 달리 바람직한 것보다 느린 레이트로 전기도금해야 한다. 일부 경우들에서, 타깃 균일도는 임의의 (심지어 매우 낮은) 도금 레이트에서 획득될 수 없다. 본 명세서에 개시된 일 옵션은 본 명세서에 기술된 방법들을 사용하여 보다 빠른 레이트로 전기도금하고 이어서 전기평탄화하는 것이다. 궁극적으로, 제공된 방법들을 사용하여, 미리 결정된 타깃 균일도에 대해 보다 높은 순 프로세싱 레이트들 및 톨 쓰루풋이 많은 실시예들에서 전기도금 이어서 전기평탄화를 사용하여 획득될 수 있다. 다른 경우들에서, 본 명세서에 기술된 방법들 및 장치를 사용하여, (매우 느린 도금 레이트를 포함하여) 임의의 도금 레이트에서 종래의 도금-온리 (plating-only) 방법들에 의해 획득될 수 없는 균일도 레벨들을 획득할 수 있다.

[0069] 도 2a를 참조하면, 동작 203에서, 최종 타깃 금속 두께보다 큰 레벨로 리세스된 피처들 내로 금속이 전기도금되고, 가장 빠른 피처의 충전과 가장 느린 피처의 충전간 도금 레이트 비는 R1이다. 피처 충전 비들의 기술시 본 명세서에서 사용된 금속 증착 레이트 및 금속 제거 레이트는 시간-평균된 레이트들을 지칭한다. 예를 들어, 도 1b에 도시된 기관에서, 피처들은 구리와 같은 금속 (113) 으로 타깃 레벨 (115) 보다 높은 레벨로 충전된다. 도시된 예에서 가장 빠른 피처 충전은 피처 (109) 에서 발생하고 가장 느린 충전은 피처 (107) 에서 발생한다. 이들 피처들 사이의 시간-평균 도금 레이트들의 비는 충전 후 획득된 두께들의 비로부터 결정될 수 있다. 타깃 레벨을 넘은 과도금 (overplating) 은 통상적으로 타깃 도금 두께의 약 10 % 초과, 예컨대 타깃 두께의 약 10 내지 50 % 초과이다. 과도금된 금속은 금속 제거 동안 균일도가 개선됨에 따라, 후속하는 전기화학적 제거 단계에서 제거 (희생) 된다. 과도금 양은 이로 제한되는 것은 아니지만, 타깃 피처 대 피처 균일도 요건, 목표된 피처 평탄도 (flatness), 동작 비용 및/또는 쓰루풋 요건, 및 R1 비를 포함하는, 몇몇 고려사항들에 종속된다.

[0070] 일반적으로, 전기도금 단계는 리세스된 피처 충전의 다양한 레벨들에서 중단될 수 있다. 일부 실시예들에서, 도 1b에 도시된 바와 같이, 전기도금 후 기관은 부분적으로 충전된 피처들을 포함한다. 일부 실시예들에서, 리세스된 피처들은 완전히 충전되고 심지어 마스크의 레벨 위로 돌출하는 일부 또는 모든 금속을 포함할 수도 있다. 일부 실시예들에서, 전기도금 후 돌출하는 금속은 인접한 피처 간 브리지 또는 기관의 필드 영역 상에 연속적인 금속 층을 형성하게 융합되지 않는다 (측방향 성장이 충분하지 않다). 그러나, 일부 실시예들에서, 금속은 2 이상의 충전된 피처들에 걸치는 필드 영역 상에 연속적인 금속 층이 형성 (예를 들어, 피처들 간의 브리징이 발생) 되는 정도 또는 레벨로 증착될 수도 있다. 이는 도 2b에 도시된 구조체로 예시되고, 포토레지스트 (213) 에 놓이고, 시드 층 (215) 에 의해 전기적으로 접속된, 피처들 (207, 209 및 211) 은 머쉬룸-형 금속 돌출부들 (217) 이 피처 각각 위에 형성되도록 금속으로 과충진되었다. 또한, 금속 브리지 (219) 가 2 개의 인접한 머쉬룸 돌출부들 (217) 사이에 형성된다. 예시된 예에서, 브리지는 보다 고립된 피처 (211) 까지 연장되지 않는다.

[0071] 단일 기관이 전기도금 후 상이한 타입들의 충전된 피처들을 포함할 수도 있다는 것을 주의한다. 예를 들어, 일

부 실시예들에서, 기관은 전기도금 후 부분적으로 충전된 리세스된 피처들 및 완전히 충전된 리세스된 피처들 모두를 포함할 수도 있다. 다른 경우들에서, 피처들, 예컨대 일반적인 시작 기관 평면 아래에 하나 이상의 리세스들 (예를 들어, 필라-포스트 (pillar-post) 내부의 비아) 을 갖는 일부 피처들은 (충진된 금속의 양과 무관하게) 서로 기하학적으로 상이할 수도 있다. 도 2c는 필라 (221) 와 필라 아래에 배치된 비아 (223) 를 조합한 피처를 예시한다. 이에 더하여, 일부 피처들은 필라와 라인의 조합을 포함할 수도 있다. 이러한 조합된 피처는 도 2d에 예시되고, 라인 (225) 이 비아 (227) 위에 배치된다. 도 2c 및 도 2d는 포토레지스트 제거 후 충전된 피처들의 개략적인 측면도를 제공한다.

[0072]

가장 통상적으로, 피처 각각은 전기도금 단계에서 최초 리세스된 깊이의 적어도 약 50 %까지 충전된다. 충전량과 무관하게, 프로세스는 피처 각각의 금속을 전기화학적으로 제거하는 동작 205로 이어지고 전기화학적 제거는 피처 두께들의 평균이 타깃 두께 레벨에 도달하는 지점에서 중단된다. 전기화학적 제거 프로세스는 도금-온리 프로세스와 비교하면 (두께 변화를 감소시키는) 균일도를 개선하고, 전기화학적 금속 제거 프로세스는, R2로 지칭된, 가장 빨리 도금된/충진된 피처와 가장 느리게 도금된/충진된 피처 간 금속 제거 레이트 비가, 동일한 쌍 간 금속 증착 (도금) 비, R1보다 크도록 구성된다.  $R2 > R1$ 의 이러한 관계는 평탄화 프로세스의 성공에 중요하고, 이제 설명된다. R2가 R1과 같다면, 가장 빨리 도금된 피처 대 가장 느리게 도금된 피처의 상대적인 두께는 실질적으로 변화되지 않는다 (그리고 부가된 프로세싱은 어떠한 두께 균일도 개선을 달성하지 않기 때문에, 무용하다). 단순한 예가 이를 증명하기 때문에, 가장 빠른 피처의 도금 레이트는 가장 느린 피처의 도금 레이트의 2배이고 ( $R1 = 2$ ), 타깃 두께는  $20 \mu\text{m}$ 인 예를 추측할 수 있다. 이 경우, 가장 빠른 피처는  $2 \times 20 = 40 \mu\text{m}$ 의 두께로 도금되고 가장 느린 피처는  $1 \times 20 = 20 \mu\text{m}$ 로 도금된다 (이 예에서 보다 박형의 피처로 하여금 타깃 두께에 도달하게 함). 이제 예를 들어, 각각  $2 \times 25 = 50 \mu\text{m}$  및  $1 \times 25 = 25 \mu\text{m}$ 까지 피처들을 보다 많이 도금하면, 그리고  $R2 = R1 = 2$ 이면, 이들 피처들로부터 금속의 제거는 동일하게 2 대 1의 상대 비로 발생할 것이다. 구체적으로, 보다 박형의 피처로부터  $5 \mu\text{m}$ ,  $20 \mu\text{m}$ 까지 제거할 것이고, 그리고  $2 \times 5 = 10 \mu\text{m}$ 가 가장 빠르게 도금된 피처로부터 제거된다. 그래서 전기화학적 제거 후에 획득된 최종 피처는 도금-온리 경우와 비교하여 변화되지 않을 것이다 (각각  $40$  및  $20 \mu\text{m}$ ). R2가 R1보다 작을 때, 피처의 상대적인 두께 차는 도금 이어서 전기화학적 금속 제거 프로세스를 채용함으로써 발산한다 (점점 나빠지거나 커진다). 전기화학적 금속 제거 프로세스에서 금속 제거 비 R2가 선행하는 도금 프로세스에 대한 R1보다 클 때에만, 순 프로세스가 개선된 두께 균일도를 발생시킬 것이다. 따라서, 유용한 프로세스에 대해,  $R2/R1$ 의 비가, 1 초과, 예를 들어  $R2/R1$ 는 약 1.1 초과, 예를 들어 약 1.15 초과여야 한다. 일부 경우들에서, 고 프로세스 효율이 요구되면,  $R2/R1$ 는 약 1.25 초과여야 한다. R1 비와 R2 비 사이에 필요한 관계는 R1을 가능하면 1.0에 가깝게 최소화하도록, 그리고/또는 R2를 최대화하도록 하나 이상의 파라미터들을 구성함으로써 달성될 수 있다. 예를 들어, 상기 기술된 바와 같이, 일부 실시예들에서, 피처들의 상이한 표면들 상 증착의 동역학을 수정함으로써 오믹-필드-분포 또는 1차 전류 분포의 영향들을 상쇄시킬 수 있는 전기도금 용액에 특정한 도금 첨가제들을 채용함으로써 R1을 감소시키는 것이 가능하다. 일부 실시예들에서, 전기도금은 R1\*에 상대적으로 R1을 감소시키도록 구성된, 전기도금 억제제 중 하나 이상 및/또는 전기도금 평탄화제를 함유하는 용액에서 수행되고, R1\*은 R1\*을 감소시킬 목적으로 취해진 이러한 첨가제들 또는 다른 조치들의 부재시 획득되는 비이다. 임의의 모델 또는 이론에 얽매이지 않으면서, R1\*은 다양한 노출된 피처들 중에, 그리고 피처들로의 노출들, 및 피처들로의 상대적인 이온 저항들에 의해서 조절된 "1차 전류 분포", 전기장 분포 및 도금 전류 분포만으로 공지되는 결과로 보여질 수 있다. 보다 고립된 피처들은 용액에 보다 더 노출되는 경향이 있고 피처를 도금하기 위한 전류를 위한 보다 많은 이온 경로들을 갖고, 따라서 보다 낮은 저항 및 보다 높은 도금 레이트들을 갖는 경향이 있다. 1차 전류 분포는 특정한 제한된 전기화학적 경우들에서, Laplace 공식에 의해, 본 명세서에 제공된 바와 같이, 공식 3으로 통제된다.

[0073]

R1\*를 R1로 감소시키는 것 (또는 전기도금 단계에 첨가제들을 첨가함으로써 전류 분포를 1차 전류 분포보다 균일하게 하는 것)의 중요성은 다음과 같이 예시될 수 있다. 전기도금을 겪는 기관에서 R1\*이 2이고 이온 전류 필드의 분포에 의해 주로 결정되면, 상기 기술된 바와 같이, 후속하는 전기화학적 제거 동안, (동일한 필드의 분포에 의해 결정되지만, 반대 방향인) R2는 또한 (상승시키기 위한 조치가 취해지지 않거나 취해질 수 없다면) 약 2이다. 이 경우들에서, 균일도의 개선이 달성되지 않는다. Laplace 공식으로부터 알 수 있는 바와 같이, 1차 전류 분포는 특정한 전도도 또는 전해질의 다른 속성들에 종속되지 않는다. 따라서, 1차 전류 분포 (또는 이 예에서 R1\*)는 변함없이 R2보다 작지 않을 것이다. 본 명세서에 제공된 바와 같이, 예를 들어, 표면 저항 부가 첨가제들을 채용함으로써, R1\*를 R1으로 감소시켜야 한다. 용액 및 계면의 조합된 저항에 의해 통제되는 전류 분포는 2차 전류 분포 (secondary current distribution)로서 지칭된다. R1\*은 도금 첨가제들을 첨가하는 것 이외의 방법들에 의해 R1으로 감소될 수 있다는 예외들이 존재할 것이라는 것이 이해된다. 예를 들어, 이러한 일 방법은 그렇지 않으면 피처를 가장 빨리 도금하는 확산 저항 또는 대류 저항이 실질적 또는 우세해지

고 (3차 전류 분포 (tertiary current distribution) 로 지칭됨), 따라서 전기장 노출들로 인해 달리 보다 신속하게 도금할 이들 피쳐들은 보다 큰 등가 총 저항, 또는 보다 덜 노출된 피쳐들보다 훨씬 높은 저항 대량 이송을 갖는, 조건들을 수정하는 것이다. 그러나, 전기도금 또는 다른 방법들 동안 억제하는 첨가제 및/또는 평탄화하는 첨가제들의 첨가로 인해, R1이 R1\*에 상대적으로, 예를 들어, 1.5로 감소되면, 2의 R2의 예칭 백이 보다 두꺼운 고립된 구조체들의 보다 빠른 예칭을 발생시킬 것이고, 균일도 개선을 야기할 것이다.

[0074] 동작 205 후에 형성된 구조체는 도 1c에 도시되고, 다이 내 균일도가 개선되도록, 3 개의 피쳐들 (107, 108, 및 109) 모두 타깃 레벨 (115) 로 금속 충전물 (113) 이 전기화학적으로 예칭 백된 것을 알 수 있다. 전기평탄화를 위한 프로세스 조건들은, 본 명세서에 기술될 바와 같이, 별개의 전기화학적 레짐들의 활용을 통해 개선된 균일도 제어를 위해 구성될 수 있다. 일부 실시예들에서, 방법이 전기화학적 예칭 백 프로세스의 종점 또는 엔드포인트를 전량 분석에 의해 (coulometrically) 결정하는 단계를 수반한다. 타깃 두께의 도금 및 최종 타깃 두께로 예칭 백을 종료하기 위한 전량 분석 제어는 도금 및 예칭 백 프로세스 모두가 거의 100 % 또는 100 % 와 동일한 전류 효율을 가질 때 (전류 효율은 금속 증착 또는 제거를 발생시키는 전류의 비율 (fraction) 임) 가장 용이하고 바람직하게 구현된다. 일반적인 황산/구리 설페이트 전해질들에서 구리 도금하는 경우에서, 전류 효율은 100 %이지만, 동일한 전해질을 사용한 예칭은 예칭 레이트, 예칭 온도, 벌크 용액 농도들, 플로우/대류 조건들 및 시간에 따라 가변하는 실제 값을 사용하면, 통상적으로 100 %보다 훨씬 낮다 (예를 들어, 53 %). 따라서, 이하에 계획된 바와 같이, 파라미터적으로 일정하고 거의 100 % 전류 및 예칭/연마 효율 (예를 들어, 적어도 약 90 % 전류 효율, 예컨대 적어도 약 95 % 전류 효율) 을 갖는, 바람직한 도금 및 전기화학적 제거 전해질들이 사용된다. 전량 분석 방법은 금속 제거 동안 금속 제거 셀을 통과하는 전하를 측정하는 단계 및 이 전하를 타깃 레벨 위로 과도금 동안 전기도금 셀을 통과한 전하와 비교하는 단계를 수반한다. 도금 프로세스 및 예칭 프로세스 모두가 동일한 전자 상태 양이온을 형성할 때 (예를 들어, 2 개의 전자 단계 프로세스에서 도금은 구리를  $Cu^{+2}$  로부터 Cu로 환원하고, 예칭은 Cu를  $Cu^{+2}$  로 산화시킨다), 예칭 백은 금속 제거 셀을 통과하는 전하 (예를 들어, 타깃 레벨 이상으로 과도금시 통과된 전하) 가 미리 결정된 값을 초과하면 중단될 수 있다.

[0075] 전기화학적 예칭 백이 완료되면, 마스크 층 (105) 이 제거되고 (예를 들어, 포토레지스트는 포토레지스트 스트립핑에 의해 제거될 수 있다), 도 1d에 도시된 바와 같이, 복수의 금속 범프들 및/또는 필라들 (113) 을 갖는 기관이 획득된다. 시드 층 (103) 은 후속하는 예칭 동작에서 제거될 수 있다.

[0076] 본 명세서에 제공된 방법들에 의해 개선될 수 있는 또 다른 타입의 균일도는 피쳐 내 균일도이다. 이 프로세스는 도 3a 내지 도 3d에 도시된 개략적인 단면 구조체들에 의해 그리고 도 4에 도시된 프로세스 흐름도에 의해 예시된다. 프로세스는 쓰루 마스크 피쳐를 갖는 기관을 제공함으로써 401에서 시작된다. 이 기관은 쓰루 마스크 리세스된 피쳐 (107) 가 포토레지스트 층 (105) 내에 놓이는 도 3a에 예시된다. 다음에, 도 4의 403에서, 도 3b에 도시된 바와 같이, 금속은 타깃 레벨 (115) 이상으로 리세스된 피쳐 내로 전기화학적으로 증착된다. 이 경우, 금속 충전물 (113) 은 피쳐의 직경을 가로질러 보다 두꺼운 부분 및 보다 가까운 부분이 있기 때문에 피쳐 내에서 고르지 않다. 일반적으로, 피쳐 내 불균일도는, 이로 제한되는 것은 아니지만, (도금된 피쳐의 중심이 피쳐의 주변 부분보다 두꺼운) 불룩한 돔형 피쳐들, (도금된 피쳐의 중심이 피쳐의 주변 부분보다 얇은) 오목한 접시형 피쳐들, 및 복수의 작은 돌출부들 및 리세스들을 포함할 수도 있는, 울퉁불퉁한 피쳐들 (rough features) 을 포함하는, 다양한 형상들로 표명될 수도 있다. 피쳐들 내 불균일 형상들의 근본적인 원인들은 피쳐-투-피쳐 변화 (예를 들어, 1차 필드 효과들, 및 불균일 피쳐 내 플로우 순환들) 를 야기하는 많은 동일한 인자들을 포함한다. 프로세스는 피쳐 내 균일도를 개선하면서 금속의 일부분을 타깃 레벨까지 전기화학적으로 제거하는 동작 405로 이어진다. 발생되는 구조체는 피쳐의 형상이 개선되고 금속 충전물 (113) 이 타깃 레벨 (115) 로 평탄화된, 도 3c에 도시된다. 이어서 프로세스는 포토레지스트의 제거로 계속될 수도 있고, 평평한 평탄화된 상단 부분을 갖는 단일 필라 (113) 를 예시하는 도 3d에 도시된 구조체를 제공한다.

[0077] 다이 내 불균일도 및 피쳐 내 불균일도의 수학적 계산은 도 5a 및 도 5b에 각각 예시된다. 도 5a는 다이 내 (WID) 불균일도를 예시한다. 복수의 다이를 갖는 웨이퍼 상에서, 피쳐 높이들의 범위 (가장 높은 피쳐와 가장 낮은 피쳐 간 차) 가 다이 각각에 대해 계산되고, 2로 나뉜다. 기관 상의 모든 다이에 대한 이들 1/2 범위들의 평균은 WID 불균일도의 단위 (measure) 를 제공한다. 도 5b는 피쳐 내 (WIF) 불균일도의 계산을 예시한다. 복수의 피쳐들을 갖는 기관 상에서, 범위가 피쳐 각각에 대해 피쳐의 가장 두꺼운 부분과 피쳐의 가장 얇은 부분 간의 차로 계산된다. 이들 범위들의 평균이 피쳐 내 불균일도이다. 이들 계산들이 마스크의 제거 후에 피쳐들에 적용되는 것으로 도 5a 및 도 5b에 예시되지만, 마스크 제거 전에 불균일도를 유사하게 계산 및/또는 추

정할 수 있다는 것이 이해된다.

[0078] 유리하게, 본 명세서에 제공된 방법들은 다이 내 균일도만을 또는 피처 내 균일도만을 개선할 뿐만 아니라, 둘을 조합하여 개선하도록 채용될 수 있다. 예를 들어, 개발된 전기화학적 에칭 백 방법들은, 피처들 자체가 오목한 형상 또는 볼록한 형상 또는 울퉁불퉁한 표면과 같은, 두께 불규칙성들을 가질 수 있는, 상이한 높이들을 갖는 충전된 피처들로 기관들을 평탄화하도록 사용될 수 있다.

[0079] 또한, 본 명세서에 제공된 방법들은 웨이퍼 내 불균일도 (WIW) 를 개선하도록 사용될 수 있다. 일부 실시예들에서, 웨이퍼 기관의 특정한 영역들이 목표된 것보다 두껍거나 보다 얇은 전기도금을 경험할 수도 있다. 이는 웨이퍼에 걸친 시드 층 두께 및/또는 마스크 층 두께 변화들로 인해, 또는 보다 일반적으로 도금 프로세스 또는 도금 장치를 최적으로 설계할 때 부족하거나 제한된 능력으로 인해, 발생할 수도 있다. 이에 더하여, 이는 (통상적으로 웨이퍼 또는 기관의 에지에 위치된) 다이를 포함하는 기관들 및 피처들이 손실되거나 다이가 손실되거나 부분적으로 다이가 손실된 다이에 인접한 영역에서 발생할 수도 있다. 이 기하구조는 "로딩 효과들" 및 피처들이 손실된 영역들에 가깝게 보다 두꺼운 도금을 발생시킬 수도 있다. 방사상 및 방위각상 WIW 불균일도는 때때로 웨이퍼의 직경에 걸쳐, 주변부 둘레, 또는 전체 웨이퍼에 걸쳐 복수의 위치들에서 다이의 단일 피처 타입 상에서 측정된 두께 1/2 범위로 측정된다. 제공된 전기화학적 제거 방법들은 이들 경우들에서 전기도금된 금속의 균일도를 잇따라 개선할 수 있다. 일부 실시예들에서, 제공된 방법들은 2 % 미만의 WIF, 3 % 미만의 WID, 2 % 미만의 WIW 및 이들의 임의의 조합을 갖는 기관들을 제공하도록 사용될 수 있다.

[0080] 전기화학적 금속 제거 프로세스 조건들

[0081] 본 명세서에 제공된 전기화학적 금속 제거 프로세스는 금속 층들 (연속적 금속 층 및 불연속인 금속 층 모두)의 균일도를 개선하기 위해 구성되고, (연속적인 금속 층이 필드 상에 증착되기 전에 도금이 종료되면) 특히 불연속적인 노출된 금속 층을 갖는, 쓰루 마스크 도금된 피처들의 균일도를 개선하는데 특히 잘 맞다. 이러한 기관들은 노출된 금속의 영역들 및 노출된 유전체의 영역들 (예를 들어, 마스크, 예컨대 포토레지스트) 을 포함하고, 표면 상의 금속 층의 이 불연속성은 모두 전기도금을 위해 그리고 전기화학적 금속 제거를 위해 확실한 과제들을 나타낸다. 일부 실시예들에서, 본 명세서에 제공된 방법들은, 전기화학적 에칭 백 동안 균일도를 개선하기 위해 웨이퍼의 표면에서 전해질 유체 역학을 구성한다. 일부 실시예들에서, 이 방법들은 개선된 균일도를 위한 (기관에서 전위 및/또는 전류를 제어하는 것을 통해) 전기화학적 레짐을 구성한다. 일부 실시예들에서, 방법들은 에칭 백의 균일도를 개선하기 위해 전해질의 조성을 구성한다. 일부 실시예들에서, 방법들은, 많은 수의 웨이퍼 기관들 (예를 들어, 약 50 개 초과, 예컨대 약 100 내지 5000 개) 이 실질적으로 동일한 전해질을 사용하여 순차적으로 프로세싱될 수 있어서, 에칭 백의 웨이퍼-투-웨이퍼 재현성을 개선하도록, 전기화학적 금속 제거 장치의 연속적인 사용 동안 실질적으로 일정한 농도들에서 전해질 컴포넌트들을 유지하기 위해 제공된다. 방법들은 캐소드에 형성되거나 금속 제거 동안 캐소드 상으로 금속을 도금하는 수소의 격리, 제거 및 회석을 더 수반할 수도 있다. 방법들의 이들 특징들은 별도로 또는 서로 조합하여 사용될 수 있다.

[0082] 본 명세서에 제공된 바와 같은, 전기평탄화는 일반적으로 (연속적이거나 불연속적인) 노출된 금속 층을 갖는 기관의 작업 표면을 전기평탄화 장치에 담긴 전해질 내로 침지시키는 단계, 및 노출된 금속 층의 균일도를 개선하기 위한, 예를 들어, 다이 내 균일도, 웨이퍼 내 균일도 및/또는 피처 내 균일도를 개선하기 위한 프로세스 조건들을 구성하는 동안, 공식 (2) 로 도시된 바와 같이, 금속이 전해질 내로 전기화학적으로 용해되도록 기관을 양극성으로 바이어싱하는 단계를 수반한다. 기관은 기관의 도전성 부분에 연결되고 전력 공급부에 전기적으로 연결되는 전기적 콘택트들을 사용하여 양극성으로 바이어싱된다. 기관이 쓰루 마스크 피처들을 포함할 때, 유전체 마스크 층 아래에 놓인 도전성 연속적인 시드 층으로 콘택트들이 이뤄진다. 콘택트들은 통상적으로 (반드시 그러한 것은 아니지만) 기관의 주변부에서 이뤄진다. 전기평탄화 장치는 활성 캐소드, 또는 불활성 캐소드일 수 있는, 캐소드 대향 전극을 또한 포함할 것이다. 활성 캐소드들의 예들은 전해질 내 금속 이온들을 환원 시킴으로써 프로세스 동안 용이하게 도금가능한, 스테인리스 스틸, 철 또는 니켈 캐소드들을 포함한다. 예를 들어, 구리가 기관으로부터 제거되고 전해질 내로 용해될 때, 구리 금속 층은 활성 캐소드 상에 증착될 것이다. 불활성 캐소드에 대해, 환원 프로세스의 일부 또는 전부는 기관에 대한 전기평탄화 프로세스에 의해 제거될 금속의 환원, 예컨대 수용성 전해질의 수소 가스를 생성하기 위한 양성자 환원 이외의 전기화학적 반응을 발생시킨다. 애노드에서 기관 금속 제거 프로세스 동안 금속 증착 및/또는 수소 가스 방출이 캐소드에서 발생할 수 있다. 예를 들어, 제거된 금속이 구리일 때, 반응 (4) 및 반응 (5) 가 양극성으로 바이어싱된 기관에서 발생하고, 그리고 반응 (6) 내지 반응 (8) 이 캐소드에서 발생한다.

[0083] 애노드 반응들:



[0086] 캐소드 반응들:



[0090] 제공된 방법들의 일 실시예에 따라, 전해질의 횡단 플로우가 기관의 작업 표면과 콘택트하도록 금속 제거 동안 기관의 표면에서 전해질의 플로우가 구성된다. 전기화학적 에칭 백 동안 횡단 플로우의 사용은, 피쳐들로 그리고 피쳐들로부터 전해질의 대량 이송을 용이하게 하기 때문에, 에칭 백 동안 금속 층의 균일도를 개선하게 한다. 이 방법을 위한 이들 프로세스도가 도 6에 도시된다. 프로세스는 금속 층을 갖는 기관을 제공함으로써 601에서 시작된다. 이 방법은 연속적인 금속 층들 및 불연속적인 금속 층들을 갖는 기관들을 포함하는 다양한 기관들에 대해 일반적으로 사용될 수 있다. 그러나, 이는 기관이 노출된 금속 (불연속) 및 노출된 유전체 모두를 가지면, 그리고 금속 피쳐들이 예를 들어, 도 1b에 도시된 바와 같이, 연속적인 시드 층에 의해 노출된 유전체 밑에서 전기적으로 접속되면, 쓰루 마스크 도금된 피쳐들의 에칭 백을 위해 특히 유용하다. 이는 대체로 유전체 재료에 의해 분리된 피쳐들의 필드 로딩 및 노출 효과 차들의 피쳐 밀도 가변성의 우세 때문이다. (다마신 도금된 웨이퍼들에서 통상적인 것과 같이) 연속적으로 도전성이고 상호접속된 도금가능하거나 에칭가능한 필드의 일부인 리세스된 피쳐들은 필드 금속의 존재로 인해, 동일한 정도의 가변 전기장 농도들 또는 확산 노출시 가변성을 경험하지 않는다. 전체 전면 표면 상에서 발생하는 프로세스들을 사용하여, 피쳐들 사이에서 도금 또는 에칭이 동시에 발생한다. 유전체에 임베딩되고 서로 분리된 피쳐들은 조밀한 피쳐 농도 영역들과 보다 덜 조밀한 피쳐 농도 영역들 사이의 필드 및 환경 노출시 훨씬 보다 큰 정도의 대비를 갖는다. 쓰루 마스크 피쳐들의 에칭 백에 더하여 또는 조합하여, 횡단 플로우 실시예는 빠르고 공간적으로 균일한 제거 레이트들 (예를 들어, 적어도 약 5  $\mu\text{m}$ /분의 평균 금속 제거 레이트들)을 사용한 쓰루 레지스트 도금 및 에칭 백 그리고 이들 상황들에서 전해질 대량 이송에 대한 높은 수요로 인해 예를 들어, 약 100  $\mu\text{m}$ 보다 큰 폭들을 갖는), 보다 큰 피쳐들 및 (예를 들어, 2:1보다 큰 종횡비들을 갖는) 보다 높은 종횡비 피쳐들로부터의 에칭 백에 특히 유용하다.

[0091] 도 6을 다시 참조하면, 프로세스는 기관을 양극성으로 바이어싱하고 기관을 전해질 내로 침지시키는 603으로, 그리고 플로우, 바람직하게 공간적으로 균일한 플로우, 가장 바람직하게 균일한 전해질의 횡단 플로우를 제공하고, 기관과 콘택트 금속 층의 균일도를 개선하면서, 기관으로부터 금속을 전기화학적으로 제거하는 605로 이어진다. 전해질의 횡단 플로우는 기관의 작업 표면에 실질적으로 평행한 방향의 전해질의 플로우이다. 어떠한 특정한 모델 또는 이론에 얽매이지 않으면서, 금속 피쳐들이 유전체의 평면 아래로 리세스될 (예컨대 포토레지스트의 평면 아래에서 피쳐가 위로 도금되는 마스크된 쓰루 레지스트 도금이 채용된) 때, 표면 위의 영역에서 횡단 플로우는 마스크 개방 리세스된 캐비티들 내부에, 향상된 대량 이송 및 프로세싱 레이트들을 야기하는, 순환적인 세척 (circulatory irrigating) 플로우 패턴들을 생성한다고 여겨진다. 본 명세서에 제공된 전해질의 횡단 플로우는 기관의 회전 이외의 방법에 의해 제공된다. 플로우, 또한 바람직하게 보다 큰 정도의 회전의 원인이 되는, 회전 이외의 방법이 있어야 한다. 일반적으로, 회전-온리는 방사상으로 균일한 전달 플로우를 제공하지 않고, 예를 들어 기관의 중심을 가로질러 임의의 횡단 플로우를 제공하지 않고, 이는 웨이퍼 레벨 프로세스 균일도에 유해하다. 물론, 기관 회전은 횡단 플로우의 일부의 원인이 될 수도 있지만, 시간 평균 균일 플로우 필드를 생성하고 웨이퍼 주변 근처에서 플로우를 증가시키기 위해 주로 사용된다. 본 명세서에 제공된 방법들은 (기관 작업 표면 바로 근처 그리고 기관의 중심 점을 교차하는 기관 표면에 평행한 플로우 벡터를 지칭하는) 기관의 중심을 가로지르는 플로우 속도가 적어도 약 3 cm/초 (예를 들어, 적어도 약 5 cm/초, 적어도 약 10 cm/초, 또는 적어도 약 20 cm/초) 이도록 횡단 플로우를 제공한다. 일부 실시예들에서, 횡단 플로우는 전체 전기화학적 금속 제거 프로세스 동안 제공된다. 예를 들어, 일부 실시예들에서, 횡단 플로우는 전기화학적 금속 제거 프로세스가 수행되는 시간의 적어도 50 % 또는 적어도 80 % 동안 제공되어야 한다. 예를 들어, 일부 실시예들에서, 횡단 전해질 플로우는 패들 동작들의 방향들에서의 변화 간 짧은 유희 시간을 수반할 수도 있는 왕복 패들 메커니즘에 의해 생성될 수 있다.

[0092] 전해질의 횡단 플로우는 이로 제한되는 것은 아니지만, 전해질이 기관의 작업 표면에 실질적으로 평행한 방향에서 기관에 근접한 셀로 들어가도록 전해질의 측방향 주입; 다양한 플로우 방향전환 기법들을 사용한 전해질 플로우의 횡단 컴포넌트를 생성하거나 증가시키기 위해 플로우의 방향전환, 왕복 패들 또는 패들휠 운동과 같은, 이동하는 엘리먼트들을 사용하여 셀 내 횡단 플로우의 생성, 및 이들 접근방법들의 임의의 조합을 포함하는, 다양한 방법들을 사용하여 생성될 수 있다.

[0093] 도 7a는 횡단 플로우를 생성하는 플로우 방향전환 접근방법을 예시한다. 이 예에서, 전해질 플로우는 웨이퍼 기관을 향해 상향으로 지향된다. 전해질은 웨이퍼에 매우 근접하게 (예를 들어, 약 10 mm 내) 위치된 이온 저항성 이온 침투성 엘리먼트 (701) 를 통해 상향 운동으로 통과하고, 하단부에서 엘리먼트의 기관-대면 표면, 상단부 상의 웨이퍼의 작업 표면 및 측면들 상에서 플로우 방향전환 엘리먼트 (703) 의 벽들로 구획된 의사 챔버로 들어간다. 플로우 방향전환 엘리먼트의 벽은 엘리먼트의 원주를 따르고 일반적으로 화살표들로 나타낸 바와 같이, 전해질로 하여금 의사챔버를 나가게 하는 하나 이상의 개구부들을 갖는 벤팅 (vent) 영역을 갖는다. 벤팅 영역은 방위각적으로 비대칭적으로 위치되어, 엘리먼트로부터 방출되는 전해질 플로우의 웨이퍼의 중심점을 가로질러 0이 아닌 속도로 전해질의 횡단 플로우로의 방향전환을 발생시킨다.

[0094] 도 7b는 횡단 전해질 플로우가 측방향 전해질 주입과 플로우 방향전환의 조합을 사용하여 획득되는 일 예를 예시한다. 도 7b에 도시된 예에서와 같이, 전해질은 엘리먼트 (701) 를 통해 상향으로 흐르고 플로우 방향전환 엘리먼트 (703) 에 의해 횡단 플로우 내로 방향전환되지만, 이에 더하여 일반적으로 플로우 방향전환기의 벤팅 영역을 향한 방향으로 기관의 표면에 실질적으로 평행하게 전해질을 주입하는 전해질 주입 포트 (705) 가 있다.

[0095] 이들 예들은 횡단 플로우 생성의 예시들을 제공하지만, 횡단 플로우 생성을 위한 다른 방법들이 사용될 수 있다는 것이 이해된다. 예를 들어, 이온 저항성 이온 침투성 엘리먼트의 존재는 일부 실시예들에서 필요하지 않을 수도 있다.

[0096] 일부 실시예들에서, 횡단 플로우를 사용한 전기화학적 금속 제거 동안 웨이퍼를 회전시키는 것이 바람직하다. 회전은 금속 제거 과정 동안 (웨이퍼 상의 지점이 기준 지점으로 취해지면) 횡단 플로우 벡터 방향을 변화시키고 따라서 피처 내 균일도를 개선할 것이다. 회전 레이트는 바람직하게 느려야 하고, 일부 실시예들에서, 각회전 레이트는 기관의 에지 접선의 선형 속도  $V_0$  가 기관의 에지에서 횡단 플로우의 레이트를 초과하지 않도록 해야 한다는 것을 알게 되었다. 선형 속도는 공식 (9) 에 의해 각회전 레이트에 관련된다.

$$V_0 = \pi D \omega \tag{9}$$

[0098] 여기서 D는 기관의 직경 (예를 들어, 30 cm) 이고  $\omega$ 는 각회전 레이트 (초 당 회전 분율) 이다. 예를 들어, 에지를 가로질러 횡단 플로우 레이트가 10 cm/초이고 웨이퍼가 직경으로 30 cm이면, 각회전 레이트가  $\omega < 10 / (\pi \times 30) = 0.106$  초 당 회전보다 작거나 약 6.4 rpm (rotations per minute) 보다 작아야 한다. 바람직하게, 각회전 레이트는 실질적으로 각회전 레이트가 웨이퍼 에지 및 횡단 전해질 플로우의 상대적인 선형 속도들에 상당한 원인을 제공하지 않도록, 이러한 방식으로 도출된 레이트, 상기 예에서 예를 들어, 2 rpm 보다 작아야 한다. 웨이퍼 회전 레이트는 일부 예들에서, 약 0.5 내지 30 rpm, 예컨대 약 0.5 내지 12 rpm이다.

[0099] 전해질 조성

[0100] 금속 제거 동안 사용되는 전해질은 통상적으로 산, 바람직하게 고점도에 대한 완충제를 갖는 산 (예를 들어, 약 4 cP보다 큰 점도), 예컨대 인산 ( $H_3PO_4$ ), HEDP (1-hydroxyethylidene-1,1 diphosphonic acid), 및/또는 알칸술폰산 (alkanesulfonic acid) (예를 들어, 메탄술폰산, 에탄술폰산 또는 프로판술폰산) 을 함유하는 전기적으로 도전성 액체이다. 전해질은 이들 산들 각각의 혼합물들뿐만 아니라 황산 또는 아세트산과 같은 다른 산들과의 혼합물을 함유할 수도 있다. 일부 실시예들에서, 글리세롤 또는 에틸렌 글리콜과 같은 비산성 점도 농조화제 (thickening agent) 가 전해질에 사용될 수 있다. 메탄술폰산의 농축된 용액들이 특정한 금속들, 예컨대 주석, 은, 납 및 이들 금속들의 합금들, 예를 들어, SnAg 합금들의 제거 프로세싱에 특히 유리하다는 것을 알게 되었다. 다양한 산들이 사용될 수도 있지만, 구리, 니켈, 및 코발트를 전기화학적으로 제거하기 위해 인산 및 HEDP 가 바람직하고, 이는 이들의 저비용 때문에 그리고 이들 산들의 사용이 전기화학적 금속 제거 동안 용액으로부터 금속성 구리, 니켈 또는 코발트 입자들의 석출을 최소화하거나 발생시키지 않기 때문이다. 반대로, 예를 들어, 전기화학적 구리 제거 동안 황산의 사용은 + 1 상태,  $Cu^+$  로만 금속의 산화 및  $Cu^{2+}$  및  $Cu^0$  금속성 입자들로 제일 구리 이온 (cuprous ion) 의 후속 불균화 (disproportionation) 로 인해 형성되는 것으로 여겨지는, 상당

한 양의 금속성 구리 입자들의 형성을 발생시킬 수 있다. 입자 형성은 기관 및 다른 장비 상에 결합성 및 프로세스 어려움들을 야기할 수 있고, 바람직하게 회피되어야 한다. 점성 제거 전해질은 킬레이트제들 (chelating agents), 예를 들어, 유기 인산염들을 포함하는 착화제들을 포함할 수도 있다.

[0101] 일반적으로, 전해질 내 인산 및/또는 HEDP와 조합하여 사용될 수 있는 산들은 황산, 메탄술폰산, 아세트산, 과염소산, 등을 포함한다. 이들 산들의 혼합물들이 또한 사용될 수 있다. 이들 산들은 니켈, 코발트, 주석은 합금들, 등과 같은 구리 이외의 금속들을 제거하는데 보다 적합하다. 전해질의 산 농도 및 용액의 점도는 바람직하게 높아야 한다. 예를 들어, 일부 실시예들에서, 전해질은 중량으로 40 % 초과, 예컨대 중량으로 45 % 초과, 예를 들어, 중량으로 약 40 내지 65 %의 농도의 인산을 함유하고 전해질의 점도는 약 4 cP 초과, 예컨대 5 cP이다.

[0102] 글리세롤, 프로필렌 글리콜 및 에틸렌 글리콜과 같은 특정한 글리콜류, 및 다양한 다른 수용성 유기 화합물 및 점성 화합물이 다양한 잠재적으로 적합한 전해질들에서 고 점도 생성 염기성 용매 또는 첨가제로서 사용될 수 있다. 이들 재료들은 도전성이 아니고 통상적으로 물과 염 또는 약 산과의 조합으로 사용된다. 이러한 용액들은 이로 제한되는 것은 아니지만, (착화제 및 킬레이트제를 함께 포함하는) 약한 산성 (pH > 1) 또는 비산성 전해질 용액들이 선호되는 적용예들에 주로 유용하다. 이러한 부류의 전해질의 다른 엘리먼트들은 도전성 산들 또는 염들 (예를 들어, 술폰산, 나트륨 또는 암모늄 설페이트, 나트륨 티오설페이트, 나트륨 테트라플루오로보레이트) 을 포함하고 Pd, Pt, Ag, Rh, Ru, Ir, 및 Au와 같은 금속들을 예칭하는데 유용하다.

[0103] 일부 실시예들에서, 전해질 조성은 점도가 금속 이온 농도의 상승으로 급격하고 상당히 상승하도록 선택된다 (예를 들어, 금속 이온 함량의 2 배 상승마다 20 % 초과, 예를 들어 30 % 초과 상승들). 전기화학적 금속 제거가 진행됨에 따라, 전해질 내 금속 이온의 농도는 기관의 작업 표면 근방에서 상승할 것이다. 전해질이 이 층의 점도가 또한 금속 이온 농도의 상승과 함께 상승하도록 구성되면, 점도와 열확산성 간 관계에 관해 상기 논의된 바와 같이, 표면 근방의 이 층에서의 확산이 눈에 띄게 감소될 것이고 프로세스는 상이한 깊이들 또는 높이들의 피처들 내 그리고 피처들 간 보다 우수한 균일도를 야기할 것이다.

[0104] 분자의 확산 계수와 점도 간 관계는 Stokes-Einstein 공식 (10) 으로 주어지고,  $D$ 는 확산 계수이고,  $k_B$ 는 Boltzmann 상수이고,  $T$ 는 온도이고,  $\mu$ 는 용액의 역학 점도 (시간에 따른 길이 제곱의 단위) 이고, 그리고  $r$ 은 원자의 수화된 원자 반경이다.

[0105] 
$$D = \frac{k_B T}{6\pi\mu r} \tag{10}$$

[0106] 따라서, 점도가 상승함에 따라, 확산은 공식 (11) 에 따라 느려진다.

[0107] 
$$D(T) \propto \frac{T}{\mu(T)} \tag{11}$$

[0108] 특정한 이론에 얽매이지 않으면서, 연마된 금속의 농도와 함께 점도가 상승하는 용액에서 전기연마가 수행될 때, 확산 레이트는 대량 이송 제한 층이 금속 표면과의 계면 근방의 전해질에서 형성되어, 연마 프로세스의 대량 이송 레이트를 제한할 때까지, 금속 표면 근방의 금속 함량을 상승시키는 것과 함께 감소된다고 여겨진다. 대량 이송 층은 또한 공간의 보다 덜 노출된 영역 및 한정된 영역들에서 보다 완전히 또는 효과적으로 형성된다. 본 명세서에 기술된 인산 및 HEDP 기반 전해질들은 금속 농도 종속 점도 변화 요건을 충족한다.

[0109] 많은 실시예들에서 금속 제거 프로세스 동안 전해질의 타겟 점도는 바람직하게 적어도 약 4 cp, 예컨대 약 5 내지 12 cp이다. 보다 높은 점도들 (예를 들어, 7 내지 12 cp) 이 일부 실시예들에서, 보다 적은 피처들 (예컨대 약 100  $\mu\text{m}$  미만, 예를 들어, 2 내지 60  $\mu\text{m}$ 의 폭들을 갖는 피처들) 의 전기평탄화를 위해 그리고/또는 피처 내 균일도를 개선하기 위해 바람직하다. 상대적으로 보다 낮은 점도들 (예를 들어, 4 내지 7 cp) 은 특히 보다 높은 금속 제거 레이트가 목표될 때, 보다 큰 피처들의 전기평탄화 동안 사용될 수 있다.

[0110] 일부 실시예들에서, 금속 제거 프로세스의 시작시, 전해질이 실질적으로 금속-프리이지만, 금속 제거 프로세스 각각의 시작으로부터 전해질의 일부로서 제거되는 금속의 금속 이온들을 포함하는 것이 유리하다는 것을 알게 되었다. 금속 이온들이 프로세스의 시작시 포함되면, 프로세스의 시작시 금속 이온 농도 (상기 논의 및 공식들을 통해 연결된 바와 같이 연관된 점도 및 확산 계수들) 의 큰 변동이 방지될 수 있기 때문에 프로세스의 안정성 및 재현성은 보다 크다. 이는 전해질의 조성이 일 기관 상에서 그리고 잇따라 프로세싱된 기관들 상에서 금속 제거 과정 동안 실질적으로 일정하게 유지되는, 실시예들에 대해 특히 적합하다. 더욱이, 금속이 금속 제거

프로세스의 시작시 포함되지 않으면, 목표된 전기연마 조건들에 도달하기 위해 보다 긴 시간이 걸릴 수도 있다. 금속-함유 전해질을 활용하는 프로세스 흐름은 도 8에 도시된 도면에 의해 예시된다. 프로세스는 노출된 금속 층을 갖는 기판을 제공함으로써 801에서 시작된다. 본 명세서에 기술된 바와 같이 이로 제한되는 것은 아니지만, 쓰루 마스크 피쳐들을 갖는 기판들을 포함하여 다양한 기판들이 사용될 수 있다. 상대적으로 보다 작은 피쳐들을 갖는 기판들, 및 피쳐 내 균일도 개선을 필요로 하는 기판들이 이 방법으로부터 특히 유리하다. 803에서, 기판은 양극성으로 바이어싱되고 제거가 목표되는 금속 이온들을 함유하는 전해질 내로 침지된다. 예를 들어, 기판이 전기평탄화되어야 하는 구리 층을 가지면, 전해질은 구리 이온들을 함유할 것이고; 제거될 금속이 니켈이면, 전해질은 니켈 이온들 등을 함유할 것이다. 일부 실시예들에서, 구리 제거의 시작시 (기판 침지시), 구리 이온들의 농도는 약 0.1 내지 2 moles/L의 범위 내이고, 보다 바람직하게 약 0.2 내지 1.5 moles/L의 범위 내이다. 일 실시예에서 전해질은 (이인산염 (biphosphate) 과 같은 모든 타입들의 인산염들을 포함하는) 구리 (II) 인산염 및 인산의 수용액으로 본질적으로 구성되거나 함유한다. 또 다른 구현예에서 전해질은 HEDP의 구리 염 및 HEDP의 수용액으로 본질적으로 구성되거나 함유한다. 일부 구현예들에서, 전해질은 금속 옥사이드 또는 하이드록사이드, 예를 들어 구리 (II) 옥사이드 또는 구리 (II) 하이드록사이드를 산에 (예를 들어, 인산에) 용해시킴으로써 준비된다. 예를 들어, 구리 인산염 용액은 수용성 인산에 구리 (II) 하이드록사이드를 용해시킴으로써 준비될 수 있다. 산은 산의 금속염 및 물을 형성하기 위해 옥사이드 또는 하이드록사이드와 반응한다. 일부 실시예들에서, 전해질을 준비하는 방법은 산에 금속 옥사이드 및/또는 하이드록사이드 (예를 들어, 구리 옥사이드 또는 구리 하이드록사이드) 를 용해하는 단계, 및 이어서 보다 농축된 산과 형성된 용액을 조합하는 단계를 포함한다. 예를 들어, 구리 옥사이드 및/또는 하이드록사이드는 희석된 인산에 용해될 수도 있고, 이어서 보다 농축된 인산과 조합될 수도 있다. 다음에, 메탄술폰산, 클로라이드, 및 도금 억제제가 선택 가능하게 첨가될 수도 있다.

[0111] 특히, 전해질로부터 금속 이온들을 환원하도록 구성된 캐소드를 활용하는 일부 실시예들에서, 전해질은 폴리알킬렌 옥사이드들 부류로부터 또는 폴리알킬렌 글리콜들 부류로부터 의 화합물과 같은 도금 억제제를 포함한다. 예를 들어, 전해질은 치환되거나 치환되지 않은 폴리에틸렌 옥사이드 및/또는 폴리 에틸렌 글리콜을 포함할 수도 있다. 이들 첨가제들은 캐소드 상에 증착된 금속 층의 모폴로지 (morphology) 를 개선한다. 또한, 모폴로지는 30 g/L보다 높은 구리 농도 (구리 이온 농도를 참조) 및 625 g/L보다 높은 농도의 인산을 갖는 전해질들과 같은 매우 농축된 전해질들을 사용하여 개선될 수 있다. 일부 실시예들에서, 과포화된 전해질들이 사용될 수도 있다. 일단 기판이 전해질 내로 침지되면, 805로 도시된 바와 같이, 전기화학적 금속 제거 프로세스가 진행되고, 금속 층의 균일도가 개선된다. 일부 실시예들에서, 전해질 내 구리 농도는 전체 금속 제거 프로세스 동안 0.1 내지 2 moles/L 범위 내에 속한다. 일부 실시예들에서, 프로세스는 본 명세서에 기술된 바와 같이, 전해질 내 금속 이온들의 농도가 복수의 웨이퍼들의 프로세싱 사이에 그리고 금속 제거 프로세스 내내 실질적으로 일정한 레벨로 유지되도록 제어된다.

[0112] 금속 제거 조건들을 조절하도록 사용될 수 있는 또 다른 파라미터는 전해질 온도이다. 온도의 변화들은 이질적인 (heterogeneous) 반응 프로세스들뿐만 아니라 전해질의 속성들 (예를 들어, 전도도 및 점도) 모두를 변화시킨다. 온도는 일부 실시예들에서, 약 20 내지 약 45 °C 범위이다. 일부 실시예들에서, 약 25 °C보다 큰 온도로 가열된 전해질을 사용하여 금속 제거를 수행하는 것이 바람직하다. 예를 들어, 일부 실시예들에서, 프로세스는 약 27 내지 40 °C의 범위의 전해질 온도로 수행된다. 보다 높은 온도는 (프로세스가 개방 분위기 조건에서 동작된다면) 보다 높은 전기에칭 레이트 및 연마 레이트를 발생시킬 수 있고, 또한 보다 높은 물 증발 레이트들을 발생시킬 수 있다. 웨이퍼들은 보통 도금 셀 및 욕으로 들어가기 전에 사전-웨팅되기 (pre-wet) 때문에, 그리고 웨이퍼들은 통상적으로 프로세싱 후에 린싱되기 때문에 그리고 린싱수 중 일부가 린싱 동안 셀 및 욕 내로 들어갈 수 있기 때문에, 다른 프로세스들에 의한 물 흡수 레이트보다 높은 증발 레이트가 유리하다. 웨이퍼의 사전-웨팅은 또한 전기에칭/전기연마 전해질과 동일하거나 유사한 조성을 갖는 사전-웨팅 액체를 사용하여 수행될 수 있고, 프로세싱 전해질로의 물 유입을 최소화한다. 보다 높은 온도에서 프로세싱하는 것은 유입되는 물로 하여금 첨가되는 것보다 빠르게 제거되게 할 수 있고, 물 함량 변화들을 주기적으로 측정 (또는 계산 및 예측) 하고, 그리고 욕/셀로 물을 주기적으로 첨가함으로써 목표된 한계들 내의 물 함량을 유지하는 프로세스에 채용될 수 있다.

[0113] 표 1은 쓰루 마스크 피쳐들을 갖는 기판 상의 균일도를 개선하도록 사용되는 전해질 조성들 및 온도들의 몇몇 예들을 제공한다.

표 1

피처 직경, $\mu\text{m}$	타깃 점도 (cP)	타깃 인산 농도 (wt%)	타깃 $\text{Cu}^{2+}$ 농도 (wt%)	타깃 온도 ( $^{\circ}\text{C}$ )
30 - 50	11	48	60	30
100 - 300	5	48	60	45
100 - 300	6	60	0	45

[0114]

[0115]

많은 실시예들에서, 금속 제거 동안 사용되는 전해질은 전기도금 동안 사용되는 전해질과 실질적으로 상이하다. 예를 들어, 일부 경우들에서 전기도금은 황산과 같은 산, 구리 술페이트와 같은 금속 이온들, 및 억제제들 (예를 들어, 약 1000의 평균 분자량의 폴리에틸렌 글리콜), 평탄화제들 (예를 들어, 폴리아민 평탄화제 예를 들어 4원소 폴리아민), 가속화제들 (예컨대 비스(소듐설풜포프로필)디설파이드 (bis(sodiumsulfofpropyl)disulfide)) 또는 이들의 조합과 같은 하나 이상의 첨가제들을 포함하는 전기도금 전해질을 사용하여 기판 상에서 수행되고, 전기도금은 전기평탄화 단계가 이어지고, 일부 경우들에서 전기평탄화 전해질은 어떠한 첨가제들도 포함하지 않는다. 일부 실시예들에서, 전기도금 및 전기평탄화 동안 사용된 1차 타입의 산은 상이하고, 또는 도금에 사용된 산 (예를 들어, 황산) 은 전기평탄화시 완전히 부재된다. 동일한 1차 산이 도금 전해질 및 전기평탄화 전해질 모두에 존재하는 (예를 들어, 메탄술폰산이 도금 및 전기평탄화 모두를 위한 전해질들에 사용됨) 일부 실시예들에서, 도금 용액 내 산의 농도는 중량으로 20 % 미만, 예를 들어 중량으로 15 %, 전기평탄화 전해질 내 산의 농도는 통상적으로 중량으로 45 % 초과, 예를 들어, 중량으로 50 % 이상이다. 매우 농축된 산 용액들이 보다 낮은 산 농도들을 갖는 용액들보다 낮은 도전성들을 가질 수 있다. 최대 전도도에 대응하는 산의 농도들은 산의 본질에 따라 가변한다. 매우 균일한 도금을 달성하기 위해, 통상적으로 최대 전도도 및 가장 큰 첨가제 효과 및 안정성을 갖는 용액을 사용하는 것이 바람직하다. 높은 농도 산 용액들은 보다 낮은 전도도를 가질 수 있고 유기 도금 첨가제를 신속하게 분해할 수 있다. 일 구현예에서, 전기도금은 황산 및/또는 메탄술폰산을 함유하고, 표면 평탄화 첨가제들 (억제제들 화합물 및/또는 평탄화제들 화합물) 을 함유하는 전해질에서 수행되고, 주 산들로서 인산 및/또는 HEDP를 함유하는 전해질에서 전기평탄화가 이어진다. 또 다른 구현예에서, 주석 또는 주석 합금 (예를 들어, SnAg, PbSn) 의 납땜 막이 주석 메탄술폰네이트 (30 내지 70 g/L) 을 더 함유하고 도금 첨가제들, 및 납땜을 함유하는, 메탄술폰산 전해질 (100 내지 200 g/L) 에서 도금되고, 전기평탄화는 또한 주석 메탄술폰네이트 (30 내지 70 g/L) 를 함유하고 실질적으로 첨가제 프리인, 메탄술폰산 전해질 (40 내지 65 wt %) 에서 수행된다.

[0116]

전기에칭 레짐 및 전기연마 레짐

[0117]

전기화학적 금속 제거는, 각각 고유한 프로세스 거동들 및 특징들 및 상대적인 금속 제거 레이트들에 대한 효과를 갖는, 2 개의 별개의 전기화학적 레짐들에서 수행될 수 있다는 것을 알게 되었다. 이 레짐들은 본 명세서에서 전기에칭 및 전기연마로 참조된다.

[0118]

전기에칭 레짐에서, 금속 제거 레이트들은 전해질 내 오믹 저항들에 의해; 즉, 전해질 내 저항 및 전기장의 연관된 공간적 분포로 인해 전류 분포를 자체적으로 배열하는 방법에 의해, 주로 통제된다. 표면 반응 저항들 및 대량 이송 (대류) 저항들은 이 레짐의 인자들을 결정하지 않는다. 따라서, 예를 들어, 전기에칭 레짐에서 보다 노출되는 피처들은 보다 많은 수의 이들로부터 전해질로부터 방출되는 3차원 전류 경로들을 갖고, 보다 낮은 이온 저항을 갖고, 따라서 보다 큰 이온 전류를 경험하고, (예를 들어, 다수의 다른 피처들 근처에서) 보다 큰 이

은 저항 및 보다 작은 이온 전류를 경험하는 것보다 빠른 레이트들로 에칭될 것이다. 이는 캐소드 (901) 에 노출된 3 개의 금속-충진된 쓰루 마스크 피쳐들 (903, 905, 및 907) 을 갖는 기관의 일부분의 2차원 투사도를 도시하는 도 9a에 예시된다. 전기에칭 레짐에서, 보다 고립된 피쳐 (903) 는 보다 조밀한 피쳐들 (905 및 907) 보다 큰 이온 전류 (인접한 라인들의 세트 각각 사이에서 공간 각각에서 흐르는 양의 전류의 양이 동일한, 경로 및 크기가 라인들로 개략적으로 도시됨) 를 경험할 것이고, 이들 피쳐들보다 큰 레이트로 에칭될 것이다. 전기에칭을 위한 전류 분포를 결정시 1차 인자는 상대적인 피쳐 공간 분포이지만, 주어진 피쳐가 보다 리세스될 때, 이 피쳐에 대한 총 이온 저항의 대부분이 마스크-전해질 경계 909의 평면 아래에 그리고 피쳐의 리세스 내에 놓이기 때문에, 전기에칭 레이트 및 상대적인 에칭 레이트들이 피쳐 내 금속 리세스의 깊이에서 변화할 수 있다는 것을 주의해야 할 것이다. 어떠한 특정한 모델 및 이론에 얽매이지 않으면서, 일반적으로 전기에칭 레이트는 피쳐의 깊이가 폭의 약 1/2 이하 (1:2보다 작은 종횡비) 인 한, 실질적으로 일정하고 다른 피쳐들에 상대적으로 근접한 피쳐에 종속된다. 많은 관심 있는 경우들에서, 피쳐들은 이들 물리적 제약들 하에서 프로세싱된다. 조건부로, 약 1:1보다 작은 종횡비에서 에칭이 발생하는 많은 예들에서, 금속이 제거될 때 피쳐가 점점 더 깊어지더라도, 선택된 피쳐의 에칭 레이트는 전기에칭 프로세스 내내 실질적으로 일정하게 유지될 것이다. 예를 들어, 도 9a에 도시된 기관을 참조하면, 전기에칭 레짐에서 고립된 피쳐 (903) 에 대한 에칭 레이트는, 훨씬 보다 덜 고립된 피쳐 (907) 에 대한 에칭 레이트보다 큰, 보다 덜 고립된 피쳐 (905) 에 대한 에칭 레이트보다 클 것이고, 피쳐 각각에 대한 에칭 레이트는 실질적으로 일정하다.

[0119] 전기연마 레짐은 높은 점성 막의 형성과 관련된 대량 이송 제한들 및 피쳐-전해질 계면에 형성된 연관된 대량 이송 저항 층에 의해 그리고 충분히 높은 전위들 및 적합한 대류 조건들에서 피쳐들 리세스에서 주로 통제된다. 전기연마 레짐에서 금속 제거 레이트는, 인가된 전위 또는 피쳐로 그리고 피쳐 주변의 전해질 내 전기장 분포에 상당히 종속되는 것이 아니라, 특정한 피쳐의 대량 이송 제한 확산 및 대류 프로세스들에 노출에 종속된다. 따라서, 전기연마 레짐에서, 보다 노출되는 보다 덜 리세스된 피쳐들의 금속 제거 레이트는 보다 리세스되고, 보다 덜 노출된 피쳐들에서보다 클 수 있다. 또한, 단일 피쳐 내에서, 피쳐의 보다 두껍고 (보다 높게 놓인), 보다 노출된 부분들은 일부 실시예들에서, 상대적으로 보다 박형 (보다 낮게 놓인) 부분들보다 큰 금속 제거 레이트들을 경험한다. 상대적으로 잘 노출된 피쳐의 전기연마가 안정한 금속 제거 레이트에서 발생할 수 있지만, 전기연마가 피쳐가 상당히 보다 덜 노출될 때까지 계속되면, 피쳐로부터 금속 제거 레이트는 감소된다. 따라서, 일부 실시예들에서, 전기연마는 피쳐 또는 피쳐 내 돌출부로부터 금속을 전기화학적으로 제거하는 단계를 포함하고, 이 특정한 엘리먼트로부터의 금속 제거 레이트는 전기연마 프로세스의 종료를 향한 것보다 전기연마의 시작시 보다 크다. 전기연마 제거 레이트들은, 예를 들어, 도 9b 및 도 9c를 참조하여 예시될 수 있다. 도 9b는 전기연마 전 기관의 개략적인 단면도를 예시하고, 기관은 3 개의 쓰루 마스크 피쳐들 (913, 915, 및 917) 을 갖는다. 이 예에서, 피쳐 (913) 는 가장 높이 놓인, 가장 두꺼운 피쳐이고; 피쳐 (915) 는 피쳐 (917) 보다 얇고, 그리고 피쳐 (913) 는 모든 3 개의 피쳐들에서 가장 얇고 가장 낮게 놓인 피쳐이다. 피쳐들은 또한 보다 두꺼운 중심부 및 예지들에서 보다 얇은 부분들을 갖는, 돔형이다. 전기연마 레짐에서, 가장 높게 놓인 피쳐 (913) 로부터 금속 제거 레이트는 처음에 보다 낮게 놓인 피쳐 (915) 로부터 제거 레이트보다 클 수 있고, 결국 가장 낮게 놓인 피쳐 (917) 로부터 제거 레이트보다 클 수 있다. 전기연마가 진행되고, 피쳐들이 점점 보다 깊어지고 보다 덜 노출됨에 따라, 금속 제거 레이트들은 감소할 것이고, 피쳐 높이 차의 감소 그리고 결과적으로 평탄화를 발생시킬 것이다. 또한, 돔 형상은, 돔의 보다 노출된 중심 부분이 측면들 근방의 돔의 보다 덜 노출된 보다 낮게 놓인 부분들보다 높은 레이트로 에칭할 것이기 때문에 전기연마에 의해 또한 감소된다. 전기연마 결과로서, 피쳐들 사이의 두께 차들은 감소되고 피쳐 내 형상은 실질적으로 보다 편평해지는, 도 2c에 도시된 구조체가 획득될 수도 있다.

[0120] 전기연마는 전기에칭보다 피쳐 노출 및 이온 전류 분위기에 상당히 보다 덜 민감하고, 보다 덜 리세스된 피쳐 (가장 고립된 피쳐가 아니더라도) 로부터 금속 제거로 하여금 보다 더 리세스된 피쳐로부터보다 빠른 레이트로 발생하게 한다는 것을 주의한다. (도 9b에 도시된 바와 같이) 보다 리세스된 피쳐가 보다 고립된 피쳐이면, 제거 레이트들의 이러한 추세는 전기에칭 레짐에서 가능하지 않을 것이다 (전기에칭시 가장 적게 리세스되는 피쳐일 필요는 없지만, 보다 빠르게 에칭하는 고립된 피쳐이다). 그러나, 전기연마는 기관들 모두를 평탄화하도록 계속해서 사용될 수 있고, 고립된 피쳐가 (도 9b에 도시된 바와 같이) 다른 피쳐들보다 보다 리세스되고 (보다 낮게 놓이고), 고립된 피쳐는 (도 9a에 도시된 기관에서와 같이) 다른 피쳐들보다 덜 리세스된다 (보다 높이 놓인다). 또한, 전기연마 레짐에서 금속 제거는 일반적으로 전기에칭 레짐에서 금속 제거보다 평활하고 편평한 금속 피쳐 표면을 제공한다는 것을 알게 되었다.

[0121] 전기연마 레짐 및 전기에칭 레짐이 상이한 타입들의 (예를 들어, 피쳐 내, 다이 내 그리고 웨이퍼 내) 균일도를 개선하기 위한, 피쳐 표면 거칠기를 감소시키기 위한, 평탄화 레이트들을 최적화하기 위한, 그리고 결과적으로

기관 프로세싱 쓰루풋을 개선하기 위한, 고유한 톨들의 세트를 제공한다. 일부 실시예들에서, 금속 제거는 프로세스가 특정한 레짐이게 구성되도록 수행된다. 전기에칭 및 전기연마는 발생하는 전위가 상이하고, 전위는 전기화학적 금속 제거 동안 기관 전위를 참조한다. 전기에칭은 기관 전위가 금속 제거 동안 임계 전위 아래 (바람직하게 적어도 50 mV, 예컨대 임계 전위 아래 100 mV) 로 유지될 때 발생하고, 그리고 전기연마는 기관 전위가 금속 제거 동안 임계 전위 위 (바람직하게 적어도 100 mV, 예컨대 임계 전위 위 200 mV) 로 유지될 때 발생하고, 임계 전위는 본 명세서에 기술된 바와 같이 결정될 수 있다. 어떠한 특정한 모델 또는 이론에 얽매이지 않으면서, 발생할 전기연마에 대해, 대량 이송을 억제하는 레지스티브 막을 전해질 내 금속 함량을 상승시키면서 확산 계수의 신속한 감소로 인해 계면 근방에 형성하도록 충분한 금속 제거 레이트를 구동해야 한다 (따라서 충분히 큰 전위를 인가한다) 고 여겨진다. 임계 전위는 기관 상의 피처들의 분포, 전해질 화학물질, 및 횡단 전해질 플로우의 레이트에 종속될 수 있지만, 프로세싱될 기관과 유사한 기관들로부터 획득된 데이터에 기초하여 추정될 수 있고, 예상된 프로세싱 조건들과 유사한 조건들 하에서 처리될 수 있다는 것을 주의한다. 이는 프로세싱될 기관 상의 피처들의 분포와 동일한 피처 분포를 갖는 기관을 사용하여 보다 정밀하게 결정될 수 있고, 임계 전위 결정을 위해 사용된 기관은 프로세싱될 기관에 대해 예상된 것과 동일한 조건들 하에서 처리된다. 전기에칭 또는 전기연마를 수행할 때, 임계 전위를 알아 차리고, 예를 들어, 기준 전극을 사용하여 전위를 모니터링함으로써, 목표된 레짐의 프로세스를 수행하기 위한 단계들을 취한다는 것을 이해한다. 웨이퍼 표면 또는 셀의 일 지점에 가깝게 위치한 기준 전극을 갖는 것이 유용하고, 웨이퍼 표면으로 (예를 들어, 웨이퍼로부터 또는 웨이퍼로 전류가 거의 또는 전혀 흐르지 않는 평면에서) 전압 강하가 작다. 그러나, 전기도금 또는 전기연마를 수행하는 단계는 본질적으로 임계 전위를 결정하는 단계를 수반하지 않는다. 임계 전위는 작성되거나 프로그래밍된 인스트럭션들의 형태로 사용자에게 제공될 수 있고, 또는 본 명세서에 제공된 추정, 계산 모델, 및/또는 결정 방법들을 사용하거나 또 다른 적합한 방법에 의해, 금속 제거 전에 사용자 또는 서비스 제공자에 의해 결정되거나 추정될 수 있다.

[0122] 도 10은 임계 전위를 추정하기 위해 사용될 수 있는 전류-전압 플롯을 예시한다. 에칭 레짐 및 연마 레짐은 전극 (웨이퍼)/전해질 시스템의 전류-전압 (I/V) 거동을 검토함으로써 도 10으로부터 식별될 수 있다. 에칭 레짐은 전해질 내 특정한 금속 (예를 들어, 구리) 평형 전위의 양극화를 시작하는 레짐이다. 이 레짐에서 전류는 인가된 전위에 따라 상승한다 (이 경우는 도 10에 선형으로 도시됨). 또한 전위의 상승들은 연마 레짐으로 전이를 야기한다. 연마 레짐은 전류가 인가된 전위들의 범위 (예를 들어, 500 mV) 를 넘어 실질적으로 일정하게 유지되는 레짐이다. 임계 전위는 2 개의 접선 라인들의 교차에 대응하는 전위로서 추정될 수 있고, 제 1 접선은 전류 정체 (plateau) 영역으로 도출되고, 제 2 접선은 빠른 전류 성장 영역으로 도출된다.

[0123] 에칭 레짐과 폴리시 레짐 사이의 계면에서, 때때로 (전압 램핑 레이트에 종속되는) 전류의 피크에 동반되는, 작은 전이 영역이 있을 수도 있다. 이 피크의 사이즈 및 폭은 전위 단차들의 시퀀스에서 전압 램핑 레이트 또는 시간에 종속될 수 있다. 연마 레짐 이상의 전압에서, 전해질로부터 산소 방출이 시작되고 전압을 사용하여 전류를 다시 상승시키게 한다. 전위를 연속적으로 스위핑하는 것에 더하여, 도 10에 도시된 곡선은, 예를 들어, 일련의 웨이퍼들로부터 금속을 전기화학적으로 제거하고, 웨이퍼 각각은 미리 결정된 전압에서 프로세싱하고, 발생하는 전류들을 측정하고, 그리고 일련의 웨이퍼에 대해 전압-전류 관계를 플롯팅함으로써 구성될 수 있다.

[0124] 이전에 언급된 바와 같이, 임계 전위는 전해질 조성뿐만 아니라, 전해질 온도 및 전해질의 횡단 플로우 레이트에 종속된다. 도 11은 임계 전위가 횡단 플로우 레이트를 변화시킴으로써 변화되는 방법을 예시한다. 도 11은 유일한 차이는 횡단 플로우 레이트인, 동일한 조건들 하에서 프로세싱될 기관들에 대한 3 개의 I-V 곡선들을 예시한다. 횡단 플로우 레이트가 곡선 (a) 로부터 곡선 (b) 로 그리고 곡선 (c) 상승할 때, 임계 전위는 보다 높은 값들로 시프팅한다. 연마 전류는 플로우 레이트를 상승시키면서 상승한다는 것을 또한 주의한다. 보다 높은 플로우를 사용하면, 확산-저항 막의 상부 부분으로부터 재료가 보다 신속하게 제거되고, 따라서 막은 일반적으로 보다 박형이고 보다 덜 저항성이 된다고 여겨진다. 일부 실시예들에서, 전해질 횡단 플로우의 변화들을 사용하여 에칭 레짐과 연마 레짐 간 이전을 제어함으로써 임계 전위의 시프팅이 활용될 수 있다.

[0125] 임계 전위의 보다 정밀한 결정은, 실제 프로세싱 동안 사용될 동일한 전해질 및 전해질 플로우 레이트의 활용으로 프로세싱될 웨이퍼 기관과 동일한 (즉, 기관 상에 피처들의 동일한 분포를 갖는) 단일 웨이퍼 기관을 사용하여 수행될 수 있다. 기관이 전해질 내로 침지되고, 설정된 전위가 기관에 인가되고 전류가 연속적으로 측정된다. 전위는 동일한 기관에 대해 단계적 방식으로 상승되고 전류가 시간에 따라 측정된다. 전압이 증분 당 약 30 초에 0.1 V 증가하는, 0.1 V로부터 1 V로 단계적 방식으로 상승되는, 시간에 대한 전류 종속성을 예시하는, 발생하는 도면 1201이 도 12에 도시된다. 정상 상태 전류는 증분마다 마지막 10 초에 획득된 전류의 평균으로 취해진다. 대안적으로, 전체 증분에 걸친 평균 전류 값 또는 증분 각각의 종점에서 전류 값은 정상 상태 전류

값으로 취해질 수 있다. 다음에, 정상 상태 전류 값들은 전압의 함수로서 플롯팅되어, 도 12에 도시된 플롯 1203으로 도시된 플롯을 발생시킨다. 정상 상태 전류는 사각형들로 도시되고, 실제 측정된 전류는 점들로 도시된다. 여러 막대들이 전압 각각에서 전류 값들의 표준 편차를 도시한다. 이 플롯에서 임계 전위는 이 예에서 0.4 V에 전류가 피크되는, 전압에 대응한다. 에칭 레짐은 0.4 V보다 작은, 바람직하게 (천이 영역을 설명하면, 0.35 내지 0.4 V의 전류가 상대적으로 불안정할 수도 있기 때문에) 0.35 V 보다 작은 전위들에 대응하고, 연마 레짐은 0.4 V보다 크고, 바람직하게 (천이 영역을 설명하면, 0.35 내지 0.4 V의 전류가 상대적으로 불안정할 수도 있기 때문에) 0.55 V보다 큰 전위들에 대응한다. 이들 경우들에서, 전류는 피크를 갖지 않지만, 양의 기울기 영역으로부터 0 기울기 영역으로 굴절을 갖고, 굴절 지점에서 전압은 임계 전위에 대응할 것이다. 임계 전위의 보다 정밀한 결정이 목표된다면, 또는 전압 단계들이 상대적으로 보다 크다면, 임계 전위는 플롯에 대해 2개의 접선들을 도출함으로써 결정될 수 있다 - 일 접선은 양의 기울기를 나타내는 영역으로부터 지속되는 실험 지점을 통과하고 다른 접선은 음의 기울기 또는 0 기울기를 나타내는 영역으로부터 제 1 실험 지점을 통과한다 - 2개의 접선들의 교차점의 전압은 임계 전위에 대응할 것이다.

[0126] 도 13은 특정한 전기화학적 레짐들의 사용하는 전기평탄화 프로세스에 대한 예시적인 프로세스 흐름도를 제공한다. 1301에서 노출된 금속 층을 갖는 기판이 제공된다. 다음에, 1303에서 기판에 대한 전기화학적 레짐이 선택된다. 선택은 개선되어야 하는 특정한 타입의 균일도에 의해, 그리고/또는 쓰루풋 고려사항들에 의해 통제될 수 있다. 전기에칭 프로세스는 조밀한 쓰루 레지스트 피처 및 고립된 쓰루 레지스트 피처를 갖는 기판들뿐만 아니라 상이한 직경들의 쓰루 레지스트 피처들을 갖는 기판들에 대해, 다이 내 균일도를 개선하는데 잘 맞는다. 전기에칭은 또한 웨이퍼 내 균일도를 개선하도록 사용될 수 있고, 피처들 내 오목한 형상 또는 볼록한 형상을 평탄화하기 위해 적용될 수 있다. 전기연마는 또한 이들 타입들의 불균일도를 개선하도록 사용될 수 있지만, 이에 더하여 표면 거칠기를 최소화하도록 채용될 수 있다. 이는 가장 두꺼운 피처가 고립된 피처 내에 없을 때, 피처들의 높이 범위를 감소시키도록 또한 사용될 수 있다. 전기에칭 금속 제거 레이트들이 통상적으로 전기연마 금속 제거 레이트들보다 낮지만, 전기에칭은 보통 전기연마보다 빠르게 목표된 타겟 균일도를 달성할 수 있다. 따라서, 쓰루풋 고려사항들에 대해, 일부 실시예들에서, 전기에칭이 단독으로 또는 전기연마 전에 사용된다. 동작 1305에서 기판의 금속 층은 임계 전위 이하에서 전기에칭되고 그리고/또는 임계 전위 이상에서 전기연마된다. 바람직하게, 기판에 근접한 전위를 측정하기 위해 구성된 기준 전극은 금속 제거가 목표된 전기화학적 레짐에서 수행된다는 것을 보장하도록 사용된다. 일부 실시예들에서, 전체 전기평탄화 단계는 전기에칭 레짐에서 수행된다. 일부 실시예들에서, 전류-제어된 조건들 하에서 전기에칭을 수행하는 것이 바람직하다. 도 10을 참조하면, "정제" 전기연마 영역의 상대적으로 안정한 전류 값 ( $I_{polish}$ ) 이하의 전류를 유지하는 것이 전기에칭을 야기할 것이라는 것을 알 수 있다. 따라서, 일부 실시예들에서, 전기에칭은 임계 전위 이하이지만 활성 전위 제어 없이 수행되고, 레짐에 대한 제어는 전기연마 전류보다 낮은 레벨로 전류를 유지함으로써 수행된다. 일부 실시예들에서, 전류는 전기에칭 동안 일정한 레벨로 유지된다. 다른 실시예들에서, 전류는 전기에칭 동안 변화되지만 여전히 연마 전류 이하로 유지된다. 전위-제어된 조건들 하에서 전기에칭을 수행하는 것이 또한 가능하지만, 전류를 정확하게 제어하는 것이 보다 쉽기 때문에, 하드웨어 구현예가 보다 덜 비용이 들기 때문에, 그리고 (제거 레이트가 프로세스 내내 가변할 수 있는) 미리 결정된 전압에서보다 (제거 레이트에 정비례하는) 미리 결정된 전류에서 얼마나 많은 재료가 제거되는지 예측하는 것이 보다 쉽기 때문에, 전류-제어된 조건들이 일부 실시예들에서, 바람직하다.

[0127] 일부 실시예들에서, 구리의 전기에칭은 0.1 내지 0.7 V의 전위에서 수행되고, 구리의 전기연마는 구리 전극에 대해 약 0.7 내지 2.0 V의 전위에서 수행되고, 전기연마 동안 사용된 전위는 전기에칭 동안 사용된 전위보다 크다.

[0128] 전기연마 레짐이 선택될 때, 일부 실시예들에서, 전기연마는 전위 제어를 사용하여 수행된다. 예를 들어, 기판 전위는 기판에 근접하게 위치된 또는 등가의 위치의 기준 전극을 사용하여, 임계 전위보다 크게 (예를 들어, 임계 전위보다 적어도 약 0.1 V 큰) 직접적으로 제어될 수 있다. 통상적으로 전류는 전기연마 동작 과정 동안 변화될 수 있어서, 전하의 통합이 통과되고, 이 전하를 타겟 종점 제거된 전하에 비교하는 것이 유용하다.

[0129] 전기에칭 레짐이 균일도의 빠른 개선을 제공하지만, 일부 구현예들에서, 전기에칭 후에 전기연마를 순차적으로 수행하는 것이 목표될 수도 있다. 이는 전기에칭이 금속 피처들 상에 상대적으로 울퉁불퉁한 표면을 야기할 수도 있기 때문이다. 더욱이, 일부 경우들에서 전기에칭은 처음에 다른 피처들보다 두꺼웠던 피처들의 오버에칭을 야기할 수 있고, 이는 균일도에 영향을 준다. 전기연마는 보다 자가-조절되는 경향이 있고; 보다 덜 깊은 피처들은 보다 더 깊은 피처들보다 보다 빠르게 제거되지만, 피처들의 깊이가 유사해지기 때문에, 2개의 피처들 사이의 제거 레이트들은 유사해진다. 예를 들어, 도 1b에 도시된 바와 같이 기판이 프로세싱되기 시작하면,

고립된 피처에서 전기에칭 레이트는 전기에칭 프로세스 내내 보다 조밀한 피처들에서 전기에칭 레이트들보다 크고, 이는 결국 도 15a에 도시된 구조체를 발생시킬 수도 있고, 고립된 피처는 타깃 레벨 아래로 오버에칭되는 한편, 보다 조밀한 피처들이 타깃 레벨에 도달하기만 한다. 이 프로세스는 전기에칭 단계를 수행하기 전에 보다 두껍게 도금함으로써 방지될 수도 있지만, 이 프로세스는 전기연마가 평활하고 편평한 피처들과 같은 표면들을 제안하는 잠재적으로 바람직한 속성들을 갖지 않는다. 따라서, 대안적으로, 이 문제는 임의의 피처들이 타깃 레벨에 도달하기 전에 전기에칭이 정지되고, 금속 제거 레짐이 전기연마로 스위칭되면 방지될 수도 있다. 이것이 발생하는지 여부는 사용된 전기연마 프로세스에 대해 고립된 피처들 대 조밀 피처들의 상대적인 제거 레이트들에 종속된다. 전기연마가 시간에 따라 감소할 수 있는 가변하는 속도로 금속을 제거할 수 있고 선택된 피처의 대류로의 노출에 종속되기 때문에, 결국 평탄화된 구조체는 이 2 단계 방법을 사용하여 획득될 수 있다. 이 방법은 도 14에 도시된 프로세스 흐름도 및 도 15b 내지 도 15e에 도시된 구조체들에 의해 예시된다. 프로세스는 노출된 금속 층을 갖는 기관 (예를 들어, 불연속적인 금속 층 및 노출된 유전체 층을 갖는 기관, 예컨대 쓰루 마스크 도금된 피처들을 갖는 기관) 을 제공함으로써 1401에서 시작된다. 이러한 기관의 예시가 도 15b에 제공된다. 이 예에서, 기관은 피처들 (1503, 1505 및 1507) 을 포함하고, 보다 고립된 피처 (1507) 는 나머지 보다 조밀한 피처 (1503 및 1505) 보다 높은 레벨로 금속으로 충전된다. 이에 더하여, 이 예에서 3 개의 피처들 (1503, 1505, 1507) 모두 피처들 내에서 동형 금속 충진을 갖는다. 프로세스는 임계 전위 이하에서 금속을 전기에칭함으로써 1403으로 이어진다. 전기에칭은 보다 고립된 피처 (1507) 에서 나머지 2 개의 피처들에서보다 빠르게 진행하기 때문에, 피처들 간의 두께 변화를 상당히 감소시킨다. 그러나, 이 예에서 전기에칭은 개별 피처들 내의 동형성을 상당히 감소시키지 않는다. 발생하는 구조체는 도 15c에 도시된다. 전기에칭이 더 진행됨에 따라, 개별 피처들의 두께들의 도치가 도 15d에 예시된 바와 같이 발생할 수도 있고, 고립된 피처 (1507) 는 이제 가장 작은 금속 두께를 갖는 피처가 되는 것을 도시한다. 다음에, 조건들은 1405에서 변화되고 금속의 일부분이 임계 전위 이상의 전기연마 레짐에서 제거된다. 전기연마 후 획득된 구조체가 도 15e에 도시된다. 전기연마는 피처 내 두께 변화를 상당히 감소시키고 이에 더하여 피처들 사이의 두께 변화를 감소시켜 동형상을 실질적으로 편평하게 한다. 바람직하게, 기준 전극이 적어도 프로세스의 일부 또는 전기에칭 및 전기연마 전체 동안 전위를 모니터링하도록 사용된다. 일부 실시예들에서, 전기에칭은 (임계 전위 이하의 전위를 간접적으로 유지할) 연마 전류보다 낮은 전류를 제어하고, 이어서 (예를 들어, 인가된 전위를 상승시키는) 전기연마 프로세스로 전이하기 위해 활성 전위 제어로 전이하는 단계 및 전기연마 프로세스 내내 임계 전위 이상으로 전위를 직접적으로 제어하는 동안 수행된다.

[0130] 방법이 임계 전위 이하에서 전기에칭, 및 임계 전위 이상에서 전기연마를 수반하지만, 임계 전위 자체는 횡단 전해질 플로우 레이트, 및 온도와 같은 프로세스 조건들에 종속된다는 것을 주의한다. 일부 실시예들에서, 전기에칭으로부터 전기연마로 전이하는 단계는 인가된 전위의 상승에 더하여 또는 심지어 인가된 전위를 상승시키지 않는 전해질의 횡단 플로우 레이트를 감소시키는 단계를 포함하고, 횡단 플로우 감소 크기가 전기에칭으로부터 전기연마 레짐으로 프로세스를 시프팅하도록 구성된다. 예를 들어, 일 실시예에서, 기관은 제 1 횡단 플로우 레이트로 전해질을 공급하는 동안, 이들 조건들에 대해 임계 전위 이하인 전위에 대응하는 제어된 전류에서 전기에칭된다. 다음에, 전해질 플로우 레이트는 인가된 전위를 변화시키지 않고 프로세스를 전기연마 레짐으로 전이하도록 감소되고, 전위는 이제 저 횡단 플로우 레이트 조건들에 대해 임계 전위 이상이다.

[0131] 도 16a 내지 도 16d는 4 개의 상이한 웨이퍼들로부터 다양한 프로세싱 시퀀스 후에 획득된 (포토레지스트 스트립핑 후 도시된) 50 $\mu$ m 폭 및 대략 30  $\mu$ m 높이의 구리 필라들의 SEM 사진이다. 모든 필라들은 리세스된 피처들이 일반적으로 울퉁불퉁한 금속 표면을 산출하는 고속 도금 전해질의 동일한 조건들 하에서 전기충진된 후 획득된다. 도 16a는 구리 전기도금 후 그리고 어떠한 전기에칭 단계 또는 전기평탄화 단계 없이 필라를 도시하는 제어 예이다. 상단 표면이 매우 고르고 형상이 동형인 것을 알 수 있다. 도 16b는 전기도금 이어서 전기연마 온리 후에 획득된 구리 필라를 도시한다. 거의 모든 높이 변화가 전기연마에 의해 제거된다는 것을 알 수 있다. 도 16c는 전기도금 이어서 전기에칭 온리 후에 획득된 구리 필라를 도시한다. 보다 큰 두께 차들이 이 방법에 의해 다소 개선되지만, 전기에칭 후 획득된 표면 거칠기가 상당하다. 도 16d는 전기에칭 (금속 제거 시간의 80 %) 이어서 전기연마 (금속 제거 시간의 20 %) 를 사용하여 프로세싱된 구리 필라를 도시한다. 평활한 표면이 획득된 것을 알 수 있다.

[0132] 전해질 컴포넌트들의 항상성 (homeostasis)

[0133] 일부 실시예들에서, 전기화학적 금속 제거는 기관 상의 전기화학적 금속 제거 과정 동안, 또는 복수의 기관들 상에서 순차적인 전기화학적 금속 제거 과정 동안 전해질 컴포넌트들의 항상성을 유지하는 동안 수행된다. 항상성을 유지하는 것은 예측가능하고 일정한 웨이퍼 프로세싱 결과들의 세트 (예를 들어, WIF, WID에서 웨이퍼-

투-웨이퍼 일관성 및 금속 제거 레이트들) 를 유지하는데 중요하고, 농도들이 작게 규정된 양보다 많이 타깃 농도로부터 변동하지 않도록 전해질 내의 하나 이상의 컴포넌트들의 농도들을 제어하는 것을 수반한다. 대안적인 실시예에서, 실질적으로 일정한 전해질 점도가 기관 상에서 전기화학적 금속 제거 과정 동안, 또는 복수의 기관들로부터 순차적인 전기화학적 금속 제거 과정 동안 유지된다. 이 실시예에서, 점도는 하나 이상의 점도 센서들을 사용하여 제어되고 타깃 점도로부터 규정된 양보다 많이 변동되게 하지 않는다. 점도는, 보다 적은 점성 유체를 첨가함으로써 (예를 들어, 산-기반 전해질에 물을 첨가함으로써) 그리고/또는 목표된 레벨로 점도를 유지하기 위해 점도가 목표된 것보다 높으면 온도를 상승시킴으로써 조절될 수 있다. 전해질 컴포넌트들의 농도들의 항상성을 유지하는 것은 많은 구현예들에서 바람직하지만, 실질적으로 일정한 점도를 유지하는 것은 프로세스 레이트를 유지하기 위해 유사하게 사용될 수 있고, 프로세싱 특성들은 실질적으로 불변이다. 일부 실시예들에서, 타깃 농도들로부터 규정된 용인가능한 양들보다 많이 벗어나지 않도록, 전해질 내 금속 이온들 및/또는 음이온들 및/또는 양성자들의 농도들이 제어된다. 용어 "타깃 레벨로 농도를 유지하는 것"은 타깃 농도로부터 허용된 편차 내 범위의 농도를 유지하는 것을 참조한다. 예를 들어, 구리 이온들의 타깃 농도가 50 g/L이고 허용된 편차 (변동) 가 5 %이면, 구리의 농도는 구리의 농도가 50 g/L 미만에서 5 %와 50 g/L 또는 47.5 내지 52.5 g/L 초과에서 5 % 사이의 범위 내이면, 타깃 레벨로 유지된다. 일반적으로 허용가능한 편차들은 타깃 중의 변화가 프로세싱 레이트, 평균 피쳐 제거 레이트들, 피쳐들 간 (대비) 상대적인 제거 레이트 또는 평탄화 레이트, 피쳐 형상 평탄화 특징들 또는 레이트들, 등을 갖는, 영향에 대해 결정된다.

[0134] 이 프로세스는 도 17에 예시된다. 노출된 금속 층을 갖는 기관이 1701에서 제공된 후, 1703에서 기관은 양극성으로 바이어싱되고 전해질 내로 침지된다. 다음에, 1705에서, 전해질 내 금속 이온들 및/또는 산 (양성자들)의 농도를 타깃 레벨의 약 10 % 이내로 유지하는 동안, 기관은 금속이 전기화학적으로 제거되도록 프로세싱되고, 금속 층의 균일도가 개선된다. 이 예에서, 허용된 편차는 10 %이다. 일부 실시예들에서, 금속 이온들 및/또는 산의 농도들은 타깃 레벨의 약 5 % 이내, 예를 들어, 타깃 레벨의 약 2 % 이내로 유지된다. 바람직한 실시예들 중 하나에서, 금속 이온들 및 산 모두의 농도들이 제어된다. 예를 들어 일 구현예에서 전기화학적 구리 금속 제거 동안, 구리 이온들의 농도는, 구리 타깃 레벨로부터 5 %보다 크게, 또는, 보다 바람직하게, 2.5 %보다 크게 변동하지 않도록, 그리고 산의 농도는 산 타깃 레벨 2 %보다 크게, 또는, 보다 바람직하게, 0.5 %보다 크게 변동하지 않도록, 유지된다. 구리 이온들의 타깃 농도가 60 g/L이고 인산의 타깃 농도가 48 중량 %인 시스템의 예에서, 항상성은 인산 농도를 약 47.04 내지 48.96 중량 % (타깃 레벨의 약 2 % 이내), 그리고 보다 바람직하게, 약 47.76 내지 48.24 중량 % (타깃 레벨의 약 0.5 % 이내) 의 범위 내로 유지하는 동안 약 57 내지 63 g/L (타깃 레벨의 약 5 % 이내) 의 범위, 보다 바람직하게, 약 58.5 내지 61.5 g/L (타깃 레벨의 약 2.5 % 이내) 의 범위, 내로 구리 농도들을 유지함으로써 달성될 수 있다. 일부 실시예들에서, 기관은 금속 이온들 및 산의 타깃 레벨들로부터 작게 규정된 양보다 많이 변동하지 않는 농도들로 금속 이온들 및 산을 함유하는 전해질 내로 처음으로 침지되고, 전기화학적 금속 제거 과정 동안 규정된 범위 밖에 속하지 않도록 (예를 들어, 타깃 양의 10 % 이내, 또는 5 % 이내) 금속 이온들 및 산의 농도들이 제어된다. 다른 실시예들에서, 기관은, 하나 이상의 컴포넌트들이 10 %보다 크게 타깃 농도로부터 변동하지만, 전기화학적 금속 제거 과정 동안, 하나 이상의 컴포넌트들의 농도들이 목표된 범위들이 되고 (컴포넌트들 각각의 타깃 레벨의 10 % 이내), 기관 상의 전기화학적 금속 제거의 지속기간에 걸쳐 유지되는, 전해질 내로 처음으로 침지될 수도 있다.

[0135] 다음에, 제 1 기관이 프로세싱된 후, 프로세스는 금속 이온들 및/또는 산들의 농도들을 타깃 레벨의 약 10 % 이내로 유지하는 동안 복수의 기관들을 순차적으로 프로세싱함으로써 1709로 이어진다. 예를 들어, 적어도 2 개, 적어도 5 개, 적어도 10 개, 또는 적어도 50 개의 기관들이 금속 이온들 (예를 들어, 구리 이온들) 의 농도들을 금속 이온 타깃 농도의 10 % 이내로 유지하는 동안, 그리고 산 농도를 산 타깃 농도의 10 % 이내로 유지하는 동안 금속 층들의 균일도가 개선되도록 금속이 기관들의 표면들로부터 전기화학적으로 제거되도록 순차적으로 프로세싱될 수도 있다. 몇몇 기관들의 프로세싱 과정에 걸쳐 항상성을 유지하기 위한 보다 특정한 범위들은 상기 기술된 단일 기관에 대해서와 동일할 수 있다.

[0136] 금속 이온 농도 및/또는 산 농도들의 항상성을 유지하는 것에 더하여, 방법들은 온도가 타깃 온도로부터 약 1 °C보다 크지 않게, 바람직하게 타깃 온도로부터 약 0.5 °C보다 크지 않게 변동하도록, 단일 기관으로부터 전기화학적 금속 제거 과정 동안 또는 복수의 기관들의 순차적인 프로세싱 동안 전해질 온도를 제어하는 단계를 더 수반할 수도 있다. 일부 실시예들에서, 점도가 타깃 점도로부터 작게 규정된 값보다 크게 변동되지 않도록 전해질의 점도가 또한 제어된다. 점도는 산 및 구리 농도들의 제어를 통해 그리고/또는 온도의 제어를 통해 간접적으로 제어될 수도 있다.

[0137] 대안적인 실시예에서, 점도는 전해질 컴포넌트들의 농도들을 특정하게 측정하지 않고, 전해질 컴포넌트들의 농

도들을 일정한 레벨로 의도적으로 유지하지 않고 실질적으로 일정한 레벨로 유지된다. 이 실시예에서, 전해질의 점도는, 예를 들어, Anton Paar L-Vis 510 또는 Emerson FVM 점도계를 사용하여 직접적으로 측정될 수도 있고, 미리 결정된 값보다 크게 타깃 점도로부터 변동하지 않는다면, 조정될 수도 있다, 일부 실시예들에서, 점도계는 전해질 온도를 측정하기 위해 구성되는 온도계와 조합하여 사용된다. 점도는 예를 들어, 전해질로부터 물을 증발시키고, 전해질의 온도를 저감시키고, 보다 큰 점성 유체 (예를 들어, 보다 높은 점도의 산-함유 용액 및/또는 금속 이온 함유 용액) 를 전해질에 첨가함으로써 또는 이들 방법들의 조합에 의해 매우 낮은 점도계 센서 판독값에 응답하여 상승될 수 있다. 점도는 예를 들어, 보다 적은 점성 유체를 전해질에 첨가함으로써 (예를 들어, 물을 첨가함으로써), 전해질의 온도를 상승시킴으로써 또는 이들 방법들의 조합에 의해 점도계 센서 판독 값에 응답하여 감소될 수 있다. 이들 변화들에 응답하여 점도 변화들은 실험적으로 미리 결정된 상관들을 사용하여 정확하게 예측될 수 있다. 일부 실시예들에서, 전해질의 점도는 타깃 값으로부터 미리 결정된 양보다 많이 변동되지 않도록 유지된다.

[0138] 하나 또는 몇몇 기관들을 프로세싱하는 동안 전해질 컴포넌트들의 항상성을 유지하는 것은 다수의 중요한 장점들을 갖는다. 몇몇 기관들이 순차적으로 프로세싱될 때, 목표된 농도들의 유지는, 높은 웨이퍼-투-웨이퍼 재현성의 전기화학적 금속 제거를 야기하고 복수의 유사한 웨이퍼들에 대해 유사한 균일도 개선들 및 예측가능하고 일정한 제거 레이트들 및 프로세싱 시간들을 획득하기 위한 중요한 인자이다. 또한, 단일 웨이퍼로부터 전기화학적 금속 제거 동안, 기술된 바와 같이, 목표된 좁은 범위 내로 금속 이온들 및 산 농도들을 유지하는 것이 바람직하고, 이는 안정적인 농도들이 임계 전위의 보다 정밀한 식별 및 전기화학적 레짐의 선택을 허용하고, 그리고 보다 예측가능한 결과들을 야기하기 때문이다. 실질적으로 동일한 세트들의 조건들 하에서 프로세싱된 웨이퍼 각각을 갖는 것에 더하여, 셀의 문제들 또는 변화들을 모니터링하는 것은 가변 전해질 조성 (예를 들어, 전도도 또는 밀도) 의 원인이 작고 따라서 반응기 전압 또는 전력, 열 생성, 및 다른 파라미터들이 항상 변화하는 전해질 조건들과 컨볼루션되지 (convolute) 않기 때문이다.

[0139] 도 18는 전해질 내 금속 이온들 및 산의 항상성을 유지하기 위한 예시적인 프로세스를 제공한다. 프로세스는 1801에서 금속을 전기화학적으로 제거하는 단계, 및 1803에서 전기화학적 금속 제거 동안 금속 이온들 및 산의 농도들을 측정하는 단계를 수반한다. 본 명세서에 사용된 바와 같은 "농도 측정"은 금속 이온들 및 산의 농도들과 상관되고, 산 농도 및 금속 이온 농도의 개별 결정을 허용하는, 전해질 속성들의 측정을 수반할 수 있다. 바람직한 실시예들 중 하나에서, 2 개의 전해질 속성들이 측정되고, 제 1 속성은 금속 이온들의 농도보다 산의 농도와 보다 강하게 상관되고, 제 2 속성은 산의 농도보다 금속 이온들의 농도와 보다 강하게 상관된다. 제 1 속성의 일 예는 전해질 전도도이고, 이는 산의 농도에 대한 강한 종속성을 보여준다. 제 2 속성의 예들은 전해질 밀도 및 (광학적으로 활성 금속 이온들, 예컨대  $Cu^{2+}$ ,  $Ni^{2+}$ ,  $Co^{2+}$ , 등에 대한) 전해질의 광 흡수력을 포함한다. 일 구현예에서, 산 및 금속 이온들의 농도들은 전해질의 전도도 및 밀도에 대해 조합된 판독 값들로부터 도출된다. 또 다른 구현예에서, 산 및 금속 이온들의 농도들은 전도도 및 전해질의 광 흡수력에 대해 조합된 판독 값들로부터 도출된다. 또 다른 실시예에서, 산에 대한 적정 (titration), 또는 산 및 금속들 모두에 대한 적정이 사용될 수도 있다. 일반적인 실시예들은 화학적 욱 조성을 도출하는 특정한 방법으로 제한되지 않는다. 2 이상의 물리 화학적 속성 측정값들의 조합 범위가 사용되고 상상될 수 있고, 이들로 제한되는 것은 아니지만 예들은: 밀도, 전도도, 점도, (하나 이상의 파장들에서) 광 흡수력, Raman 스펙트럼, 화학 적정, 전압 전류법 (voltammetry) (예를 들어, 예를 들어 금속 농도를 상관시키기 위해 제한하는 전류의 금속 증착을 사용하는 선형 스위핑 전압 전류법), 굴절률, 또는 전해질 내 음속을 포함한다. 이에 더하여, 전해질의 온도는, 산 및 금속 이온 농도들과 전해질 파라미터들의 상관은 통상적으로 온도에 종속되기 때문에 통상적으로 온도 센서를 사용하여 모니터링된다. 금속 이온들 및 산의 농도들은 농도들을 측정된 파라미터들과 연결시키는 실험 공식들을 사용하여 결정될 수 있다. 전도도, 전해질 밀도 및 전해질 온도에 대한 구리 이온 농도 및 인산 농도 각각의 종속성에 대한 이러한 실험 공식들의 예들은 이하의 예 1에 제공된다.

[0140] 일부 실시예들에서, 금속 이온들의 농도 및 산의 농도는 전기화학적 금속 제거 프로세스 내내 연속적으로 측정된다. 예를 들어, 전해질의 밀도, 전도도, 및 온도는 연속적으로 측정 및 시스템 제어기로 통신될 수 있고, 이들 파라미터들은 전해질 관리를 위한 결정을 위해 프로세싱된다. 다른 실시예들에서, 농도들은 미리 결정된 인터벌들 (예를 들어, 300 초마다) 로 측정되고 프로세싱을 위해 제어기로 전송된다. 금속 이온 농도 및/또는 산 농도가 타깃 레벨 이상이면, 또는 미리 결정된 오차 또는 문턱 값을 초과하면, 희석액이 전해질에 첨가되고 그리고/또는 금속 이온들의 농도는 전해채취 (electrowinning) 에 의해 감소된다. 희석액은 금속 이온들 및/또는 산의 농도를 미리 결정된 문턱값 농도 이하로 그리고 타깃 농도에 보다 가깝게 하는 양으로 첨가된다. 금속 이온 농도 및/또는 산 농도가 미리 결정된 문턱 값 이하로 감소되면, 농축제가 전해질에 첨가된다. 농축제는 금

속 이온들의 농도 및/또는 산을 미리 결정된 문턱값 농도 이상으로 그리고 타깃 농도에 보다 가깝게 하는 양으로 첨가된다. 예를 들어, 금속 함량이 낮으면, 셀/욕 내 타깃 금속 함량보다 큰, 보다 큰 금속 함량을 갖는 특정한 양의 금속-함유 용액이 첨가된다. 유사하게, 산 레벨이 낮으면, 농축된 산이 첨가된다. 미리 결정된 문턱값 농도는 타깃 농도 레벨로부터 허용된 변동 범위 내이다. 예를 들어 금속 이온들의 농도가 타깃 레벨로부터 5 %만큼 변동되게 되면, 희석 또는 전해채취를 트리거하는 미리 결정된 문턱값 농도 타깃 농도보다 3 % 클 수도 있고, 농축액의 첨가를 트리거하는 미리 결정된 문턱값 농도는 타깃 농도보다 3 % 작을 수도 있다.

[0141] 금속 이온 농도를 감소시키기 위한 희석액은 물, 산의 수용액, 또는 금속 이온들에 대해 미리 결정된 문턱값 농도보다 낮은 농도로 금속 이온들을 포함하는 수용액일 수 있다. 실시예들 중 하나에서, 희석액은 금속 이온들을 함유하지 않는 산의 수용액이다. 산 농도를 감소시키기 위한 희석액은 물, 또는 산의 수용액, 금속-함유 용액일 수 있고, 각각 희석액에 산에 대해 미리 결정된 문턱 농도보다 낮은 산의 농도를 갖는다. 일부 실시예들에서, 단일 희석액 소스로부터 단일 희석액이 금속에 대한 문턱값 농도가 초과될 때 및 산에 대한 문턱값 농도가 초과될 때 모두 전해질에 첨가된다. 일 구현예에서, 이 희석액은 어떠한 금속 이온들도 함유하지 않거나 거의 함유하지 않는 (예를 들어, <1 g/L 금속) 수용성 산 용액이다. 전해질 내 금속 이온들의 농도는 일부 구현예들에서, 개별 전해채취 장치의 전해질로부터 미리 결정된 양의 금속을 전해채취함으로써 감소될 수 있다. 전해채취 장치는 통상적으로 전해질로부터 금속 이온들이 환원되고 금속으로 증착되는, 캐소드 및 불활성 치수적으로 안정한 산소 방출 전극을 포함한다. 전해채취는 전해질 내 금속 이온들의 농도를 미리 결정된 문턱 값 이하가 되게 할 수 있다. 전해채취 양은 전해채취 디바이스를 통과하는 전하를 (전량분석을 사용하여) 제어함으로써 제어될 수 있다. 일부 구현예들에서, 금속 이온들의 농도는 전해질의 희석액을 첨가 및 전해질로부터 금속 이온들의 일부를 전해채취 모두에 의해, 감소되고, 이들 방법들은 금속 이온 농도를 목표된 범위로 가져간다.

[0142] 금속 이온 농도를 상승시키기 위한 농축액은 금속 이온들에 대해 미리 결정된 문턱값 농도보다 높은 농도로 금속 이온들을 함유하는 수용액 또는 산에 대해 미리 결정된 문턱값 농도보다 높거나, 보다 낮거나 동일한 농도로 산을 함유하는 유사한 용액일 수 있다. 산 농도를 상승시키기 위한 농축액은 농축된 산 또는 미리 결정된 문턱값 산의 미리 결정된 문턱값 농도보다 높은 농도의 산의 수용액, 또는 산에 대해 미리 결정된 문턱값 농도보다 높거나, 보다 낮거나 동일한 농도로 금속 이온들을 함유하는 유사한 용액일 수 있다. 일부 실시예들에서, 셀의 대향 전극은 웨이퍼로부터 용해된 금속의 양이 수소 방출 대향 전극 상에 증착된 금속의 양을 초과하는 수소 방출 대향 전극이다. 이 경우, 금속 함량이 타깃보다 낮으면, 추가 웨이퍼 프로세싱이 전해질 금속 함량을 상승시키는 경향이 있고 어떠한 첨가도 필요하지 않다. 또한, 동작 1807에서, 전해질의 체적이 모니터링되고, 그리고 전해질의 체적이 미리 결정된 문턱값 체적 값을 초과하면, 체적을 문턱 값 이하가 되게 하는 전해질의 일부가 시스템으로부터 제거된다. 전해질의 체적은, 일 실시예에서, 전해질 레벨 미터에 의해 연속적으로 모니터링된다.

[0143] 일부 실시예들에서, 제 1 희석제 (예를 들어, 금속 이온 프리 산 용액) 가 도금 제거 셀과 유체 연통하는 전해질 저장소에 첨가된다는 것을 주의한다. 저장소에서 희석 후, 저장소 전해질은 도금 제거 셀 내 전해질에 상대적으로 보다 희석되고, 이는 전해질 저장소로부터 도금 제거 셀로 첨가될 때 결국 제 2 희석제로 작용한다. 도 19는 예를 들어  $Cu^{2+}$  이온들 및 산을 함유하는 전해질의 전해질 조성을 제어하기 위해 사용될 수 있는 예시적인 시스템을 도시한다. 시스템은 제어기 (1909) 로 전해질에 대한 정보를 제공하도록 구성되는 복수의 센서들 (1901, 1903, 1905 및 1907) 을 포함한다. 구체적으로, 시스템은 전해질 밀도에 대한 데이터를 제어기로 제공하는 농도계 (densitometer) (1901), 전해질 전도도를 측정하고 이 정보를 제어기로 제공하는 전도도 미터 (1903), 전해질 온도를 제어기로 제공하는 온도계 (1905), 및 전해질의 체적을 모니터링하고 이 데이터를 제어기로 공급하는 전해질 레벨 미터 (1907) 를 포함한다. 제어기 (1909) 는 센서들에 의해 제공된 정보를 프로세싱하도록 구성되고, 수신된 정보에 응답하여, 전해질 희석 또는 농도, 전해질 제거, 및 선택가능하게, 구리 전해채취와 연관된 하나 이상의 하드웨어를 활성화하도록 구성된다. 다른 경우들에서, (미도시) 제어기 (1909) 는 배기 댐퍼를 개방하거나 폐쇄시키고 또는 역삼투 장치를 통해 프로세싱 유체들을 진행시키는 것과 같이, 셀 및/또는 셀 저장소로부터 (예를 들어 증발 또는 역삼투를 통해) 물 제거 레이트를 수정할 수 있는 하드웨어를 동작시킬 수 있다. 예를 들어, 농도계, 전도도 미터, 및 온도계로부터 수신된 조합된 데이터에 응답하여, 제어기는 희석 하드웨어 (1911) 를 활성화할 수 있고, 이는 밸브를 개방하는 것 및 전해질에 희석액을 첨가하도록 구성된 펌프를 활성화하는 것을 포함할 수도 있다. 선택가능하게, 이들 센서들로부터 조합된 데이터에 응답하여, 제어기는  $Cu^{2+}$  이온들을 구리 금속으로 변환하여 전해질에서  $Cu^{2+}$  농도를 감소시키도록 구성되는 전해채취 시스템 (1913) 을 활성화할 수도 있다. 전해질 레벨 미터로부터 신호에 응답하여, 제어기는 전해질 제거와 연관

된 하드웨어 (1915) 를 활성화할 수도 있다. 이는 전해질을 하우징하고 용기로부터 전해질의 일부를 흘리게 하는 용기의 유출구와 연관된 밸브를 개방하는 단계를 포함할 수도 있다.

[0144] 센서들 (예를 들어, 전도도 미터, 농도계, 및 온도 프로브) 은 측정된 파라미터들이 웨이퍼 기관 근방에서와 실질적으로 동일한, 장치의 임의의 위치에 위치될 수도 있다. 일부 실시예들에서, 센서들은 도금 제거 셀 내에 직접 위치된다. 다른 실시예들에서, 장치는 하나 이상의 전해질 재순환 루프들을 포함하고, 센서들 중 적어도 일부는 도금 제거 셀 외부, 재순환 루프 내에 위치되고, (예를 들어, 1 %보다 크게 변동하지 않는) 재순환 루프에서 측정된 파라미터들은 도금 제거 셀 내와 실질적으로 동일하다. 일 실시예에서, 재순환 루프는 도금 제거 셀 자체, 도금 제거 셀의 외부에 위치한 전해질 저장소, 및 전해질로 하여금 도금 제거 셀로부터 저장소로, 그리고 저장소로부터 다시 도금 제거 셀로 순환하게 하는 유체 라인들을 포함한다. 재순환 루프는 전해질을 필터링하기 위한 하나 이상의 필터들, 재순환 루프에서 전해질을 이동시키는 하나 이상의 펌프들, 유량계들, 셀 분리 밸브들 (저장소로부터 도금 제거 셀로 플로우를 중단시키도록 구성된 밸브들), 및 용해된 가스 첨가 또는 제거 장치 (예를 들어, Liqui-Cell Superphobic 멤브레인 콘택터와 같은 가스-액체 "콘택터"를 사용하는 것과 같이 용해된 산소를 제거하기 위해) 를 포함할 수도 있다. 바람직하게, 재순환 루프 내 전해질은 루프의 다른 부분들 (예를 들어, 도금 제거 셀 내, 저장소 내, 및 유체 라인들 내) 에서 실질적으로 동일한 농도를 갖도록 신속하게 혼합된다. 이 실시예에서, 일부 구현예들에서, 도금 제거 셀 외부의 재순환 루프 내, 예를 들어, 저장소 내, 또는 도금 제거 셀로 유도하거나 도금 제거 셀로부터의 유체 라인과 관련하여 센서들을 배치하는 것이 바람직하다. 유사하게, 희석액의 첨가 및/또는 구리의 전해채우는 도금 제거 셀 내에서 바로 수행될 수도 있고, 또는, 일부 실시예들에서, 도금 제거 셀 외부 재순환 루프 내에서 수행될 수 있다. 예를 들어, 희석액은 저장소 내에 위치되는 전해질에 첨가될 수도 있고, 이어서 희석된 전해질은 도금 제거 셀로 신속하게 지향되어, 재순환 루프 전방에서 전해질 컴포넌트들의 빠른 혼합을 가능하게 한다.

[0145] 일부 실시예들에서, 전해질 조성은 또한 농도 제어 용액들로 사용되는 2 개의 전해질 시동 (startup)/구성 (makeup) 용액들을 사용하여 제어된다. 이 접근방법은 일반적으로 유용하고 수소 생성 캐소드를 구비한 장치들에서 그리고 활성 캐소드를 채용하는 장치들에서 구현될 수 있다. 수소 생성 캐소드가 사용될 때 그리고 캐소드 상 금속 도금이 없거나 최소화될 때, 전해질은 양극성으로 바이어싱된 기관으로부터 전해질 내로 금속의 용해로 인해 농도 조정 (예를 들어, 희석) 을 필요로 한다. 그러나, 활성 캐소드가 사용되고 금속 함량 및 산 함량이 셀 자체 내의 반응들에 의해 수정되지 않는 경우에서도, 전해질 농도 조정이 채용될 수 있다. 활성 캐소드의 경우, 셀/욕 시스템으로 들어가고 나가는 재료들로 인해, 또는 100 %보다 낮은 양극성 (기관 금속 제거) 또는 음극성 (대향 전극 도금) 효율로 인해, 전해질 조성이 시간에 따라 여전히 교란될 (drift) 수 있다.

[0146] 제 1 용액 "M"은 높은 금속 (예를 들어, 구리) 농도 및 낮은 산 농도를 갖고, 제 2 용액 "A"는 높은 산 함량 및 낮은 금속 (예를 들어, 구리) 함량을 갖는다. "M" 내 금속의 농도는 용액 "A" 내 금속의 농도보다 높다. 반대로, 용액 "M" 내 산의 농도는 용액 "A" 내 산의 농도보다 낮다. 예를 들어, 용액 "M"은 구리 인산염으로 약 50 내지 80 g/L의  $Cu^{+2}$  및 약 150 내지 400 g/L의 인산을 함유할 수도 있다. 이 범위 내의 보다 낮은 구리 농도들이 보다 낮은 산 농도들 (예를 들어, 50 내지 75 g/L의 구리 및 150 내지 200 g/L의 인산) 과 함께 사용되고, 이 범위 내 보다 높은 구리 농도들은 높은 산 농도들 (예를 들어, 75 내지 80 g/L의 구리 및 200 내지 400 g/L의 인산) 과 함께 사용된다. 이 예에서 용액 "A"는 구리 인산염으로 약 0 내지 10 g/L (예를 들어, 5 내지 10 g/L) 의  $Cu^{+2}$ , 및 약 800 내지 1350 g/L의 인산을 함유할 수도 있다. 일반적으로, 금속/산의 농도는, 용액들이 예를 들어, 용액들의 수송 동안 직면하는 온도들에 노출되는 것으로 예상되는 가장 낮은 온도 동안, 금속염들의 석출을 회피하면서 가능한 높아야 한다.

[0147] 도 19b는 일 실시예에 따른, 도금 모듈 질량 밸런싱 (1920) 을 예시한다. 웨이퍼가 도금 셀 모듈 (1921) 로 들어갈 때, 웨이퍼의 이전 이력에 따라, 웨이퍼는 모듈 내로 물, 산, 금속 이온들, 또는 이전 프로세싱 단계들로부터 표면들 상에 비말 동반된 (entrain) 다른 오염물들을 가지고 갈 수도 있다. 웨이퍼는 또한 마스크/포토레지스트 층으로부터 시스템 내로 재료를 침출시킬 수도 있다. 웨이퍼로부터의 이들 인입 재료들은 웨이퍼 드래그-인 (drag-in) (1912) 으로 지칭된다. 물이 실질적으로 일정한 레이트로 증발 (1903) 에 의해 시스템으로부터 제거된다. 일부 실시예들에서, 물 제거 레이트를 수정하기 위한 메커니즘들이 시스템 내로 구축될 수도 있다. 예를 들어, 속도 제어 김 (fume) 플로우 또는 기계적으로 제어된 담퍼가 물 제거 레이트들을 수정하도록 사용될 수도 있다. 재료 (예컨대 전해질 함유 산 및 금속염들) 는 시스템으로부터 폐수 (waste drain) 유출구로 제어된 양으로 제거될 수 있다. 시스템으로부터 재료의 이 유출 (outflow) 은 플로우 (1924) 로 도시된다. 순수 탈이온수 (1925), 금속-풍부 용액 "M" (1926) 및 산-풍부 용액 "A" (1927) 는 제어된 양으로 시스템으로

첨가 (도즈) 될 수 있다. 방법은 타깃 레벨들의 산, 금속 및 물의 농도들 및 용인가능하게 낮은 레벨의 불순물들의 농도들을 유지하기 위해 필요하다면, 금속 또는 산 또는 불순물들에서 높은 수도 있는 제어된 양의 전해질 재료 (예를 들어, 전해질 재순환 루프에 위치한 저장소로부터) 를 제거하는 단계를 더 포함한다. (본 명세서에 기술된 바와 같은) 센서들의 세트는 전해질 컴포넌트들의 농도들을 모니터링하도록 사용될 수 있다. 속성/농도 상관 및 예측 및 피드백 로직과 함께 시스템 제어가 농도를 유지하도록 사용된다. 시스템 시동시, 시동 (새로운) 전해질은 필수 타깃 농도들의 컴포넌트들을 갖는 용액을 생성하도록 제어된 양으로 용액 M, 용액 A, 및 물을 조합함으로써 이루어진다.

[0148] 장치

[0149] 본 명세서에 기술된 전기화학적 금속 제거 방법들은 전해질 및 캐소드를 홀딩하기 위해 구성된 용기; 및 반도체 기관의 작업 표면이 전해질 내로 침지되고 전기화학적 금속 제거 동안 캐소드로부터 분리되도록 반도체 기관을 홀딩하도록 구성된 반도체 기관 홀더를 갖는 장치에서 구현될 수 있다. 장치는 전해 금속 제거 동안 캐소드를 음으로 바이어싱하고 기관을 양으로 바이어싱하기 위해 구성된 전력 공급부 및 전기적 접속부들을 포함한다. 일부 실시예들에서, 장치는 전기화학적 금속 제거 동안 기관의 작업 표면에 실질적으로 평행한 방향으로 기관의 작업 표면에 콘택트하는 전해질의 횡단 플로우를 제공하도록 구성된 메커니즘을 더 포함한다. 일부 실시예들에서, 장치는 반도체 기관의 인근 (예를 들어, 기관의 약 5 mm 이내) 의 전위 또는 등가 전위를 측정하기 위해 구성된 기준 전극을 포함한다. 일부 실시예들에서, 장치는 바람직하게 캐소드와 기관 홀더 사이에 위치되어, 애노드 챔버 및 캐소드 챔버를 구획하는 분리기를 포함하고, 분리기는 캐소드에서 형성된 임의의 H<sub>2</sub> 버블들 또는 입자들이 분리기를 가로질러 기관에 도달하는 것을 차단하기 위해 구성된다. 분리기는 전해질의 이온 종에 침투성이고 애노드 챔버와 캐소드 챔버 사이의 이온 연통을 가능하게 한다. 장치는 바람직하게 캐소드 챔버 내 H<sub>2</sub> 또는 입자들을 안전하게 격리하고 이들을 분리기 멤브레인 근방의 캐소드 챔버의 하나 이상의 개구부들을 통해 제거하기 위해 구성된다.

[0150] 횡단 플로우를 위한 메커니즘, 기준 전극, 및 H<sub>2</sub> 가스를 격리하고 제거하기 위해 구성된 캐소드 챔버를 포함하는 전기화학적 금속 제거 장치의 일부의 일 예가 도 20에 예시된다. 이 장치는 H<sub>2</sub> 가스에 더하여 (또는 대신) 캐소드에서 생성된 입자들을 격리하고 제거하기 위해 또한 사용될 수 있다는 것을 주의한다. 장치는 반도체 기관 (3) 을 홀딩하고 회전시키도록 구성된 반도체 기관 홀더 (1) 를 포함한다. 복수의 전기적 콘택트들은 기관의 원주 둘레에서 이루어진다. 콘택트들은 전기화학적 금속 제거 동안 반도체 기관을 양으로 (양극성으로) 바이어싱하는 전력 공급부 (미도시) 에 전기적으로 접속된다. 캐소드 (5) 는 기관 (3) 아래에 위치되고 전기화학적 금속 제거 동안 기관을 음으로 바이어싱하는 전력 공급부 (미도시) 에 전기적으로 접속된다. 제거되는 동일한 금속으로 이루어진 캐소드들 (예를 들어, 구리 금속 제거 동안 구리 캐소드), 도금가능 금속들 (예를 들어, 스테인리스 스틸) 및 불활성 캐소드들을 포함하는, 상이한 타입들의 캐소드들이 사용될 수 있다. 활성 캐소드가 전해질들과 반응하거나 일부 전해질들에 용해되거나 금속의 수지상 입자 생성층 또는 비접착층에 도금될 수도 있어서, 전해질의 금속 이온 농도의 회피할 수 없는 상승 또는 금속-함유 슬러지의 형성을 야기하기 때문에 불활성 수소 생성 캐소드들이 일부 실시예들에서 사용된다. 다른 실시예들에서, 활성 캐소드는 전해질과 화학적으로 반응하지 않고 기관으로부터 제거된 금속이 활성 캐소드 상에 도금되기 때문에 선호되고, 전체 셀 화학적 반응들이 밸런싱되고 이에 따라 프로세스 비용이 금속 공핍에 기초하여 용액 대체에 대한 요구가 거의 없거나 전혀 없을 때 감소된다. 불활성 캐소드들의 예들은 금속 캐소드들 (예를 들어, 티타늄 캐소드들) 을 백금, 로듐, 니오븀 또는 이들 금속들의 임의의 조합을 포함한다.

[0151] 원뿔형으로 성형된 멤브레인 (7) 은 캐소드 (5) 와 양극성 기관 (3) 사이에 위치되어 도금 제거 셀 (9) 을 캐소드 챔버 (11) 및 애노드 챔버 (13) 로 분할한다. 멤브레인 (7) 은 원뿔의 꼭짓점이 원뿔의 베이스부보다 캐소드에 보다 가깝도록 프레임 (12) 상에 장착된다. 멤브레인 재료는 캐소드 (5) 에 형성된 H<sub>2</sub> 버블들로 하여금 캐소드 챔버 (11) 로부터 애노드 챔버 (13) 내로 가로지르게 하지 않는다. 멤브레인은 이온 침투성 폴리머와 같이, 이온 침투성 재료로 이루어진다. 일부 실시예들에서, 친수성 폴리머들, 예컨대 -SO<sub>2</sub>- 작용기를 함유하는 폴리머들이 선호된다. 일부 구현예들에서, 멤브레인 재료들은 PES (polyethersulfone), 폴리페닐술폰, 및 폴리술폰군으로부터 다른 폴리머들을 포함한다. 버블들이 소수성 멤브레인들에 대해서보다 이들 재료들에 보다 덜 접촉되기 때문에 친수성 멤브레인 버블 분리 재료들이 선호된다. 멤브레인의 원뿔형 형상은 캐소드에서 릴리즈된 (release) H<sub>2</sub> 버블들로 하여금 멤브레인 표면을 따라 캐소드 챔버의 주변을 향해 상향 및 방사상 외측으로 이동하게 하여, 멤브레인과 캐소드 챔버 측벽 사이의 계면에서 축적되게 한다. 유출구 (15) 가 멤브레인과 측

벽 사이의 접합부 근방에 가까운 캐소드 챔버 측벽에 위치되고, 음극액과 혼합하여 축적된  $H_2$  버블들을 제거하기 위해 구성된다. 예를 들어, 유출구는 약 1 mm 이내, 그리고 일부 실시예들에서, 캐소드 챔버의 측벽들과 멤브레인 어셈블리의 접합부로부터 어떠한 갭도 없이, 위치된다. 유출구와 접합부 사이에 (수직) 갭의 존재는 버블들이 갭에 축적되는 경향이 있고 셀로부터 제거하는 것이 보다 어렵기 때문에 바람직하지 않다. 일부 실시예들에서, 유출구는 실질적으로 동일한 작은 인터벌들로 캐소드 챔버 측벽의 원주 둘레에 위치된 복수의 개구부들, 예컨대 45° 인터벌들로 챔버 둘레에 고르게 이격된 8 개의 개구부들을 포함한다. 일부 실시예들에서, 이 유출구는 벽의 연속적인 슬롯이다. 일 실시예에서, 셀의 주변부 둘레의 연속적인 슬롯은 전해질 유출구들로 작용하는 복수의 고르게 이격된 홀들로 이어진다. 일반적으로, 셀이 음극액으로부터 대부분의 버블들 또는 실질적으로 모든 버블들의 제거를 위해 설계되는 한, 음극액 유출구가 다양한 형상들 및 형태들을 취할 수도 있다. 예를 들어, 셀이 이 유출구를 향해 버블들을 지향시키도록 설계될 때 360° 보다 작게, 또는 180° 보다 작게 대향된 단일 유출구가 사용될 수도 있다. 멤브레인과 음극액 유출구의 상호 간의 위치는 캐소드 챔버로부터 효과적인 안전한 수소 버블 격리 및 제거를 달성하는 것을 돕는다. 캐소드 챔버는 음극액을 수용하도록 구성되는, 유입구 (17) 를 더 포함한다. 도시된 실시예에서, 음극액 유입구는 캐소드 아래에 위치된다. 일반적으로, 상향 방향으로 음극액의 운동 및 버블들의 운동을 용이하게 할 뿐만 아니라, 챔버 내 전해질과 캐소드 근방 전해질 사이의 조성의 큰 차이를 방지하기 때문에, 챔버로 들어가는 음극액이 캐소드 (또는 전공된 캐소드 또는 다공성 캐소드를 통해) 위로 그리고 둘레를 흐르도록, 음극액 유출구 아래에 음극액 유입구를 위치시키는 것이 바람직하다. 애노드 챔버 (13) 는 멤브레인 (7) 위에 위치되고 양극성으로 바이어싱된 기관 (3) 을하우징한다. 도시된 실시예에서, 이온 저항성 이온 침투성 엘리먼트 (19) ("element") 는 멤브레인 (7) 과 기관 홀더 (1) 사이의 애노드 챔버에 위치된다. 이온 저항성 이온 침투성 엘리먼트는 바람직하게 기관과 실질적으로 같은 공간을 차지하고 전기화학적 금속 제거 동안 기관의 작업 표면 근방에 가깝게 위치된다. 엘리먼트는 기관-대면 표면 및 반대편 표면을 갖고, 기관-대면 표면과 기관의 작업 표면 사이의 가장 가까운 거리가 전기화학적 금속 제거 동안 약 10 mm 이하이도록 위치된다. 예시된 실시예에서, 엘리먼트의 기관-대면 표면은 평면형이지만, 다른 실시예들에서, 엘리먼트는 주변부보다 중심에서 기관까지 보다 작은 거리를 갖고, 예를 들어, 볼록할 수도 있다. 엘리먼트는 기공들 (pores) 을 갖는 유전체 재료로 이루어지고, 엘리먼트가 시스템의 이온 전류 경로에 상당한 저항을 도입하도록 엘리먼트의 다공성은 상대적으로 낮다. 일부 실시예들에서, 엘리먼트는 전해질로 하여금 엘리먼트를 통해 이동하게 하는, 복수의 비연통 채널들을 포함한다. 일부 실시예들에서, 엘리먼트는 약 6,000 내지 12,000 개의 드릴링된 채널들을 포함한다. 엘리먼트는 말단 효과로 인해 전기화학적 금속 제거 동안 출현할 수 있는 방사상 불균일도를 감소시키는데 유용하다. 통상적인 경우인, 기관으로의 전기적 콘택트들이 기관 주변에서 이루어지면, 말단 효과는 스스로 기관의 에지들 부근에서 상승된 금속의 전기화학적 제거를 표명할 수 있다. 이 구성에서, 특히 박형이고 그리고/또는 저항성인 시드 층이 콘택트를 형성하기 위해 사용될 때, 보다 많은 금속이 기관의 보다 중심 부분들과 비교하여 기관의 주변부에서 제거될 수도 있어서, 방사상 불균일도를 야기한다. 이온 저항성 이온 침투성 엘리먼트는 필드 분포를 보다 균일하게 하고 기술된 말단 효과를 감소시키기 위해 고 이온 저항 플레이트로서 기여할 (serve) 수 있어서, 금속 제거시 방사상 균일도를 개선한다. 일부 실시예들에서, 엘리먼트는 기관 인근에서 전해질의 플로우를 성형하는 역할을 더 한다. 이는 고 전해질 플로우의 영역을 규정하고 교차 플로우 영역 내로 플로우를 한정하는 플로우 저항 엘리먼트로서 기여할 수도 있다. 예를 들어, 이는 엘리먼트의 기관-대면 표면과 전해질이 측방향으로 주입되는 기관의 작업 표면 사이의 좁은 갭 (예를 들어, 10 mm 이하) 을 제공하도록 기여할 수도 있다. 이 배열은 기관의 표면 근방에서 전해질의 횡단 플로우를 용이하게 한다. 전해질 (양극액) 은 엘리먼트 (19) 내 캐비티에 의해 적어도 부분적으로 규정되는 교차 플로우 주입 매니폴드 (21) 를 사용하여 갭 내로 주입될 수 있다. 교차 플로우 주입 매니폴드는 호-형상이고 기관의 주변부에 근접하게 위치된다. 교차 플로우 한정 링 (23) 은 엘리먼트 (19) 와 기관 홀더 사이에서 적어도 부분적으로 기관의 주변부에 근접하게 위치된다. 교차 플로우 한정 링 (23) 은 엘리먼트와 기관 사이의 갭의 측면을 적어도 부분적으로 규정한다. 애노드 챔버는 예를 들어, 교차 플로우 주입 매니폴드를 통해 양극액의 소스로부터 양극액을 수용하도록 조정된 갭 (25) 으로의 유입구, 및 갭으로부터 양극액을 제거하도록 조정된 갭 (27) 으로의 유출구를 갖는다. 유입구 (25) 및 유출구 (27) 는 기관의 작업 표면의 방위각적으로 반대되는 주변부 위치들에 근접하게 (그리고 또한 기관 홀더의 방위각적으로 반대되는 주변부 위치들에 근접하게 그리고 엘리먼트의 방위각적으로 반대되는 주변부 위치들에 근접하게) 위치된다. 유입구 (25) 및 유출구 (27) 는 갭 내에 전해질의 교차 플로우를 생성하고 그리고 전기화학적 금속 제거 동안 기관의 작업 표면 근방에서 전해질의 횡단 플로우를 생성하거나 유지하도록 조정된다. 일부 실시예들에서, 이온 저항성 이온 침투성 엘리먼트는 말단 효과를 완화시키고, 기관 근방에 전해질의 횡단 플로우를 위해 규정된 공간을 제공하기 위해 전해질 플로우를 제한하기 위한 2가지 목적에 기여한다. 기준 전극 (29) 이 기관 홀더 (1) 의 주변부 근방에서 엘리먼트 (19) 에 위치된다. 기준 전극은 바람직하게 기관의 표면으로부터 약 5 cm 이내, 또는 기관의

5 cm 이내에서 측정된 전위와 등가인 전위가 측정될 수 있는 위치에 위치된다. 보다 바람직하게, 기준 전극은 기관의 약 5 cm 이내, 또는 웨이퍼 표면의 평면에 등가의 또는 최소로 상이한 전위를 갖는 위치에 위치된다. 예를 들어, 기준 전극은 애노드 챔버를 나가는 전해질 내로 침지될 수도 있다. 도시된 실시예에서 기준 전극은 웨이퍼 기관으로부터 제거될 금속과 동일한 금속의 스트립 또는 로드 (rod) 로 이루어진다. 예를 들어, 구리 기준 전극이 구리 제거 동안 사용될 수 있고, 니켈 제거 동안 니켈 기준 전극이 사용될 수 있고, 주석 제거 동안 주석 기준 전극, 등이 사용될 수 있지만, 이러한 전극의 표면의 일부는 프로세싱 전해질과 직접 콘택트한다. 이러한 기준 전극은 0 전류 동작 지점에 대해 0 (또는 거의 0) 개방 회로를 가지고, 또한 보다 길게 그리고 일반적으로 사용된 기준 전극들보다 큰 안정성으로 동작할 수 있기 때문에, 기관으로부터 제거되는 금속으로서 기준 전극과 동일한 금속을 사용하는 것이 유리하다. 일부 경우들에서 금속 전극이 선택된 전기에칭 전해질에 노출될 때 막 (옥사이드 또는 염 막) 을 형성할 수도 있고, 이를 보다 덜 선호되는 기준 전극 선택이 되게 한다. 보다 일반적으로, 이로 제한되는 것은 아니지만, 포화된 칼로멜 전극 (Hg/Hg<sub>2</sub>Cl<sub>2</sub>, 또는 SCE), Hg/HgSO<sub>4</sub> 전극, 및 Ag/AgCl 전극과 같이 전해질 프로세싱 용액과 상이한 전해질을 포함하는 다양한 상이한 타입들의 기준 전극들이 사용될 수 있다. 기준 전극의 물리적 위치는 Luggin 모세관이 사용되는 실시예들에서 기관에 가깝게 또는 기관으로부터 멀 수 있다는 것을 주의한다; 상기 참조된 웨이퍼로부터 5 mm 거리는 기준 전극의 가장 가까운 접근 지점이고, 또는 Luggin 연결을 이루는 기준 전극과 웨이퍼 사이의 한정되고 고립된 전류 라인들이다. 기준 전극은 Luggin 모세관의 개방 팁에서 용액 전위를 센싱한다. 따라서, 기준 전극이 셀로부터 분리되어 그리고 리모트로 하우스징되고 웨이퍼로부터 5 mm 이하의 Luggin 모세관의 개구부를 갖는 소위 "Luggin 모세관"을 통해 연결될 수 있다. Luggin 모세관은 또한 Luggin 프로브, Luggin 팁, 또는 Luggin-Haber 모세관으로 공지된다. 도시된 구현예에서, 기준 전극은 기관 홀더 (1) 로부터 방사상 외측으로 양극액 내에 위치된다. 이러한 주변 위치는 기준 전극은 바람직하게 기관의 작업 표면 근방에서 도금 전류를 간섭하지 않아야 하기 때문에, 많은 구현예들에서 바람직하다. 일부 실시예들에서, 전기화학적 금속 제거 동안 기관의 작업 표면 상으로 기준 전극의 풋프린트 (기관 표면 상으로 전극의 돌출부) 는 0이다.

[0152] 기준 전극, 및 장치의 다른 엘리먼트들이, 프로세서 및 메모리를 갖고 장치의 동작을 제어하기 위한 프로그램 인스트럭션들을 갖는, 제어기 (31) 와 전기 통신한다. 예를 들어, 전기 접속부 (30) 가 제어기 (31) 와 기준 전극 (29) 에 연결될 수 있다. 제어기는 본 명세서에 기술된 임의의 방법들을 수행하기 위한 프로그램 인스트럭션들을 포함할 수도 있다. 제어기는 기준 전극에 의해 제공된 전위에 관한 정보를 프로세싱할 수 있고 전기 화학적 금속 제거 프로세스를 제어하기 위해, 측정된 전위에 응답하여, 양극성으로 바이어싱된 기관으로 제공된 전류 및/또는 전위를 조절할 수 있다. 예시적인 실시예에서 기준 전극은 기관으로부터 제거되고, 전해질에 침지되고 기관에 근접한 이온 저항성 이온 침투성 엘리먼트 위에 (그러나 반드시 위쪽이어야 하지는 않음) 위치되는, 동일한 금속으로 이루어진다. 이러한 위치는 기관과 기준 전극 사이의 전압 강하를 최소화하고 전위 판독 정확도를 개선한다.

[0153] 도 21은 기관의 작업 표면 근방에 횡단 플로우를 생성하고 유지하기 위해 사용될 수 있는 시스템의 평면도를 예시한다. 이온 저항성 이온 침투성 엘리먼트 (19) 는 엘리먼트와 기관의 작업 표면 사이의 갭의 측벽들을 형성하도록 설계되는, 교차 플로우 한정 링 (23) 에 의해 주변부 둘레를 부분적으로 감싼다. 호-형상 교차 플로우 주입 매니폴드 (21) 는 유입구를 사용하여 갭 (25) 으로 전해질을 주입한다. 전해질의 플로는 화살표들로 도시된다. 전해질은, 기관의 주변부 (또는 기관 홀더의 주변부, 또는 이온 저항성 이온 침투성 엘리먼트의 주변부) 에 대해 실질적으로 방위각적으로 반대되는 위치에 위치되는, 유출구 (27) 를 향해 횡단 방식으로 흐른다.

[0154] 장치는 바람직하게 기관의 중심을 가로질러 적어도 약 3 cm/초의 속도를 갖는 횡단 플로우를 제공하도록 구성된다. 일부 실시예들에서, 기관의 중심 지점을 가로질러 약 10 내지 90 cm/초 또는 약 20 내지 80 cm/초와 같은 적어도 10 cm/초의 횡단 플로우 레이트를 갖는 강력한 횡단 플로우를 제공하는 것이 바람직하다. 이러한 상대적으로 높은 횡단 플로우 레이트들은 예를 들어 기관에 근접한 갭 내로 전해질의 측방향 주입을 사용하여 또는 왕복 패들 운동을 사용함으로써 달성될 수 있다.

[0155] 상이한 구현예들에서, 횡단 플로는 다음의 메커니즘들: (1) 측방향 전해질 플로우 주입기; (2) 전해질 플로우를 횡단 플로우로 방향전환하도록 구성된 플로우 방향전환기; (3) 회전하는 기관의 중심에서 또는 중심 근방의 홀들의 수, 배향 및 분포의 균일도로부터 변화를 갖는 이온 저항성 이온 침투성 엘리먼트, 예컨대 회전하는 위크피스 중심에 근접한 홀들의 적어도 일부가 수직 (보다 일반적으로, 회전하는 기관의 도금 표면에 직교하지 않는 각도) 으로부터 벗어나는 각도를 갖는 엘리먼트, (4) 위크피스 표면과 이온 저항성 이온 침투성 엘리먼트 사이의 상대적인 운동 (예를 들어, 상대적으로 선형 또는 오비탈 운동) 의 측방향 컴포넌트를 생성하기 위한 메커니즘, (5) 도금 셀에 제공된 플레이트가 이동할 때 유체로 하여금 적어도 부분적으로 웨이퍼를 횡단하게 하도

록 가압하는 다수의 패들들 또는 팬 블레이드들 (fan blades) 을 갖는 하나 이상의 왕복 또는 회전하는 패들들 또는 플레이트 (예를 들어, 패들휠 또는 임펠러 (impeller)), 그리고 (6) 플로우 성형 플레이트에 부착되거나 근접하고 워크피스의 회전 축으로부터 오프셋된 회전하는 어셈블리 중 하나 이상을 사용하여 생성될 수도 있다. 일부 실시예들에서, 장치는 모듈/프로세싱 스테이션의 일부인, 웨이퍼 홀더를 포함하고, 웨이퍼 홀더는 모듈 및/또는 프로세싱 스테이션에 머물지만 프로세싱 스테이션 또는 모듈 내에서 위 아래로 이동하고 회전할 수 있고, 예를 들어, 웨이퍼 홀더는 클램프 설계를 가질 수 있다. 또 다른 실시예에서, 웨이퍼 홀더는 프로세싱 스테이션으로부터 제거가능할 수 있고, 홀딩하고 있는 웨이퍼와 함께 틀을 통해 이동할 수 있어서, 시일링을 형성하고 금속 제거 프로세싱 스테이션 이외의 캐리어로부터 웨이퍼를 릴리즈한다.

[0156] 도 22a는 도금 제거 셀의 일부분의 단면 개략도를 제공하고 캐소드 챔버 (13) 로부터 음극액의 플로우를 사용한 H<sub>2</sub> 버블들의 제거를 예시한다. H<sub>2</sub> 버블들 (33) 및/또는 입자들이 캐소드 (5) 에서 생성되고, 그리고 화살표들로 나타낸 바와 같이 멤브레인 (7) 을 향해 상승한다. 멤브레인에서, 버블들은 캐소드 챔버 유출구 (15) 에 도달할 때까지 멤브레인/프레임의 원뿔형 벽을 따라 이동한다. 이들은 일부 실시예들에서, 음극액과 버블들의 혼합물을, H<sub>2</sub> 가스가 음극액으로부터 분리되고, 불활성 가스로 희석되고 안전하게 제거되는, 정온 챔버로 수송하는 도관 (35) 을 통해 음극액의 일부와 함께 제거된다. 도 22a는 또한 기준 전극 (29), 및 이 실시예에서, 기준 전극으로부터 하향으로 가고 제어기와 기준 전극을 연결하도록 구성되는 전기 접속부 (30) 를 도시한다.

[0157] 버블-분리 멤브레인의 대안적인 위치를 예시하는 일 실시예가 도 22b에서 예시되고, 셀 (2201) 의 간략화된 단면도가 도시된다. 셀은 수평으로 위치한 양극성 기관 (2205) 을 하우징하는 애노드 챔버 (2203), 및 캐소드 (2209) 를 하우징하는 캐소드 챔버 (2207) 를 포함한다. 이 실시예에서, 2 개의 챔버들을 분리하는 멤브레인 (2211) 은 수평 평면에 기울어지게 위치된다. 예를 들어, 멤브레인은 도시된 바와 같이, 기울어진 위치에 있도록, 셀의 측벽들에 부착된 재료의 평면형 시트일 수도 있다. 일부 실시예들에서, 수평 평면으로 기울어진 멤브레인 평면의 각도는 약 5 내지 85 °, 예컨대 약 10 내지 60 ° 이다. 평면형 멤브레인의 기울어진 포지셔닝은 캐소드 챔버로부터 버블들의 수송 및 제거를 용이하게 한다. 예시된 실시예에서, 캐소드 챔버 유출구 (2213) 는 멤브레인의 상부 부분과 셀의 측벽의 접합부 근방에 위치되어, 캐소드로부터 상향으로 이동된 후, 음극액으로 버블들의 제거를 가능하게 한다.

[0158] 또 다른 대안적인 실시예에서, 기관의 작업 표면이 수평 평면에 90 ° 로 배향되도록 기관은 수직 배향으로 프로세싱될 수도 있다. 이 실시예에서, 애노드 챔버와 캐소드 챔버를 분리하는 멤브레인은 수직으로 (기관 표면에 평행) 위치될 수 있고, 캐소드 챔버 유출구는 버블들의 제거 및/또는 입자들이 워크피스에 도달하는 것을 방지하는 한, 캐소드 챔버의 상부 부분의 어느 곳이나 있을 수 있다.

[0159] 도 23은 캐소드 챔버로 음극액의 부가를 예시하는 도 22a에 도시된 실시예의 도금 제거 셀의 일부분의 단면 개략도를 제공한다. 음극액은 캐소드 챔버 유입구 (17) 를 통해 캐소드 챔버 (13) 로 들어간다. 음극액은 유입구 (17) 에 커플링된 도관을 통해 제공되고, 일부 실시예들에서, 음극액은 음극액 재순환 루프로부터, 예를 들어, 음극액 재순환 루프에 위치한 저장소로부터 제공된다. 음극액의 플로우는 화살표들로 예시된다. 음극액은 셀들의 측벽들과 멤브레인의 접합부 주변에 위치되는 음극액 유출구들로 흐른다. 일반적으로, 음극액 유입구들 및 유출구들의 위치들은 가변할 수 있지만, 바람직하게 캐소드 자체를 통해 또는 캐소드 위로 균일한 대류를 제공하도록 배치된다. 상기 언급된 바와 같이, 유출구 또는 유출구들은 바람직하게 멤브레인 접합부와 벽에 가능한 가깝게 셀의 주변부에 위치된다.

[0160] 도 24는 도금 제거 셀, 정온 챔버, 양극액 재순환 루프, 및 음극액 재순환 루프를 포함하는 전기화학적 금속 제거 장치의 개략적인 표현을 제공하고, 루프들은 공유된 저장소를 갖는다. 활성 캐소드가 사용되고 캐소드 상으로 금속 도금 효율이 높은 경우들 (예를 들어, 95 %보다 많은 전류가 금속을 도금할 때) 에서, 수소 가스를 희석하고 격리하도록 사용된 정온 챔버는 필요하지 않을 수도 있다. 도 24는 장치의 엘리먼트들 사이의 유체 연통성을 예시한다. 예시적인 구현예에서 도시된 장치는 인산 (H<sub>3</sub>PO<sub>4</sub>) 수용액 및 하나 이상의 구리의 인산염 (예를 들어, Cu<sub>3</sub>(PO<sub>4</sub>)<sub>2</sub>) 으로 구성되거나 이루어지는 전해질을 사용하여, 기관으로부터 구리를 전기화학적으로 제거하기 위해 사용. 예를 들어, 전해질은 Cu<sup>2+</sup>, Cu<sup>+</sup>, H<sup>+</sup>, H<sub>2</sub>PO<sub>4</sub><sup>-</sup>, HPO<sub>4</sub><sup>2-</sup>, 및 PO<sub>4</sub><sup>3-</sup>의 임의의 조합을 함유할 수도 있다. 제공된 장치는 본 명세서에 기술된 바와 같은 전해질들을 사용하여 다른 금속들 (예를 들어, Ni, Co, Sn, 등) 을 전기화학적으로 제거하기 위해 사용될 수 있다는 것이 이해된다. 장치는 멤브레인 (7) 에 의해 애노드 챔버 (11) 및 캐소드 챔버 (13) 로 분할되는, 도금 제거 셀 (9) 을 포함한다. 애노드 챔버 (11) 는 기관 상의 구리 층이 반응 (3) 및 반응 (4) 에 따라 전기화학적으로 용해될 때, 전기화학적 금속 제거 동안 양극액

내로  $Cu^+$  이온 및  $Cu^{2+}$  이온을 릴리즈하는, 양극성으로 바이어싱된 기관 (3) 을 하우징한다.  $Cu^+$  는 통상적으로 미량으로만 존재하기 때문에,  $Cu^{2+}$  는 통상적으로 전해질 내 우세한 구리 이온이다. 캐소드 챔버 (13) 는 반응 (5), 반응 (6), 및 반응 (7) 이 일어나는 캐소드를 하우징한다. 캐소드에서 수소 가스 방출은 캐소드 챔버에서 수소를 격리하는데 유리하기 때문에, 애노드와 캐소드 사이에 멤브레인 (7) 을 배치하기 위한 주요 구동력이다. 도시된 예에서, 양극액과 음극액의 조성들은 실질적으로 동일하지만, 캐소드 챔버 내 음극액은  $H_2$  버블들을 포함하지만, 애노드 챔버 내 양극액은 실질적으로  $H_2$  버블 프리이고, 버블들은 멤브레인 (7) 에 의해 캐소드 챔버로 들어가는 것이 차단된다. 도시된 시스템은 캐소드 챔버로부터 음극액의 일부를 제거하고, 제거된 음극액을 처리하고 처리된 음극액을 캐소드 챔버로 리턴하기 위해 조정되는 음극액 재순환 루프를 포함한다. 음극액의 처리는 음극액으로부터 수소 버블들의 제거, 음극액과 양극액의 혼합, (예를 들어, 양극액과 혼합 후) 음극액 회석, (예를 들어, 양극액과 혼합 후) 음극액으로부터 구리를 전해채취, 음극액 필터링, (예를 들어, 콘택터를 통해) 전해질 탈가스, 및 음극액 가열 또는 냉각 중 하나 이상을 포함할 수 있다. 도시된 실시예에서 음극액 재순환 루프는 정온 챔버 (37), 저장소 (39) 및 연관된 유체 포트들, 유체 라인들, 및 유체 관리 메커니즘들 (예를 들어, 하나 이상의 펌프들, 전해질 플로우 미터들, 및 필터들) 을 포함한다. 인산, 구리 인산염, 및 수소 버블들을 함유하는 음극액은 캐소드 챔버 유출구 (15) 를 통해 나가고 연관된 유체 라인 (35) 을 통해 정온 챔버 (37) 로 이동한다. 정온 챔버 (37) 는 액체 음극액으로부터 수소 버블들을 분리하고, 불활성 가스로 수소를 회석하고, 그리고 정온 챔버로부터 회석된 수소를 제거하기 위해 구성된다. 음극액은 정온 챔버 음극액 유입구 (40) 를 통해 정온 챔버 (37) 로 들어가고, 일 구현예에서 음극액 혼합물로부터 부력에 의해 수소 가스의 분리를 용이하게 하는 구불구불한 경로를 경유하여 정온 챔버를 통해 이동한다. 정온 챔버는 불활성 가스 라인 (45) 을 통해 불활성 가스 (43) (예를 들어,  $N_2$  소스) 의 소스에 연결되는 불활성 가스 유입구 (41) 를 더 갖는다. 불활성 가스는 유입구 (41) 를 통해 정온 챔버 내로 흐르고 수소와 혼합되게 된다. 이어서 회석된 수소 혼합물은 정온 챔버의 가스 유출구 (47) 로 흐르고, 이어서 회석된 가스 스트림의 수소 농도의 측정이 수행되고, 이어서 혼합물은 배기구 (49) 로 제거된다. 정온 챔버 (37) 에서 적어도 부분적으로 수소 프리가 된 후 음극액은 음극액 유출구 (51) 를 통해 정온 챔버를 나가고 유체 라인 (53) 을 통해 저장소 (39) 로 흐른다. 일부 실시예들에서, 정온 챔버 (37) 및 저장소 (39) 는 일 콤팩트 어셈블리에 함께 조합되고 이들 실시예들에서 유체 라인 (53) 은 음극액 유출구 (51) 및 저장소 음극액 유입구 (55) 가 일치하도록 제거된다.

[0161] 음극액은 정온 챔버 (37) 로부터 저장소 음극액 유입구 (55) 를 통해 저장소 (39) 로 들어간다. 도 24에 도시된 실시예에서, 저장소 (39) 는 음극액 재순환 루프 및 양극액 재순환 루프에 의해 공유되고, 음극액은 저장소에서 양극액 재순환 루프로부터의 양극액과 혼합된다. 필요하다면, 혼합물은 이 단계에서 회석제 (예를 들어, 수용성 인산) 로 회석될 수 있다. 회석제는 회석제 소스 (57) 로부터, 회석제 라인 (59) 을 경유하여 그리고 저장소 회석제 유입구 (61) 를 통해 저장소 (39) 에 첨가된다. 일부 실시예들에서, 회석제는 저장소 전해질 내에서 보다 작은 농도의 구리 염을 함유할 수도 있다. 저장소는 전해질 제거 포트 (63) 를 더 포함하지만, 저장소 내 전해질의 체적이 미리 결정된 문턱 값을 초과하면, 이를 통해 전해질의 일부가 드레인 (65) 으로 제거될 수도 있다. 음극액 재순환 루프는 펌프 (71) 의 사용으로 전해질 출구 포트 (67) 및 라인 (69) 을 통해 저장소 (39) 로부터 (양극액과 혼합된) 음극액의 일부를 제거하고 (양극액과 혼합된) 음극액의 일부를 음극액 진입 라인 (73) 을 사용하여 캐소드 챔버 (13) 로 지향시킴으로써 완료된다. 재순환되고 처리된 음극액은 음극액 유입구 (17) 를 통해 캐소드 챔버 (13) 로 들어가서, 재순환 루프를 완료한다.

[0162] 양극액 재순환 루프는 애노드 챔버 (11) 로부터 양극액의 일부를 제거하고, 양극액을 처리하고, 처리된 양극액을 애노드 챔버 (11) 로 리턴하기 위해 구성된다. 양극액의 처리는: 음극액과 양극액 조합, (예를 들어, 음극액과 조합된 후) 양극액으로 회석제 첨가, (예를 들어, 음극액과 조합된 후) 양극액으로부터 구리 전해채취, 양극액 필터링, 및 양극액 가열 중 하나 이상을 포함할 수 있다. 이에 더하여, 양극액 재순환 루프는 도금 제거 셀 외부의 밀도, 전도도, 및 온도와 같은 하나 이상의 양극액 속성들을 측정하기 위해 구성될 수도 있다. 도시된 예에서, 양극액 재순환 루프는 음극액 재순환 루프와 공유된, 저장소 (39), 애노드 챔버 (11) 로부터 저장소 (39) 로 양극액을 전달하기 위한 유체 라인 (74), 저장소 (39) 로부터 애노드 챔버 (11) 로 양극액을 전달하기 위한 유체 라인들 (69 및 75), 저장소 (39) 내에 위치한 전도도 미터 (77), 라인 (75) 이 애노드 챔버 유입구 (25) 로 이어지기 전에 라인 (69) 으로부터 루프를 형성하는 유체 라인 (81) 에 위치한 농도계 (79) 를 포함한다. 재순환 동안, 양극액은 양극액 유출구 (27) 를 통해 애노드 챔버 (11) 를 나가고 도관 (74) 을 통해 음극액 재순환 루프로부터의 음극액과 조합되는 저장소 (39) 로 흐른다. (음극액과 조합된) 양극액은 상기 기술된 바와 같이 회석될 수 있고, 필요하다면, (음극액과 조합된) 양극액의 일부는 저장소 (39) 로부터 드레인으로 제

거될 수 있다. (음극액과 조합된) 양극액의 전도도는 전도도 미터 (77) 를 사용하여 저장소에서 측정된다. 이어서 (음극액과 조합된) 양극액은 펌프 (71) 를 사용하여 애노드 챔버 (11) 로 다시 지향된다. (음극액과 조합된) 양극액은 전해질 출구 포트 (67) 를 통해 나가고 (음극액 재순환 루프와 결합된) 라인 (69) 을 통해 흐른다. 집합부 (83) 에서, 유체 라인 (69) 은 (애노드 챔버 (11) 로 이어지는) 유체 라인 (75) 및 (캐소드 챔버 (13) 로 이어지는) 유체 라인 (73) 으로 분기된다. (음극액과 혼합된) 양극액의 일부는 전해질의 밀도가 농도계 (79) 를 사용하여 측정되는, 루프 (81) 를 통과한다. 이어서 (음극액과 혼합된) 양극액은 애노드 챔버 유입구 (25) 를 통해 애노드 챔버 (11) 로 다시 들어간다.

[0163] 일부 실시예들에서, 전해질은 저장소 (39), 애노드 챔버 (11), 및/또는 양극액 재순환 루프에 설치된 히터를 사용하여 가열된다. 이들 실시예들에서, 온도 센서가 저장소 (39) 내에서 히터 근방에 설치되고, 또는 애노드 챔버 (11) 가 시스템 제어기와 통신하고 온도를 조절하도록 사용된다.

[0164] 도시된 시스템은 린싱 액체 (85) (예를 들어, 탈이온수) 의 소스와 린싱 액체 전달 라인 (87) 을 연결하는 기관 린싱 메커니즘을 더 포함한다. 전달 라인 (87) 은 노즐과 커플링될 수도 있고 전기화학적 금속 제거 후에 기관으로부터 전해질을 제거하기 위해 기관을 린싱하도록 구성될 수도 있다.

[0165] 대안적인 실시예에서, 음극액 재순환 루프 및 양극액 재순환 루프는 공유된 엘리먼트들을 갖지 않는다. 이 실시예는 2개의 별도의 재순환 루프들을 갖는, 전기화학적 금속 제거 장치의 개략적 표현을 제공하는, 도 25에 예시된다. 이 실시예에서, 양극액 재순환 루프는 저장소 (39) 가 음극액 재순환 루프로부터 어떠한 음극액도 수용하지 않는 것을 제외하고, 도 24에 도시된 양극액 재순환 루프와 동일하다. 이 실시예에서, 음극액 재순환 루프는 정온 챔버 (37) 를 포함한다. 그러나, 도 24의 공유된 저장소와 달리, 재순환된 음극액은 정온 챔버로부터 저장소로 지향되지 않고 대신 수소 가스 제거 후 음극액 챔버로 다시 지향된다. 음극액은 음극액 출구 포트 (51) 를 통해 유체 라인 (52) 으로 나가고, 펌프 (72) 의 도움으로 음극액 챔버 (13) 로 다시 지향되고, 이는 음극액 유입구 (17) 를 통해 들어간다. 음극액 재순환 루프는 음극액 속성들을 개별적으로 측정하기 위해 하나 이상의 센서들을 포함할 수도 있다. 예를 들어, 도시된 예에서, 전도도 미터 (78) 가 정온 챔버에 위치되고 음극액의 전도도를 측정하도록 구성된다. 또한, 음극액 라인 (52) 으로부터 분기하는 유체 루프 (54) 는 음극액의 밀도를 측정하도록 구성되는 밀도계 (80) 를 구비한다. 일부 실시예들에서, 음극액 재순환 루프는 음극액 재순환 루프의 센서들에 의해 제공된 정보에 응답하여 양극액 재순환 루프로부터 희석제 및/또는 전해질 컴포넌트를 개별적으로 수용하도록 구성될 수도 있다. 예를 들어 산 용액이 산 전달 라인 (60) 을 통해 산 (58) 의 소스로부터 포트 (62) 를 통해 정온 챔버 (37) 로 도즈될 수도 있다. 도시된 실시예에서, 양극액 재순환 루프 및 음극액 재순환 루프는 셀의 외부와 유체 연통 또는 이온 연통하지 않는다. 그러나, 대안적인 실시예에서, 양극액 재순환 루프는 음극액 재순환 루프로부터, 예를 들어, 음극액 저장소 오버플로우 튜브를 통해 음극액을 수용할 수도 있다. 이전에 기술된 실시예들에서, 양극액 및 음극액이 실질적으로 동일한 농도들로 동일한 컴포넌트들을 함유하는 실질적으로 동일한 조성을 갖지만, 다른 실시예들에서, 음극액과 양극액의 컴포넌트들의 상이한 조성들 및 농도들을 갖는 음극액 및 양극액은 별도의 양극액 센서 및 음극액 센서 및 컴포넌트 전달 시스템들을 사용하여 별도로 관리된다는 것을 또한 주의한다. 상이한 조성들의 양극액 및 음극액을 채용하는 일 예에서, 음극액은 금속 이온들이 실질적으로 프리로 유지된다. 이 구현예에서, 분리된 캐소드 챔버 (SCC) 가 양극액에 존재하는 금속 이온들 (예를 들어, 기관으로부터 용해되는 구리 이온들) 의 이송이 캐소드 챔버로 들어가는 실질적으로 방지하는 멤브레인에 의해 애노드 챔버로부터 분리된다. 이 분리된 음극액 챔버 (또는 SCC) 실시예는 애노드/기관 및 캐소드에 실질적으로 상이한 화학적 조성 노출을 가능하게 한다. 이 경우, SCC 멤브레인은 양극액의 구리 (또는 다른 금속) 이온들의 이송이 캐소드에 도달하고 캐소드 상에 도금되는 것을 억제 및/또는 방지한다. 이러한 도금은 잠재적으로 수지상 또는 불규칙할 수 있고, 셀 동작의 열화를 발생시키는 입자들의 형성을 발생시킬 수도 있다. 따라서, 일부 실시예들에서, SCC가 있고, SCC 내 전해질은 웨이퍼로부터 제거되고 양극액에 함유된 금속 (예를 들어, 구리) 이 실질적으로 프리이다. 예를 들어, 음극액은 양극액에 함유된 산과 동일한 타입의 산일 수도 있는 산을 함유할 수 있다. 일부 실시예들에서, SCC는 SCC로 산의 직접적인 첨가에 의해, 또는 음극액 재순환 루프에 SCC의 부가에 의해 음극성 반응을 생성하는 수소에 의해 소비되기 때문에 산으로 주기적으로 보충된다.

[0166] 도 26은 결합된 정온 챔버/저장소 어셈블리의 단면도를 제공한다. 정온 챔버 (37) 는 어셈블리의 전면 우측 부분을 점유하고 (측벽 (89) 을 포함하는) 측벽들 및 하단 벽에 의해 저장소 (39) 로부터 분리되고, 하단 벽은 정온 챔버 (37) 로부터 저장소 (39) 로 음극액을 흘리기 위한 개구부 (51) 를 갖는다. 정온 챔버 및 저장소가 연통하는 용기들이기 때문에, 두 용기들의 전해질의 레벨은 통상적으로 같고 레벨 (91) 로 도시된다. 캐소드 챔버 (예를 들어, 산, 금속염, 및 수소 버블들의 혼합물) 로부터 음극액은 개구부 (40) 를 갖는 도관 (35) 을 통

해 정온 챔버로 지향된다. 음극액은 화살표로 나타낸 바와 같이 배플들 (93) 로 규정된 구불구불한 경로를 통해 정온 챔버에서 하향으로 흐른다. 이 과정 동안 수소 버블들이 음극액으로부터 분리되고 음극액 레벨 (91) 위의 공간에 도달하는 음극액을 통해 린싱된다. 정온 챔버의 하단부에서 음극액은 개구부 (51) 를 통해 저장소로 들어간다. 정온 챔버의 수소는 음극액 위의 공간에서 불활성 가스 (예를 들어, N<sub>2</sub>) 와 혼합되고 정온 챔버 외부로부터 불활성 가스 플로우와 함께 지향된다. 도시된 실시예에서, 불활성 가스는 개구부 (41) 를 통해 정온 챔버 내로 흐르고, 수소와 불활성 가스의 혼합물이 측벽 (미도시) 의 개구부를 통해 이어서 배기부로 이어지는 개구부 (47) 를 통해, 정온 챔버를 나간다. 정온 챔버는 전해질 (적어도 부분적으로) 로부터 수소 버블들을 분리하기 위해, 그리고 불활성 가스로 분리된 수소를 회석하기 위해 구성된다. 일부 실시예들에서, 수소는 불활성 가스와의 혼합물의 농도가 체적으로 4 %보다 낮도록 (4 %는 공기 내 수소에 대해 LEL (lower explosive limit) 임), 보다 바람직하게 배기구를 통해 릴리즈하기 직전에 체적으로 약 1 %보다 낮도록 회석된다. 혼합물 내 모든 불활성 가스가 O<sub>2</sub>로 치환되더라도, 수소의 농도가 공기 내 혼합물로서 LEL로 낮도록 불활성 가스와 수소의 혼합물을 구성하는 것이 바람직하다. 일 예에서, 0.8 L의 H<sub>2</sub>가 20 L의 N<sub>2</sub>로 회석된다. 통과된 전하에 비례하기 때문에, 음극액 내 H<sub>2</sub>의 최대량은 도금 제거 셀을 통과하는 전하량을 측정함으로써 추정될 수 있다는 것을 주의한다. 또한, H<sub>2</sub> 농도는 가스성 혼합물이 배기부에 들어가기 직전에, 일부 실시예들에서, 배치될 수 있는, 수소 센서에 의해 측정된다. 일부 구현예들에서, 불활성 가스는 약 20 내지 30 L/분의 플로우 레이트로 정온 챔버를 통해 연속해서 흐르고, 일부 실시예들에서, H<sub>2</sub> 농도가 미리 결정된 농도보다 낮도록 (예를 들어, 체적으로 4 %보다 낮도록) H<sub>2</sub> 센서에 의해 제공된 피드백을 사용하여, 플로우 레이트가 조정된다.

[0167] 일 실시예에 따라, 저장소 (39) 의 단면도가 도 27에 도시된다. 인전함 정온 챔버의 상세들은 명확성을 보존하기 위해 미도시된다. 저장소 (39) 는 양극액 챔버로부터 라인 (74) 을 통해 양극액을 수용하기 위한 진입 포트 (72) 를 갖는다. 저장소는 또한 정온 챔버로부터 음극액을 수용하기 위한 유입구를 갖는다. 유입구는 이 도면에 미도시된다. 예시된 실시예에서 음극액 및 양극액이 저장소에서 혼합되고, 혼합된 전해질의 전도도는 전도도 미터 (77) 로 측정된다. 이어서 전해질은 저장소 내에 위치한 필터 (95) 를 통해 먼저 통과하고 저장소로부터 재순환 루프들로 리턴된다. 필터 (95) 는 저장소에 위치되고 임의의 수소 버블들 전해질을 필터링하도록 구성된 복수의 필터들 중 하나일 수도 있다. 일 실시예에서 2 개의 필터들은 저장소에서 사용된다. 필터들이, 일 구현예에서, 이들을 통해 전해질이 (측방향이 아니라) 하향으로 통과하도록 위치된다. 이러한 수직으로 배향된 필터들은 수소 버블 분리를 용이하게 한다.

[0168] 도시된 실시예에서, 회석제는 회석제 유입구 (61) 를 통해 들어가는, 회석제 소스로부터 회석제 라인 (59) 을 통해, 저장소 (39) 에 첨가된다. 회석제 라인 (59) 은 저장소 (39) 의 하단부 근방에서, 라인 (74) 의 유출구 근방에서, 도 27의 사시도로부터, 펌프 (71) 로 이어지는 라인 뒤에서 중단된다. 이는 양극액 리턴 라인 (74) 으로부터 회석제 및 전해질을 신속하게 혼합한다는 것을 보장한다.

[0169] 일부 실시예들에서, 펌프 (71) 는 저장소로부터의 전해질이 석션 (suction) 을 통해 유체 라인 및 펌프와 커플링된 필터로 인출되도록 저장소의 압력보다 낮은 압력을 생성하도록 구성된다. 이는 상승된 압력이 목표되지 않은, 전해질 내로 가스들의 용해를 야기할 수 있기 때문에, 저장소 내 압력을 상승시키기 위해 펌프를 사용하는 것보다 도시된 시스템에서 보다 유리하다.

[0170] 저장소는 문턱값 레벨이 초과된다면, 저장소 내로 전해질의 레벨을 측정하고 제거기로 전달하도록 구성되는 전해질 레벨 센서 (97) 를 더 포함한다. 저장소는 전해질을 드레인 (65) 으로 제거하도록 구성된 유출구 (63) 를 더 포함한다. 저장소의 상단 부분에서, 공기 유입구 (99) 와 같은, 공기를 도입하기 위한 하나 이상의 개구부들을 포함할 수도 있다.

[0171] 도 28a 및 도 28b는 활성 캐소드를 채용하는 일부 실시예들에 따라 도금 제거 셀의 일부분의 단면도들을 제공한다. 도시된 실시예들에서 캐소드는 일반적으로 디스크 형상이고 전기도금 동안 기관 반대편에 위치된다. 일부 실시예들에서, 기관의 직경 및 캐소드의 직경은 30 % 미만, 예컨대 25 % 미만만큼 상이하다. 이는 균일도에 대해 유리하다. 또한, 캐소드의 상대적으로 큰 표면적은 캐소드에서 전류 밀도를 감소시키는 것을 돕고, 이는 결국 캐소드와 전해질 사이의 원치 않은 상호작용들을 최소화할 수 있다.

[0172] 도 28a는 금속 (예를 들어, 구리) 이 활성 캐소드 상으로 도금되기 전의 셀을 도시하고, 그리고 도 28b는 금속이 기관들로부터 제거되고 활성 캐소드 상으로 도금된 후 동일한 셀을 도시한다. 도시된 실시예에서, 장치는 전해질로 하여금 캐소드 챔버 내로 들어가게 하고 상향 방향으로 활성 캐소드에 형성된 개구부들을 통해 전해질

을 통과시키도록 구성된다. 장치는 -이온 저항성 이온 침투성 엘리먼트 위, 그리고 이온 저항성 이온 침투성 엘리먼트 아래-두 위치들에서 전해질로 하여금 애노드 챔버 내로 개별적으로 들어가게 하도록 더 구성된다. 애노드 챔버로 유입구 및 애노드 챔버로부터 유출구는 기관의 표면에 근접하게 횡단 전해질 플로우를 생성하도록, 방위각적으로 반대편 위치들에 근접하게 위치된다.

[0173] 도 28a에서, 도금 제거 셀 (2200) 의 일부분이 예시된다. 셀은 활성 캐소드를 갖는 캐소드 챔버 및 이온 저항성 이온 침투성 엘리먼트 (2201) 및 기관 (미도시) 을 하우징하는 애노드 챔버를 포함한다. 애노드 챔버 및 캐소드 챔버는 이온 침투성 멤브레인을 지지하는 멤브레인 프레임 (2203) 에 의해 분리된다. 일반적으로, 멤브레인은 이온 선택성일 필요는 없다. 멤브레인은 활성 캐소드에서 생성될 수 있는 금속 입자들이 애노드 챔버로 들어가고 기관과 콘택트하는 것을 방지하도록 구성된다. 교차 플로우 한정 구조체 (2202) 를 갖는 이온 저항성 이온 침투성 엘리먼트 (2201) 가 멤브레인 프레임 (2203) 위에 배치되고 부착된다. 멤브레인 프레임은 캐소드 챔버 위에 놓이고 캐소드 챔버 벽들 (2204) 에 부착되고 시일링된다.

[0174] 유체 주입 매니폴드 (2205) 가 흐르는 전해질을 이온 저항성 이온 침투성 엘리먼트 (2201) 와 멤브레인 프레임 (2203) 사이의 챔버 내로 그리고 이온 저항성 이온 침투성 엘리먼트와 기관 사이의 갭 내로 피딩하도록 사용된다. 애노드 챔버 내로 유체 스트림을 피딩하는 것에 더하여, 부가적인 유체 스트림이 캐소드 챔버 내로 피딩된다. 유체는 도관 (2208) 을 통해 캐소드 챔버 (2207) 내로 주입되고, 이어서 도시된 예에서 확산기 플레이트 (2209) 를 통해 흐르고, 캐소드 (2210) 를 통해 그리고 캐소드 (2210) 주변을 통과한다. 이어서 음극액은 멤브레인 프레임 (2203) 아래 캐소드 챔버의 갭을 통해 캐소드 챔버를 나가고 매니폴드 (2006) 에 도달하고 결국 셀 외부인, 도관들 (미도시) 의 또 다른 세트를 통해 나간다. 캐소드 (2210) 는 이의 주변부가 캐소드 챔버 하단 부분의 레지 (2211) 에 의해 지지된다. 도시된 실시예에서, 캐소드 (2210) 는 캐소드의 에지에서 복수의 만입부들 (홈부들) 을 갖는다. 이들 만입부들은 캐소드가 레지 (2211) 상에 배치될 때, 유체로 하여금 캐소드의 주변부에서 캐소드 챔버의 벌크 내로 통과하도록 캐소드 밑의 캐소드 챔버 내로 들어가게 하는, 개구부들을 형성한다. 도 28b를 참조하면, 금속 (2212) 은 하나 이상의 기관들의 탈도금 (deplating) 동안 캐소드 (2210) 상에 도금된다. 일부 실시예들에서, 금속은 캐소드가 캐소드 챔버로부터 제거될 때까지 적어도 약 1 cm의 두께, 예컨대 약 1.5 내지 3 cm로 캐소드 상에 축적되게 된다.

[0175] 금속이 캐소드 상으로 증착될 때, 캐소드의 중량은 상당히 상승될 수 있고, 셀로부터 캐소드를 제거하는 것이 어려울 수도 있다. 일부 실시예들에서, 캐소드는 캐소드의 도전성 표면 상의 복수의 비도전성 고정 엘리먼트들을 포함하도록 설계되거나 구성되고, 고정 엘리먼트들은 캐소드를 리프팅하고 사용 후 셀로부터 제거하기 위해 사용될 수 있는 하나 이상의 핸들들에 부착되도록 구성된다.

[0176] 일부 실시예들에서, 캐소드는 전해질이 캐소드를 통해 상향으로 흐를 때, 전해질의 통과를 허용하는 복수의 홀들을 포함한다. 이에 더하여, 캐소드의 에지에서 이루어진 만입부들은 만입부들이 주변 개구부들을 형성하도록, 캐소드가 캐소드 챔버 내 레지 상에 위치한 후, 캐소드의 에지에서 전해질의 상향 운동을 허용한다.

[0177] 도 28a 및 도 28b에 도시된 실시예에서 모두 캐소드는 핸들 부착, 캐소드의 표면으로부터 상향으로 연장하는 비도전성 튜브들과 피딩하는 쓰루홀들, 및 캐소드의 에지의 만입부들을 위한 비도전성 고정 엘리먼트들을 포함한다.

[0178] 이러한 캐소드의 상단부는 도 29a에 도시되고, 사시도가 도 2c에 도시된다. 도 2d는 고정 엘리먼트들에 부착된 핸들들을 갖는 동일한 캐소드를 예시한다. 도 2b는 캐소드의 쓰루홀들 중 하나 내로 피딩된 절연 튜브의 일부분의 도면이다.

[0179] 도 29a 내지 도 29d를 참조하면, 캐소드는 일반적으로 디스크 형상 바디 (2401) 를 갖고 스테인리스 스틸 또는 도금가능한 금속으로 이루어질 수 있다. 디스크는 몇몇 비도전성 (예를 들어, 플라스틱) 엘리먼트들과 피딩하게 하도록 머시닝되었다. 플로우 쓰루 절연 플라스틱 튜브들 (2402) 의 세트가 캐소드 (2401) 에 부착되고 캐소드의 개구부들에 피딩된다. 피딩은 튜브 (2403) 의 홈부 및 클립 링 (2404) 에 의해 캐소드에 부착된 플라스틱 튜브 (2402) 를 도시하는 도 29b에 예시된다. 튜브 각각은 캐소드에 형성된 홀을 통과하고 클립 링을 통해 캐소드에 부착된다. 일부 실시예들에서, 튜브들은 높이로 1.2 내지 4.5 cm의 높이로 캐소드의 디스크 형상 바디 위로 연장한다. 튜브들의 높이는 바람직하게 캐소드 상에 도금될 금속의 돌출된 두께보다 커야 한다.

[0180] 플로우 쓰루 튜브들은 캐소드 챔버 내부에서 대류성 플로우를 허용하고 캐소드의 표면 상의 금속 축적을 허용하도록 구성된다. 튜브들은 금속 축적에 의해 쓰루홀들의 차단을 더 방지한다.

- [0181] 이 실시예에서, 캐소드는, 캐소드가 캐소드 챔버 주변부의 지지 에지 (2211) 와 함께 셀 내에 장착될 때, 부가적인 경로로 하여금 유체가 캐소드의 에지 둘레를 흐르게 하는 주변부에 배치된 만입부들 (홈부들) (2405) 을 갖는다. 이들 만입부들 (2406) 은 플로우 쓰루 튜브들 (2402) 과 함께 전해질로 하여금 캐소드 챔버에서 전해질의 대류성 플로우를 가능하게 하는 몇몇 경로들을 제공한다.
- [0182] 캐소드는 장치의 중심에 캐소드를 포지셔닝하도록 사용되는 중심에 위치한 장착 볼트 (2213) 를 또한 포함하고 캐소드의 베이스를 캐소드 전기 버스 단자 (2214) 내로 또한 구동한다. 장착 볼트는 플라스틱 절연 캡 및 힘 전달 피스 (2215) 에 의해 전해질로부터 절연되고, 볼트 헤드 (2213) 가 전해질에 노출되는 것을 방지하고 캐소드 수명 종료시 (금속이 캐소드 상에 최대 두께, 플로우 쓰루 튜브들의 개구부들 바로 아래까지 도금될 때) 제거되게 하는 시일링 캡 (2216) 을 수용할 수 있다. 다양한 O-링들 및 가스켓 시일링부들은 볼트 (2213) 및 캐소드 전기 버스 단자 (2214) 와 같은, 어셈블리의 금속성 부분들의 전해질로의 노출을 방지할 수 있고, 이들 부품 상의 도금 및 도금에 의한 다양한 금속 장착 부품의 연결을 방지하는 것을 도울 수 있다. 또한, 몇몇 (4 개가 도시됨) 비도전성 (예를 들어, 플라스틱) 장착 포스트들 (2406) 이 포함되고, 포스트들은 핸들들 (2408) 에 부착되도록 구성된다. 수동 제거 핸들들 (2408) 이 볼트들 (2409) 을 사용하여 스퀘드들 (2407) 내로 스크루된다. 포스트들 (2406) 은 또한 또 다른 세트의 볼트들로 하여금 하측으로부터 캐소드 (2401) 에 포스트들 (2406) 을 단단히 부착하게 하도록 캐소드의 반대쪽 측면 상에 스퀘드된다. 장착 포스트들 (2406) 의 위치들은 모든 포스트들이 캐소드 디스크 상의 상이한 방사상 위치들에 배치되도록 바람직하게 선택된다. 예시된 바와 같이, 장착 포스트들 (2406) 은 비도전성 장착 포스트들의 존재로 인해 상당히 보다 적은 양의 전류에 노출되는 특정한 반경에서 웨이퍼 기관 상에 영역을 생성하는 것을 방지하기 위해 방사상으로 스테거된다. 2 개의 포스트들 (2406) 이 동일한 반경에 위치되지 않고 또는 캐소드 (2401) 위에서 360 ° 회전 동안 웨이퍼의 임의의 부분이 노출되는 동일한 돌출된 반경을 차단하는 표면을 갖는다. 캐소드 제거를 필요로 하는, 두께로 캐소드가 도금될 때, 핸들들 (2408) 은 포스트들 (2406) 의 홀들 내의 스퀘드를 사용하여 볼트 (2409) 를 통해 포스트들 (2406) 에 부착된다. 이는 말끔히 제거될 부착된 도금된 금속의 신속하고 효율적인 도금을 가능하게 한다. 제거 절차는 장착 볼트 (2213) 에 노출하는 캡 (2216) 의 풀림 (unscrewing), 볼트 (2213) 풀림, 그리고 핸들들 (2408) 의 들어올림을 수반한다.
- [0183] 일부 실시예들에서, 도 28a에 기술된 장치와 같은, 활성 캐소드를 채용하는 장치들은 특별히 개발된 전해질들과 함께 사용된다. 이들 전해질들은 마스킹된 기관들의 효율적인 전기에칭 전기평탄화를 가능하게 하고 캐소드 상의 고 효율 도금을 달성하도록 구성된다. 예를 들어, 고 전하 효율 (예를 들어, 95 %보다 큰 전하 효율) 로 매우 두꺼운 막들 (예를 들어, 적어도 2 cm 두께의 막 또는 적어도 2.5 cm 두께의 막) 의 도금이 가능하다. 전해질들은 콤팩트하고, 비-파우더성이고 비-수지상 금속 층이 캐소드 상에 형성되도록 캐소드 상에 증착된 막들의 모폴로지를 최적화하도록 구성된다. 기술된 전해질의 장점들은 도 28a에 예시된 캐소드 챔버와 함께 사용될 때 특히 강조된다. 일 실시예에서, 제공된 전해질은 매우 높은 금속 농도 및 높은 산 농도를 갖고, 부가적으로 기관의 표면에서 산화 프로세스들을 억제하거나 방해하지 않고 활성 캐소드 표면에서 도금을 억제하는 첨가제를 포함할 수도 있다. 예를 들어, 일부 실시예들에서, 전해질은 30 g/L보다 큰 농도의 구리 및 625 g/L보다 큰 농도의 인산을 포함하고, 전기도금 억제제 첨가제 및/또는 또 다른 첨가제를 더 포함한다. 적합한 도금 억제제들 (예를 들어, 구리 도금 억제제들) 의 예들은 폴리알킬렌 글리콜들 및 폴리알킬렌 옥사이드들의 부류들로부터 화합물들을 포함한다. 예를 들어 치환되거나 치환되지 않은 폴리에틸렌 글리콜 및/또는 폴리에틸렌 옥사이드가 첨가제들로서 사용될 수도 있다. 또한, 적은 양의 클로라이드 이온이 첨가제로서 전해질에 포함될 수도 있다.
- [0184] 전기화학적 금속 제거를 위한 장치는 전기도금 장치를 또한 포함하는 시스템의 일부일 수 있고, 시스템은 전기도금 후에 기관을 전기화학적 금속 제거 장치로 이송하도록 구성된다. 도 30은 전기도금 및 전기화학적 금속 제거를 포함하는, 복수의 동작들을 수행하도록 사용될 수도 있는 일 예시적인 통합된 시스템의 개략도를 나타낸다. 도 30에 도시된 바와 같이, 통합된 시스템 (307) 은 복수의 전기도금 모듈들, 이 경우 3 개의 별도의 모듈들 (309, 311, 및 313) 을 포함할 수도 있다. 전기도금 모듈 각각은 통상적으로 전기도금 동안 애노드 및 전기도금 용액을 담기 위한 셀, 및 전기도금 동안 전기도금 용액 내에 웨이퍼를 홀딩하고 웨이퍼를 회전시키기 위한 웨이퍼 홀더를 포함한다. 도 30에 도시된 전기도금 시스템 (307) 은 3 개의 별도의 전기화학적 금속 제거 모듈들 (315, 317 및 319) 을 포함하는 전기화학적 금속 제거 시스템을 더 포함한다. 모듈들 각각은 본 명세서에 기술된 바와 같은 캐소드를 담기 위해 구성된 도금 제거 셀 및 웨이퍼 홀더를 포함한다. 이에 더하여, 통합된 시스템 (307) 은, 도시되지 않지만 기능이 임의의 전해질 용액 및 오염물들의 웨이퍼를 완전히 린싱하고 그리고/또는 건조하는 것을 포함할 수도 있는, 하나 이상의 PEM들 (post-electrofill modules) 을 포함할 수도 있다.

실시예에 따라, PEM들 각각은 다음의 기능들: EBR (edge bevel removal), 후면 예칭, 웨이퍼들의 산 세정, 모듈들 (309, 311, 및 313) 중 하나에 의해 전기충진된 후 웨이퍼들을 린싱하고 건조하는 것 중 임의의 기능을 수행하도록 채용될 수도 있다. 통합된 시스템 (307) 은 또한 회석액을 홀딩하고 회석액을 전기화학적 제거 모듈들로 전달하도록 구성된 화학적 회석 모듈 (321), 및 전기화학적 제거 모듈들에 의해 사용되는 전해질을 홀딩하도록 구성된 중앙 전해질 욕 (323) 을 포함할 수도 있다. 후자는 전기화학적 금속 제거 모듈들에서 전해질로서 사용된 화학 용액을 홀딩하는 탱크일 수도 있다. 통합된 시스템 (307) 은 또한 하나 이상의 정온 챔버들 및 불활성 가스를 저장하고 정온 챔버들로 전달하는 불활성 가스 소스를 포함할 수도 있는 수소 관리 시스템 (333) 을 포함할 수도 있다. 일부 실시예들에서, 필터링 및 펌핑 유닛 (337) 은 중앙 욕 (323) 으로의 전해질 용액을 필터링하고 이를 전기화학적 금속 제거 모듈들로 펌핑한다. 전기도금 및/또는 전기화학적 금속 제거 모듈들은 (예를 들어, 전기도금 첨가제들을 전기도금 용액에 첨가하기 위한) 고유의 회석 및 도징 (dosing) 모듈, 고유의 필터링 및 펌핑 유닛, 및 고유의 중앙 전해질 욕 (미도시) 을 포함할 수도 있다. 일부 실시예들에서, 전기화학적 금속 제거 모듈들 및 전기도금 모듈들은 제 1 데크를 점유하는 전기도금 모듈들 및 상이한 데크를 점유하는 전기화학적 금속 제거 모듈들과 함께, 더블-데크 배열로 수직으로 스택된다. 다른 실시예들에서, 전기도금 모듈들은 톨의 일 섹션에 스택될 수도 있고, 전기화학적 금속 제거 모듈들은 톨의 상이한 섹션에 스택될 수도 있다.

[0185] 마지막으로, 일부 실시예들에서, 전자 유닛 (339) 이 전기도금 시스템 (307) 을 동작시키기 위해 필요한 전자 및 인터페이스 제어들을 제공하는 시스템 제어기로서 기여할 수도 있다. 시스템 제어기는 통상적으로 하나 이상의 메모리 디바이스들 및 집적 시스템이 의도된 프로세스 동작들을 수행할 수 있도록 인스트럭션들을 실행하도록 구성된 하나 이상의 프로세서들을 포함한다. 본 명세서에 기술된 구현예들에 따라 프로세스 동작들을 제어하기 위한 인스트럭션들을 포함하는 머신-판독가능 매체는 시스템 제어기에 커플링될 수도 있다. 유닛 (339) 은 또한 시스템에 대한 전력 공급부를 제공할 수도 있다.

[0186] 동작시, 백-엔드 로봇 암 (325) 을 포함하는 로봇이 카세트 (329A 또는 329B) 와 같은, 웨이퍼 카세트로부터 웨이퍼들을 선택하도록 사용될 수도 있다. 백-엔드 로봇 암 (325) 은 진공 부착 메커니즘 또는 일부 다른 실현가능한 부착 메커니즘을 사용하여 웨이퍼에 부착할 수도 있다.

[0187] 프론트-엔드 로봇 암 (340) 이 카세트 (329A) 또는 카세트 (329B) 와 같은 웨이퍼 카세트로부터 웨이퍼를 선택할 수도 있다. 카세트들 (329A 또는 329B) 은 FOUP들 (front opening unified pods) 일 수도 있다. FOUP는 제어된 분위기에 웨이퍼들을 튼튼하고 안전하게 홀딩하고 웨이퍼들로 하여금 적절한 로드 포트들 및 로보틱 핸들링 시스템들을 구비한 톨들에 의한 프로세싱 또는 측정을 위해 제거되게 하도록 설계된 인클로저이다. 프론트-엔드 로봇 암 (340) 은 진공 부착 메커니즘 또는 일부 다른 부착 메커니즘을 사용하여 웨이퍼를 홀딩할 수도 있다. 프론트-엔드 로봇 암 (340) 은 카세트들 (329A 또는 329B), 이송 스테이션 (350), 또는 얼라이너 (aligner) (310) 와 인터페이싱할 수도 있다. 이송 스테이션 (350) 으로부터, 백-엔드 로봇 암 (325) 이 웨이퍼로 액세스를 얻을 수도 있다. 이송 스테이션 (350) 은 프론트-엔드 로봇 암 (340) 및 백-엔드 로봇 암 (325) 으로 그리고 프론트-엔드 로봇 암 (340) 및 백-엔드 로봇 암 (325) 으로부터 얼라이너 (310) 를 통과하지 않고 웨이퍼들을 통과시킬 수도 있는 슬롯 또는 위치일 수도 있다. 일부 실시예들에서, 이송 스테이션 (350) 은 웨이퍼 에지 이미징 모듈로서 기여할 수도 있다 (또는 웨이퍼 에지 이미징 모듈의 위치로서 기여할 수도 있다) 는 것을 주의한다. 일부 구현예들에서, 그러나, 전기도금 모듈로의 정확한 전달을 위해, 웨이퍼가 백-엔드 로봇 암 (325) 상에 적절히 정렬되었다는 것을 보장하기 위해, 백-엔드 로봇 암 (325) 은 웨이퍼를 얼라이너 (310) 와 정렬시킬 수도 있다. 백-엔드 로봇 암 (325) 은 또한 전기도금 모듈들 (309, 311, 또는 313) 중 하나로 또는 전기화학적 금속 제거 모듈들 (315, 317, 및 319) 중 하나로 웨이퍼를 전달할 수도 있다.

[0188] 전기도금 모듈들 (309, 311, 또는 313), 또는 전기화학적 금속 제거 모듈들 (315, 317, 및 319) 로의 정확한 전달을 위해, 웨이퍼가 백-엔드 로봇 암 (325) 상에 적절히 정렬되었다는 것을 보장하기 위해, 백-엔드 로봇 암 (325) 은 웨이퍼를 얼라이너 모듈 (331) 로 이송한다. 특정한 실시예들에서, 얼라이너 모듈 (331) 은 정렬 암들을 포함하고, 백-엔드 로봇 암 (325) 이 정렬 암들에 대고 웨이퍼를 푸시한다. 웨이퍼가 정렬 암들에 대고 적절히 정렬될 때, 백-엔드 로봇 암 (325) 은 정렬 암들에 대해 미리 설정된 위치로 이동한다. 다른 실시예들에서, 얼라이너 모듈 (331) 은 백-엔드 로봇 암 (325) 이 새로운 위치로부터 웨이퍼를 픽업하도록 (pick up) 웨이퍼 중심을 결정한다. 이어서 웨이퍼에 재부착되고 전기도금 모듈들 (309, 311, 또는 313), 또는 전기화학적 금속 제거 모듈들 (315, 317, 및 319) 중 하나로 전달한다.

[0189] 따라서, 통합된 시스템 (307) 을 사용한 웨이퍼 상에 금속 층을 형성하는 통상적인 동작시, 백-엔드 로봇 암 (325) 은 전기도금 전 센터링 (centering) 조정을 위해 웨이퍼 카세트 (329A 또는 329B) 로부터 얼라이너 모듈

(331) 로, 이어서 전기도금을 위해 전기도금 모듈들 (309, 311, 또는 313) 로, 이어서 전기평탄화 전 센터링 조정을 위해 다시 얼라이너 모듈 (331) 로, 그리고 이어서 에지 베벨 제거를 위해 전기화학적 금속 제거 모듈 (315, 317, 또는 319) 로 웨이퍼를 이송한다. 물론, 일부 실시예들에서, 중간 센터링/정렬 단계가 생략될 수도 있고 웨이퍼들이 도금 모듈과 전기평탄화 모듈 사이에서 바로 이송될 수도 있다. 일부 실시예들에서, 웨이퍼는 전기충진 모듈로부터 PEM 모듈로 이송되고 이어서 PEM 모듈로부터 전기화학적 금속 제거 모듈로 이송된다.

[0190] 일부 경우들에서, 프로세스는 먼저 웨이퍼 홀딩 카세트 또는 FOUN (front opening universal pod) 로부터 웨이퍼를 제거하는 단계, 스루 레지스트 피쳐들을 포함하는 웨이퍼의 표면이 대기압 이하의 (subatmospheric) 압력 하에서 버블 프리 웨팅 (wetting) 프로세스에서 완전히 웨팅되는, 사전웨팅 스테이션으로 웨이퍼를 이송하는 단계, 웨팅된 웨이퍼를 제 1 도금 모듈로 이송하고 제 1 도금 모듈에서 제 1 금속 (예를 들어, 구리) 으로 전기도금하는 단계, 도금 용액을 회수하고 제 1 도금 모듈에서 웨이퍼를 린싱하는 단계, 제 1 도금 모듈로부터 웨이퍼를 제거하고 여전히 표면-웨팅된 웨이퍼를 전기평탄화 모듈로 이송하는 단계, 전기평탄화 모듈에서 웨이퍼를 프로세싱하는 단계, 전기평탄화 용액을 회수하고 전기평탄화 모듈에서 웨이퍼를 린싱하는 단계, 이어서 웨이퍼를 적어도 완전히 린싱되고 건조되는 PTM (post treatment module) 로 이송하는 단계, 및 이어서 건조된 웨이퍼를 카세트 또는 FOUN로 리턴하는 단계를 수반한다. 일부 실시예들은 프로세스가 전기평탄화 모듈에서 완료된 후, 먼저 방문한 도금 모듈에서 도금된 금속과 동일한 금속 (예를 들어, 구리) 으로 기판을 도금하도록 구성된 또 다른 도금 스테이션으로, 또는 전기평탄화 모듈을 방문하고 전기평탄화 모듈에서 프로세싱되기 전에, 상이한 금속 (예를 들어, 니켈, 주석, 또는 주석-은 합금) 으로 도금하도록 구성된 도금 스테이션으로 웨이퍼를 이송하는 단계를 포함하도록 상기 시퀀스를 수정한다. 바람직한 실시예들 중 하나에서, 웨이퍼는 제 1 도금 모듈에서 구리로 먼저 도금되고, 이어서 제 2 도금 모듈로 이송되고 제 2 도금 모듈에서 니켈로 도금된다 (이 단계에서 선택가능하게 스킵될 수도 있다). 다음에, 웨이퍼는 주석 또는 주석-은 합금이 증착되는 제 3 도금 모듈로 이송되고, 이어서 웨이퍼는 주석-은 막의 일부가 제거되는 전기평탄화 모듈로 이송되고, 후자의 프로세스의 결과로서, 주석-은의 개선된 두께 분포를 발생시킨다. 두께 분포의 개선은 개별 피쳐들 (피쳐 내 분포) 내 및 웨이퍼 (다이 내 분포 및 웨이퍼 내 두께 분포) 위에 적층된 구조체의 집합적 분포의 개선을 포함하고, 개선은 최종 전기평탄화 모듈에서 프로세싱이 수행되지 않는 구조체와 비교된다. 이 바람직한 실시예의 일 구현예에서, 주석-은 평탄화를 위해 전기평탄화 모듈에서 사용된 전해질 용액은 중량으로 45 %보다 높은 농도를 갖는 메탄술폰산 용액 또는 황산이다.

[0191] 전기도금 동작은 클램셀 타입 웨이퍼 홀더에 웨이퍼를 로딩하는 단계 및 전기도금이 발생하는 전기도금 모듈들 (309, 311, 또는 313) 중 하나의 셀 내에 포함된 전기도금 욕 내로 클램셀을 하강시키는 단계를 수반할 수도 있다. 셀은 통상적으로 (애노드는 리모트일 (remote) 수도 있지만) 도금될 금속의 소스로서 기여하는 애노드, 뿐만 아니라 도징 시스템으로부터 선택가능한 화학적 첨가제들과 함께 중앙 전기충진 욕 저장소 (미도시) 에 의해 공급될 수도 있는 전기도금 욕 용액을 포함한다. 선택가능한 EBR 후, 웨이퍼는 통상적으로 세정되고, 린싱되고, 그리고 건조되고, 그리고 전기화학적 금속 제거 전해질 내로 기판을 하강시키기 위해 구성되는 클램셀 타입 웨이퍼 홀더들을 유사하게 채용할 수도 있는, 전기화학적 금속 제거 모듈들 (315, 317, 및 319) 중 하나로 지향된다.

[0192] 마지막으로, 전기화학적 금속 제거 프로세싱이 완료된 후, 그리고 PTM 모듈에서 선택가능한 린싱 및 건조 후, 백-엔드 로봇 암 (325) 은 웨이퍼를 회수하고 이를 카세트 (329A 또는 329B) 로 리턴할 수도 있다는 것을 주의한다. 이로부터 카세트들 (329A 또는 329B) 은 다른 반도체 웨이퍼 프로세싱 시스템들로 제공될 수도 있다.

[0193] 전착 및 전기화학적 금속 제거를 위해 구성된 통합된 장치의 대안적인 실시예가 도 31에 개략적으로 예시되었다. 이 실시예에서, 장치 (3100) 는 전기도금 및/또는 전기화학적 금속 제거 셀들 (3107) 의 세트를 갖고, 셀 각각은 쌍 또는 복수의 "듀엣" 구성의 전해질 포함 욕을 포함한다. 전기도금 및 전기화학적 금속 제거 자체에 더하여, 장치 (3100) 는 다양한 다른 전기도금 또는 전기평탄화 관련 프로세스들 및 서브-단계들, 예컨대 예를 들어, 스핀-린싱, 금속 및 실리콘 습식 에칭, 무전해 디포지션, 사전-웨팅 (pre-wetting) 및 사전-화학적 (pre-chemical) 처리, 환원, 어닐링, 포토레지스트 스트립핑, 및 표면 사전-활성화를 수행할 수도 있다. 도 31에서 위에서 아래로 내려다 본 장치 (3100) 가 개략적으로 도시되고, 단일 레벨 또는 "플로어"만이 도면에서 드러나지만, 이러한 장치, 예를 들어, Lam Research Sabre™ 3D 틀은 서로 상단에 2 이상의 레벨들이 "스택"될 수 있고, 레벨 각각은 잠재적으로 동일하거나 상이한 타입들의 프로세싱 스테이션들을 갖는다는 것이 당업자에게 용이하게 이해된다. 일부 실시예들에서, 전기도금 스테이션들 및 전기화학적 금속 제거 스테이션들이 틀의 상이한 레벨들로 배치된다. 다른 실시예들에서, 단일 레벨이 전기도금 스테이션 및 전기화학적 금속 제거

스테이션 모두에 포함될 수도 있다.

[0194] 도 31을 다시 한번 참조하면, 전기도금되는 기관들 (3106) 은 일반적으로 프론트 엔드 로딩 FOUP (3101) 를 통해 장치 (3100) 로 피딩되고, 이 예에서, FOUP로부터 프론트-엔드 로봇 (3102) 을 통해서 장치 (3100) 의 주 기관 프로세싱 구역으로 이동되며, 이 로봇 (3102) 은 접근 가능한 스테이션들 중 하나의 스테이션에서 다른 스테이션으로 다차원으로 (in multiple dimensions) 스핀들 (3103) 에 의해서 구동되는 기관 (3106) 을 후퇴 및 이동시킬 수 있으며, 본 예에서는 2 개의 프론트-엔드 액세스 가능한 스테이션들 (3104) 및 또한 2 개의 프론트-엔드 액세스 가능한 스테이션들 (3108) 이 도시되어 있다. 이 프론트-엔드 액세스 가능한 스테이션들 (3104, 3108) 은 예를 들어 전 처리 스테이션들 및 SRD (spin rinse drying) 스테이션들을 포함할 수도 있다. 프론트-엔드 로봇 (3102) 의 옆으로 (side-to-side) 측방향 이동은 로봇 트랙 (3102a) 을 사용하여서 달성된다. 기관들 (3106) 각각은 모터 (미도시) 에 연결된 스핀들 (3103) 에 의해서 구동되는 컵/콘 어셈블리 (미도시) 에 의해서 유지되며, 모터는 실장 브라켓 (3109) 에 부착될 수 있다. 또한, 본 예에서는, 총 8 개의 전기도금 셀들 (3107) 에 대해 4 개의 "듀엣들"의 전기도금 및/또는 전기화학적 금속 제거 셀들 (3107) 이 도시된다. 전기도금 셀들 (3107) 은 구리 함유 구조체를 위한 구리를 전기도금하기 위해 그리고 납땜 구조체를 위해 납땜 재료를 전기도금하기 위해 사용될 수도 있다. 금속이 도금 스테이션들 (3107) 중 하나에서 전기도금된 후, 기관은 동일한 레벨의 장치 상 또는 상이한 레벨의 장치 (3100) 상의 전기화학적 제거 셀로 이송된다. 시스템 제어기 (미도시) 가 전착 장치 (3100) 의 특성들의 일부 또는 모두를 제어하도록 전착 장치 (3100) 에 커플링될 수도 있다. 시스템 제어기는 전술한 바와 같은 프로세스들에 따라서 인스트럭션들을 실행하도록 프로그래밍되거나 이와 달리 구성될 수 있다.

[0195] 본 발명의 또 다른 양태는 본 명세서에 기술된 방법들을 달성하도록 구성된 장치이다. 적합한 장치는 프로세스 동작들을 달성하기 위한 하드웨어 및 본 발명에 따른 프로세스 동작들을 제어하기 위한 인스트럭션들을 갖는 시스템 제어기를 포함한다. 시스템 제어기는 통상적으로 장치가 본 발명에 따른 방법을 수행하도록 하나 이상의 메모리 디바이스들 및 인스트럭션들을 실행하도록 구성된 하나 이상의 프로세서들을 포함할 것이다. 본 발명에 따른 프로세스 동작들을 제어하기 위한 머신-판독가능 매체는 시스템 제어기에 커플링될 수도 있다.

[0196] 일부 구현예들에서, 제어기는 상기 기술된 예들의 일부일 수도 있는, 시스템의 일부이다. 이러한 시스템들은, 프로세싱 툴 또는 툴들, 챔버 또는 챔버들, 프로세싱용 플랫폼 또는 플랫폼들, 및/또는 특정 프로세싱 컴포넌트들 (웨이퍼 페데스탈, 가스 플로우 시스템, 등) 을 포함하는, 반도체 프로세싱 장비를 포함할 수 있다. 이들 시스템들은 반도체 웨이퍼 또는 기관의 프로세싱 이전에, 프로세싱 동안에 그리고 프로세싱 이후에 그들의 동작을 제어하기 위한 전자장치에 통합될 수도 있다. 전자장치들은 시스템 또는 시스템들의 다양한 컴포넌트들 또는 하위부품들을 제어할 수도 있는 "제어기"로서 지칭될 수도 있다. 제어기는, 시스템의 프로세싱 요건들 및/또는 타입에 따라서, 프로세싱 가스들의 전달, 온도 설정사항들 (예를 들어, 가열 및/또는 냉각), 압력 설정사항들, 진공 설정사항들, 전력 설정사항들, 무선 주파수 (RF) 생성기 설정사항들, RF 매칭 회로 설정사항들, 주파수 설정사항들, 플로우 레이트 설정사항들, 유체 전달 설정사항들, 위치 및 동작 설정사항들, 툴들 및 다른 이송 툴들 및/또는 특정 시스템과 연결되거나 인터페이스된 로드록들 내외로의 웨이퍼 이송들을 포함하는, 본 명세서에 개시된 프로세스들 중 임의의 프로세스들을 제어하도록 프로그래밍될 수도 있다.

[0197] 일반적으로 말하면, 제어기는 인스트럭션들을 수신하고, 인스트럭션들을 발행하고, 동작을 제어하고, 설정 동작들을 인에이블하고, 엔드포인트 측정들을 인에이블하는 등을 하는 다양한 집적 회로들, 로직, 메모리, 및/또는 소프트웨어를 갖는 전자장치로서 규정될 수도 있다. 집적 회로들은 프로그램 인스트럭션들을 저장하는 펌웨어의 형태의 칩들, 디지털 신호 프로세서들 (DSP), ASIC (application specific integrated circuit) 으로서 규정되는 칩들 및/또는 프로그램 인스트럭션들 (예를 들어, 소프트웨어) 을 실행하는 하나 이상의 마이크로프로세서들, 또는 마이크로제어기들을 포함할 수도 있다. 프로그램 인스트럭션들은 반도체 웨이퍼 상에서 또는 반도체 웨이퍼에 대한 특정 프로세스를 실행하기 위한 동작 파라미터들을 규정하는, 다양한 개별 설정사항들 (또는 프로그램 파일들) 의 형태로 제어기로 또는 시스템으로 전달되는 인스트럭션들일 수도 있다. 일부 실시예들에서, 동작 파라미터들은 하나 이상의 층들, 재료들, 금속들, 산화물들, 실리콘, 이산화 실리콘, 표면들, 회로들, 및/또는 웨이퍼의 다이들의 제조 동안에 하나 이상의 프로세싱 단계들을 달성하도록 프로세스 엔지니어들에 의해서 규정된 레시피의 일부일 수도 있다.

[0198] 제어기는 일부 구현예들에서, 시스템에 통합되거나, 시스템에 커플링되거나, 이와 달리 시스템에 네트워킹되거나, 또는 이들의 조합으로 될 수 있는 컴퓨터에 커플링되거나 이의 일부일 수도 있다. 예를 들어, 제어기는 웨이퍼 프로세싱의 원격 액세스를 가능하게 할 수 있는 공장 (fab) 호스트 컴퓨터 시스템의 전부 또는 일부이거나 "클라우드" 내에 있을 수도 있다. 컴퓨터는 제조 동작들의 현 진행을 모니터링하고, 과거 제조 동작들의 이력

을 조사하고, 복수의 제조 동작들로부터 경향들 또는 성능 계측치들을 조사하고, 현 프로세싱의 파라미터들을 변경하고, 현 프로세싱을 따르는 프로세싱 단계들을 설정하고, 또는 새로운 프로세스를 시작하기 위해서 시스템으로의 원격 액세스를 인에이블할 수도 있다. 일부 예들에서, 원격 컴퓨터 (예를 들어, 서버)는 로컬 네트워크 또는 인터넷을 포함할 수도 있는 네트워크를 통해서 프로세스 레시피들을 시스템에 제공할 수 있다. 원격 컴퓨터는 차후에 원격 컴퓨터로부터 시스템으로 전달될 파라미터들 및/또는 설정사항들의 입력 또는 프로그래밍을 인에이블하는 사용자 인터페이스를 포함할 수도 있다. 일부 예들에서, 제어기는 하나 이상의 동작들 동안에 수행될 프로세스 단계들 각각에 대한 파라미터들을 특정한, 데이터의 형태의 인스트럭션들을 수신한다. 이 파라미터들은 제어기가 제어하거나 인터페이스하도록 구성된 툴의 타입 및 수행될 프로세스의 타입에 특정적일 수도 있다는 것이 이해되어야 한다. 따라서, 상술한 바와 같이, 제어기는 예를 들어 서로 네트워크되어서 함께 공통 목적을 위해서, 예를 들어 본 명세서에 기술된 프로세스들 및 제어들을 위해서 협력하는 하나 이상의 개별 제어기들을 포함함으로써 분산될 수도 있다. 이러한 목적을 위한 분산형 제어기의 예는 챔버 상의 프로세스를 제어하도록 조합되는, (예를 들어, 플랫폼 레벨에서 또는 원격 컴퓨터의 일부로서) 원격으로 위치한 하나 이상의 집적 회로들과 통신하는 챔버 상의 하나 이상의 집적 회로들일 수 있다.

[0199] 비한정적으로, 예시적인 시스템들은 전기화학적 금속 제거 시스템 또는 모듈, 전기도금 시스템 또는 모듈, 플라즈마 에칭 챔버 또는 모듈, 증착 챔버 또는 모듈, 화학적 금속 에칭 챔버 또는 모듈, 세정 챔버 또는 모듈, 베벨 에지 에칭 챔버 또는 모듈, PVD (physical vapor deposition) 챔버 또는 모듈, CVD (chemical vapor deposition) 챔버 또는 모듈, ALD (atomic layer deposition) 챔버 또는 모듈, ALE (atomic layer etch) 챔버 또는 모듈, 이온 주입 챔버 또는 모듈, 트랙 (track) 챔버 또는 모듈, 및 반도체 웨이퍼들의 제조 및/또는 제작 시에 사용되거나 연관될 수도 있는 임의의 다른 반도체 프로세싱 시스템들을 포함할 수도 있다.

[0200] 상술한 바와 같이, 툴에 의해서 수행될 프로세스 단계 또는 단계들에 따라서, 제어기는, 반도체 제작 공장 내의 툴 위치들 및/또는 로드 포트들로부터/로 웨이퍼들의 컨테이너들을 이동시키는 재료 이송 시에 사용되는, 다른 툴 회로들 또는 모듈들, 다른 툴 컴포넌트들, 클러스터 툴들, 다른 툴 인터페이스들, 인접 툴들, 이웃하는 툴들, 공장 도처에 위치한 툴들, 메인 컴퓨터, 또 다른 제어기 또는 툴들 중 하나 이상과 통신할 수도 있다.

[0201] 일반적으로, 제어기는 본 명세서에 기술된 임의의 방법들을 수행하기 위한 프로그램 인스트럭션들을 포함할 수도 있다. 일부 실시예들에서, 제어기는 전기에칭 레짐에서, 전기연마 레짐에서, 또는 전기에칭 레짐 이어서 전기연마 레짐에서 금속을 제거하기 위한 프로그램 인스트럭션들을 포함한다. 제어기는 또한 전기화학적 금속 제거 장치의 하나 이상의 센서들로부터 피드백을 수신할 수도 있고 센서 판도값들에 기초하여 도금 제거 셀로 하나 이상의 유체들을 첨가하기 위한 프로그램 인스트럭션들을 포함할 수도 있다.

[0202] **패터닝 방법/장치:**

[0203] 본 명세서에 상기 기술된 장치/프로세스는 예를 들어, 반도체 디바이스들, 디스플레이들, LED들, 광전 패널들, 등의 제조 또는 제작을 위해, 리소그래픽 패터닝 툴들 또는 프로세스들과 함께 사용될 수도 있다. 통상적으로, 반드시 그러한 것은 아니지만, 이러한 툴들/프로세스들은 공통 제조 설비에서 함께 수행되고 사용될 것이다. 단계 각각이 다수의 가능한 툴들을 사용하여 인에이블되는, 이하의 단계들: (1) 스핀-온 (spin-on) 툴 또는 스프레이-온 (spray-on) 툴을 사용하여 위크피스, 즉, 기판 상에 포토레지스트를 도포하는 단계; (2) 핫 플레이트 또는 노 또는 UV 경화 툴을 사용하여 포토레지스트를 경화하는 단계; (3) 웨이퍼 스텝퍼와 같은 툴을 사용하여 가시광선 또는 UV 또는 x-선 광에 포토레지스트를 노출시키는 단계; (4) 습식 벤치와 같은 툴을 사용하여 레지스트를 선택적으로 제거하여 레지스트를 패터닝하도록 레지스트를 현상하는 단계; (5) 건식 또는 플라즈마 보조 에칭 툴을 사용함으로써 그 아래에 놓인 막 또는 위크피스 내로 레지스트 패턴을 전사하는 단계; 및 (6) RF 또는 마이크로파 플라즈마 레지스트 스트립퍼와 같은 툴을 사용하여 레지스트를 제거하는 단계의 일부 또는 전부를 포함한다.

[0204] 예들

[0205] 예 1. 온도, 전도도, 및 밀도에 기초하여  $H_3PO_4$  및  $Cu^{2+}$  이온들의 농도들을 결정하기 위한 실험 공식들이 획득되었다. 공식들은 본질적으로 약 20 내지 50 °C의 온도 범위, 약 45 내지 50 중량 % 범위의 인산 농도, 및 약 30 내지 60 g/L 범위의  $Cu^{2+}$  농도로 인산 및 구리 인산염으로 구성된 용액들에 대해 유효하다. 공식들은 공지된 농도들의 산 및 구리를 갖는 용액들을 사용하여, (산 및 구리 이온들에 대해 분리하여) 온도 및 농도의 함수로서 전도도, 및 (산 및 구리 이온들에 대해 분리하여) 농도의 함수로서 밀도를 측정함으로써 결정된다. 용액 밀도는 온도에 대해 매우 약한 종속성을 갖기 때문에, 온도의 함수로서 밀도의 측정은 필요하지 않다.

[0206] 표 2는 실험 공식들을 결정하기 위해 사용된 공지의 산 농도 및 구리 농도를 갖는 7 개의 용액들을 열거한다. 밀도 및 전도도는 용액 각각에 대해 측정되었다. 밀도는 19 °C에서 측정되었다. 전도도는 19 °C, 29 °C, 40 °C, 및 49 °C에서 측정되었다.

**표 2**

실험 공식들의 결정에 사용된 용액들.

용액	H <sub>3</sub> PO <sub>4</sub> (중량%)	Cu <sup>2+</sup> (g/L)
1	0.5	57.7
2	0.45	29.1
3	0.5	28.9
4	0.5	43.4
5	0.475	29.0
6	0.45	58.1
7	0.475	43.4

- [0207]
- [0208] 온도, 밀도 및 전도도의 함수로서 인산의 농도에 대한 실험적 상관관계가 표 2에 제공된 데이터를 사용하여 결정된다. 또한, 온도, 밀도 및 전도도의 함수로서 구리 이온들의 농도들에 대한 실험적 상관관계가 표 2에 제공된 데이터를 사용하여 결정된다. 이들 상관관계들은 전기화학적 금속 제거 장치의 동작 동안 전해질, 전도도, 및 밀도 관독값들에 기초하여 구리 농도 및 인산 농도를 결정하도록 사용된다.
- [0209] 예 2. 구리 이온들의 목표된 정상 상태 농도 (구리 이온들의 타깃 농도) 를 유지하기 위해 전기화학적 금속 제거 장치로부터 제거되어야 하는 전해질의 양은 계산 모델에 의해 결정된다. 이 예의 모델은 제거된 전해질의 체적은 구리-프리 희석제의 체적과 같다는 것을 가정하고, 셀 내 구리 제거 레이트가 약 2.4 mg/초, 시스템 내 전해질의 총 체적은 60 L이다.
- [0210] 정상 상태 구리 농도의 함수로서 발생하는 전해질 제거 레이트 (셀 당 시간 당 리터의 용출 레이트 (bleed rate)) 의 종속성이 도 32에 도시된다. 정상 상태 구리 농도가 높을수록 보다 낮은 전해질 제거 레이트 (및 희석 첨가) 가 필요하다는 것을 알 수 있다.
- [0211] 예 3. 전기산화 프로세스는 피처 균일도를 보정하기 위해 Cu 피처들에 적용된다. 사용된 기판은 50 μm 두께 포토레지스트로 코팅된 3000 Å Cu 시드 층을 갖는, 300 mm 직경 Si 웨이퍼이다. 피처들은 성기게 (sparsely) 팩킹된 (packed) 레이아웃 (200 μm 중심-대-중심 거리를 갖는 50 μm 직경 피처들) 및 조밀하게 팩킹된 레이아웃

(100  $\mu\text{m}$  중심-대-중심 거리를 갖는 50  $\mu\text{m}$  직경 피쳐들) 을 갖는 반복되는 다이 패턴을 형성하기 위해 포토레지스트의 선택적인 제거에 의해 구획된다. 타겟 피쳐 두께는 30  $\mu\text{m}$ , 또는 포토레지스트 피쳐 깊이의 60 %이다. 이들 피쳐들이 통상적인 조건들 (표 3 참조) 에서 전기도금되고 전기산화 포스트 프로세싱이 적용되지 않을 때, WID 불균일도는 0.86  $\mu\text{m}$ 이고, 그리고 WIF 불균일도는 3.0  $\mu\text{m}$ 이다.

**표 3**

예 3 에 따른 전기도금을 위한 프로세스 조건들.

조건	도금 온리	전기산화 보정을 위한 사전도금
전해질	40 g/L Cu, 140 g/L H <sub>2</sub> SO <sub>4</sub> , Enthone SC 첨가제 화학물질	40 g/L Cu, 140 g/L H <sub>2</sub> SO <sub>4</sub> , Enthone SC 첨가제 화학물질
교차 플로우 레이트	20 L/분	20 L/분
온도	30 °C	30 °C
충진 %	60%	84%
과도금 %	0%	40%

[0212]

[0213]

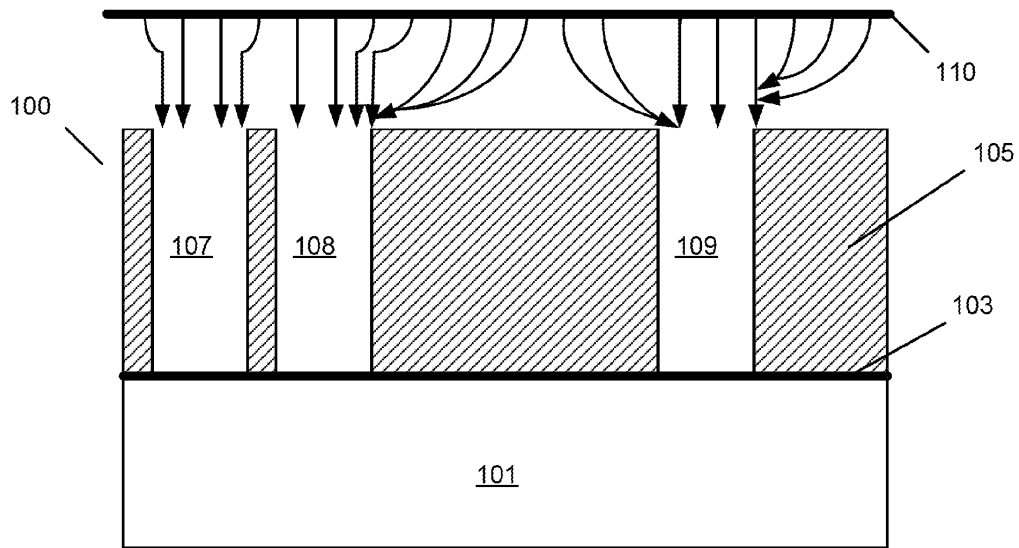
전기산화 포스트 프로세싱을 위해 사용될 웨이퍼는, 총 42  $\mu\text{m}$  또는 포토레지스트 피쳐 깊이의 84 % (표 3 참조) 에 대해, 부가적인 12  $\mu\text{m}$ 의 두께로 도금된다. 후속하여, 웨이퍼는 상기 기술된 바와 같이, 불활성 스테인리스 스틸 애노드 및 결합된 침전 챔버 (settling chamber) 및 양극액/음극액 저장소를 사용하여 전기산화 프로세싱에 적합한 셀로 이송된다. 사용된 교차 플로우 속도는 10 L/분이다. 전해질은 30 °C에서 60 g/L의 Cu 및 48 wt %의 인산으로 구성된다. 이 전해질 내 이 패턴에 대한 임계 전위는 약 0.5 내지 0.6 V로 이전에 결정되었다. 4  $\mu\text{m}$ 의 Cu가 6 A의 전류 제어 하에 제거되었고, 전기에칭 레짐에서 인가된 전압은 대략 0.3 V vs. Cu 기준 전극였다. 이어서 8  $\mu\text{m}$ 의 Cu가 전기연마 레짐에서 0.7 V의 전위 제어 하에 제거된다. 단계 각각에 대한 엔드포인트들은 전하의 양을 통과되게 하도록 시간에 따라 인가된 전류를 통합함으로써 결정된다.

[0214]

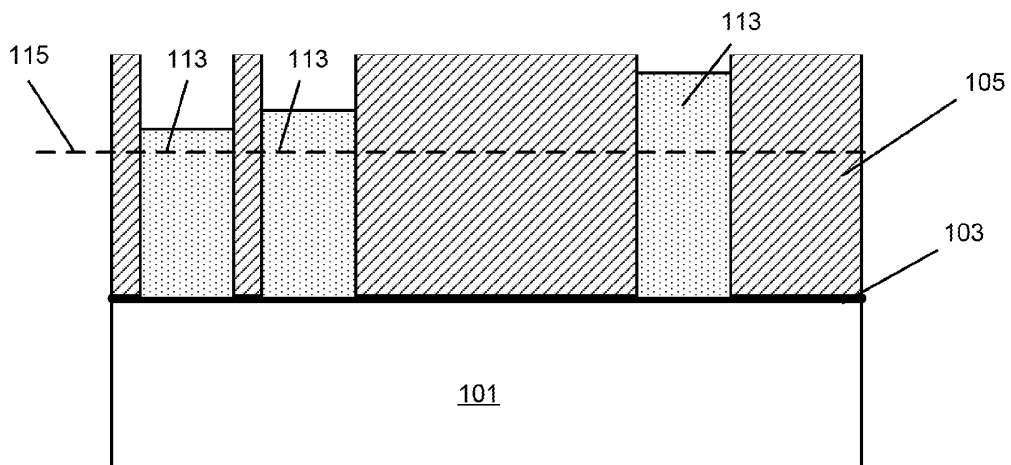
발생된 피쳐들은 0.36  $\mu\text{m}$  (도금 단독에 대해 57 % 감소) 의 WID 불균일도 및 0.75  $\mu\text{m}$  (도금 단독에 대해 75 % 감소) 의 WIF 불균일도를 보인다.

도면

도면1a

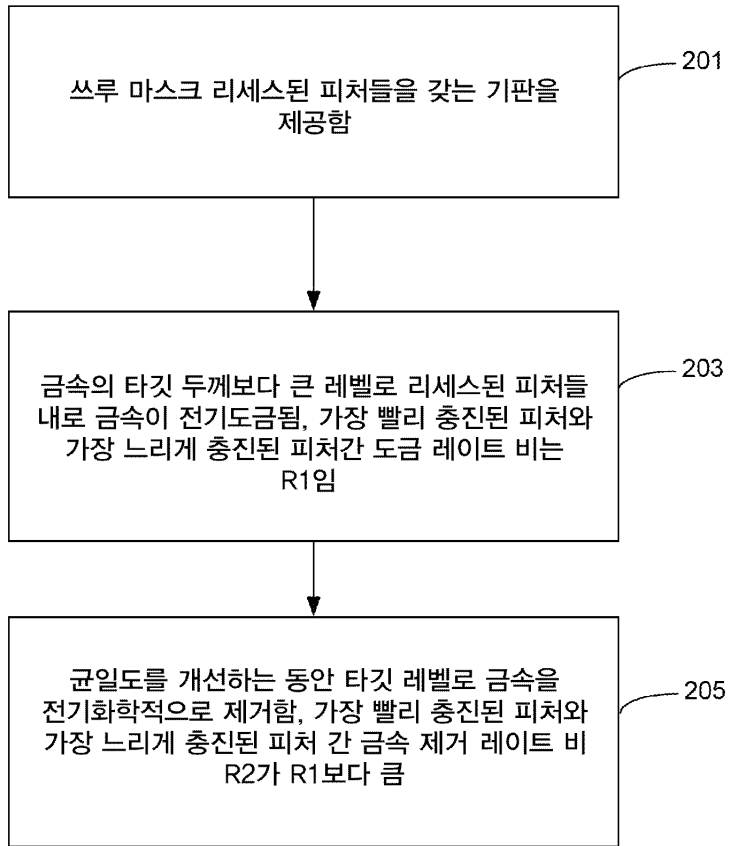


도면1b

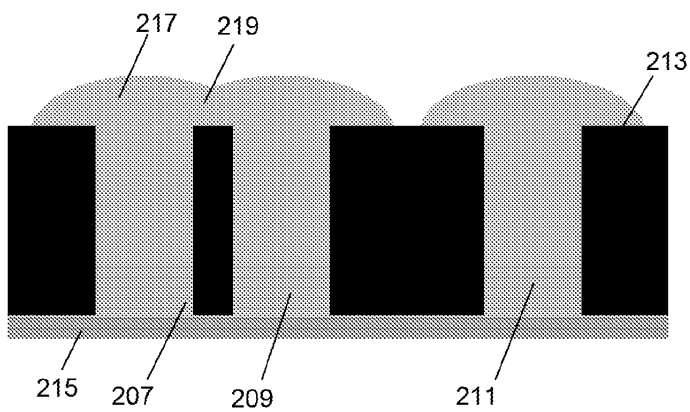




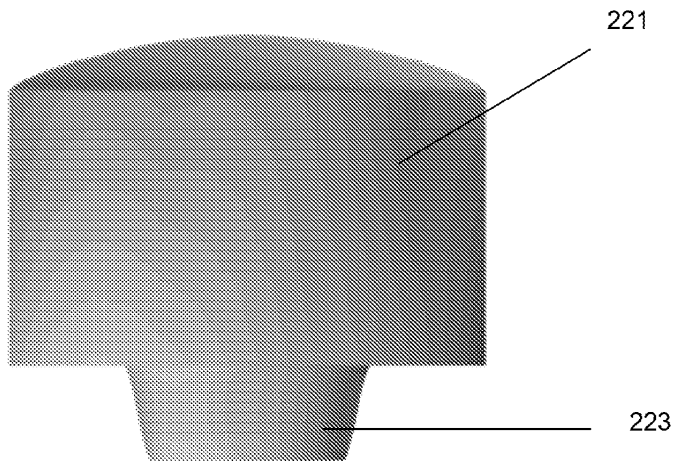
도면2a



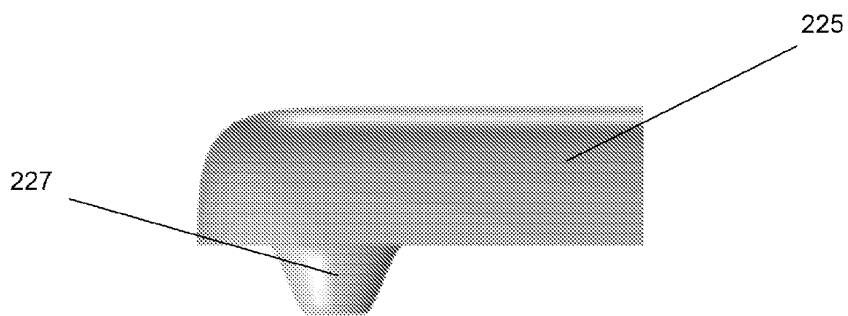
도면2b



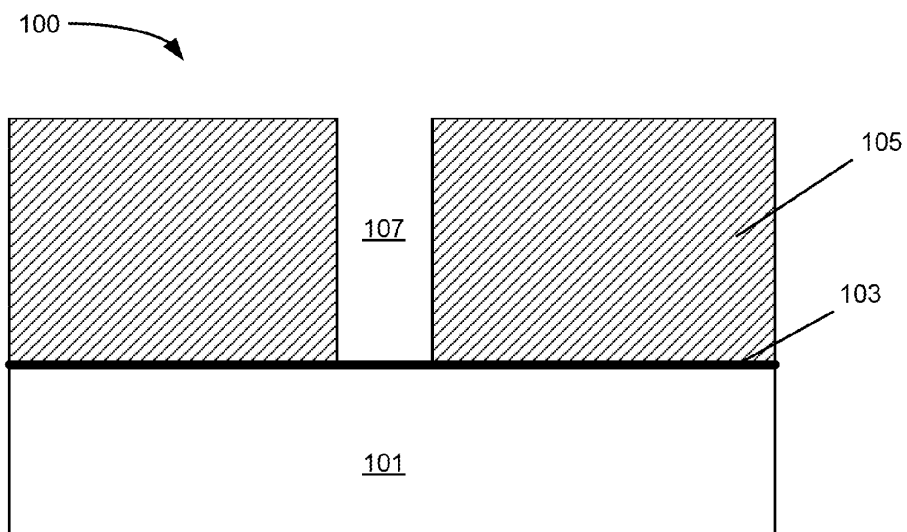
도면2c



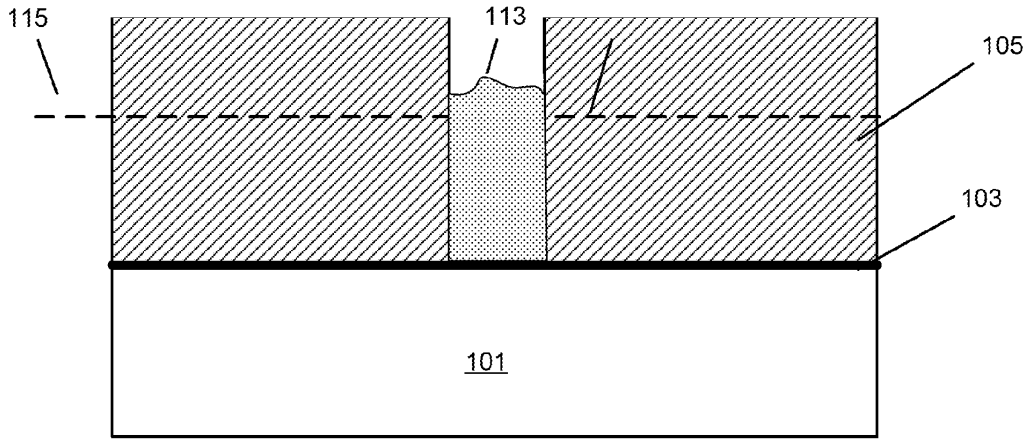
도면2d



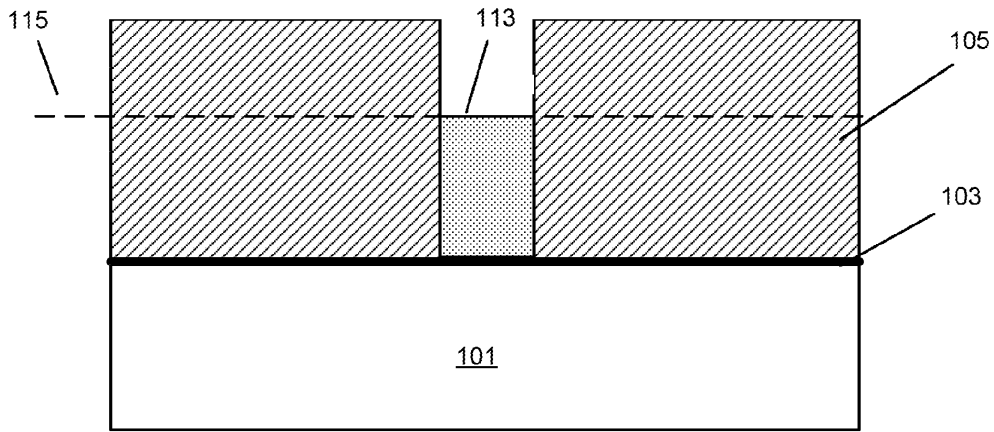
도면3a



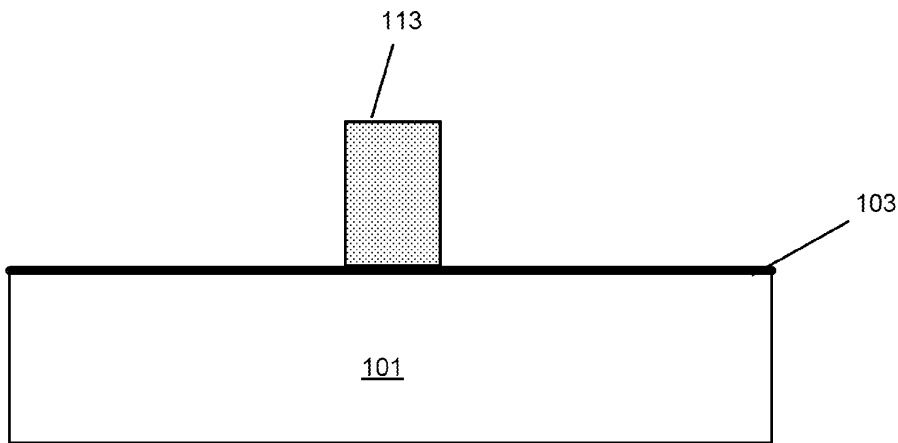
도면3b



도면3c

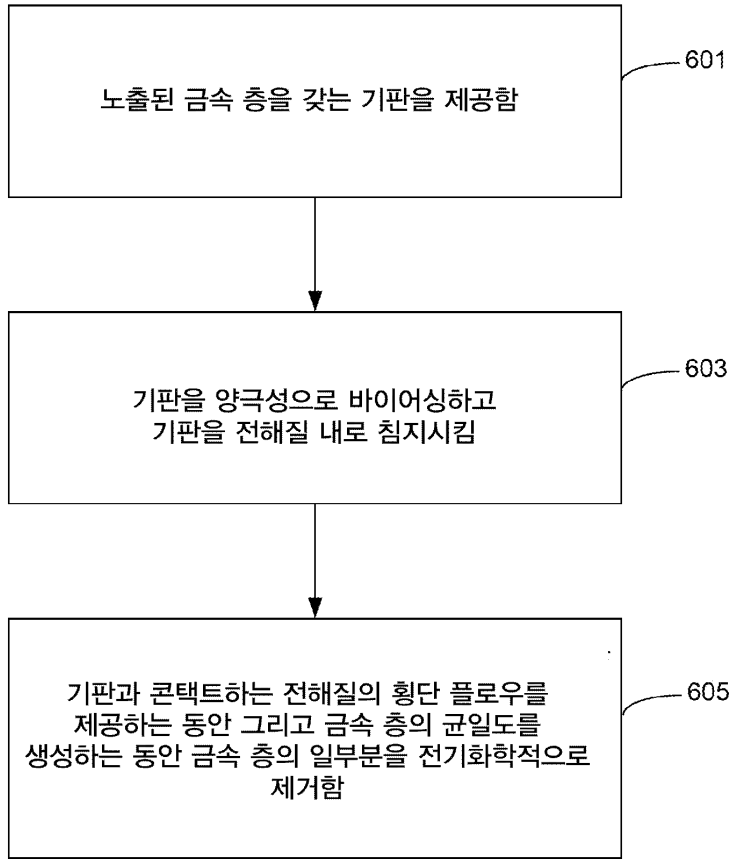


도면3d

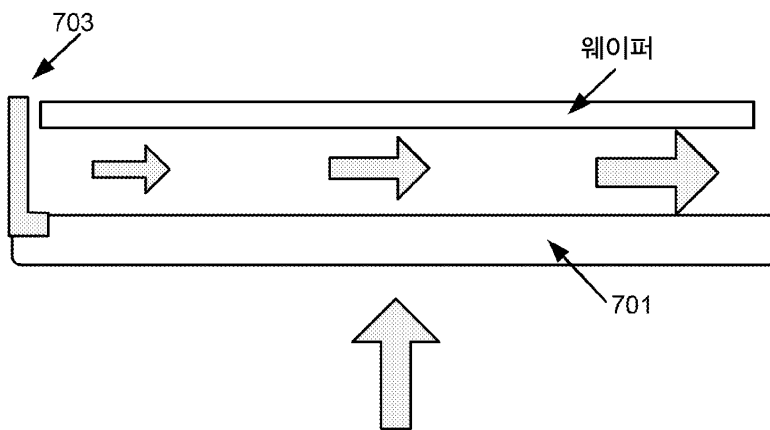




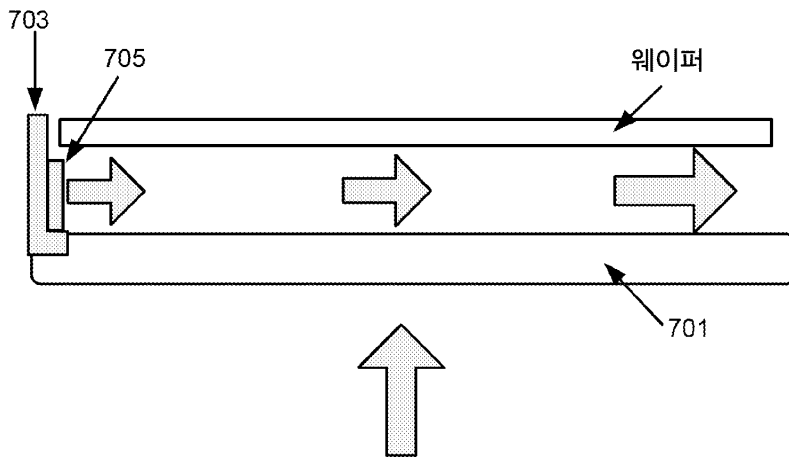
도면6



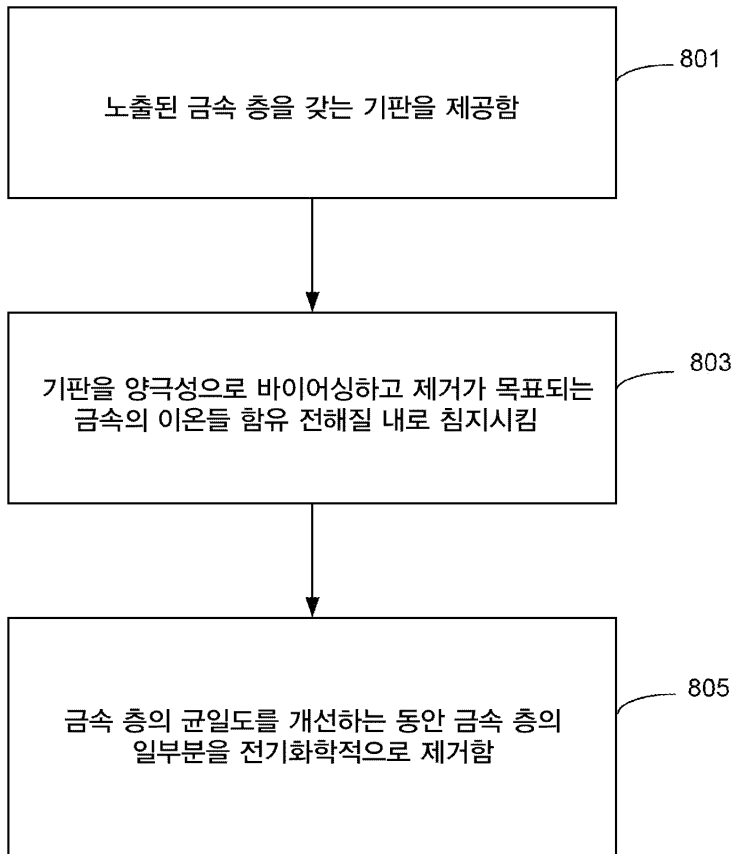
도면7a



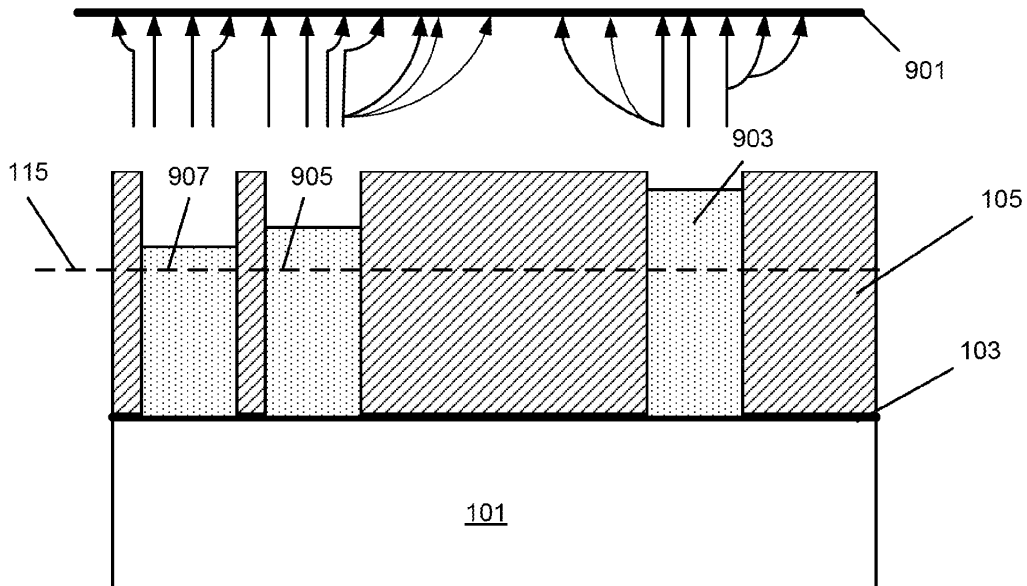
도면7b



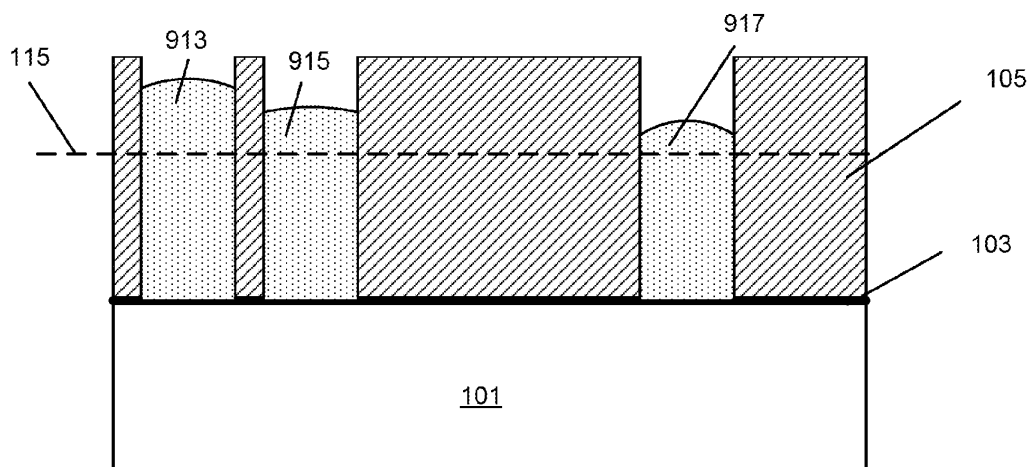
도면8



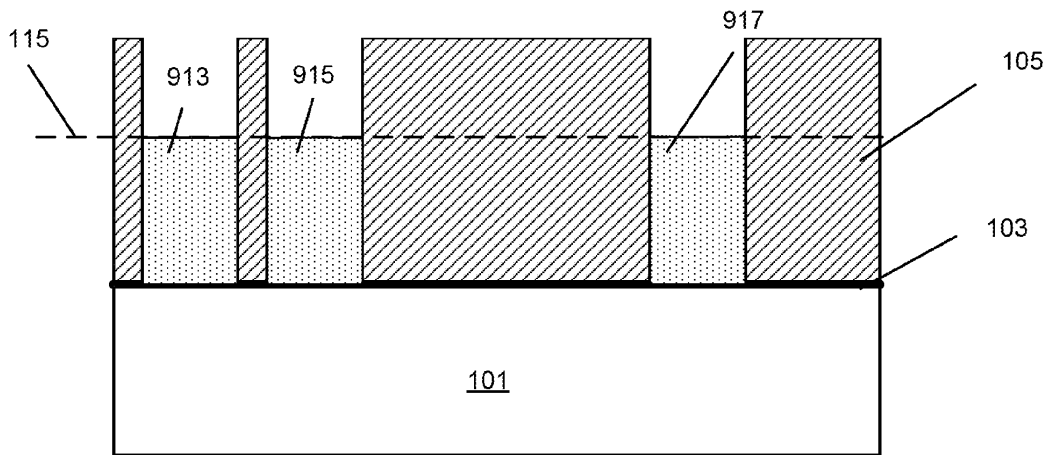
도면9a



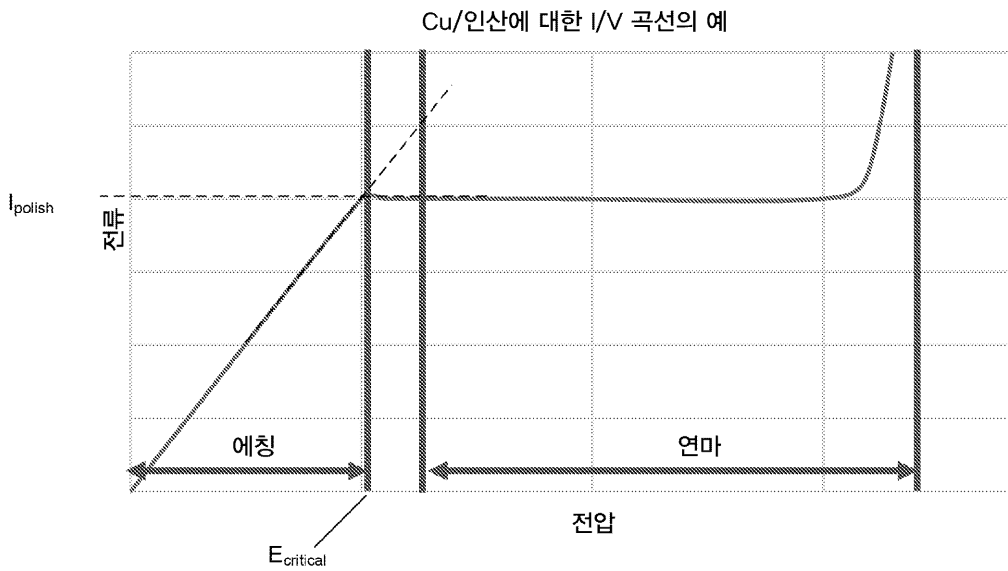
도면9b



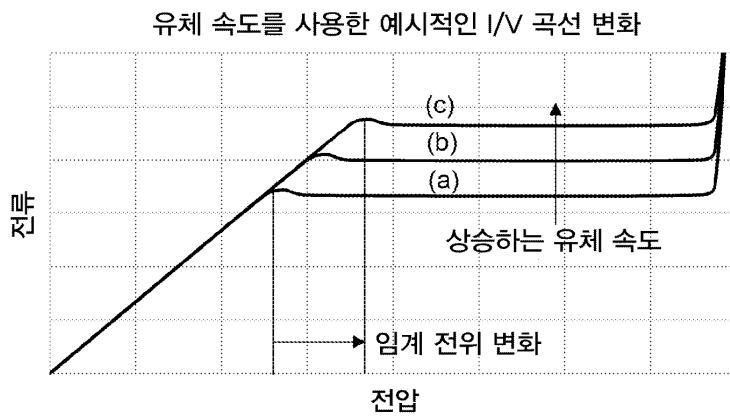
도면9c



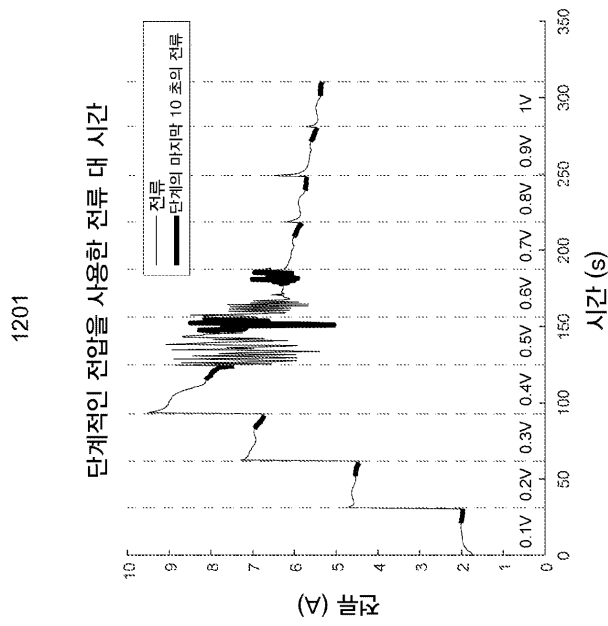
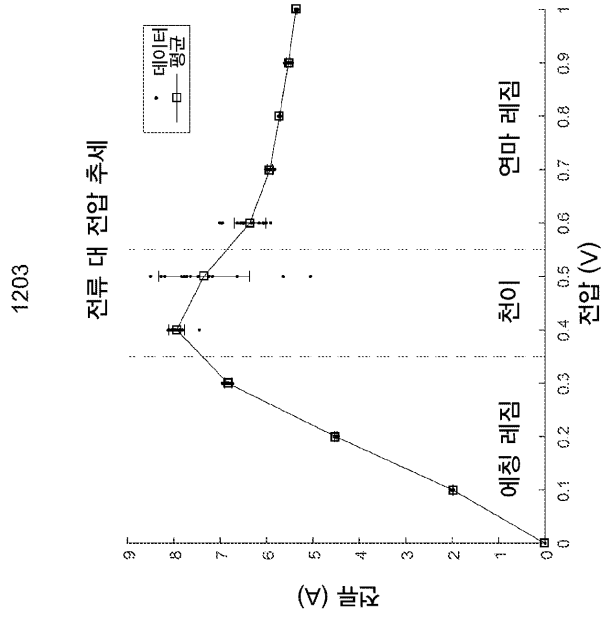
도면10



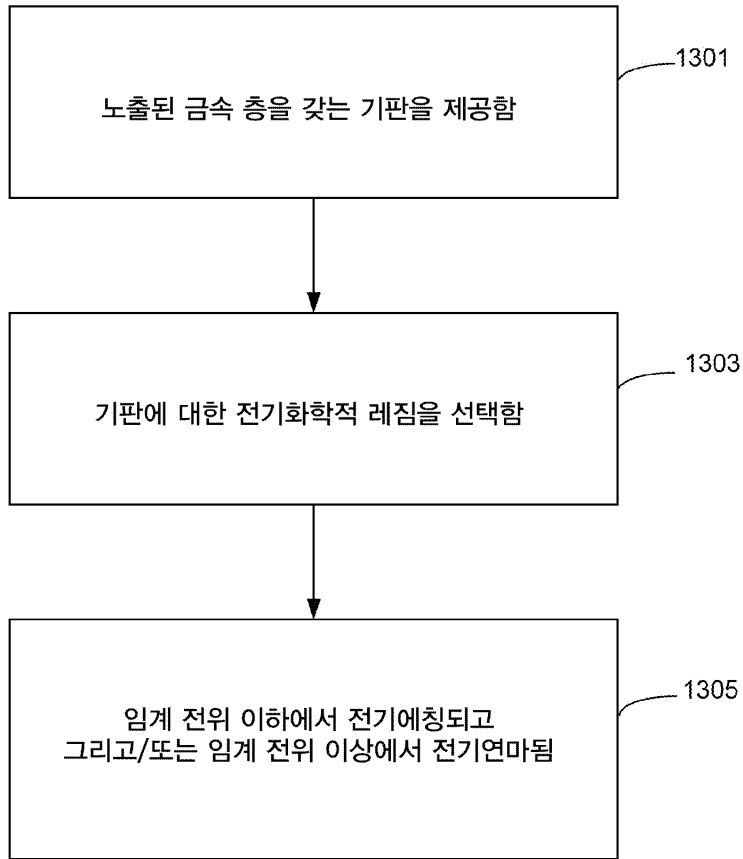
도면11



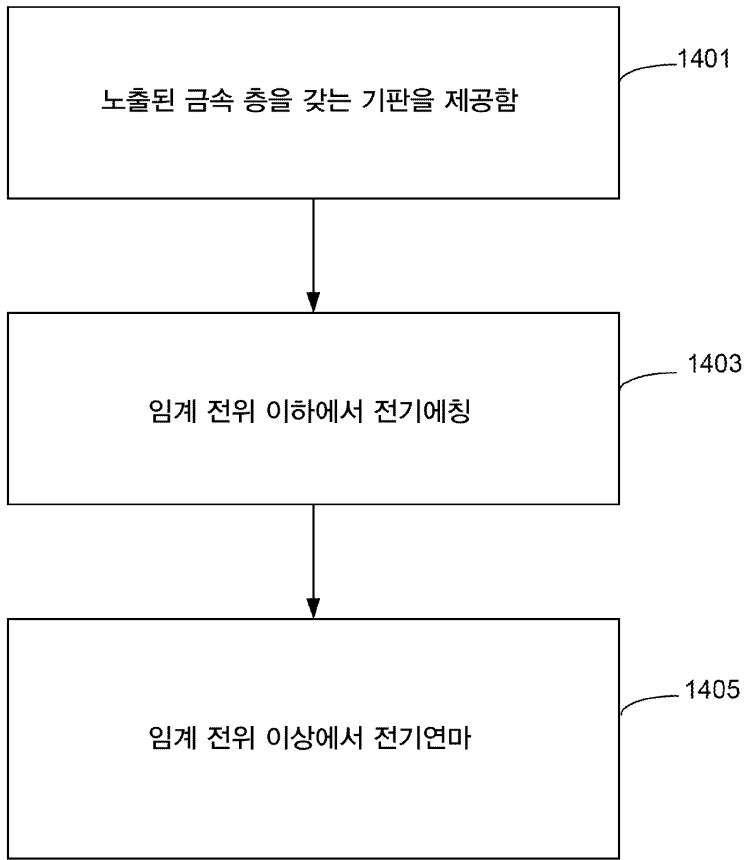
도면12



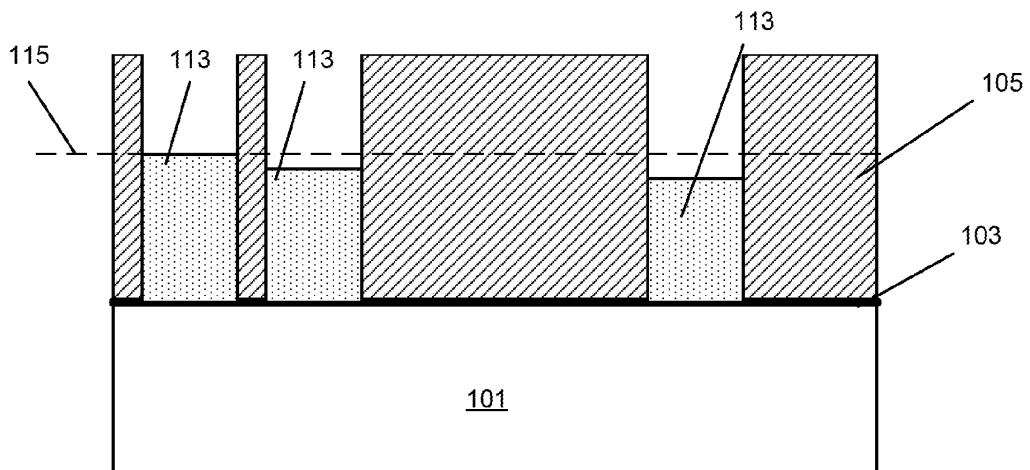
도면13



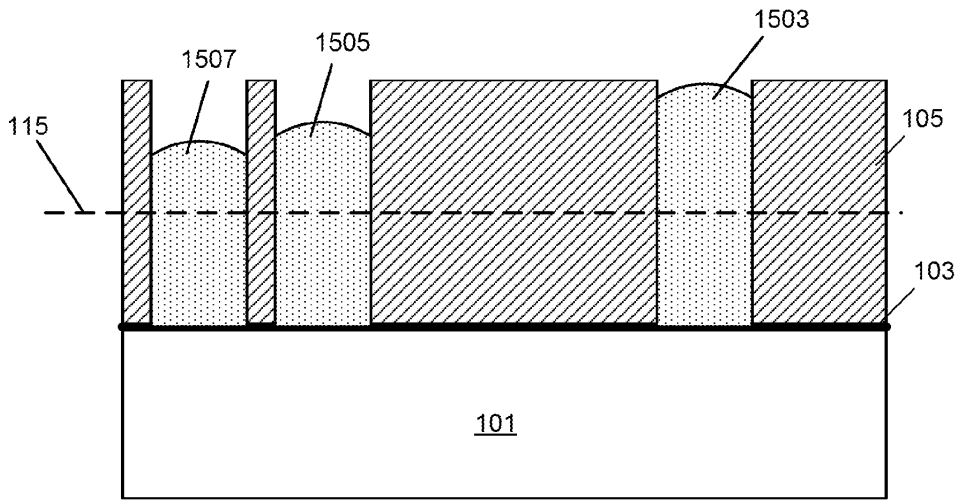
도면14



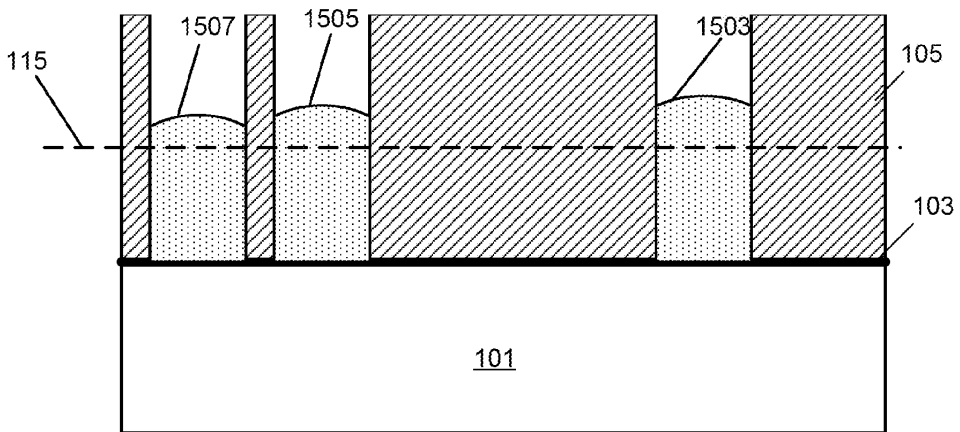
도면15a



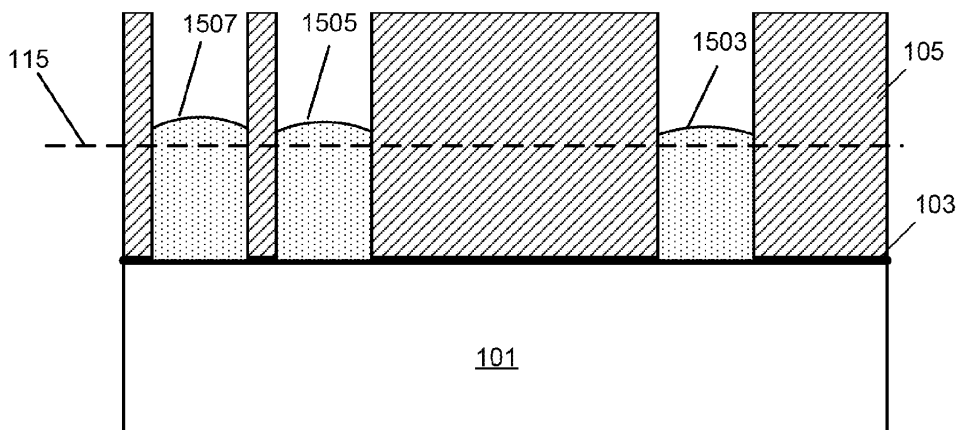
도면15b



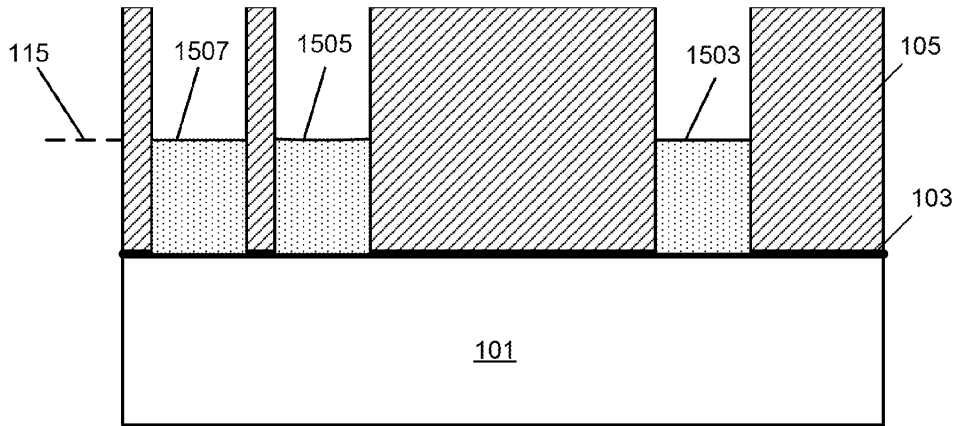
도면15c



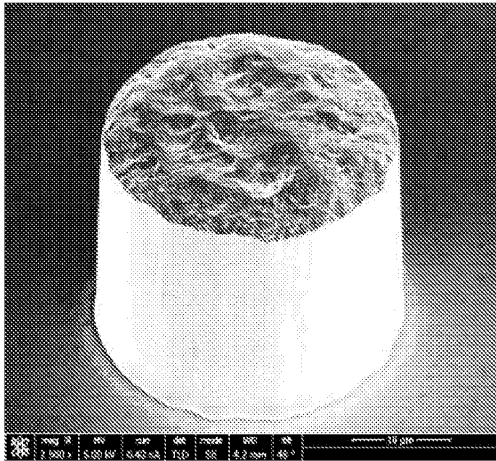
도면15d



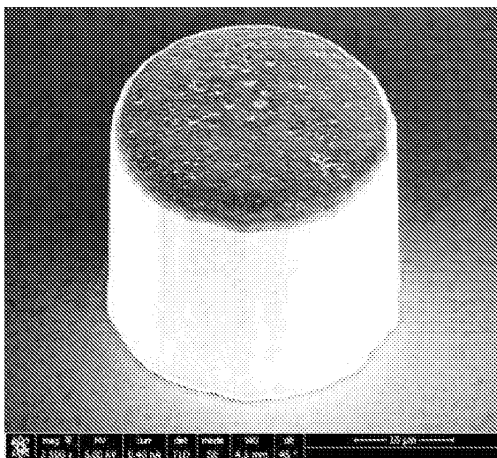
도면15e



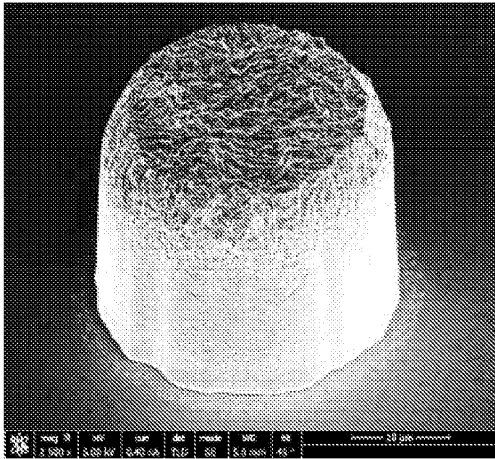
도면16a



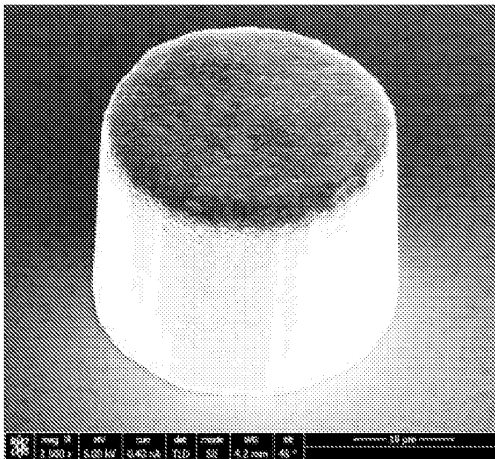
도면16b



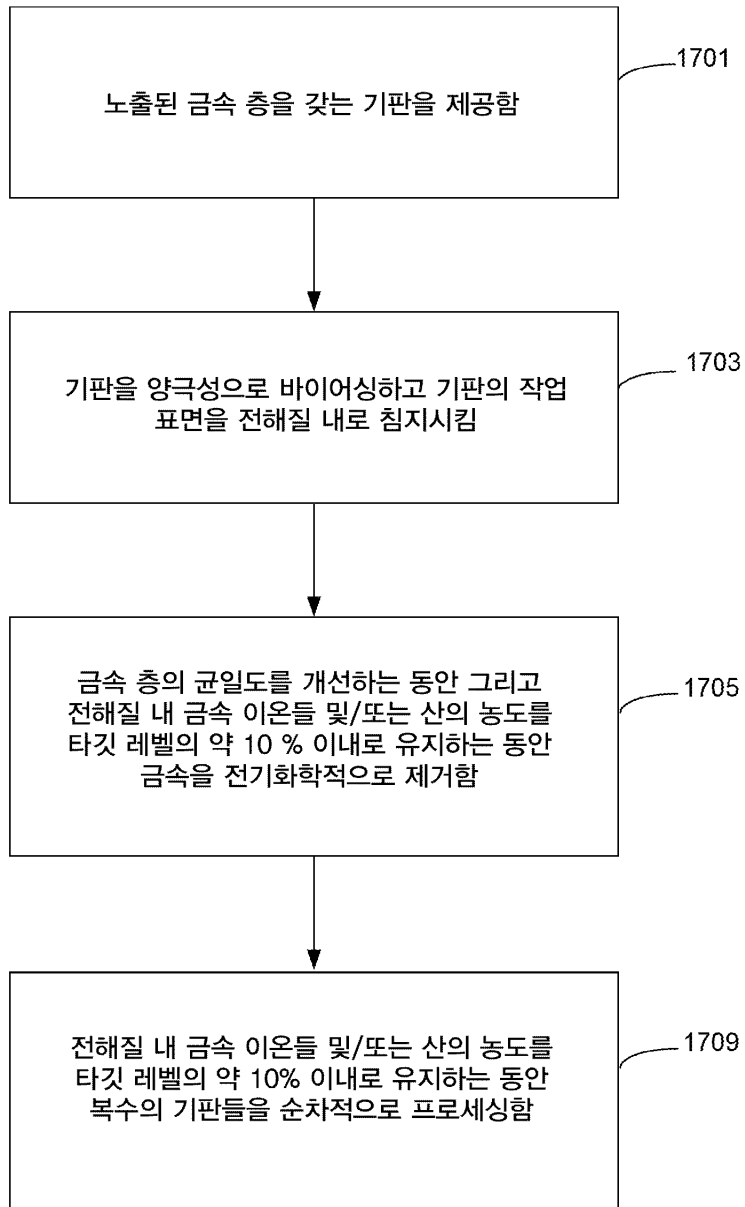
도면16c



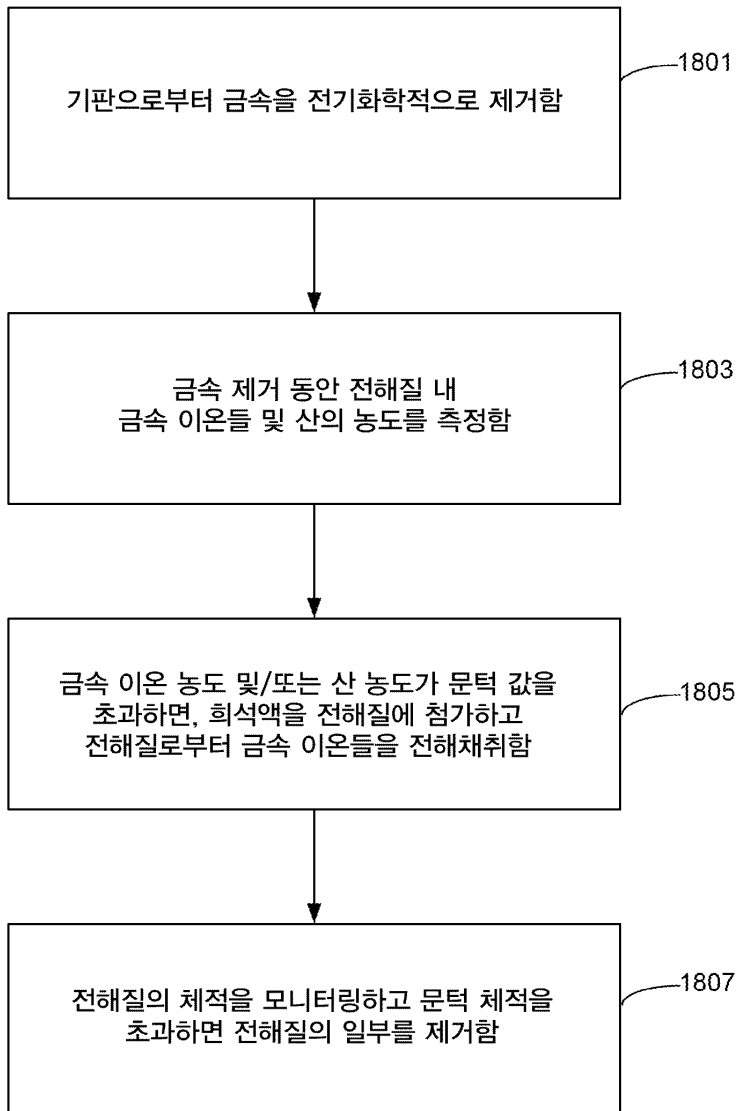
도면16d



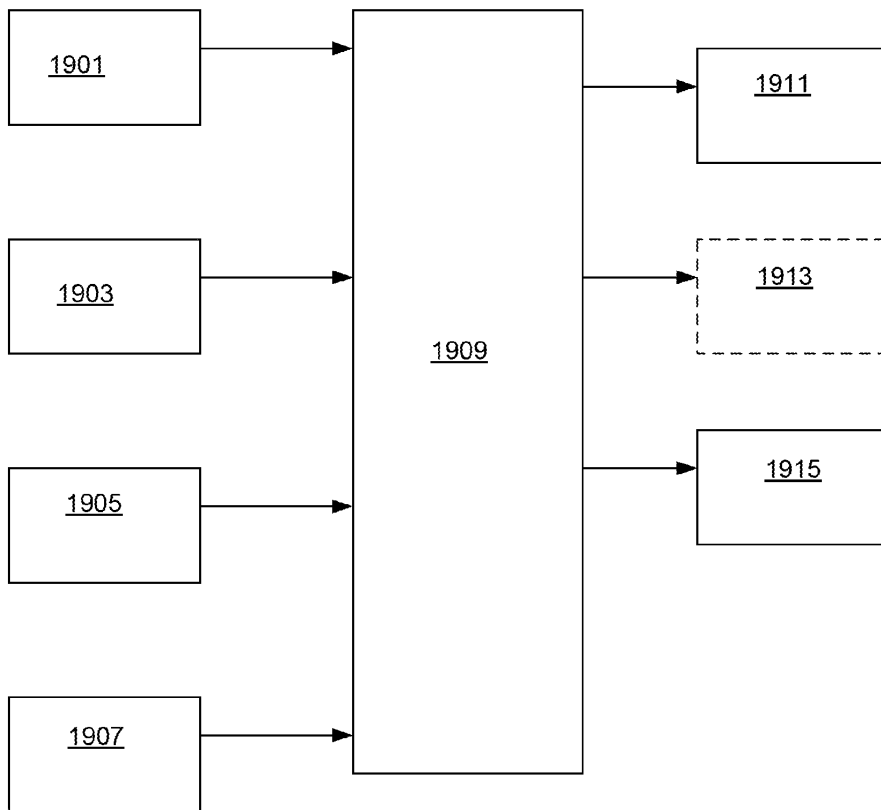
도면17



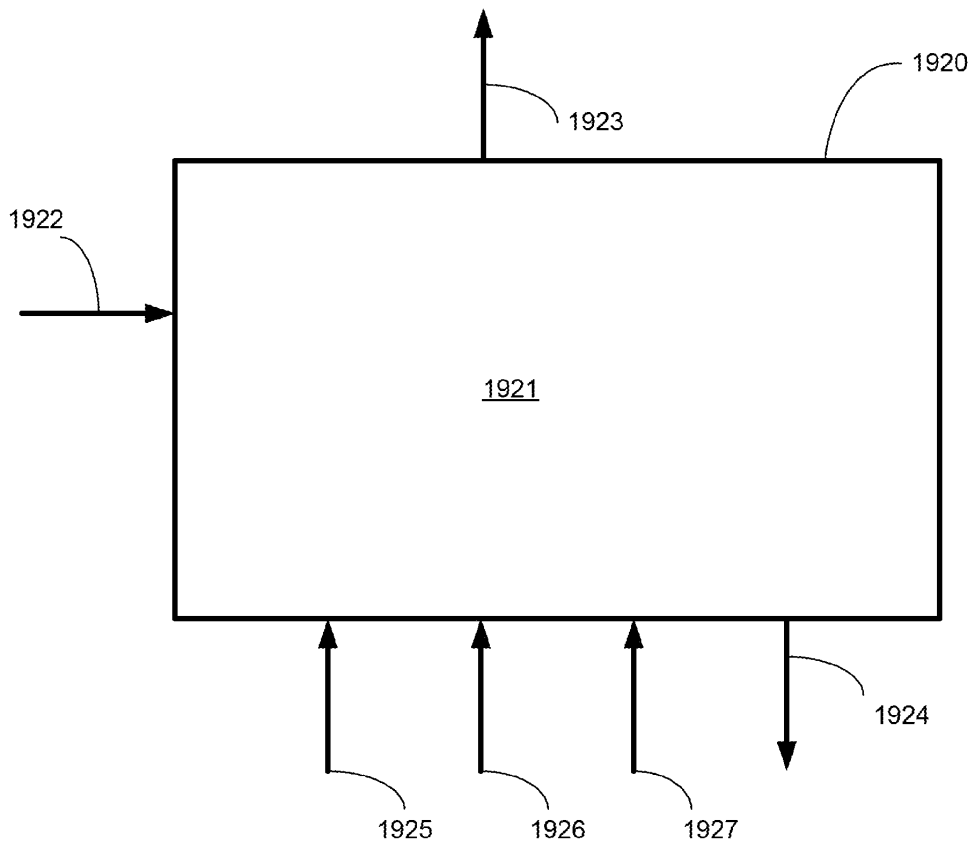
도면18



도면19a

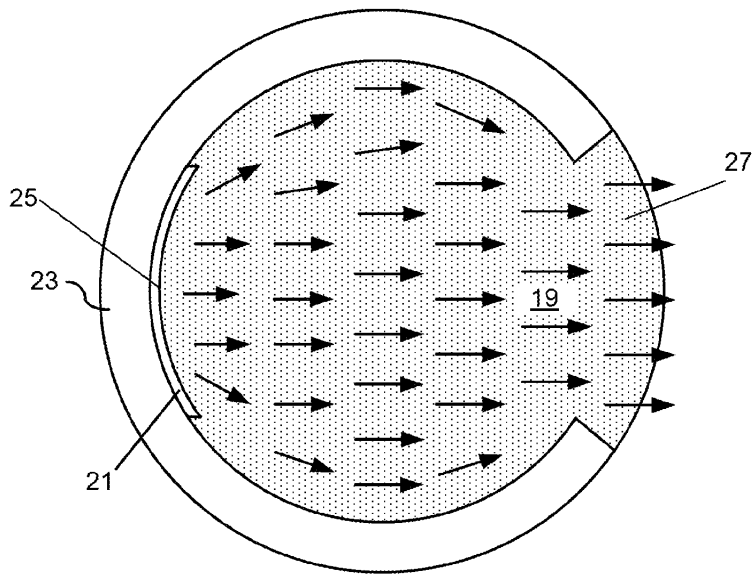


도면19b

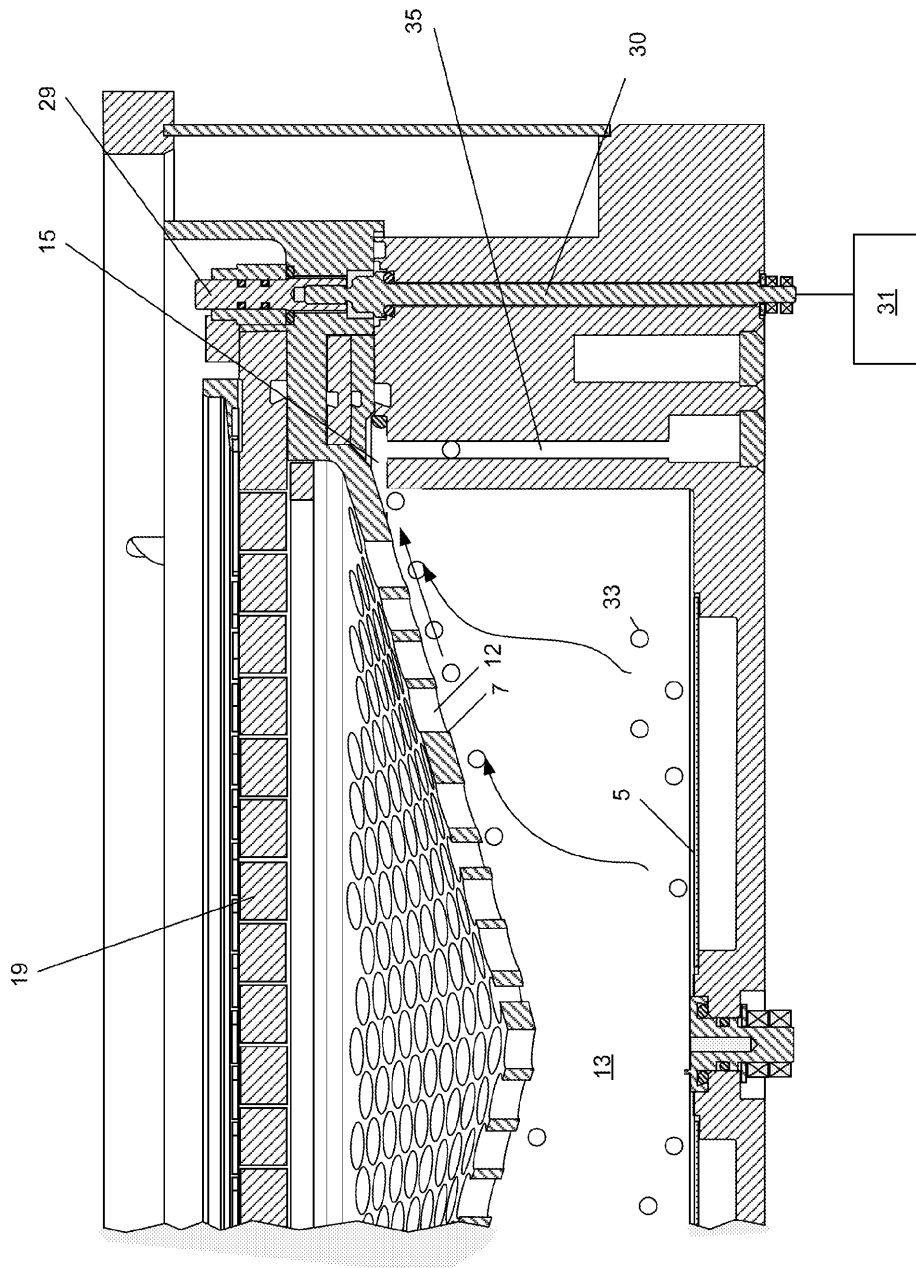




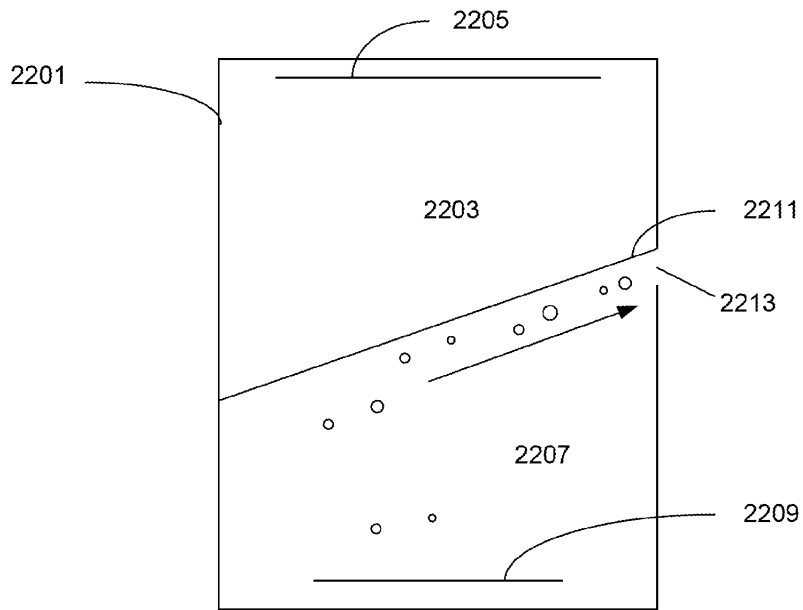
도면21



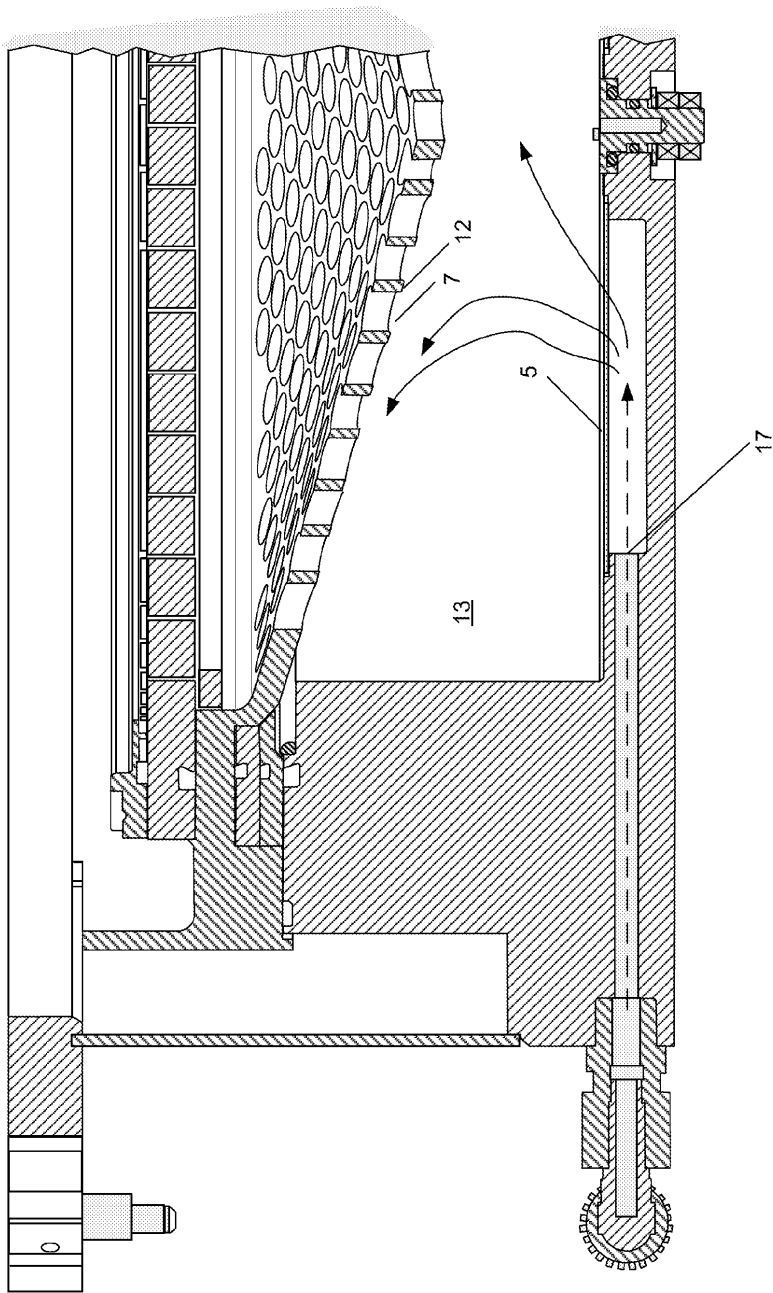
도면22a



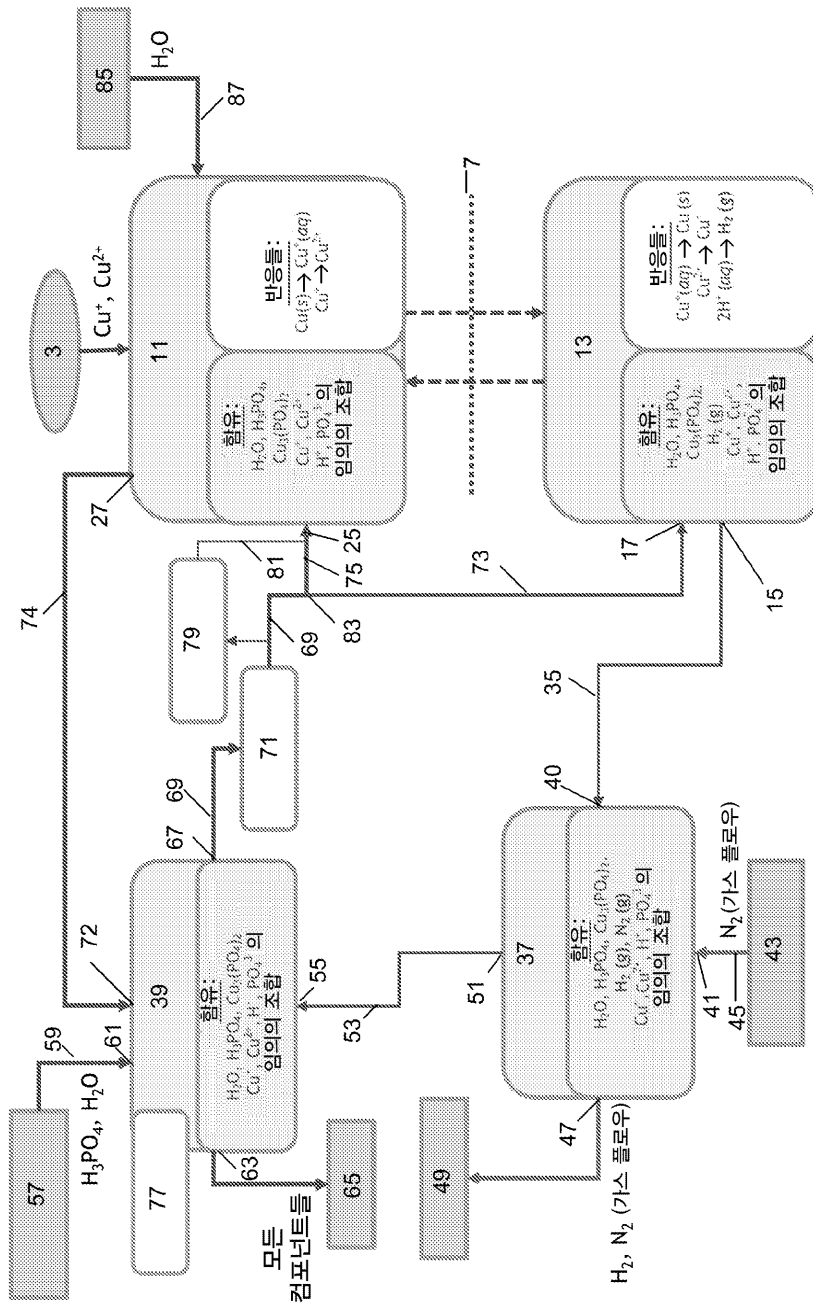
도면 22b



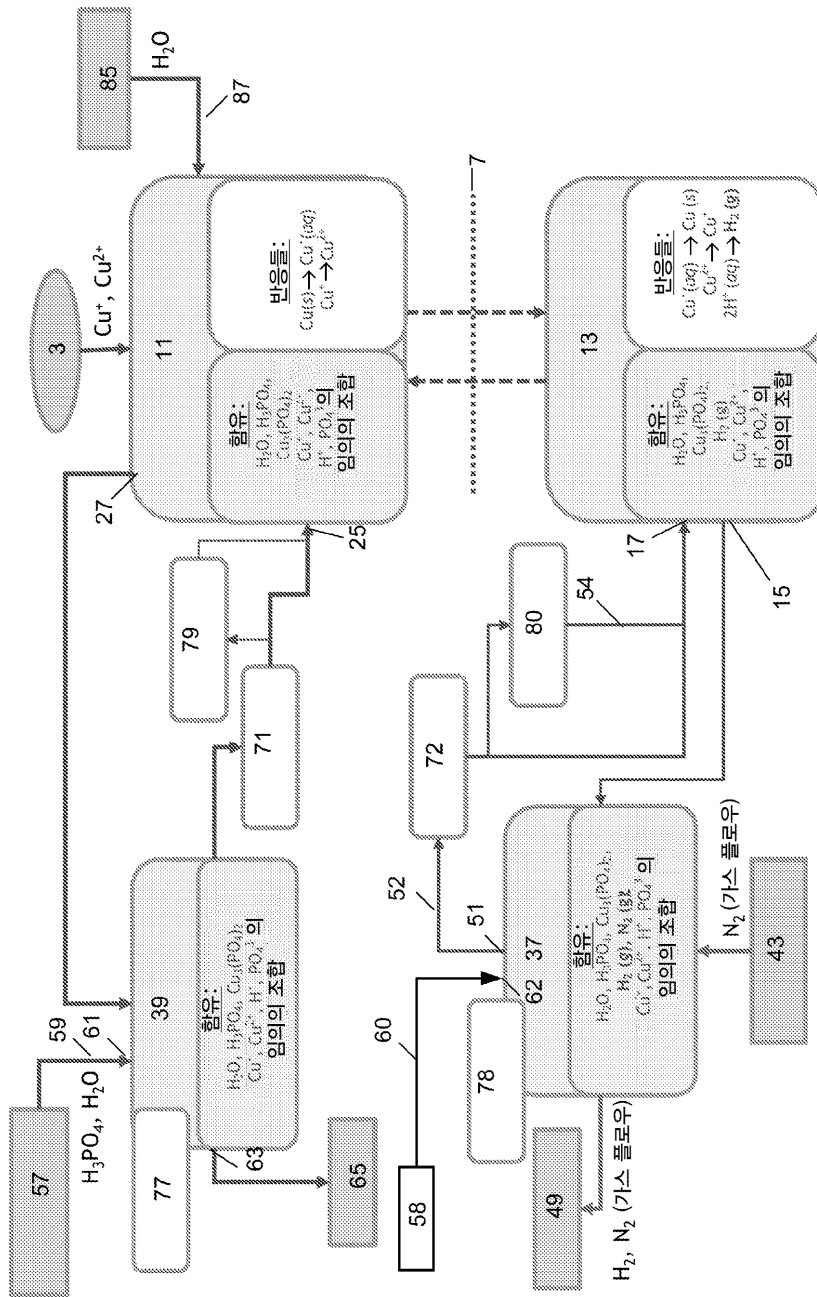
도면23



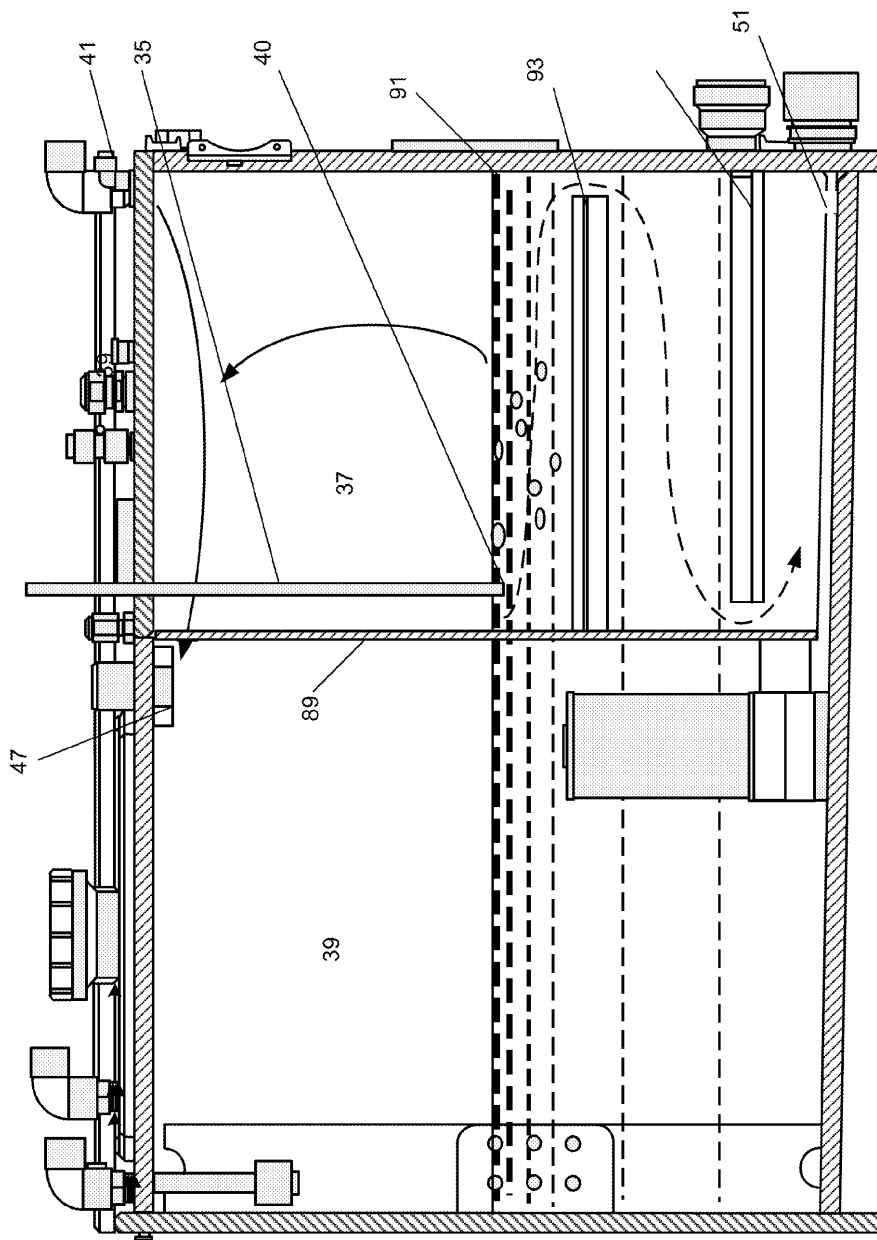
도면24



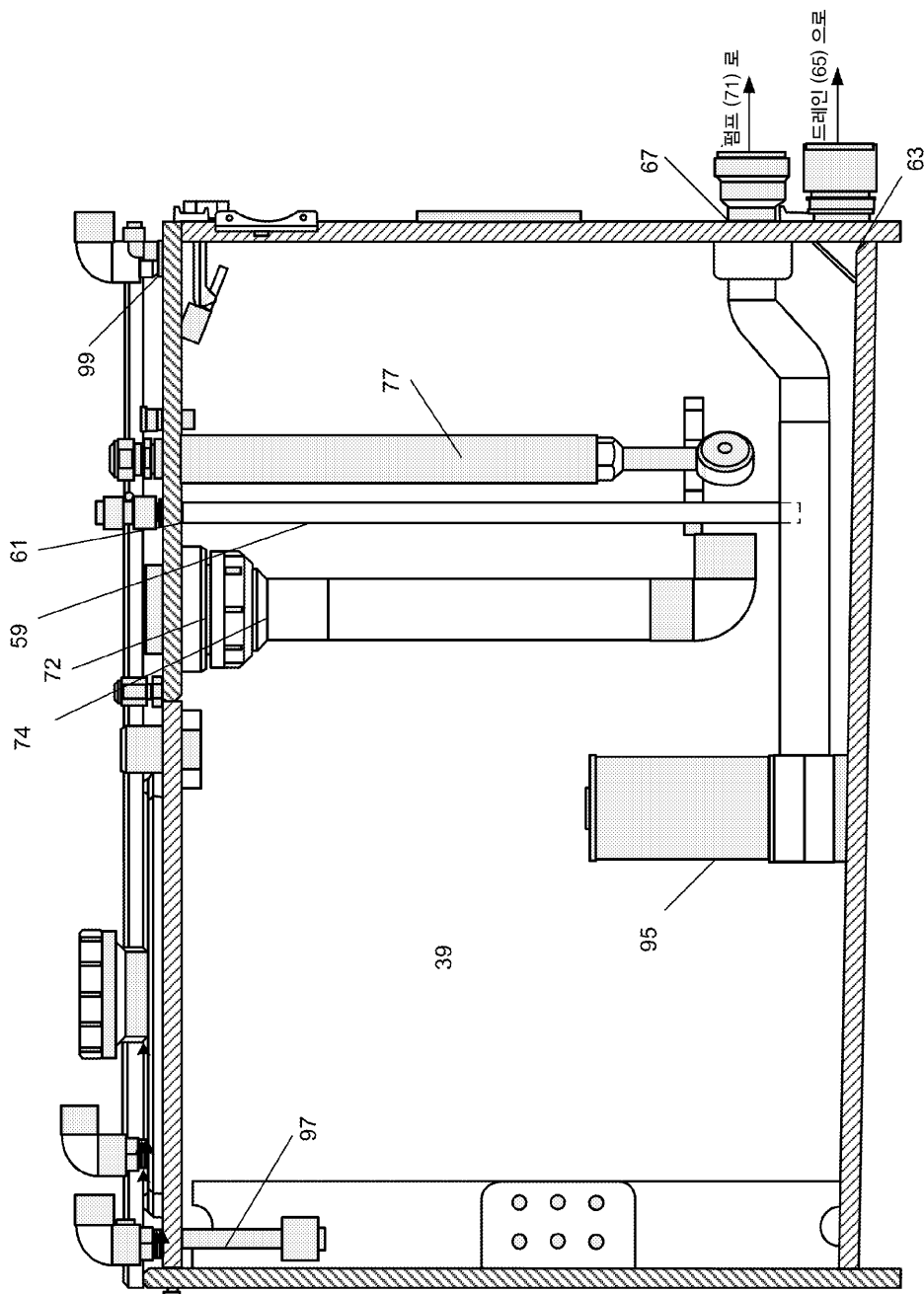
도면25



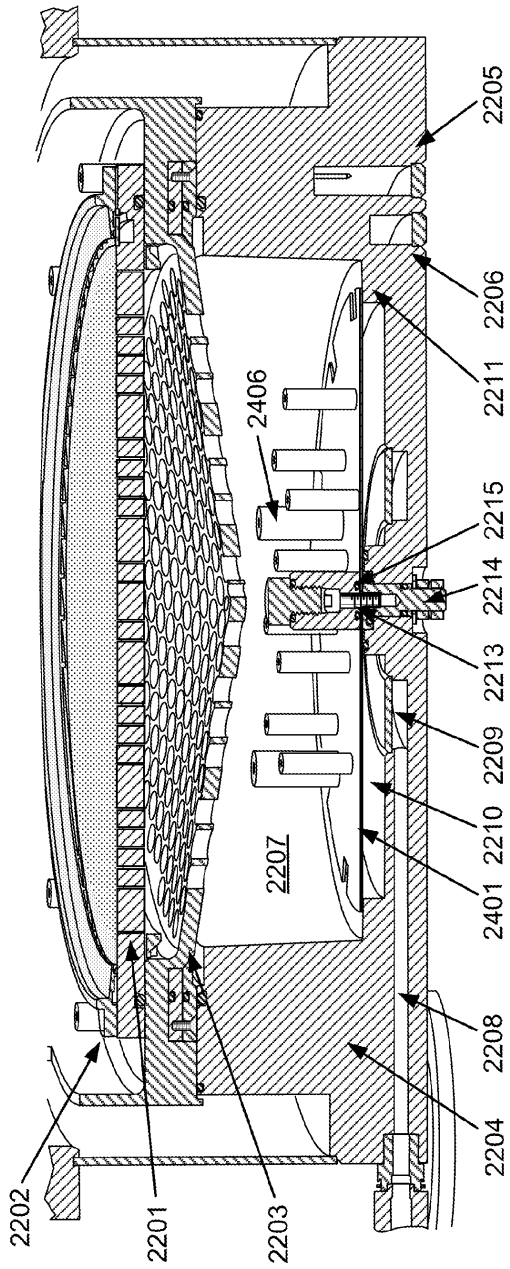
도면26



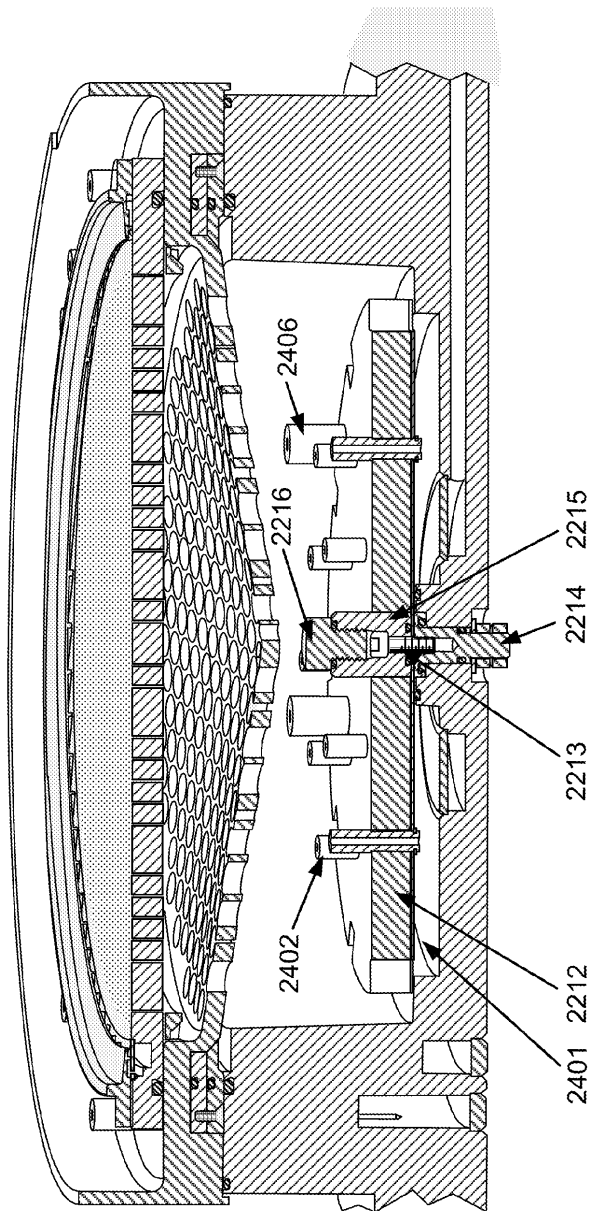
도면27



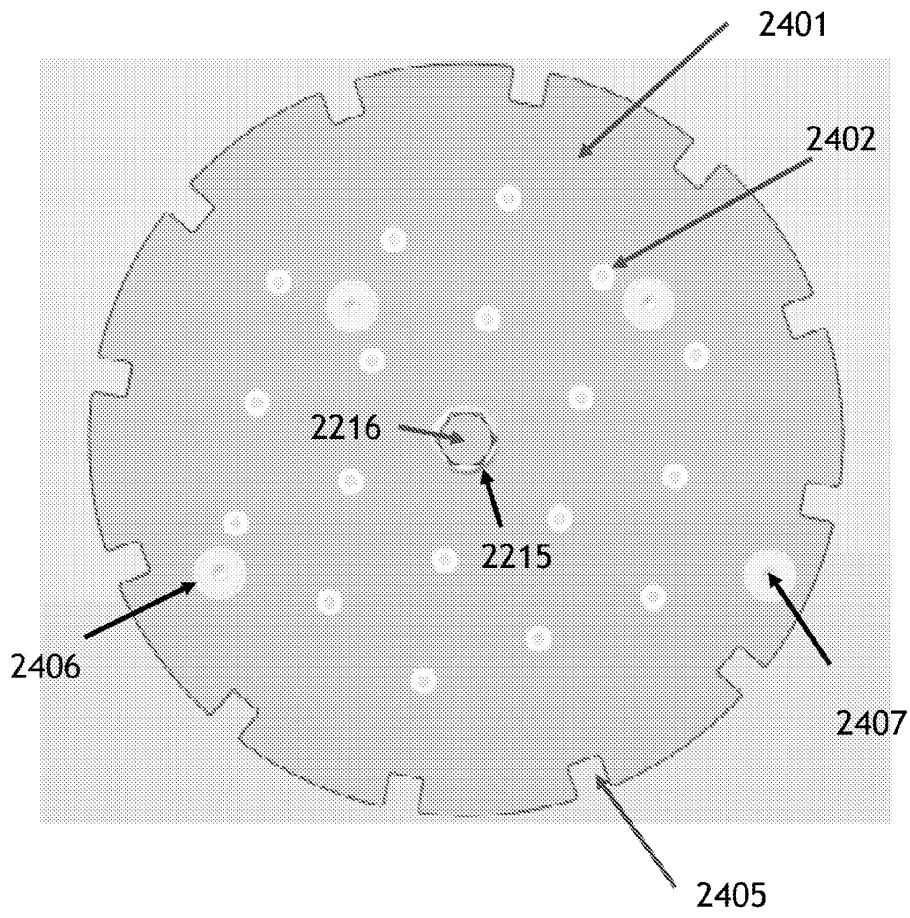
도면28a



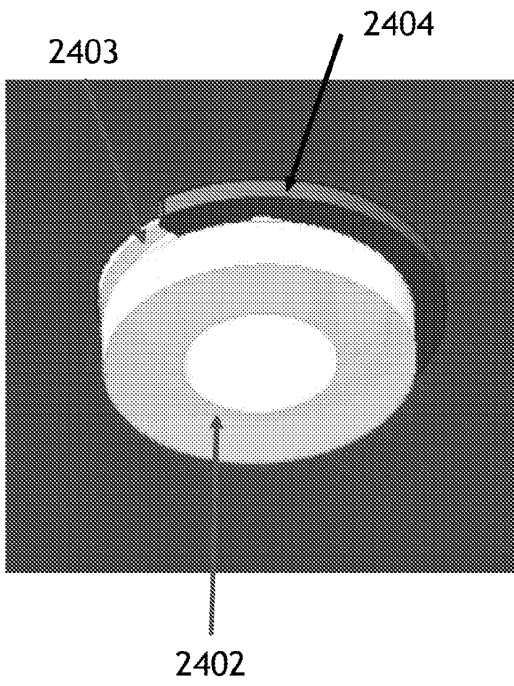
도면28b



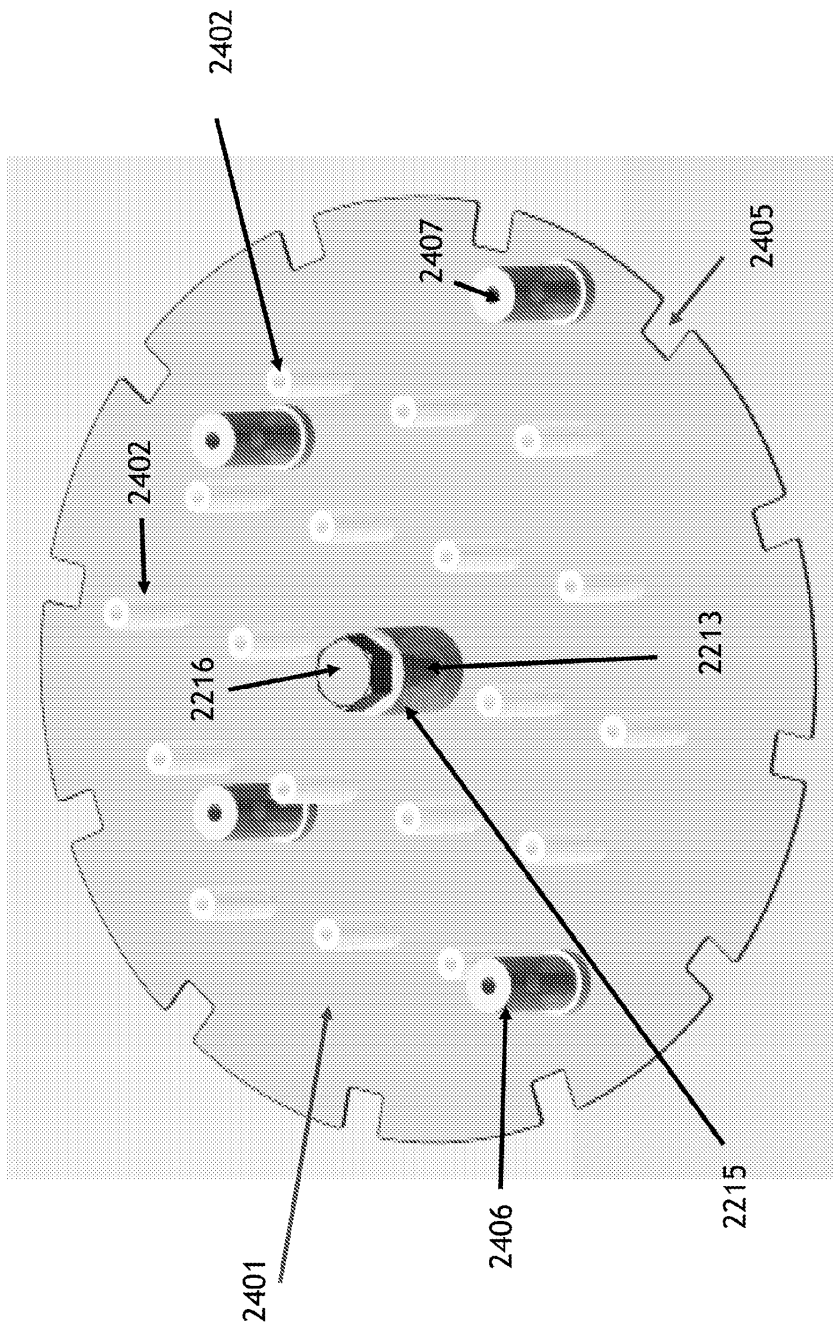
도면29a



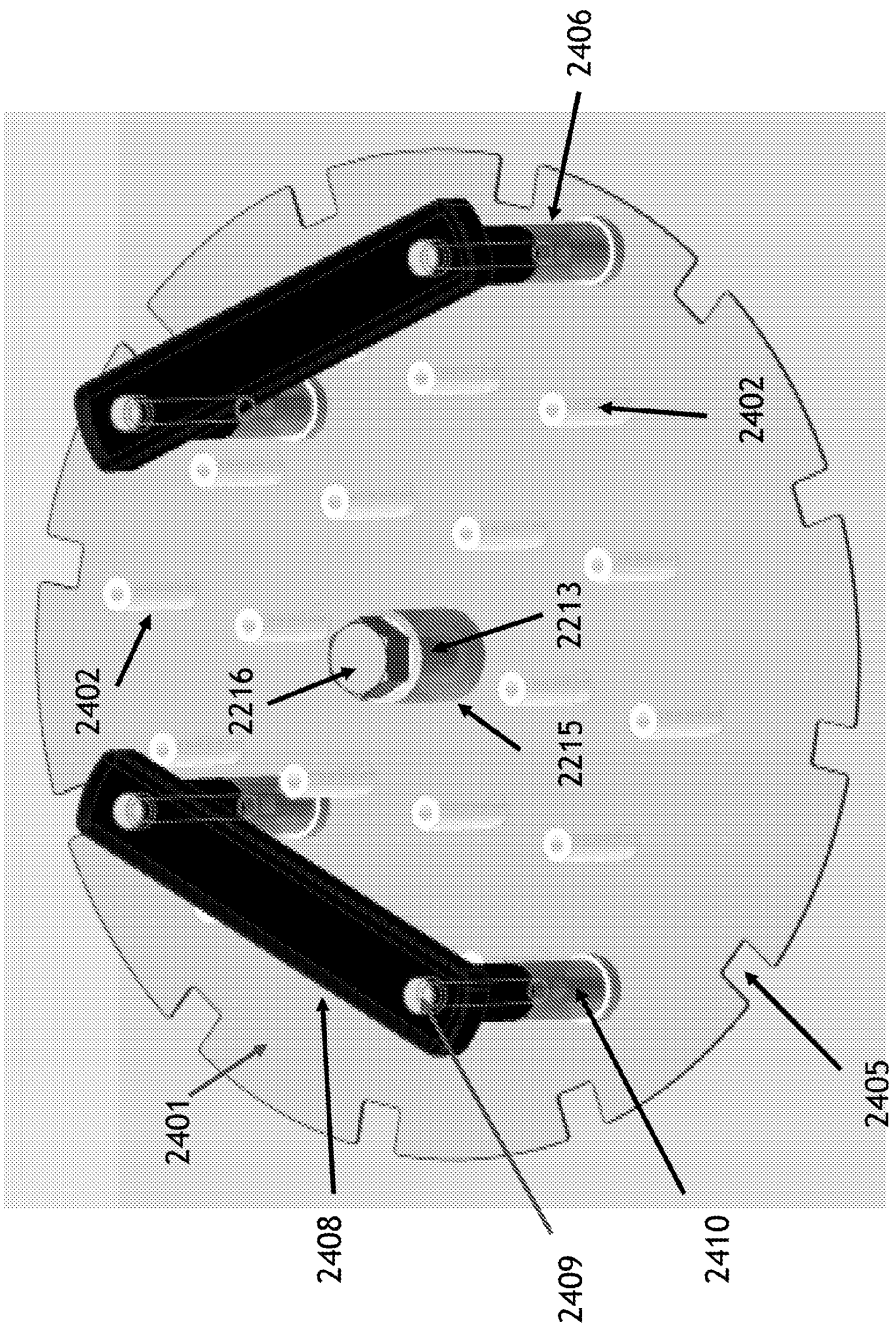
도면29b



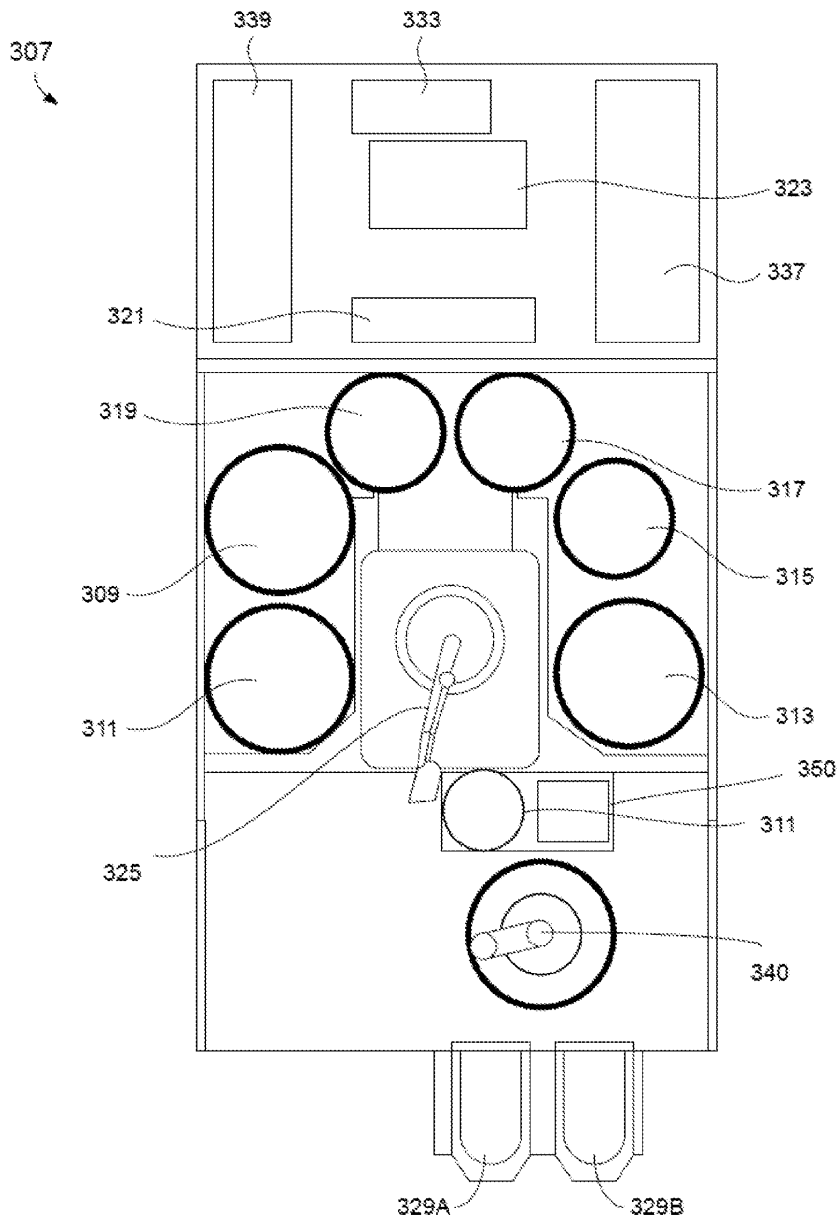
도면29c



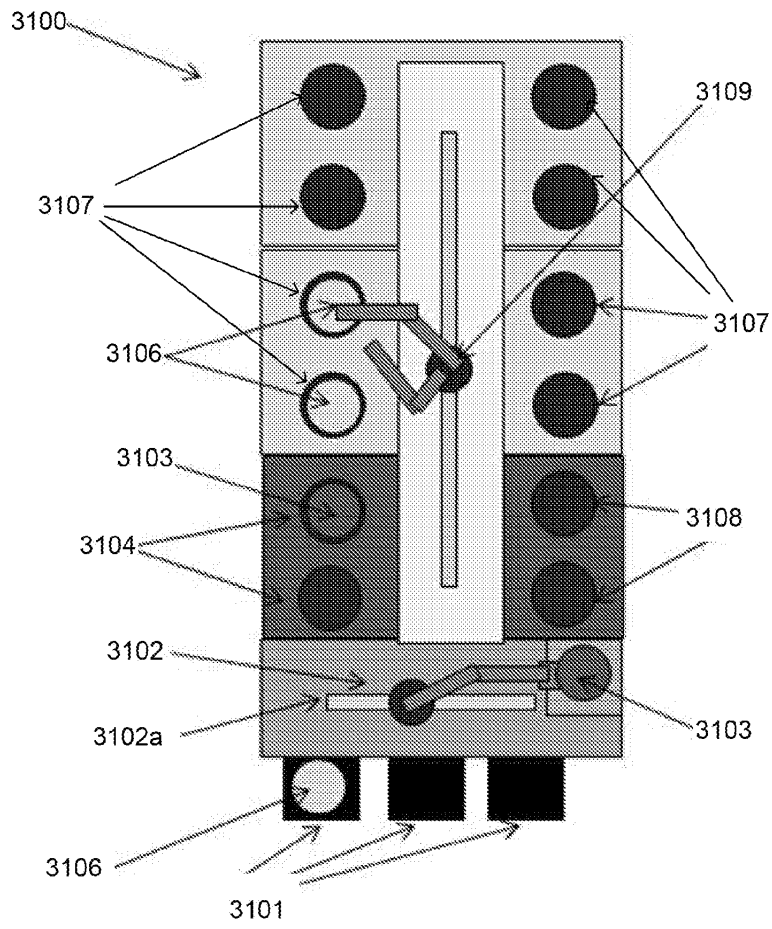
도면29d



도면30



도면31



도면32

