

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04M 1/253 (2006.01)

H04M 7/00 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200810022417.2

[43] 公开日 2009年4月1日

[11] 公开号 CN 101399868A

[22] 申请日 2008.7.11

[21] 申请号 200810022417.2

[71] 申请人 东南大学

地址 210096 江苏省南京市四牌楼2号

[72] 发明人 裴文江 刘晶 刘子京 刘庭芳

刘玉洁

[74] 专利代理机构 南京经纬专利商标代理有限公司

代理人 陆志斌

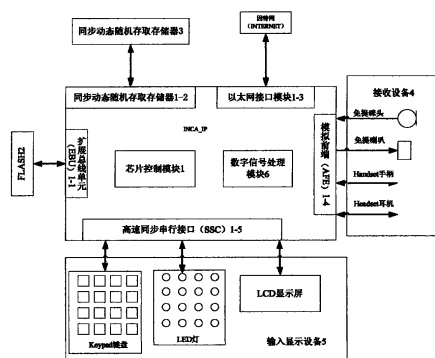
权利要求书1页 说明书7页 附图8页

## [54] 发明名称

多功能 IP 语音通信电话装置

## [57] 摘要

多功能 IP 语音通信电话装置，涉及语音通话的技术领域，尤其涉及使用 IP 电话完成语音通话的技术领域。本发明包括芯片控制模块、FLASH、同步动态随机存取存储器、接收设备、输入显示设备，芯片控制模块通过扩展总线单元与 FLASH 连接，芯片控制模块通过 SDRAM 接口与 SDRAM 连接，芯片控制模块通过以太网接口模块与 Internet 连接，芯片控制模块通过模拟前端接口与接收设备连接，芯片控制模块通过高速同步串行接口与输入显示设备连接。本发明实现了扩展功能强、能够适应更多场合、安全性更好的目的。



1、一种多功能 IP 语音通信电话装置，其特征在于：包括芯片控制模块（1）、FLASH（2）、同步动态随机存取存储器（3）、接收设备（4）、输入显示设备（5）、数字信号处理模块（6），芯片控制模块（1）通过扩展总线单元（1-1）与 FLASH（2）连接，芯片控制模块（1）通过同步动态随机存取存储器接口（1-2）与同步动态随机存取存储器（3）连接，芯片控制模块（1）通过以太网接口模块（1-3）与 Internet 连接，芯片控制模块（1）通过模拟前端接口（1-4）与接收设备（4）连接，芯片控制模块（1）通过高速同步串行接口（1-5）与输入显示设备（5）连接。

2、根据权利要求 1 所述的多功能 IP 语音通信电话装置，其特征在于：上述芯片控制模块（1）包括主 CPU（7）、子 CPU（8），主 CPU（7）通过扩展控制总线与子 CPU（8）上的子系统总线接口单元（81）连接，子系统总线接口单元（81）与子 CPU（8）上的静态存储器接口（82）、总线桥（83）、同步动态随机存取存储器控制器（84）连接；静态存储器接口（82）与内存映像外设（9）连接，总线桥（83）与外设接口总线（10）连接，同步动态随机存取存储器控制器（84）与外部同步动态随机存取存储器（11）连接。

3、根据权利要求 2 所述的多功能 IP 语音通信电话装置，其特征在于：上述同步动态随机存取存储器控制器（84）与 S 总线仲裁 I/F（85）连接，S 总线仲裁 I/F（85）与以太网交换器（12）连接，实现数据的交换和传输。

## 多功能 IP 语音通信电话装置

### 技术领域

本发明涉及语音通话的技术领域，尤其涉及使用 IP 电话完成语音通话的技术领域。

### 背景技术

IP语音通信（Voice Over IP，简称VoIP）技术与传统的电路交换技术相比，在实现原理上有很大的不同。在交换传输机制上，VoIP采用的是分组交换技术，信息承载通道为IP网络，而传统的PSTN网络采用电路交换技术，信息承载通道为固定建立的电路连接。在信令协议控制方面，VoIP网络目前有多个标准的协议，但总的来说都是基于C/S结构，而PSTN网络目前多为传统共路信令结构。由于实现原理上的差别，其关键技术也有所不同。VoIP的关键技术包括信令技术、编码技术、实时传输技术、服务质量（QoS）保证技术、以及网络传输技术等。

**信令技术：**在传统电话系统中，一次通话从建立连接到拆除连接都需要一定的信令来配合完成。同样，在IP电话中，如何寻找被叫方、如何建立应答、如何按照彼此的数据处理能力发送数据，也需要相应的信令系统，一般称为协议。目前在VoIP领域，比较有影响就是H.323协议和SIP协议

**编码技术：**语音压缩编码技术是IP电话技术的一个重要组成部分。目前，主要的编码技术有ITU-T定义的G.729、G.723(G.723.1)等，其中G.729可将经过采样的64Kbit/s语音以几乎不失真的质量压缩至8kbit/s。由于在分组交换网络中，业务质量不能得到很好保证，因而需要语音的编码具有一定的灵活性，即编码速率、编码尺度的可变可适应性。G.729原来是8kbit/s的语音编码标准，现在的工作范围扩展至6.4~11.8kbit/s，语音质量也在此范围内有一定的变化，但即使是6.4kbit/s，语音质量也还不错，因而很适合在VoIP系统中使用。G723.1采用5.3/6.3kbit/s双速率语音编码，其语音质量好，但是处理时延较大，它是目前已标准化的最低速率的语音编码算法。此外，静音检测技术和回声消除技术也是VoIP中十分关键的技术。静音检测技术可有效剔除静默信号，从而使语音信号的占用带宽进一步降低到3.5kbit/s左右；回声消除技术主要利用数字滤波器技术来消除对通话质量影响很大回声干扰，保证通话质量。这点在时延相对较大的IP分组网络中尤为重要。

**实时传输技术：**主要是采用实时传输协议RTP。RTP是提供端到端的包括音频在内的实时数据传送的协议。RTP包括数据和控制两部分，后者叫RTCP。RTP提供了时间标签和

控制不同数据流同步特性的机制,可以让接收端重组发送端的数据包,可以提供接收端到多点发送组的服务质量反馈。

QoS保障技术:VoIP主要采用资源预留协议(RSVP)以及进行服务质量监控的实时传输控制协议RTCP来避免网络拥塞,保障通话质量。

网络传输技术:VoIP中网络传输技术主要是TCP和UDP,此外还包括网关互联技术、路由选择技术、网络管理技术以及安全认证和计费技术等。由于实时传输协议RTP提供具有实时特征的、端到端的数据传输业务,因此VoIP中可用RTP来传送语音数据。在RTP报头中包含装载数据的标识符、序列号、时间戳以及传送监视等,通常RTP协议数据单元是用UDP分组来承载,而且为了尽量减少时延,语音净荷通常都很短。IP、UDP和RTP报头都按最小长度计算。VoIP语音分组开销很大,采用RTP协议的VoIP格式,可以将多路语音插入语音数据段中,从而提高了传输效率。

虽然VoIP技术具有以上多中好处,但是随着电子产品的不断发展,原来的设备已经不能很好的与现有的产品进行兼容,扩展能力差。安全性也不高。

## 发明内容

本发明目的是提供一种扩展功能强、能够适应更多场合、安全性更好的多功能IP语音通信电话装置。

本发明为实现上述目的,采用如下技术方案:

本发明包括芯片控制模块、FLASH、同步动态随机存取存储器(Static Dynamic Random Access Memory简称SDRAM)、接收设备、输入显示设备,芯片控制模块通过扩展总线单元与FLASH连接,芯片控制模块通过SDRAM接口与SDRAM连接,芯片控制模块通过以太网接口模块与Internet连接,芯片控制模块通过模拟前端接口与接收设备连接,芯片控制模块通过高速同步串行接口与输入显示设备连接。

比较好的是,本发明的芯片控制模块包括数字信号处理模块、主CPU、子CPU,主CPU通过扩展控制总线与子CPU上的子系统总线接口单元连接,子系统总线接口单元与子CPU上的静态存储器(Static Random Access Memory,简称SRAM)接口、总线桥、SDRAM控制器连接;SRAM接口与内存映像外设连接,总线桥与外设接口总线连接,SDRAM控制器与外部SDRAM连接。

比较好的是,本发明的SDRAM控制器与S总线仲裁I/F连接,S总线仲裁I/F与以太网交换机连接,实现数据的交换和传输。

本发明采用上述技术方案,与现有技术相比具有如下优点:

1、本发明的显示设备中,LCD显示屏字体可自定义设置,能满足不同国家和地区的人有不同的审美要求,而普通电话机屏幕的字体是不可以改变的。

2、该系统的GUI是为系统的功能需求量身定做的,从每一个页面的控件到页面跳

转状态机都是自主设计的,并非和其他的系统一样套用现有的 miniGUI 之类的软件,所以该系统能满足日后系统功能扩展的要求。

3、该系统中使用了一个可裁剪字体解析引擎,将这个引擎裁剪到很小放到系统中,为日后的 LCD 屏字体汉化打下牢固的基础,一般的系统都是使用固定的点阵库,没有扩展性可言。

4、该话机能支持最多四个帐号的功能,一台话机可以同时管理四个不同的帐号,一般的话机都只能支持一个帐号。

5、该话机支持四个线路的通信,其中每个线路支持两个语音通道,最多可支持 8 路并行 Voip 语音通信。

6、该系统通过 Web 配置页面便可以根据需要配置任意多种各种频率各种增益的铃音,一般的 voip 话机都只能产生固定的几种基本的标准铃音。

7、网络话机最关键的隐患在于安全性,现在的 Voip 话机一般都存在这方面的安全性威胁。该系统支持五种模式的三种加密算法,可以有效地防网络窃听。

#### 附图说明

图 1 是本发明的一种连接示意图。

图 2 是本发明的 CPU 的结构示意图。

图 3 是本发明的芯片控制模块的管脚分布图。

图 4 是本发明的外围存储设备和外部总线单元的电路原理图。

图 5 是本发明的同步动态随机存取存储器与芯片控制模块之间的电路原理图。

图 6 是本发明的音频设备电路原理图。

图 7 是本发明的 LCD 屏与芯片控制模块的连接原理图。

图 8 是本发明的 LED 的电路原理图。

图 9 是本发明的以太网供电模块电路图

图 10a 是本发明的电源模块提供 5V 电压的电源模块原理图。

图 10b 是本发明的电源模块提供 3.3V 电压的电源模块原理图。

图 10c 是本发明的电源模块提供 1.8V 电压的电源模块原理图。

#### 具体实施方式

下面结合附图对本发明的技术方案进行详细的说明,如图 1 所示,本发明包括芯片控制模块 1、FLASH2、SDRAM3、接收设备 4、显示设备 5,芯片控制模块 1 通过扩展总线单元 1-1 与 FLASH2 连接,芯片控制模块 1 通过 SDRAM 接口 1-2 与 SDRAM3 连接,芯片控制模块 1 通过以太网接口模块 1-3 与 Internet 连接,芯片控制模块 1 通过模拟前端接口 1-4 与接收设备 4 连接,芯片控制模块 1 通过高速同步串行接口 1-5 与显示设备 5

连接。

如图 2 所示,本发明的芯片控制模块 1 包括主 CPU7、子 CPU8,主 CPU7 通过扩展控制总线与子 CPU8 上的子系统总线接口单元 81 连接,子系统总线接口单元 81 与子 CPU8 上的 SRAM 接口 82、总线桥 83、SDRAM 控制器 84 连接;SRAM 接口 82 与内存映像外设 9 连接,总线桥 83 与外设接口总线 10 连接,SDRAM 控制器 84 与外部 SDRAM11 连接。

如图 2 所示,本发明的 SDRAM 控制器 84 与 S 总线仲裁 I/F85 连接,S 总线仲裁 I/F85 与以太网交换机 12 连接,实现数据的交换和传输。S 总线仲裁 I/F85 的功能主要是使以太网交换设备能快速访问 SDRAM,实现网络数据的高速传输,无需 CPU 干预,节省了 CPU 资源。

芯片控制模块 1 使用了 32 位 MIPS 架构的 CPU 核,运行速度可达 100MHz;在芯片上还有 4Kbytes 的 I-cache 和 4Kbytes 的 D-cache 高速缓冲寄存器,32 个 32 位的通用寄存器,乘法和除法的运算单元。子系统总线接口单元把 EC 接口和端到端的 S 总线连接起来,从而使 CPU 能够访问到芯片组上的资源以及一些外部资源。SRAM 接口把 SRAM 和一些 CPU 外设(比如中断接口单元)的存储器连接到子系统的总线接口单元上,从而连接到 CPU 核上。由于这些连接到 SRAM 接口上的设备是由 CPU 核提供的时钟,再加上 32 位宽的数据总线,可使 CPU 核访问这些设备时可达到非常小时间延迟和相当大的数据吞吐量。总线桥接器是把 BIU 和 FPI 总线以及在 FPI 总线连接的设备连接起来。其内部有 CPU 端口,缓存器和 FPI 总线主接口三部分,CPU 端口主要是对 CPU 传输的数据进行编码,FPI 总线主接口则是 FPI 总线的数据转换单元。SDRAM 控制器则使芯片组和外部的 SDRAM 器件胶合连接在一起,支持 256MByte 的标准的 PC100-SDRAM 设备。该控制器提供 13 个地址线,2 个 bank address,一个片选信号和以 16 位宽的数据线。S 总线主接口主要为了让具备 DMA 功能的 CPU 外设(比如以太网交换和高速 SSC 等)能够快速访问 SDRAM,从而减轻 CPU 进行数据转移的负荷。这样 CPU 对 SDRAM 读/写操作可以并行的进行,同时当前激活的 CPU 外设可以使用和访问 SDRAM 的 256MByte 的地址空间。

芯片控制模块 1 中的 DSP 芯片承担了该芯片组中几乎所有的信号处理任务,主要是进行编解码的工作。该 DSP 芯片支持 G711 A 率、G711  $\mu$  率、G729A、G723、G726 等语音编解码方式;支持对 G711 坏帧进行添写插补;能够对 G723.1 和 G729A、G729B 格式的语音数据进行压缩编码;三方会议中支持 2 通道的 G711 或者一个通道的 G711 和一个通道的 G723 或者一个通道的 G711 和一个通道的 G729 等方式进行通信;支持两种模式的回音消除;支持噪音抵消;能够产生 9 中基本铃音、DTMF 音以及灵活可编程的振铃音;支持可编程的增益调制,并且可以独立分开的调制各个通道的增益。DSP 中的各个模块可以很灵活地连接在一起,从而可以使该 DSP 芯片完成很多不同的任务。DSP 中各个功能模块独立设计,它们可以互相连接或者通过 codec 通道连接外围的设备,比如:听筒、话筒等。

模拟前端部分 (Analog Front End, 简称 AFE) 是连接模拟传感器和数字信号处理

器的接口。其外围主要连接听筒、话筒、扩音器以及麦克风等音频设备。在发送方向上，AFE要放大从各个麦克风传来的模拟信号，并把这些模拟信号转换为数字信号传输给DSP进行处理；在接收方向上，AFE要把从DSP传来的数字信号通过D/A转化为模拟信号传送给听筒或者喇叭。在AFE中三个输入信号（MIP1/MIN1, MIP2/MIN2和MIP3/MIN3）通过一个模拟输入复用器连接到放大器AMI上。HOP1/HON1和HOP2/HON2是完全不同的，它们分别连接到AH01和AH02两个放大器上，进而连接到话筒和听筒上。

外部总线单元（External Bus Unit, 简称 EBU）有 16 位的数据总线、24 位的地址总线和一些控制总线组成。有 3 个用户芯片选择信号，每个芯片的外部地址的范围都是 16Mbytes。这三个芯片的地址都可以编程控制来改变它们的位置分布，大小和访问参数（比如数据大小、地址模式、等待状态等等），从而可以很方便的连接和访问这些不同的芯片在一个系统中。EBU 能够根据每个芯片的编程参数来动态的调整它们的访问顺序。在我们的话机硬件系统中，外部存储设备 flash 便是连接到了 EBU 上，如图 3 所示。

CPU的外围设备单元主要包括有通用时钟单元、I2C总线接口、同步/异步串行接口以及高速的同步串行接口。

通用时钟单元：通用时钟单元（General Purpose Timer, 简称GPT）主要为了配置灵活的多功能时钟。GPT包含有5个16位的时钟，这些时钟分为两个组，每个组中的时钟都可以独立的配置成多种工作模式，比如看门狗、计时器、或者和同组中的其他时钟连在一起工作等模式。

I2C总线接口：片上的I2C总线模块通过两线路的串行IIC接口把片上总线和其他外部设备控制器或者外围设备。该模块可以提供高达400Kbit/s的数据通信速率以及7位和10位宽的地址寻址。该模块有三种工作模式：主模式，在该模式下，I2C控制总线事务并且提供时钟信号。从模式，在该模式下，一个外部的模块控制总线事务并且提供时钟信号。多主模式，在该模式下，多个主模块连接到总线上，此时I2C可能是主模块也可能是从模块。片上I2C模块可以通过通用I2C总线提供高效的通信。

同步/异步串行接口：异步串行通信（Asynchronous Serial Communication, 简称ASC）支持全双工的异步通信和半双工的同步通信。在同步通信模式下，通过CPU的一个移位时钟来同步接收和发送的数据；在异步通信模式下，可以选择8位或者9位的数据传输，奇偶校验，和数个停止位。

高速的同步串行接口：高速的同步串行接口（Synchronous Serial Channel, 简称SSC）提供了芯片组和其它微控制器、微处理器或者外部设备之间的高速通信。

SSC支持全双工和半双工的同步通信模式，速度高达12.5MBaud。串行时钟信号可以由SSC本身产生，也可以由外部其他模块产生。数据的宽度，传输方向，时钟的极性和相位都可以通过编程来改变，因此可以和与SPI兼容的设备进行通信。

SSC 可以进行灵活的配置，因此它可以和其他同步串行接口一起配置成主/从模式或者多主模式进行工作，而且它也可以和一些移位寄存器（IO expansion），外围设备或其它控制器进行通信。

通常用 SDRAM 存储临时的数据和程序代码，用快闪记忆体（Flash）存储固化的软件系统、各种配置参数以及一些在系统上电后需要保存的用户数据等。对于 SDRAM，我们采用的是 128Mb 的 K4S281632F-TC75，连接在芯片控制模块 1 的同步动态随机存取存储器（Static Dynamic Random Access Memory，简称 SDRAM） controller 上，如图 5 所示。Flash 则是采用了一款 16Mb 的 Flash MX29LV160CT，连接在芯片控制模块 1 的 EBU 上，原理图如图 4 所示。

话机的音频设备主要有免提设备（handfree）、手柄设备（handset）、扩音设备（speaker）。这些设备通过芯片组中的模拟前端设备 AFE（Analog Front End）连接到数字信号处理设备（Digital Signal Processing，简称 DSP）上，其与芯片控制模块 1 的电路连接原理图如图 6 所示，这里各个设备的模拟接口都采用差分输入方式以消除模拟量的共模干扰，使得电路的抗干扰能力更强，语音更清晰。

LCD 显示屏：LCD 屏是话机用户接口中非常重要的部分，其显示了话机当前的状态，也是用户配置话机信息的主要显示平台。在后面我们将要对 LCD 屏做了更为详细的介绍，本节只是研究了 LCD 屏与 21553E 的电路连接情况，其中使用 12 根线与 21553E 相连，其中四根控制线，8 根数据线，另外，在 LCD 供电时没有直接将 3.3V 电压加到 LCD 的电源输入端，而是先加了一个滤波电容，使得 LCD 的供电更稳定，如图 7 所示。

LED 灯：21553E 支持 10 根 LED 控制线，从而最多可以支持 24 个 LED。本话机需要 6 个 LED 灯来显示电话状态，其中 4 个用于四个线路的状态，1 个用于免提设备状态，1 个用于静音设置状态，从而只使用了其中的 5 根控制线，其他的 5 根线可以节省下来用于其他的作用。

这些 LED 连成一个矩阵的模型，其中 LED1、LED2 控制着 2 个列，LED4、LED5、LED9 控制着 3 个行。当 LED 信号用作其他功能的时候，LED 矩阵的功能就被禁止使用。比如 LED6 至 LED8 支持通用 I/O 的功能、LED0 和 LED3 可以复用来作 CPU 的调试接口。如图 8 所示。

网口模块是由两个以太网口组成的，一个 LAN 口，一个 WAN 口。本节研究的重点是通过以太网口向话机供电的技术，也即是以太网供电（Power Over Ethernet，简称 POE）技术。

PoE 技术是一种将供电集成到标准局域网设备中的技术，它可通过使用同一根用于网络连接的电缆，将电源供应到网络设备上。PoE 技术遵循于 IEEE 802.3af 标准，并且在降低网络数据通讯性能、缩小网络范围的基础上对网络设备进行供电。当支持 PoE 的终端设备接入局域网后，局域网设备将会自动激活并供电，当不支持 PoE 的

---

终端设备接入时，局域网设备将会自动阻止供电。这一特性使用户可以自由的在其网络中混用原有设备和 PoE 兼容设备。如图 9 所示。

电源模块主要是用来向芯片组和模拟部分提供+3.3V 的电压，向 CPU 核提供+1.8V 的电压。芯片组内部的 PLL 则需要+3.3V 和+1.8V 两种电压。如图 10a、图 10b、图 10c 所示。

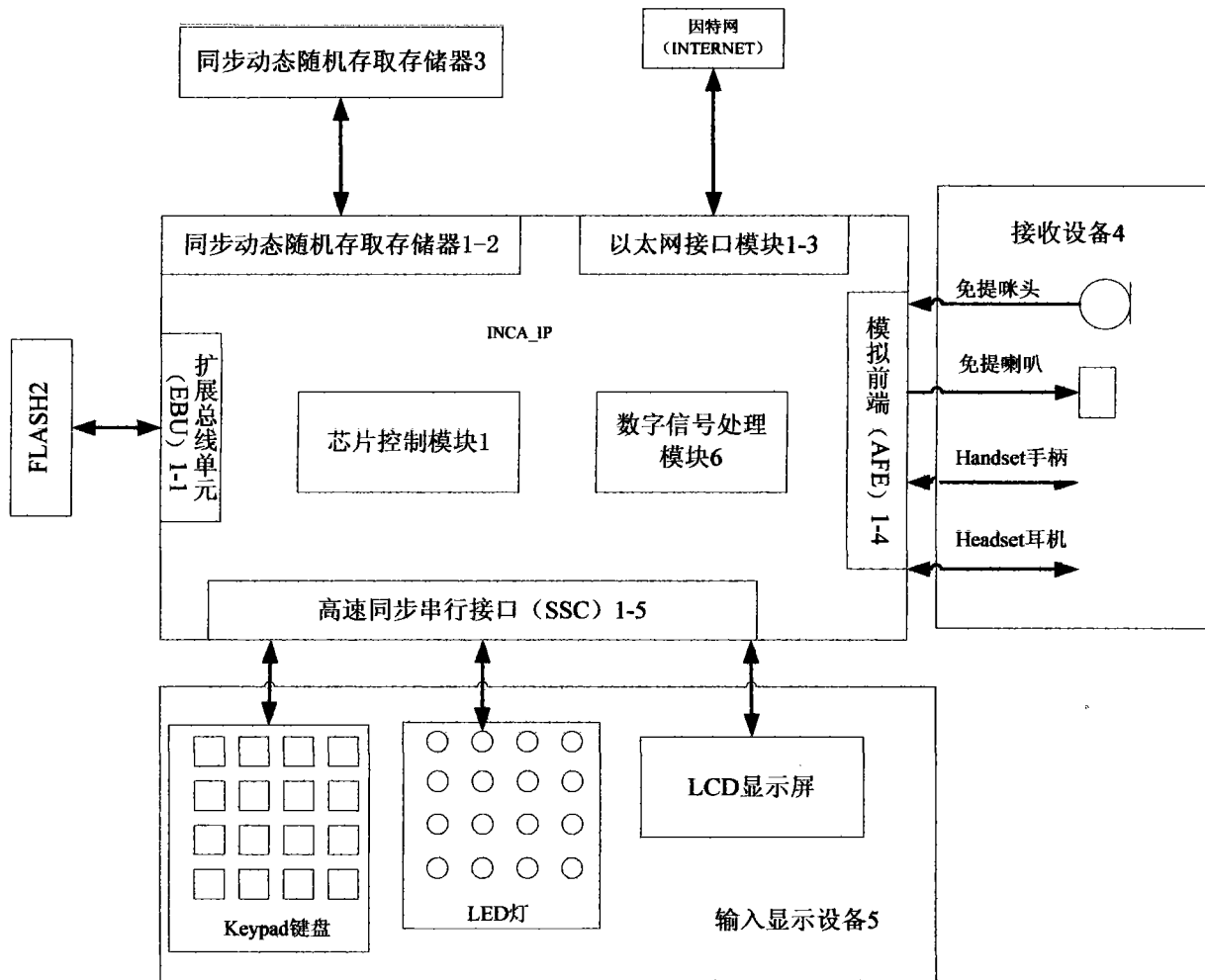


图 1

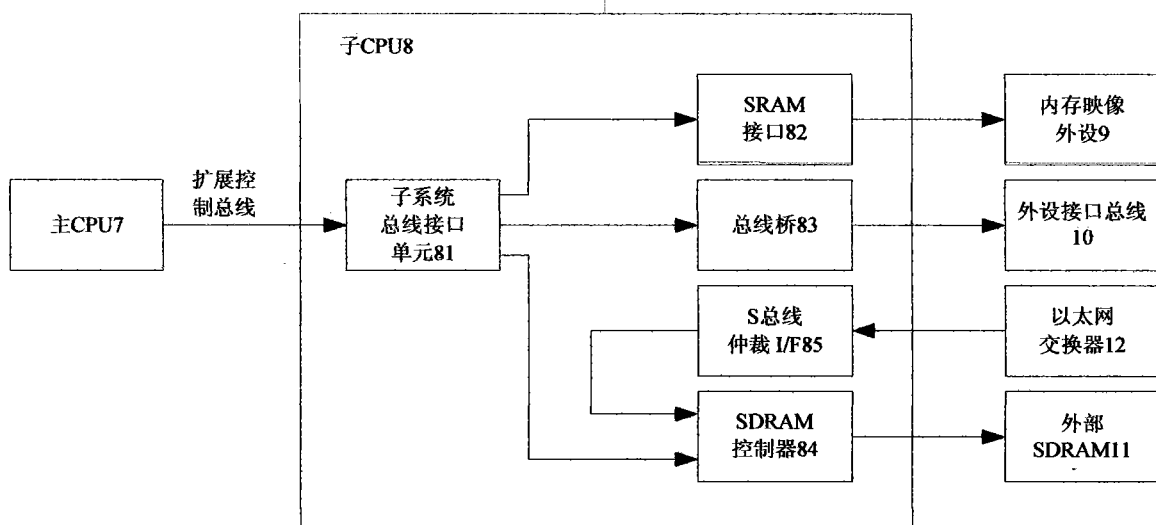


图 2

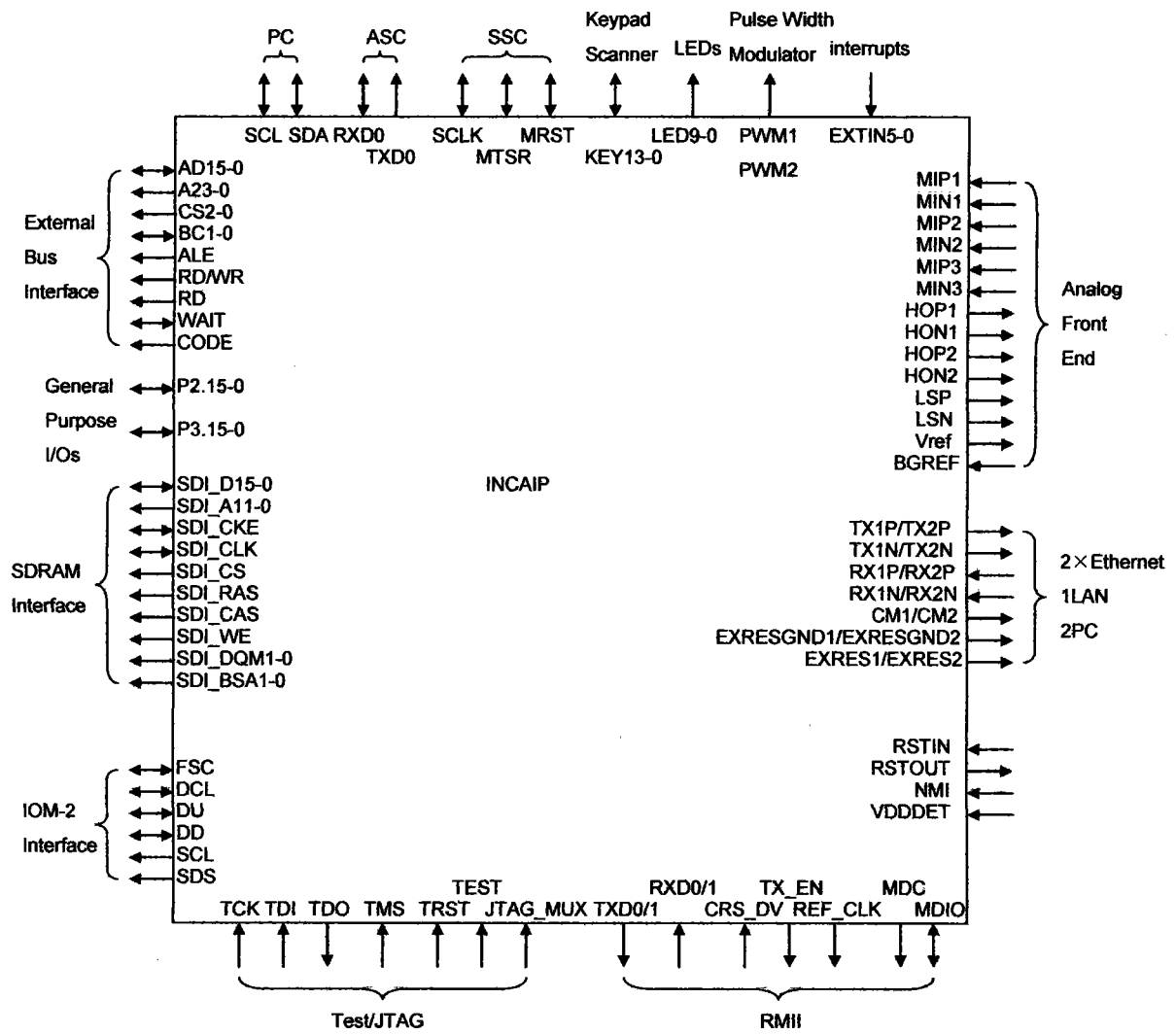


图 3

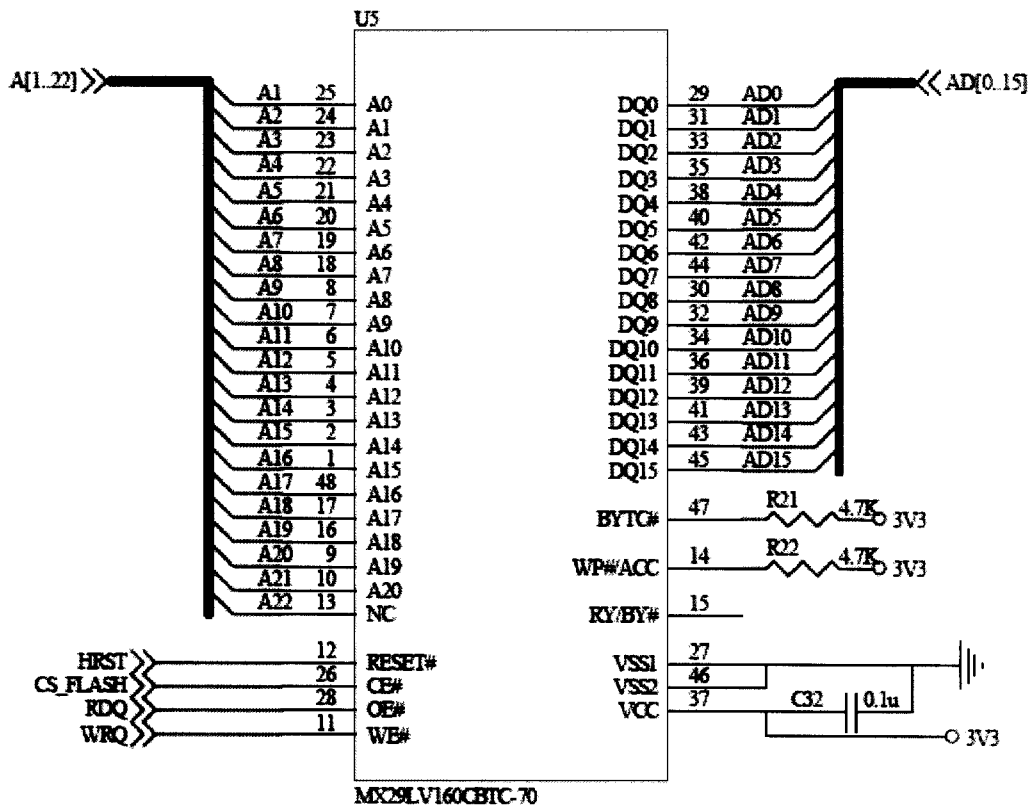


图 4

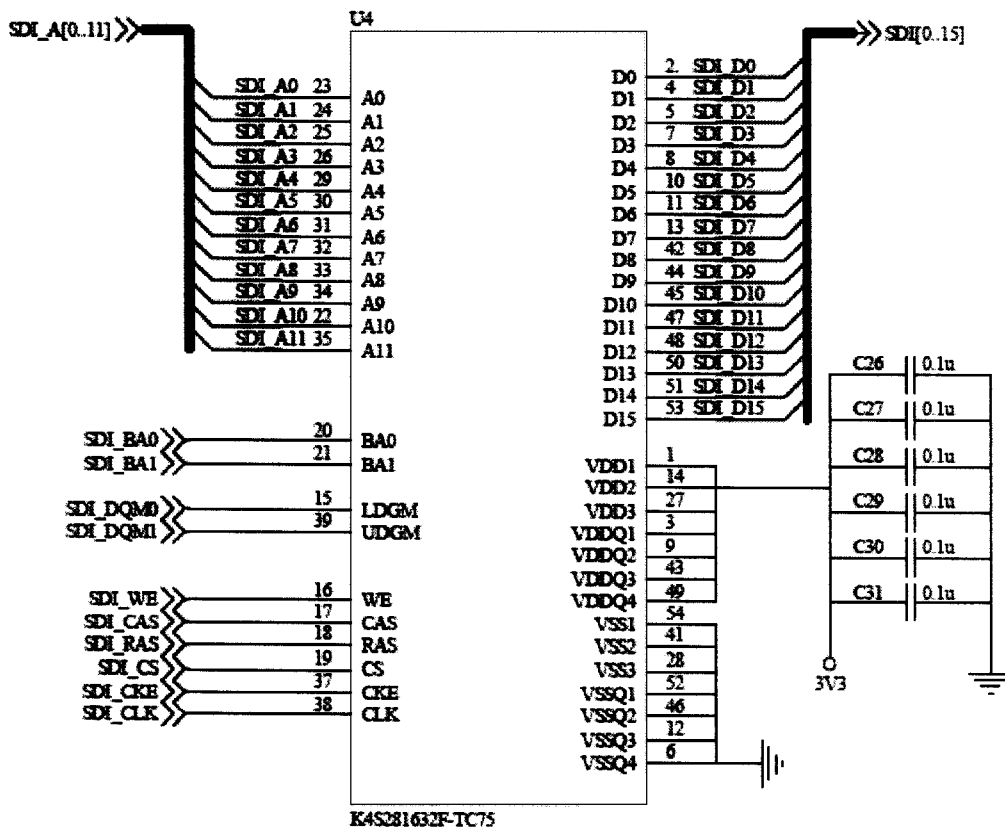


图 5



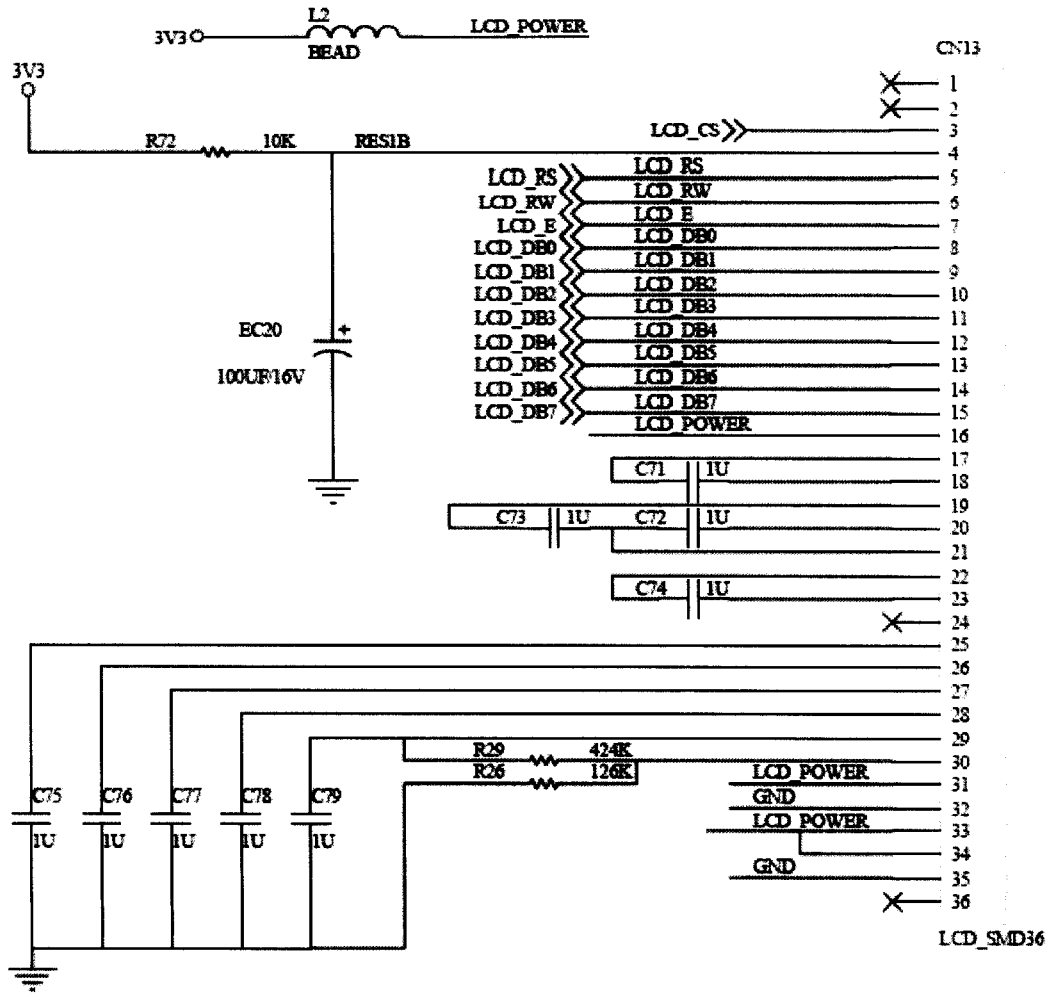


图 7

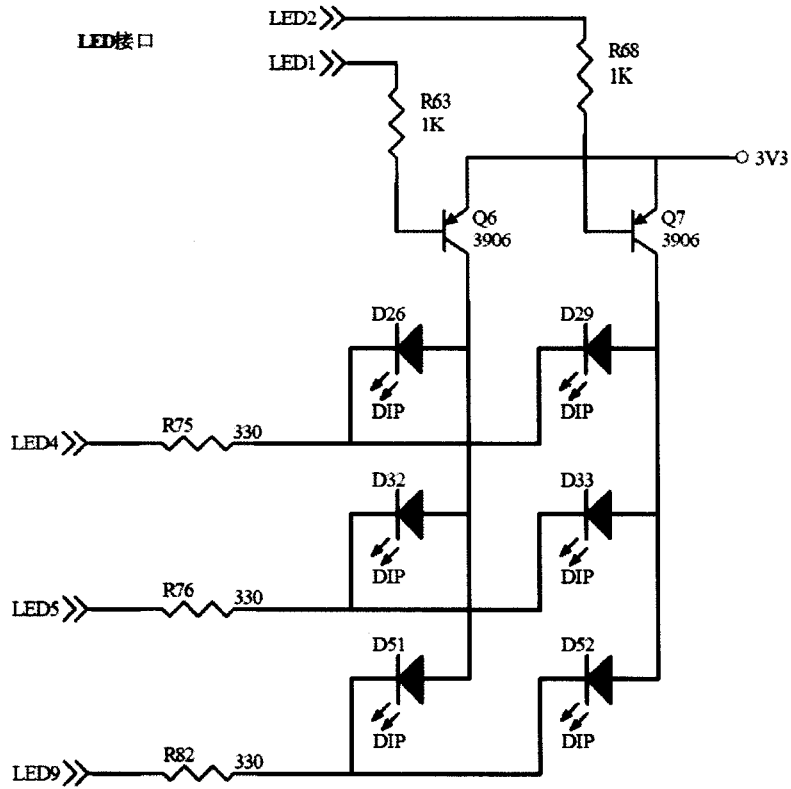


图 8

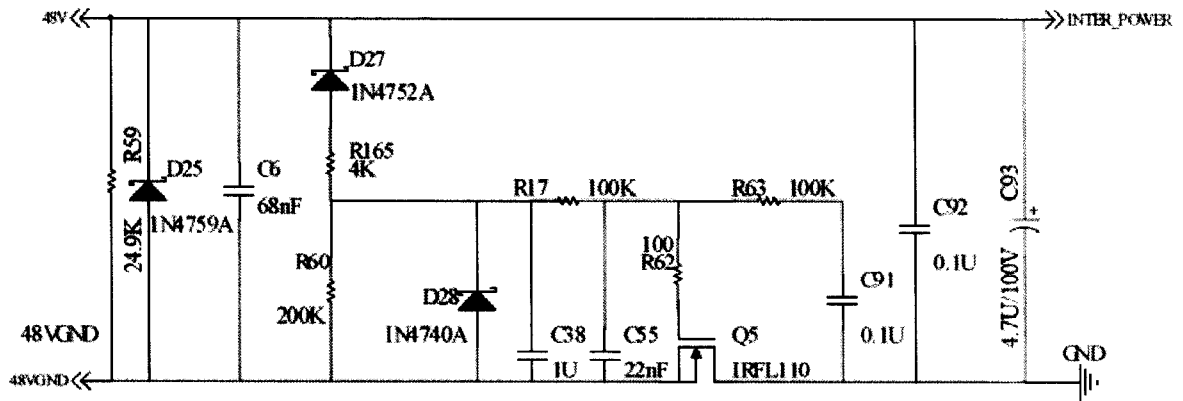


图 9a

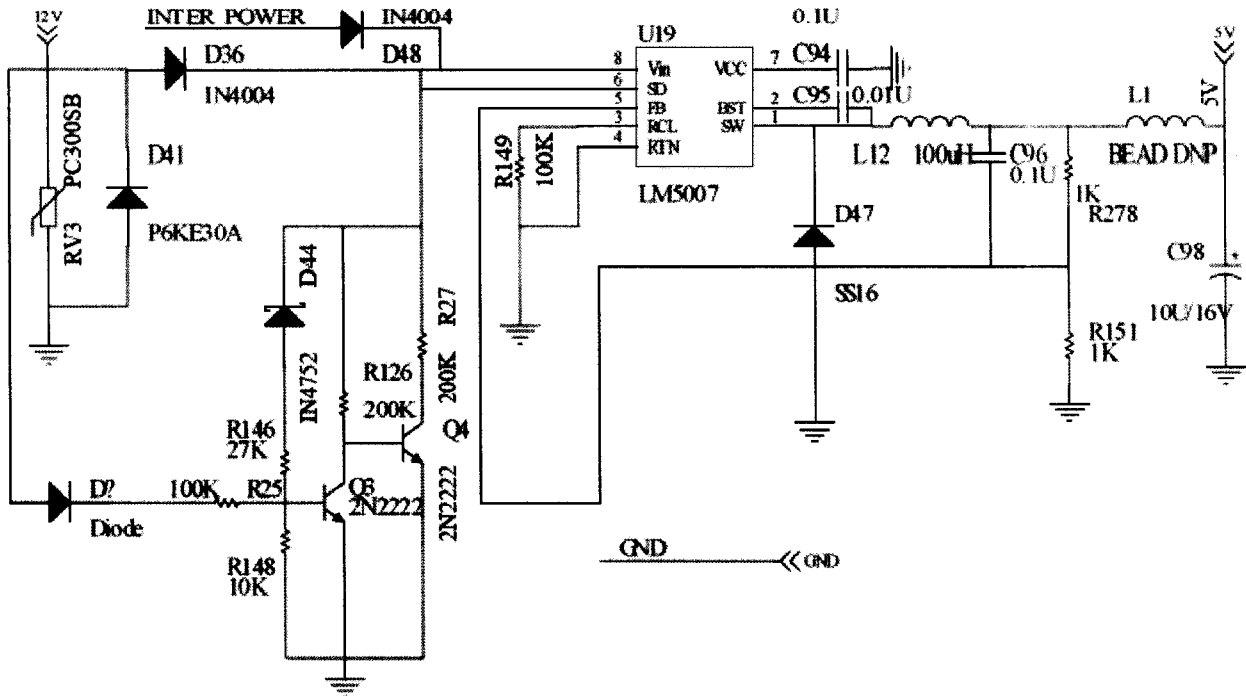


图 9b

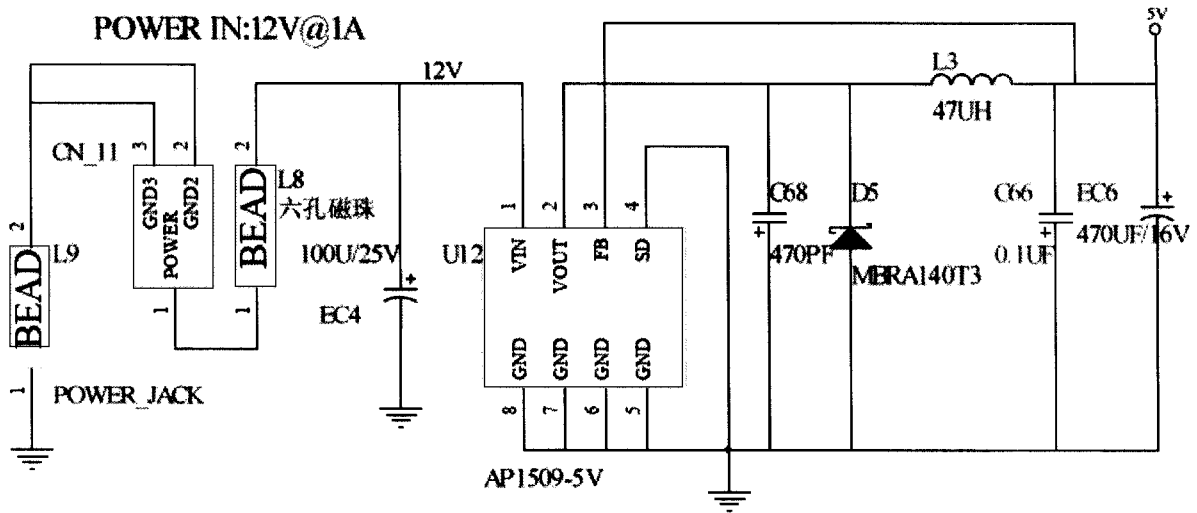


图 10a

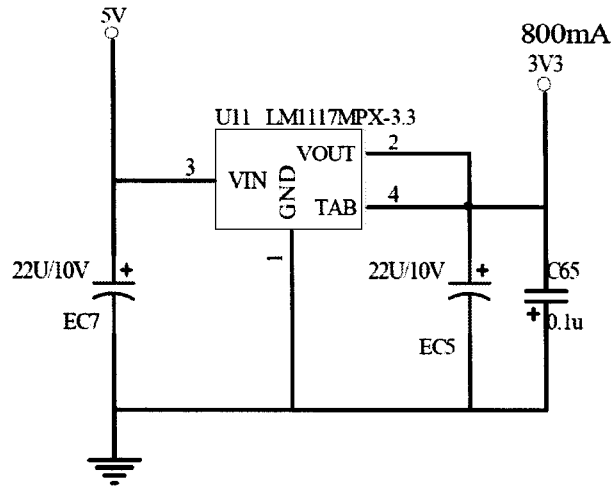


图 10b

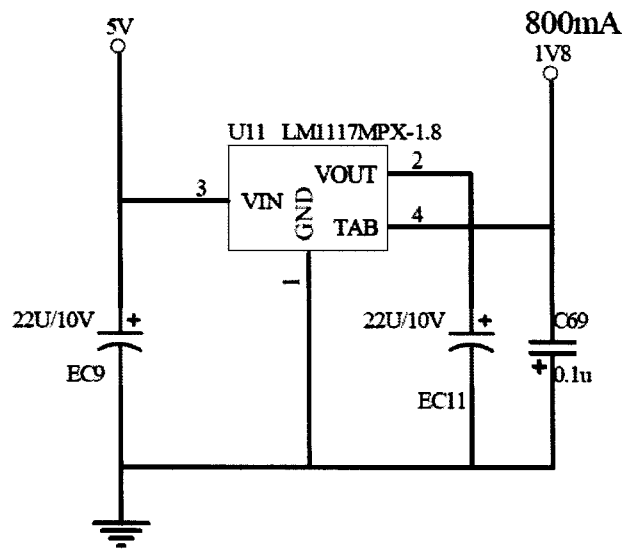


图 10c