



(12) 发明专利

(10) 授权公告号 CN 111490797 B

(45) 授权公告日 2022. 07. 22

(21) 申请号 201910087281.1

(22) 申请日 2019.01.29

(65) 同一申请的已公布的文献号
申请公布号 CN 111490797 A

(43) 申请公布日 2020.08.04

(73) 专利权人 华为技术有限公司
地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 张朝阳 郑灯 秦康剑 张韵梅
于天航

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205
专利代理师 孙静 刘芳

(51) Int. Cl.
H03M 13/13 (2006.01)

(56) 对比文件

CN 108429553 A, 2018.08.21

CN 102077470 A, 2011.05.25

US 2010185915 A1, 2010.07.22

CN 108631942 A, 2018.10.09

陈国泰 等. 系统极化码的置信传播译码性能分析.《电讯技术》.2016,第56卷(第8期),第839-843页.

审查员 吴一帆

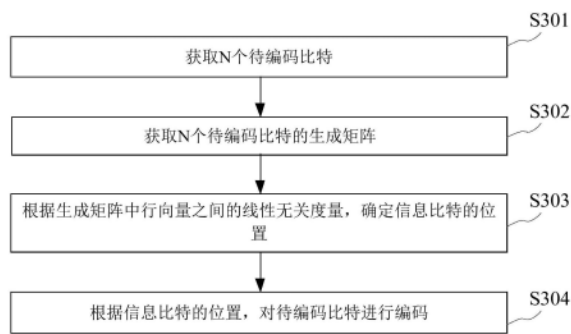
权利要求书4页 说明书20页 附图5页

(54) 发明名称

编码方法、装置及设备

(57) 摘要

本申请实施例提供一种编码方法、装置及设备,该方法包括:获取N个待编码比特,所述N个待编码比特中包括K个信息比特和N-K个固定比特,N为正整数,所述K为正整数,所述K小于或等于所述N;获取所述N个待编码比特的生成矩阵;根据所述生成矩阵中行向量之间的线性无关度量,确定所述信息比特的位置;根据所述信息比特的位置,对所述待编码比特进行编码。提高了编码的可靠性。



1. 一种编码方法,其特征在于,包括:

获取 N 个待编码比特,所述 N 个待编码比特中包括 K 个信息比特和 $N-K$ 个固定比特, N 为正整数,所述 K 为正整数,所述 K 小于或等于所述 N ;

获取所述 N 个待编码比特的生成矩阵;

根据所述生成矩阵中行向量之间的线性无关度量,确定所述信息比特的位置;

根据所述信息比特的位置,对所述待编码比特进行编码。

2. 根据权利要求1所述的方法,其特征在于,所述线性无关度量为线性无关的可能性。

3. 根据权利要求1或2所述的方法,其特征在于,所述根据所述生成矩阵中行向量之间的线性无关度量,确定所述信息比特的位置,包括:

初始化第一位置集合,初始化的第一位置集合中包括所述生成矩阵中行重量最大的行向量的行序号;

初始化第二位置集合,初始化的第二位置集合中包括至少一个行序号;

根据所述生成矩阵中所述第二位置集合中每个行序号对应的行向量,与所述生成矩阵中所述第一位置集合中的行序号对应的行向量之间的线性无关度量,确定所述信息比特的位置。

4. 根据权利要求3所述的方法,其特征在于,所述初始化的第二位置集合中包括可靠度最高的 $K+L$ 个子信道对应的行序号;

其中,所述 L 为串行抵消列表SCL译码的保留路径数量,所述保留路径数量为所述SCL译码中每步译码保留的最大路径数量。

5. 根据权利要求4所述的方法,其特征在于,

所述 $K+L$ 个子信道为 N 个子信道中可靠度最高的 $K+L$ 个子信道;或者,

所述 $K+L$ 个子信道为 $N-X$ 个子信道中可靠度最高的 $K+L$ 个子信道,所述 X 为所述初始化的第一位置集合中包括的行序号的个数,所述 $N-X$ 个子信道为所述 N 个子信道中除所述第一位置集合中行序号对应的子信道外的子信道。

6. 根据权利要求3所述的方法,其特征在于,所述生成矩阵为所述待编码比特的极化码矩阵,所述极化码矩阵包括 N 行和 N 列;

所述初始化的第一位置集合包括所述生成矩阵中行重大于第一汉明距离的行的序号;其中,所述第一汉明距离为所述信息比特和所述固定比特按照不同方式排列时的最小汉明距离中的最大值,所述信息比特和所述固定比特按照一种方式排列对应一个最小汉明距离,所述信息比特和所述固定比特按照一种方式排列时的最小汉明距离为,所述信息比特和所述固定比特按照该方式排列时所述生成矩阵中信息比特位对应的行的最小行重。

7. 根据权利要求6所述的方法,其特征在于,所述初始化的第二位置集合中包括所述生成矩阵中行重等于所述第一汉明距离的行的序号。

8. 根据权利要求3所述的方法,其特征在于,

所述初始化的第二位置集合包括所述生成矩阵中的全部行序号;或者,

所述初始化的第二位置集合包括所述生成矩阵中除所述初始化的第一位置集合中的行序号之外的行序号。

9. 根据权利要求4-8任一项所述的方法,其特征在于,所述根据所述生成矩阵中所述第二位置集合中每个行序号对应的行向量,与所述生成矩阵中所述第一位置集合中的行序号

对应的行向量之间的线性无关度量,确定所述信息比特的位置,包括:

执行第一操作,所述第一操作包括:根据所述生成矩阵中当前第二位置集合中每个行序号对应的行向量,与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量,在当前第二位置集合中确定目标行序号;在当前第二位置集合中,所述目标行序号对应所述生成矩阵中的行向量与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量最大;

执行第二操作,所述第二操作包括:将所述目标行序号添加至当前第一位置集合,得到新的第一位置集合,并在当前第二位置集合中删除所述目标行序号,得到新的第二位置集合;

重复执行所述第一操作和所述第二操作,直至新的第一位置集合中包括K个行序号时,将当前第一位置集合中的行序号确定为所述信息比特的位置。

10. 根据权利要求9所述的方法,其特征在于,所述将所述目标行序号添加至当前第一位置集合,并在当前第二位置集合中删除所述目标行序号,包括:

在Y大于Z时,在所述Y个目标行序号中确定Z个目标行序号,所述Y为所述目标行序号的个数,所述 $Z=K-T$,所述T为当前第一位置集合中包括的行序号的个数,所述Y为大于1的整数,所述Z为小于或等于所述K的正整数;

将所述Z个目标行序号添加至当前第一位置集合,并在当前第二位置集合中删除所述Z个目标行序号。

11. 根据权利要求10所述的方法,其特征在于,

所述Z个目标行序号为所述Y个目标行序号中可靠度最高的Z个子信道对应的行序号;或者,

所述Z个目标行序号为所述Y个目标行序号中行序号最大的Z个行序号;或者,

所述Z个目标行序号为所述Y个目标行序号中行序号最小的Z个行序号。

12. 根据权利要求1-2、4-8、10-11任一项所述的方法,其特征在于,所述信息比特包括循环冗余校验CRC比特和/或奇偶校验PC比特。

13. 一种编码装置,其特征在于,包括:

第一获取模块,用于获取N个待编码比特,所述N个待编码比特中包括K个信息比特和N-K个固定比特,N为正整数,所述K为正整数,所述K小于或等于所述N;

第二获取模块,用于获取所述N个待编码比特的生成矩阵;

确定模块,用于根据所述生成矩阵中行向量之间的线性无关度量,确定所述信息比特的位置;

编码模块,用于根据所述信息比特的位置,对所述待编码比特进行编码。

14. 根据权利要求13所述的装置,其特征在于,所述线性无关度量为线性无关的可能性。

15. 根据权利要求13或14所述的装置,其特征在于,所述确定模块具体用于:

初始化第一位置集合,初始化的第一位置集合中包括所述生成矩阵中行重量最大的行向量的行序号;

初始化第二位置集合,初始化的第二位置集合中包括至少一个行序号;

根据所述生成矩阵中所述第二位置集合中每个行序号对应的行向量,与所述生成矩阵

中所述第一位置集合中的行序号对应的行向量之间的线性无关度量,确定所述信息比特的位置。

16. 根据权利要求15所述的装置,其特征在于,所述初始化的第二位置集合中包括可靠度最高的 $K+L$ 个子信道对应的行序号;

其中,所述 L 为串行抵消列表SCL译码的保留路径数量,所述保留路径数量为所述SCL译码中每步译码保留的最大路径数量。

17. 根据权利要求16所述的装置,其特征在于,

所述 $K+L$ 个子信道为 N 个子信道中可靠度最高的 $K+L$ 个子信道;或者,

所述 $K+L$ 个子信道为 $N-X$ 个子信道中可靠度最高的 $K+L$ 个子信道,所述 X 为所述初始化的第一位置集合中包括的行序号的个数,所述 $N-X$ 个子信道为所述 N 个子信道中除所述第一位置集合中行序号对应的子信道外的子信道。

18. 根据权利要求15所述的装置,其特征在于,所述生成矩阵为所述待编码比特的极化码矩阵,所述极化码矩阵包括 N 行和 N 列;

所述初始化的第一位置集合包括所述生成矩阵中行重大于第一汉明距离的行的序号;其中,所述第一汉明距离为所述信息比特和所述固定比特按照不同方式排列时的最小汉明距离中的最大值,所述信息比特和所述固定比特按照一种方式排列对应一个最小汉明距离,所述信息比特和所述固定比特按照一种方式排列时的最小汉明距离为,所述信息比特和所述固定比特按照该方式排列时所述生成矩阵中信息比特位对应的行的最小行重。

19. 根据权利要求18所述的装置,其特征在于,所述初始化的第二位置集合中包括所述生成矩阵中行重等于所述第一汉明距离的行的序号。

20. 根据权利要求15所述的装置,其特征在于,

所述初始化的第二位置集合包括所述生成矩阵中的全部行序号;或者,

所述初始化的第二位置集合包括所述生成矩阵中除所述初始化的第一位置集合中的行序号之外的行序号。

21. 根据权利要求16-20任一项所述的装置,其特征在于,所述确定模块用于:

执行第一操作,所述第一操作包括:根据所述生成矩阵中当前第二位置集合中每个行序号对应的行向量,与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量,在当前第二位置集合中确定目标行序号;在当前第二位置集合中,所述目标行序号对应所述生成矩阵中的行向量与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量最大;

执行第二操作,所述第二操作包括:将所述目标行序号添加至当前第一位置集合,得到新的第一位置集合,并在当前第二位置集合中删除所述目标行序号,得到新的第二位置集合;

重复执行所述第一操作和所述第二操作,直至新的第一位置集合中包括 K 个行序号时,将当前第一位置集合中的行序号确定为所述信息比特的位置。

22. 根据权利要求21所述的装置,其特征在于,所述确定模块用于:

在 Y 大于 Z 时,在所述 Y 个目标行序号中确定 Z 个目标行序号,所述 Y 为所述目标行序号的个数,所述 $Z=K-T$,所述 T 为当前第一位置集合中包括的行序号的个数,所述 Y 为大于1的整数,所述 Z 为小于或等于所述 K 的正整数;

将所述Z个目标行序号添加至当前第一位置集合,并在当前第二位置集合中删除所述Z个目标行序号。

23. 根据权利要求22所述的装置,其特征在于,

所述Z个目标行序号为所述Y个目标行序号中可靠度最高的Z个子信道对应的行序号;或者,

所述Z个目标行序号为所述Y个目标行序号中行序号最大的Z个行序号;或者,

所述Z个目标行序号为所述Y个目标行序号中行序号最小的Z个行序号。

24. 根据权利要求13-14、16-20、22-23任一项所述的装置,其特征在于,所述信息比特包括循环冗余校验CRC比特和/或奇偶校验PC比特。

25. 一种编码装置,其特征在于,包括:存储器、处理器以及计算机程序,所述计算机程序存储在所述存储器中,所述处理器运行所述计算机程序执行如权利要求1至12任一项所述的方法。

26. 一种存储介质,其特征在于,所述存储介质包括计算机程序,所述计算机程序用于实现如权利要求1至12任一项所述的方法。

编码方法、装置及设备

技术领域

[0001] 本申请涉及通信技术领域,尤其涉及一种编码方法、装置及设备。

背景技术

[0002] 在通信技术领域,通信设备(例如终端设备、基站等)可以通过极化码(Polar码)的方式进行信道编码和译码。

[0003] 在现有技术中,通常采用基于子信道可靠性的方式构造极化码,基于子信道可靠性的构造方式包括高斯近似(Gaussian Approximation,GA)方式、极化重量(Polarization Weight,PW)方式等。然而,上述构造极化码的方式可以使得串行抵消(Successive Cancellation,SC)译码下的性能最优,而无法使得串行抵消列表(Successive Cancellation List,SCL)译码和分阶统计译码(Ordered Statistics Decoding,OSD)译码的性能最优,导致现有的编码方式的性能较差。

发明内容

[0004] 本申请提供一种编码方法、装置及设备,提高了编码的可靠性。

[0005] 第一方面,本申请实施例提供一种编码方法,该方法包括:获取N个待编码比特,N个待编码比特中包括K个信息比特和N-K个固定比特,N为正整数,K为正整数,K小于或等于N;获取N个待编码比特的生成矩阵;根据生成矩阵中行向量之间的线性无关度量,确定信息比特的位置;根据信息比特的位置,对待编码比特进行编码。

[0006] 在上述过程中,根据生成矩阵中行向量之间的线性无关度量,确定信息比特的位置,可以使得信息比特的位置对应的生成矩阵中的行向量之间的线性无关的可能性较大,进而使得SCL译码错误的概率和OSD译码错误的概率较小,进而提高了编码的可靠性。

[0007] 在一种可能的实施方式中,线性无关度量为线性无关的可能性。

[0008] 在一种可能的实施方式中,可以通过如下可行的实现方式根据生成矩阵中行向量之间的线性无关度量,确定信息比特的位置:初始化第一位置集合,初始化的第一位置集合中包括生成矩阵中行重量最大的行向量的行序号;初始化第二位置集合,初始化的第二位置集合中包括至少一个行序号;根据生成矩阵中第二位置集合中每个行序号对应的行向量,与生成矩阵中第一位置集合中的行序号对应的行向量之间的线性无关度量,确定信息比特的位置。

[0009] 在上述过程中,初始化的第一位置集合中包括生成矩阵中行重量最大的行向量的行序号,且依次将第二位置集合中与第一位置集合中的行序号对应的行向量之间的线性无关的可能性最大的行向量对应的行序号移动至第一位置集合,这样,可以使得第一位置集合中的行序号对应的生成矩阵中的行向量的码重较大,且使得第一位置集合中的行序号对应的生成矩阵中的行向量之间的线性无关的可能性最大,即,使得生成矩阵中信息比特对应的行向量之间的线性无关的可能性最大,进而可以使得在SCL译码错误概率较小以及使得OSD译码错误概率较小,进而提高了编码的可靠性。

[0010] 在一种可能的实施方式中,初始化的第二位置集合中包括可靠度最高的 $K+L$ 个子信道对应的行序号;其中, L 为串行抵消列表SCL译码的保留路径数量,保留路径数量为SCL译码中每步译码保留的最大路径数量。

[0011] 在上述过程中,由于第二位置集合中包括可靠度最高的 $K+L$ 个子信道对应的行序号,且第一位置集合中的行序号是在初始化的第二位置集合中选择的,因此,可以使得第一位置集合中的行序号对应的子信道的可靠度较高,进而使得信息比特对应的子信道的可靠度较高,使得编码的可靠性较高。

[0012] 在一种可能的实施方式中, $K+L$ 个子信道为 N 个子信道中可靠度最高的 $K+L$ 个子信道。

[0013] 在一种可能的实施方式中, $K+L$ 个子信道为 $N-X$ 个子信道中可靠度最高的 $K+L$ 个子信道, X 为初始化的第一位置集合中包括的行序号的个数, $N-X$ 个子信道为 N 个子信道中除第一位置集合中行序号对应的子信道外的子信道。这样,可以使得初始化的第一位置集合和初始化的第二位置集合中包括的行序号不重复,进而避免执行不必要的操作。

[0014] 在一种可能的实施方式中,生成矩阵为待编码比特的极化码矩阵,极化码矩阵包括 N 行和 N 列;初始化的第一位置集合包括生成矩阵中行重大于第一汉明距离的行的序号;其中,第一汉明距离为信息比特和固定比特按照不同方式排列时的最小汉明距离中的最大值,信息比特和固定比特按照一种方式排列对应一个最小汉明距离,信息比特和固定比特按照一种方式排列时的最小汉明距离为,信息比特和固定比特按照该方式排列时生成矩阵中信息比特对应的行的最小行重。

[0015] 在上述过程中,可以使得初始化的第一位置集合中包括的行序号对应的行的行重量较大,进而使得编码性能较高。

[0016] 在一种可能的实施方式中,初始化的第二位置集合中包括生成矩阵中行重等于第一汉明距离的行的序号。这样,可以使得初始化的第二位置集合中包括的行序号对应的行的行重量较大,使得选择到第一位置集合中的行序号对应的行的行重量也较高,进而使得编码性能较高。

[0017] 在一种可能的实施方式中,初始化的第二位置集合包括生成矩阵中的全部行序号;或者,初始化的第二位置集合包括生成矩阵中除初始化的第一位置集合中的行序号之外的行序号。

[0018] 在一种可能的实施方式中,根据生成矩阵中第二位置集合中每个行序号对应的行向量,与生成矩阵中第一位置集合中的行序号对应的行向量之间的线性无关度量,确定信息比特的位置,包括:

[0019] 执行第一操作,第一操作包括:根据生成矩阵中当前第二位置集合中每个行序号对应的行向量,与生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量,在当前第二位置集合中确定目标行序号;在当前第二位置集合中,目标行序号对应生成矩阵中的行向量与生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量最大;

[0020] 执行第二操作,第二操作包括:将目标行序号添加至当前第一位置集合,得到新的第一位置集合,并在当前第二位置集合中删除目标行序号,得到新的第二位置集合;

[0021] 重复执行第一操作和第二操作,直至新的第一位置集合中包括 K 个行序号时,将当

前第一位置集合中的行序号确定为信息比特的位置。

[0022] 在上述过程中,可以保证将第二位置集合中与第一位置集合中的行序号对应的行向量的线性无关度量最大的行序号添加至第一位置集合,使得第一位置集合中的行序号对应的行向量的线性无关度量最大,使得编码的可靠性较高。

[0023] 在一种可能的实施方式中,将目标行序号添加至当前第一位置集合,并在当前第二位置集合中删除目标行序号,包括:在 Y 大于 Z 时,在 Y 个目标行序号中确定 Z 个目标行序号, Y 为目标行序号的个数, $Z=K-T$, T 为当前第一位置集合中包括的行序号的个数, Y 为大于1的整数, Z 为小于或等于 K 的正整数;将 Z 个目标行序号添加至当前第一位置集合,并在当前第二位置集合中删除 Z 个目标行序号。

[0024] 在上述过程中,可以使得第一位置集合中包括的行序号的个数最大为 K ,避免第一位置集合中包括的行序号的个数大于 K 。

[0025] 在一种可能的实施方式中, Z 个目标行序号为 Y 个目标行序号中可靠度最高的 Z 个子信道对应的行序号;或者, Z 个目标行序号为 Y 个目标行序号中行序号最大的 Z 个行序号;或者, Z 个目标行序号为 Y 个目标行序号中行序号最小的 Z 个行序号。

[0026] 在一种可能的实施方式中,信息比特包括循环冗余校验CRC比特和/或奇偶校验PC比特。

[0027] 第二方面,本申请实施例提供一种编码装置,包括:

[0028] 第一获取模块,用于获取 N 个待编码比特,所述 N 个待编码比特中包括 K 个信息比特和 $N-K$ 个固定比特, N 为正整数,所述 K 为正整数,所述 K 小于或等于所述 N ;

[0029] 第二获取模块,用于获取所述 N 个待编码比特的生成矩阵;

[0030] 确定模块,用于根据所述生成矩阵中行向量之间的线性无关度量,确定所述信息比特的位置;

[0031] 编码模块,用于根据所述信息比特的位置,对所述待编码比特进行编码。

[0032] 在一种可能的实施方式中,所述线性无关度量为线性无关的可能性。

[0033] 在一种可能的实施方式中,所述确定模块具体用于:

[0034] 初始化第一位置集合,初始化的第一位置集合中包括所述生成矩阵中行重量最大的行向量的行序号;

[0035] 初始化第二位置集合,初始化的第二位置集合中包括至少一个行序号;

[0036] 根据所述生成矩阵中所述第二位置集合中每个行序号对应的行向量,与所述生成矩阵中所述第一位置集合中的行序号对应的行向量之间的线性无关度量,确定所述信息比特的位置。

[0037] 在一种可能的实施方式中,所述初始化的第二位置集合中包括可靠度最高的 $K+L$ 个子信道对应的行序号;

[0038] 其中,所述 L 为串行抵消列表SCL译码的保留路径数量,所述保留路径数量为所述SCL译码中每步译码保留的最大路径数量。

[0039] 在一种可能的实施方式中,所述 $K+L$ 个子信道为 N 个子信道中可靠度最高的 $K+L$ 个子信道;或者,

[0040] 所述 $K+L$ 个子信道为 $N-X$ 个子信道中可靠度最高的 $K+L$ 个子信道,所述 X 为所述初始化的第一位置集合中包括的行序号的个数,所述 $N-X$ 个子信道为所述 N 个子信道中除所述第

一位置集合中行序号对应的子信道外的子信道。

[0041] 在一种可能的实施方式中,所述生成矩阵为所述待编码比特的极化码矩阵,所述极化码矩阵包括N行和N列;

[0042] 所述初始化的第一位置集合包括所述生成矩阵中行重大于第一汉明距离的行的序号;其中,所述第一汉明距离为所述信息比特和所述固定比特按照不同方式排列时的最小汉明距离中的最大值,所述信息比特和所述固定比特按照一种方式排列对应一个最小汉明距离,所述信息比特和所述固定比特按照一种方式排列时的最小汉明距离为,所述信息比特和所述固定比特按照该方式排列时所述生成矩阵中信息比特位对应的行的最小行重。

[0043] 在一种可能的实施方式中,所述初始化的第二位置集合中包括所述生成矩阵中行重等于所述第一汉明距离的行的序号。

[0044] 在一种可能的实施方式中,所述初始化的第二位置集合包括所述生成矩阵中的全部行序号;或者,

[0045] 所述初始化的第二位置集合包括所述生成矩阵中除所述初始化的第一位置集合中的行序号之外的行序号。

[0046] 在一种可能的实施方式中,所述确定模块用于:

[0047] 执行第一操作,所述第一操作包括:根据所述生成矩阵中当前第二位置集合中每个行序号对应的行向量,与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量,在当前第二位置集合中确定目标行序号;在当前第二位置集合中,所述目标行序号对应所述生成矩阵中的行向量与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量最大;

[0048] 执行第二操作,所述第二操作包括:将所述目标行序号添加至当前第一位置集合,得到新的第一位置集合,并在当前第二位置集合中删除所述目标行序号,得到新的第二位置集合;

[0049] 重复执行所述第一操作和所述第二操作,直至新的第一位置集合中包括K个行序号时,将当前第一位置集合中的行序号确定为所述信息比特的位置。

[0050] 在一种可能的实施方式中,所述确定模块用于:

[0051] 在Y大于Z时,在所述Y个目标行序号中确定Z个目标行序号,所述Y为所述目标行序号的个数,所述 $Z=K-T$,所述T为当前第一位置集合中包括的行序号的个数,所述Y为大于1的整数,所述Z为小于或等于所述K的正整数;

[0052] 将所述Z个目标行序号添加至当前第一位置集合,并在当前第二位置集合中删除所述Z个目标行序号。

[0053] 在一种可能的实施方式中,所述Z个目标行序号为所述Y个目标行序号中可靠度最高的Z个子信道对应的行序号;或者,

[0054] 所述Z个目标行序号为所述Y个目标行序号中行序号最大的Z个行序号;或者,

[0055] 所述Z个目标行序号为所述Y个目标行序号中行序号最小的Z个行序号。

[0056] 在一种可能的实施方式中,所述信息比特包括循环冗余校验CRC比特和/或奇偶校验PC比特。

[0057] 第三方面,本申请实施例提供一种编码装置,包括:存储器、处理器以及计算机程序,所述计算机程序存储在所述存储器中,所述处理器运行所述计算机程序执行如第一方

面任一项所述的方法。

[0058] 第四方面,本申请实施例提供一种存储介质,其特征在于,所述存储介质包括计算机程序,所述计算机程序用于实现如第一方面任一项所述的方法。

[0059] 本申请提供的编码方法、装置及设备,先获取N个待编码比特,N个待编码比特中包括K个信息比特和N-K个固定比特,N为正整数,K为正整数,K小于或等于N;获取N个待编码比特的生成矩阵;根据生成矩阵中行向量之间的线性无关度量,确定信息比特的位置;根据信息比特的位置,对待编码比特进行编码。在上述过程中,根据生成矩阵中行向量之间的线性无关度量,确定信息比特的位置,可以使得信息比特的位置对应的生成矩阵中的行向量之间的线性无关的可能性较大,进而使得SCL译码错误的概率和OSD译码错误的概率较小,进而提高了编码的可靠性。

附图说明

- [0060] 图1为本申请实施例提供的通信系统的架构图;
- [0061] 图2为本申请实施例提供的信道传输流程图;
- [0062] 图3为本申请提供的编码方法的流程示意图;
- [0063] 图4为本申请提供的一种确定信息比特的位置的流程示意图;
- [0064] 图5为本申请提供的一种仿真示意图;
- [0065] 图6为本申请提供的一种仿真示意图;
- [0066] 图7为本申请提供的一种仿真示意图;
- [0067] 图8为本申请实施例提供的编码装置的结构示意图;
- [0068] 图9为本申请实施例提供的编码装置的硬件结构示意图。

具体实施方式

[0069] 本申请实施例可以应用于各种采用Polar编码的领域,例如:数据存储领域、光网络通信领域,无线通信领域等等。其中,本申请实施例提及的无线通信系统包括但不限于:窄带物联网系统(Narrow Band-Internet of Things,NB-IoT)、全球移动通信系统(Global System for Mobile Communications,GSM)、增强型数据速率GSM演进系统(Enhanced Data rate for GSM Evolution,EDGE)、宽带码分多址系统(Wideband Code Division Multiple Access,WCDMA)、码分多址2000系统(Code Division Multiple Access,CDMA2000)、时分同步码分多址系统(Time Division-Synchronization Code Division Multiple Access,TD-SCDMA),长期演进系统(Long Term Evolution,LTE)以及下一代5G移动通信系统的三大应用场景增强型移动宽带(enhanced Mobile Broad Band,eMBB)、超高可靠与低延迟的通信(Ultra Reliable Low Latency Communication,URLLC)以及大规模机器通信(massive Machine-Type Communications,mMTC)。当然,采用Polar编码的领域还可以为其它,本申请对此不作具体限定。

[0070] 本申请涉及的通信装置主要包括网络设备或者终端设备。本申请中的发送设备可以为网络设备,则接收设备为终端设备。本申请中的发送设备为终端设备,则接收设备为网络设备。

[0071] 在本申请实施例中,终端设备(terminal device)包括但不限于移动台(Mobile

Station,MS)、移动终端(Mobile Terminal,MT)、移动电话(Mobile Telephone,MT)、手机(handset)及便携设备(portable equipment)等,该终端设备可以经无线接入网(Radio Access Network,RAN)与一个或多个核心网进行通信。例如,终端设备可以是移动电话(或称为“蜂窝”电话)、具有无线通信功能的计算机等,终端设备还可以是便携式、袖珍式、手持式、计算机内置的或者车载的移动装置或设备。

[0072] 在本申请实施例中,网络设备可以是LTE系统中的演进型基站(Evolutional Node B,eNB或eNodeB),或者,网络设备可以是5G通信系统中的gNB或者传输和接收点(transmission reception point,TRP)、微基站等,或者网络设备可以为中继站、接入点、车载设备、可穿戴设备以及未来演进的公共陆地移动网络(Public Land Mobile Network,PLMN)中的网络设备,或者在其他多种技术融合的网络中,或者在其他各种演进网络中的基站等。

[0073] 例如,网络设备可以为基站(Base Station,BS),基站可以向多个移动台(Mobile Station,MS)提供通信服务,基站还可以连接到核心网设备。其中,基站包含基带单元(Baseband Unit,BBU)和远端射频单元(英文:Remote Radio Unit,RRU)。BBU和RRU可以放置在不同的地方,例如:RRU拉远,放置于高话务量的区域,BBU放置于中心机房。BBU和RRU也可以放置在同一机房。BBU和RRU也可以为一个机架下的不同部件。

[0074] 图1为本申请实施例提供的通信系统的架构图。请参见图1,包括发送设备101和接收设备102。

[0075] 可选的,当发送设备101为终端设备时,则接收设备102为网络设备。当发送设备101为网络设备时,则接收设备为终端设备。

[0076] 请参见图1,发送设备101中包括编码器,发送设备101可以通过编码器进行编码,并将编码后的序列通过信道传输至接收设备102。接收设备102中包括译码器,接收设备可以通过译码器对接收到的序列进行译码。

[0077] 需要说明的是,图1只是以示例的形式示意一种通信系统的架构图,并非对通信系统的架构图的限定。

[0078] 图2为本申请实施例提供的信道传输流程图。请参见图2,发送设备对发送的数据进行信源编码以及信道编码,编码后的序列经过映射调制之后在信道上传输至接收设备。接收设备可以对接收到的序列进行解映射解调处理、信道译码处理以及信源译码处理以恢复出发送设备发送的数据。

[0079] 由于目前的编码方法无法使得SCL译码和OSD译码的性能最优,为此,本申请提出一种编码方法,可以提高SCL译码和OSD译码的性能。为了便于对本申请的理解,首先对OSD译码方法、OSD译码错误概率、SCL译码方法和SCL译码错误概率进行说明。

[0080] OSD译码过程可以包括如下步骤:

[0081] 步骤一、获取接收序列,根据接收序列中每个待译码比特的硬判值的可靠性对接收序列进行降序排序,得到第一序列 y_1 ,并确定接收序列到第一序列的第一转换操作矩阵(或者转换操作向量) λ_1 。

[0082] 可选的,接收序列可以为一组对数似然比(Likelihood Rate,LLR),一个待译码比特可以为一个LLR。

[0083] 可选的,待译码比特的硬判值为0或1。例如,若待译码比特(LLR)大于0,则该待译

码比特的硬判值可以为0,若待译码比特 (LLR) 小于0,则待译码比特的硬判值为1。

[0084] 可选的,待译码比特的硬判值的可靠性可以为待译码比特 (LLR) 的绝对值。

[0085] 例如,假设接收序列为L1 (LLR1,LLR2,LLR3,LLR4),第一序列为L2 (LLR4,LLR1,

LLR2,LLR3),则第一转换操作矩阵可以为:
$$\begin{bmatrix} 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \end{bmatrix}$$
,即,
$$L1 * \begin{bmatrix} 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \end{bmatrix} = L2$$
。第一

转换操作矩阵还可以为(4,1,2,3),通过该第一转换操作矩阵中的元素指示对接收序列中的排序方式,由上述第一转换操作矩阵可知,将接收序列中的第4个元素排到了第1位,将接收序列中的第1个元素排到了第2位,将接收序列中的第2个元素排到了第3位,将接收序列中的第2个元素排到了第4位。

[0086] 步骤二、根据第一转换操作矩阵对接收序列对应的生成矩阵进行列转换,得到第一矩阵G1。

[0087] 在OSD译码中,生成矩阵中包括的行的行数与信息比特的个数相同,该生成矩阵中的行为信息比特的位置对应的行。

[0088] 例如,假设待编码比特中包括K个信息比特和N-K个固定比特,则OSD译码中的生成矩阵中包括N*N矩阵(包括N行和N列)中、信息比特的位置对应的行,即,OSD译码中的生成矩阵为K*N矩阵(包括K行和N列)。

[0089] 例如,假设待编码比特中包括2个信息比特,2个冻结比特,则生成矩阵为

$$\begin{bmatrix} 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 1 \end{bmatrix}$$
,假设第一转换操作矩阵为(4,1,2,3),则将生成矩阵的第4列调换到第1列,将第1列调换到第2列,将第2列调换到第3列,将第3列调换到第4列,得到的第一矩阵为

$$\begin{bmatrix} 0 & 1 & 0 & 1 \\ 1 & 1 & 1 & 1 \end{bmatrix}$$
。

[0090] 步骤三、对第一矩阵G1从左至右进行高斯消元,其中,相互独立的列将被前置生成一个新的第二矩阵G2,并确定第一矩阵G1到第二矩阵G2的第二转换操作矩阵(或者转换操作向量) λ_2 。

[0091] 通过该步骤,由于第一矩阵G1的前K列不一定相互独立(不相关),通过第二转换操作矩阵 λ_2 对第一矩阵G1的列顺序进行微调后得到第二矩阵G2,第二矩阵G2的前K列相互独立(不相关)。

[0092] 需要说明的是,确定第二转换操作矩阵的过程可以参加确定第一转换操作矩阵的过程,此处不再进行赘述。

[0093] 步骤四、通过第二转换操作矩阵 λ_2 对第一序列 y_1 进行转换操作,得到转换后的第二序列 y_2 。

[0094] 例如, $y_2 = \lambda_2 * y_1$ 。

[0095] 步骤五、对于给定 $0 \leq l \leq K$,对K中所有小于或等于1个位置上第二序列 y_2 的比特硬判决进行翻转。

[0096] 步骤六、对于每一种错误模式,基于第二矩阵G2对K个比特重新进行编码,并计算对应的译码度量。

[0097] 步骤七、在所有错误模式中选择具有最佳译码度量的码字确定为译码结果。

[0098] 在上述OSD译码的基础上,下面,对OSD译码错误概率进行说明。

[0099] 在上述OSD译码中,OSD译码错误概率包括最大释然(Maximum Likelihood,ML)译码错误概率和I阶译码错误概率,OSD译码错误概率 $P_{e_{\text{OSD-I}}}$ 满足公式一所示的关系:

$$[0100] \quad P_{e_{\text{OSD-I}}} \leq P_{e_{\text{ML}}} + P_e(I) \quad (\text{公式一})$$

[0101] 其中, $P_{e_{\text{ML}}}$ 为ML译码错误概率, $P_e(I)$ 为I阶译码错误概率。

[0102] ML译码错误概率与码字的重量谱相关,其中,重量谱与生成矩阵中用于传输信息比特的行向量之间的线性无关的可能性相关,例如,生成矩阵中用于传输信息比特的行向量之间的线性无关的可能性越大,重量谱越好, $P_{e_{\text{ML}}}$ 可以如公式二所示:

$$[0103] \quad P_{e_{\text{ML}}} = \sum_{x_1 \rightarrow x_2} P(x_1 \rightarrow x_2) = \sum_{d_h} N_{x_1}(d_h) f(d_h) \quad (\text{公式二})$$

[0104] 其中, $P(x_1 \rightarrow x_2)$ 为将码字 x_1 错译码成码字 x_2 的概率, d_h 为码字间的汉明距离, $N_{x_1}(d_h)$ 为与码字 x_1 间的汉明距离为 d_h 的码字的个数, $f(d_h)$ 为将码字 x_1 错译码成与码字 x_1 的汉明距离为 d_h 的其它码字的概率。码字 x_1 与码字 x_2 之间汉明距离越大,将码字 x_1 错译码成码字 x_2 的概率越小,即 d_h 越大, $f(d_h)$ 越小。Polar码的一个特性为,码字的最小汉明距离等于生成矩阵中信息位对应行的最小行重,行重为一行中包括的非0元素的个数。由此可知,码字的重量谱越好,码字的最小码重越大、具有较低码重的码字越少,可以使得ML译码性能最优(ML译码错误概率最小)。

[0105] I阶译码错误概率与d的分布相关,其中,d为得到第K个线性无关的列之前、线性相关的列数目,即,构成K个不相关列所需要额外列的数目。例如,假设K-1列线性无关,第K列与前K-1列线性相关,需要将第K列与第K+3列进行交换,才能使得前K列线性无关,则d为3。

[0106] 由上述OSD译码的过程可知,OSD译码是按照不相关的K个元素进行译码,但是,在实际应用过程中,无法保证前K列是线性无关的,因此,在估计 $P_e(I)$ 时,需要考虑前K+d个位置上的错误情况, $P_e(I)$ 满足如下公式三所示的关系:

$$[0107] \quad \begin{aligned} P_e(I) &\leq \sum_{d=0}^{d_{\text{max}}} P_1 P(d) \\ &= \sum_{d=0}^{d_{\text{max}}} (1 - F_{E_{k+d}}(I)) P(d) \end{aligned} \quad (\text{公式三})$$

[0108] 其中, $P(d)$ 为d的分布, $d_{\text{max}} = N - K - d_H^{\text{min}} + 1$ 表示为了得到K个线性不相关的列,需要额外考虑的列的最大个数, d_H^{min} 为该码字的最小汉明距离, P_1 为前K+d个元素中存在大于I个错误的概率。显然,当可靠度最高的比特(Most Reliable Bits,MRB)的可靠性越高,出现错误的可能性越低,即,前K+d个元素中出现多于I个错误的概率 P_1 随着d的增大而增加,因此,在d越小时令 $P(d)$ 越大,从而得到较小的 $P_e(I)$ 。

[0109] $P(d)$ 与重量谱的分布是一致的,即,重量谱越好,在d较小时 $P(d)$ 越大。 $P(d)$ 通常满足如下公式四所示的特征:

$$[0110] \quad P_i = (1-p)^i \cdot \prod_{j=i+1}^{N-K-d_H^{\text{min}}+1} (1-(1-p)^j) \quad (\text{公式四})$$

[0111] 其中, $p = 1/(\bar{N} + 1)$ 且 $\bar{N} = \log_2 \left(\sum_{x \in C, d_x = \text{weight}(x)} \frac{C_{N-d}^K}{C_N^K} \cdot N(d_x) + 1 \right)$ 。 \bar{N} 表示在码字中

任取K位为全0的码字平均数目, $N(d_x)$ 表示汉明重量为 d_x 的码字数量, 可以看出, d_x 越小, $N(d_x)$ 前的系数越大, 因此 \bar{N} 的大小主要由重量小的码字数量决定, 重量小的码字数量越少, \bar{N} 越小, 而 p 越大 d 的分布越靠左 (更优)。由上可知, 因此 I 阶译码性能最优 (I 阶译码错误最小) 和 ML 译码性能最优 (ML 译码性能最小) 是一致的。

[0112] 生成矩阵中任取K列的线性无关的可能性越大, d 的分布越优。由于生成矩阵中行之间的线性无关性, 与任取K列的线性无关性是正相关的, 因此, 尽量选取生成矩阵中线性无关的行对应的位置作为信息位, 可以使得任取K列的线性无关可能性最大, 进而使得 OSD 译码性能最优 (OSD 译码错误概率最小)。

[0113] SCL 译码过程可以包括如下步骤:

[0114] 步骤一、获取接收序列, 接收序列中包括多个待译码比特。

[0115] 可选的, 接收序列可以为 一组 LLR, 一个待译码比特为一个 LLR。

[0116] 步骤二、将接收序列中的待译码比特分为 P 组待译码比特。

[0117] 例如, 假设接收序列中包括 2^a 个待译码比特, 每组待译码比特包括 m 个比特, $2^a = P \times m$, P 为大于 1 的正整数, m 为大于或等于 1 的正整数。

[0118] 步骤三、以 P 组待译码比特为译码对象进行 P 步译码, 直至获取得到译码结果。

[0119] 其中, 针对任意第 i 步译码, 可以根据接收序列 (一组 LLR) 计算第 i 组待译码比特中每个待译码信息比特的 $m+1$ 级 LLR。根据第 i 组待译码比特中每个信息比特的 $m+1$ 级 LLR, 并行计算第 i 步译码的所有可能译码路径的路径度量值。根据所有可能译码路径的路径度量值, 选择至少一个保留译码路径。

[0120] 在上述 SCL 译码的基础上, 下面, 对 SCL 译码错误概率进行说明。

[0121] 在上述 SCL 译码过程中, SCL 译码错误包括两类错误, 第一类错误是路径选择错误, 即, 选择的至少一个保留译码路径中不存在正确的译码路径; 第二类错误是 ML 错误, 即, 正确译码路径的路径度量 (Path Metric, PM) 值不是最小的。第一类错误主要与信息位子信道的可靠性有关, 信息位子信道可靠性越高, 路径选择错误的概率越低。第二类错误与码字的重量谱相关, 码字的重量谱越好, 出现 ML 错误的概率越低。

[0122] 由上可知, 信息位对应的子信道的可靠性越高, 且重量谱越好 (生成矩阵中用于传输信息比特的行向量之间的线性无关的可能性越大), 可以使得 SCL 译码错误概率越小。

[0123] 下面, 通过具体实施例, 对本申请所示的技术方案进行详细说明。需要说明的是, 下面几个实施例可以相互结合, 对于相同或者相似的内容, 在不同的实施例中不再重复说明。

[0124] 图 3 为本申请提供的编码方法的流程示意图。请参见图 3, 该方法可以包括:

[0125] S301、获取 N 个待编码比特。

[0126] 其中, N 个待编码比特中包括 K 个信息比特和 $N-K$ 个固定比特, N 为正整数, K 为正整数, K 小于或等于 N。

[0127] 可选的, 信息比特为用于携带信息的比特。

[0128] 可选的, 信息比特可以包括循环冗余校验 (Cyclic Redundancy Check, CRC) 比特

和/或奇偶校验 (Parity Check, PC) 比特。

[0129] 可选的, 固定比特还可以称为填充比特、冻结比特等。固定比特可以为0。

[0130] 可选的, N可以为2的正整数次幂。

[0131] S302、获取N个待编码比特的生成矩阵。

[0132] 可选的, 生成矩阵可以为 $N \times N$ 矩阵, 即, 生成矩阵中包括N行和N列。

[0133] 例如, 生成矩阵可以为 $F^{\otimes n}$, $F = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$, $\otimes n$ 为n次克罗内克 (Kronecker) 幂, 即, 生成矩阵可以为n个矩阵F连续做克罗内克积, $n = \log_2 N$ 。

[0134] 例如, 当N等于4时, 生成矩阵可以为: $\begin{bmatrix} 1 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 1 \end{bmatrix}$ 。

[0135] 当N等于8时, 生成矩阵可以为: $\begin{bmatrix} 1 & 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 0 & 0 & 0 & 0 & 0 \\ 1 & 1 & 1 & 1 & 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \end{bmatrix}$ 。

[0136] S303、根据生成矩阵中行向量之间的线性无关度量, 确定信息比特的位置。

[0137] 可选的, 线性无关度量可以为线性无关的可能性, 或者, 线性无关度量还可以称为线性无关性, 或者, 线性无关度量还可以称为独立的可能性。

[0138] 可选的, 信息比特的位置为K个。

[0139] 可选的, 信息比特的位置可以为生成矩阵中线性无关的可能性较大 (例如最大) 的行向量的行序号。

[0140] 需要说明的是, 在本申请中, 行向量还可以称为行, 行向量的行序号还可以称为行的行序号, 行向量的行重还可以称为行的行重。

[0141] 例如, 假设N为8, K为4, 假设生成矩阵中第1, 2, 5, 8行之间的线性无关度量最大, 则可以确定信息比特的位置为{1, 2, 5, 8}。

[0142] 可选的, 对于一个长度为N的行向量x, 该行向量x与前面 K_1 个行向量的线性无关度量可以如公式五所示:

$$p = \sum_{i=1, j \in \{x_i=1\}}^N (1 - q_i) \quad (\text{公式五})$$

[0144] 其中, i为向量x中元素1所在列的列序号, 例如, 若向量x中第1、3、4、5列中的元素为1, 则i依次取1、3、4、5。 q_i 为前 K_1 行所构成的维度为 $K_1 \times N$ 的矩阵中第i列中包括的1的比例, 例如, 若第i列中包括m个1, 则 $q_i = m/K_1$ 。

[0145] S304、根据信息比特的位置, 对待编码比特进行编码。

[0146] 可选的,可以根据信息比特的位置,对信息比特和固定比特进行排序,并根据生成矩阵对排序后的信息比特和固定比特进行编码。

[0147] 例如,假设N为8,K为4,信息比特为 i_1 、 i_2 、 i_3 和 i_4 ,信息比特的位置为{4,6,7,8},固定比特为0,因此,按照信息比特的位置对信息比特和固定比特进行排序之后,得到序列 $u_1^8 = (0, 0, 0, i_1, 0, i_2, i_3, i_4)$ 。可以将序列 u_1^8 乘以生成矩阵、以及比特反序重排等处理,以实现对待编码比特进行编码。

[0148] 本申请提供的编码方法,根据生成矩阵中行向量之间的线性无关度量,确定信息比特的位置,可以使得信息比特的位置对应的生成矩阵中的行向量之间的线性无关的可能性较大,进而使得SCL译码错误的概率和OSD译码错误的概率较小,进而提高了编码的可靠性。

[0149] 在上述任意一个实施例的基础上,可选的,可以通过如下可行的实现方式确定信息比特的位置。具体的,请参见图4所示的实施例。

[0150] 图4为本申请提供了一种确定信息比特的位置的流程示意图。请参见图4,该方法可以包括:

[0151] S401、初始化第一位置集合。

[0152] 其中,初始化的第一位置集合中包括生成矩阵中行重量最大的行向量的行序号。

[0153] 可选的,行向量的行重量是指行向量中包括非零元素的个数。例如,生成矩阵中的行向量的行重量是指行向量中包括的1的个数。

[0154] 生成矩阵中最后一行中的元素通常全部为1,因此,生成矩阵中最后一个行向量的行重量最大。

[0155] 可选的,初始化的第一位置集合可以包括至少如下两种情况:

[0156] 一种可能的情况:

[0157] 初始化的第一位置集合中仅包括生成矩阵中最后一行的行序号。

[0158] 在该种可能的情况下,初始化的第一位置集合中包括的行序号的个数为1。

[0159] 例如,假设生成矩阵包括8行,则第一位置集合中仅包括行序号8。

[0160] 可选的,在译码算法为SCL译码算法时,初始化的第一位置集合可以为该种可能的情况。

[0161] 另一种可能的情况:

[0162] 当生成矩阵为待编码比特的极化码矩阵,极化码矩阵包括N行和N列时,初始化的第一位置集合包括生成矩阵中行重大于第一汉明距离的行的序号。

[0163] 其中,第一汉明距离为信息比特和固定比特按照不同方式排列时的最小汉明距离中的最大值,信息比特和固定比特按照一种方式排列对应一个最小汉明距离,信息比特和固定比特按照一种方式排列时的最小汉明距离为,信息比特和固定比特按照该方式排列时生成矩阵中信息比特位对应的行的最小行重。

[0164] 在该种可能的情况下,初始化的第一位置集合中包括的行序号的个数为1个或者多个。

[0165] 可选的,可以通过如下方式确定信息比特和固定比特按照一种方式排列时的最小汉明距离:在信息比特和固定比特按照一种方式排列时,可以根据该排列方式确定信息比特位(信息比特的位),将生成矩阵中信息比特位对应的行的最小行重确定为该种排列时

的最小汉明距离。

[0166] 例如,假设信息比特为 i_1 、 I_2 、 I_3 和 i_4 ,信息比特和固定比特(0)的排列方式如下: $(0,0,0,i_1,0,i_2,i_3,i_4)$,则可以确定信息比特位(信息比特的位)为4、6、7、8,信息比特位对应生成矩阵中的第4、6、7、8行,因此,可以将生成矩阵中第4行的行重量、第6行的行重量、第7行的行重量、第8行的行重量行中行重量最小的行重量确定为该种排列方式下的最小汉明距离。

[0167] 可选的,信息比特和固定比特可以按照多种方式排列,且一种排列方式可以对应一个最小汉明距离,将信息比特和固定比特的所有排列方式对应的最小汉明距离中的最大值确定为第一汉明距离。

[0168] 例如,假设信息比特和固定比特可以有Q种排列方式,则可以确定得到Q个最小汉明距离,将该Q个最小汉明距离中的最大值确定为第一汉明距离。

[0169] 可选的,在译码算法为OSD译码算法时,初始化的第一位置集合可以为该种可能的情况。

[0170] 需要说明的是,初始化的第一位置集合可以为预先配置好的。

[0171] S402、初始化第二位置集合。

[0172] 其中,初始化的第二位置集合中包括至少一个行序号。

[0173] 可选的,初始化的第二位置集合可以包括至少如下三种情况:

[0174] 一种可能的情况:

[0175] 初始化的第二位置集合中包括可靠度最高的K+L个子信道对应的行序号;其中,L为串行抵消列表SCL译码的保留路径数量,保留路径数量为SCL译码中每步译码保留的最大路径数量。

[0176] 可选的,K+L个子信道为N个子信道中可靠度最高的K+L个子信道。

[0177] 可选的,K+L个子信道为N-X个子信道中可靠度最高的K+L个子信道,X为初始化的第一位置集合中包括的行序号的个数,N-X个子信道为N个子信道中除第一位置集合中行序号对应的子信道外的子信道。即。初始化的第二位置集合中不包括初始化的第一位置集合中的行序号。

[0178] 可选的,L可以为4、8、16等,在实际应用过程中,可以根据实际需要设置L的大小。

[0179] 可选的,子信道对应的行序号可以为子信道的标识。例如,假设可靠度最高的K+L个子信道为第1、4、6、7个子信道,则可靠度最高的K+L个子信道对应的行序号为1、4、6、7。

[0180] 可选的,在译码算法为SCL译码算法时,初始化的第二位置集合可以为该种可能的情况。

[0181] 该种可能的初始化的第二位置集合非常适合于短码场景(N较小和/或K较小的场景),因此,还可以设定一个N的门限NT(或者K的门限,原理一致,不再赘述),小于或者等于NT的时候用如上实施例所述的构造方法确定信息比特位置,大于或者等于NT的时候用传统的按可靠度原则或者现有的其他原则选取信息比特位置的方法,注意这里等于N等于门限值NT的时候,两种方法都可以。

[0182] 另一种可能的情况:

[0183] 初始化的第二位置集合中包括生成矩阵中行重等于第一汉明距离的行的序号。

[0184] 需要说明的是,第一汉明距离可以参见S401,此处不再进行赘述。

[0185] 可选的,在译码算法为OSD译码算法时,初始化的第二位置集合可以为该种可能的情况。

[0186] 再一种可能的情况:

[0187] 初始化的第二位置集合包括生成矩阵中的全部行序号;或者,初始化的第二位置集合包括生成矩阵中除初始化的第一位置集合中的行序号之外的行序号。

[0188] 需要说明的是,初始化的第二位置集合可以为预先配置好的。

[0189] S403、根据生成矩阵中当前第二位置集合中每个行序号对应的行向量,与生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关的可能性,在当前第二位置集合中确定目标行序号。

[0190] 其中,在当前第二位置集合中,目标行序号对应生成矩阵中的行向量与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关的可能性最大。

[0191] 需要说明的是,在本申请中,通过执行S404,可以使得第一位置集合中包括的行序号发生变化,通过执行S405,可以使得第二位置集合中包括的行序号发生变化。即,本申请中的第一位置集合和第二位置集合是在不断发生变化的,不同时刻的第一位置集合中包括的行序号可能不同,不同时刻的第二位置集合中包括的行序号可能不同。

[0192] 本申请所示的当前第一位置集合是指当前时刻的第一位置集合,其中,若还未执行过S404,则当前第一位置集合为初始化的第一位置集合,若执行过S404,则当前位置集合为最后一次执行S404之后得到的新的第一位置集合。

[0193] 本申请所示的当前第二位置集合是指当前时刻的第二位置集合,其中,若还未执行过S405,则当前第二位置集合为初始化的第二位置集合,若执行过S405,则当前位置集合为最后一次执行S405之后得到的新的第二位置集合。

[0194] 可选的,生成矩阵中当前第二位置集合中一个行序号对应的第一行向量,与生成矩阵中当前第一位置集合中的行序号对应的第二行向量之间的线性无关的可能性可以为:第一行向量与每个第二行向量之间的线性无关的可能性之和,或者,第一行向量与所有第二行向量之间的线性无关的可能性的平均值。

[0195] 需要说明的是,可以通过上述公式五,确定生成矩阵中当前第二位置集合中每个行序号对应的行向量,与生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关的可能性。

[0196] 可选的,针对当前第二位置集合中的行序号,可以分别计算每个行序号对应的行向量与生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关的可能性,并将当前第二位置集合中与当前第一位置集合中的行序号对应的行向量之间的线性无关的可能性最大的行序号确定为目标行序号。

[0197] 例如,假设第二位置集合中包括行序号2,3,4,第一位置集合中包括行序号1,8,则可以计算生成矩阵中第2行与第1行和第8行之间的线性无关的可能性(记为可能性1),计算生成矩阵中第3行与第1行和第8行之间的线性无关的可能性(记为可能性2),计算生成矩阵中第4行与第1行和第8行之间的线性无关的可能性(记为可能性3),若在可能性1、可能性2和可能性3中,可能性2的值最大,则可以将行序号3确定为目标行序号。

[0198] S404、将目标行序号添加至当前第一位置集合,得到新的第一位置集合。

[0199] 可选的,若目标行序号的个数为1,则直接将目标行序号添加至当前第一位置集合

即可。

[0200] 可选的,若目标行序号的个数大于1,则根据目标行序号的个数和当前第一位置集合中包括的行序号的个数,在当前第一位置集合中添加目标行序号。

[0201] 可选的,假设目标行序号的个数为 Y ,当前第一位置集合中包括的行序号的个数为 T , $K-T=Z$;在 Y 大于 Z 时,在 Y 个目标行序号中确定 Z 个目标行序号,并将 Z 个目标行序号添加至当前第一位置集合。 Y 为大于1的整数, Z 为小于或等于 K 的正整数。这样,可以使得第一位置集合中最多包括 K 个行序号,以避免第一位置中包括的行序号的个数大于 K 。

[0202] 在 Y 大于 Z 时,可以通过规则在 Y 个目标行序号中选择 Z 个目标行序号,规则可以包括但不限于如下任意一个规则: Z 个目标行序号为 Y 个目标行序号中可靠度最高的 Z 个子信道对应的行序号;或者, Z 个目标行序号为 Y 个目标行序号中行序号最大的 Z 个行序号;或者, Z 个目标行序号为 Y 个目标行序号中行序号最小的 Z 个行序号。

[0203] 当然,在实际应用过程中,可以根据实际需要设置在 Y 个目标行序号中选择 Z 个目标行序号的规则,本申请对此不作具体限定。

[0204] S405、在当前第二位置集合中删除目标行序号,得到新的第二位置集合。

[0205] 需要说明的是,在当前第一位置集合中添加的目标行序号与在当前第二位置集合中删除的目标行序号相同。

[0206] 例如,若在当前第一位置集合中添加 Z 个目标行序号,则在当前第二位置集合中删除 Z 个目标行序号,且在当前第一位置集合中添加的 Z 个目标行序号与在当前第二位置集合中删除的 Z 个目标行序号相同。

[0207] S406、判断新的第一位置集合中包括的行序号的个数是否为 K 。

[0208] 若是,则执行S407。

[0209] 若否,则执行S403。

[0210] S407、将当前第一位置集合中的行序号确定为信息比特的位置。

[0211] 在图4所示的实施例中,初始化的第一位置集合中包括生成矩阵中行重量最大的行向量的行序号,且依次将第二位置集合中与第一位置集合中的行序号对应的行向量之间的线性无关的可能性最大的行向量对应的行序号移动至第一位置集合,这样,可以使得第一位置集合中的行序号对应的生成矩阵中的行向量的码重较大,且使得第一位置集合中的行序号对应的生成矩阵中的行向量之间的线性无关的可能性最大,即,使得生成矩阵中信息比特位对应的行向量之间的线性无关的可能性最大,进而可以使得在SCL译码错误概率较小以及使得OSD译码错误概率较小,进而提高了编码的可靠性。

[0212] 下面,通过具体示例,对图4实施例所示的方法进行说明。

[0213] 示例1,假设译码算法为SCL译码算法, N 为16, K 为4, L 为4。

[0214] 初始化第一位置集合:确定初始化的第一位置集合中包括生成矩阵最后一行的行序号(16),即,初始化的第一位置集合为{16}。

[0215] 初始化第二位置集合:确定初始化的第二位置集合中包括16个信道中子信道可靠性最高的 $K+L$ (8)个子信道对应的行序号,假设初始化的第二位置集合为{1,3,4,5,8,9,12,15}。

[0216] 分别获取生成矩阵中第1,3,4,5,8,9,12,15行中每一行与第16行的线性无关的可能性,假设生成矩阵中第3行与第16行的线性无关的可能性最大,则将行序号3添加至当前

第一位置集合,得到新的第一位置集合,在当前第二位置集合中删除行序号3,得到新的第二位置集合。新的第一位置集合为{16,3},新的第二位置集合为{1,4,5,8,9,12,15}。

[0217] 分别获取生成矩阵中第1,4,5,8,9,12,15行中每一行与第16和3行的线性无关的可能性,假设生成矩阵中第9行与第16和3行的线性无关的可能性最大,则将行序号9添加至当前第一位置集合,得到新的第一位置集合,在第二位置集合中删除行序号9,得到新的第二位置集合。新的第一位置集合为{16,3,9},新的第二位置集合为{1,4,5,8,12,15}。

[0218] 重复上述过程,直至当前第一位置集合中包括 $K=4$ 个行序号。假设当前第一位置集合中为{16,3,9,8},则确定信息比特的位置为3,8,9,16。

[0219] 示例2,假设译码算法为OSD译码算法, N 为16, K 为8。

[0220] 先计算第一汉明距离,第一汉明距离的计算过程可以参见S401,此处不再进行赘述。

[0221] 初始化第一位置集合:确定初始化的第一位置集合中包括行重量大于第一汉明距离的行的行序号。假设初始化的第一位置集合为{2,3,8,10,16}。

[0222] 初始化第二位置集合:确定初始化的第二位置集合中包括行重量等于第一汉明距离的行的行序号。假设初始化的第二位置集合为{4,7,9,13,15}。

[0223] 分别获取生成矩阵中第4,7,9,13,15行中每一行与第一位置集合中所有行(2,3,8,10,16)的线性无关的可能性,假设生成矩阵中第7行与第一位置集合中所有行(2,3,8,10,16)的线性无关的可能性最大,则将行序号7添加至当前第一位置集合,得到新的第一位置集合,在当前第二位置集合中删除行序号7,得到新的第二位置集合。新的第一位置集合为{2,3,8,10,16,7},新的第二位置集合为{4,9,13,15}。

[0224] 重复上述过程,直至当前第一位置集合中包括 $K=8$ 个行序号。假设当前第一位置集合中为{2,3,8,10,16,7,4,9},则确定信息比特的位置为2,3,4,7,8,9,10,16。

[0225] 在上述任意一个实施例的基础上,下面,结合图5-图6所示仿真数据对基于本申请所示的编码方法的译码效率进行说明。

[0226] 当本申请编码对应的仿真参数和现有编码对应的仿真参数如表1所示时,通过本申请所示的编码方式与通过现有的编码方式的仿真结果可以如图5所示。

[0227] 表1

/	本申请编码对应的仿真参数	现有编码对应的仿真参数
信道	AWGN	AWGN
调制方式	BPSK	BPSK
构造方式	New Code	GA
级联码	NO CRC	NO CRC
译码算法	SCL ($L=8$)	SCL ($L=8$)
信息位长度 K	64	64
码字长度 N	128	128

[0229] 请参见表1,本申请编码和现有编码对应的仿真参数中,信道均为加性白高斯噪声(Additive White Gaussian Noise,AWGN)信道,调制方式均为二进制相移键控(Binary Phase Shift Keying,BPSK),本申请的码字构造方式成为New Code方式,现有的码字构造方式为高斯近似(Gaussian Approximation,GA),均不采用CRC码,译码算法均为SCL译码算

法(保留译码路径L均为8),信息位长度K均为64,码字长度N均为128。

[0230] 图5为本申请提供的一种仿真示意图。请参见图5,横轴表示信噪比(signal to noise ratio,SNR),纵轴表示误块率(Block Error Rate,BLER)。

[0231] 请参见图5,虚线表示采用现有编码方式进行编码时对应的译码的误块率,实线表示采用本申请的编码方式进行编码时对应的译码的误块率。由图5可知,在均不采用CRC时,采用本申请的编码方式,可以明显的降低译码过程中的误块率,使得译码性能更高。

[0232] 当本申请编码对应的仿真参数和现有编码对应的仿真参数如表2所示时,通过本申请所示的编码方式与通过现有的编码方式的仿真结果可以如图6所示。

[0233] 表2

/	本申请编码对应的仿真参数	现有编码对应的仿真参数
信道	AWGN	AWGN
调制方式	BPSK	BPSK
构造方式	New Code	GA
级联码	NO CRC	CRC-4
译码算法	SCL (L=8)	SCL (L=8)
信息位长度K	64	64
码字长度N	128	128

[0235] 请参见表2,本申请编码和现有编码对应的仿真参数中,信道均为AWGN信道,调制方式均为BPSK,本申请的码字构造方式成为New Code方式,现有的码字构造方式为GA,本申请不采用CRC码,现有编码采用4为CRC码,译码算法均为SCL译码算法(保留译码路径L均为8),信息位长度K均为64,码字长度N均为128。

[0236] 图6为本申请提供的一种仿真示意图。请参见图6,横轴表示SNR,纵轴表示BLER。

[0237] 请参见图6,虚线表示采用现有编码方式进行编码时对应的译码的误块率,实线表示采用本申请的编码方式进行编码时对应的译码的误块率。由图6可知,在本申请不采用CRC,现有编码采用4比特CRC码时,采用本申请的编码方式,可以明显的降低译码过程中的误块率,使得译码性能更高,且可以减小CRC校验带来的复杂度。

[0238] 当本申请编码对应的仿真参数和现有编码对应的仿真参数如表3所示时,通过本申请所示的编码方式与通过现有的编码方式的仿真结果可以如图7所示。

[0239] 表3

/	本申请编码对应的仿真参数	现有编码对应的仿真参数
信道	AWGN	AWGN
调制方式	BPSK	BPSK
构造方式	New Code	GA
级联码	NO CRC	NO CRC
译码算法	OSD-3	OSD-3
信息位长度K	32	32
码字长度N	64	64

[0241] 请参见表3,本申请编码和现有编码对应的仿真参数中,信道均为AWGN信道,调制方式均为BPSK,本申请的码字构造方式成为New Code方式,现有的码字构造方式为GA,均不

采用CRC码,译码算法均为OSD译码算法,信息位长度K均为32,码字长度N均为64。

[0242] 图7为本申请提供的一种仿真示意图。请参见图7,横轴表示SNR,纵轴表示误块率(Block Error Rate,BLER)。

[0243] 请参见图7,虚线表示采用现有编码方式进行编码时对应的译码的误块率,实线表示采用本申请的编码方式进行编码时对应的译码的误块率。由图7可知,在均不采用CRC时,采用本申请的编码方式,可以明显的降低译码过程中的误块率,使得译码性能更高。

[0244] 图8为本申请实施例提供的编码装置的结构示意图。请参见图8,该编码装置10可以包括:

[0245] 第一获取模块11,用于获取N个待编码比特,所述N个待编码比特中包括K个信息比特和N-K个固定比特,N为正整数,所述K为正整数,所述K小于或等于所述N;

[0246] 第二获取模块12,用于获取所述N个待编码比特的生成矩阵;

[0247] 确定模块13,用于根据所述生成矩阵中行向量之间的线性无关度量,确定所述信息比特的位置;

[0248] 编码模块14,用于根据所述信息比特的位置,对所述待编码比特进行编码。

[0249] 可选的,第一获取模块11可以执行图3实施例中的S301。

[0250] 可选的,第二获取模块12可以执行图3实施例中的S302。

[0251] 可选的,确定模块13可以执行图3实施例中的S303和图4所示的实施例。

[0252] 可选的,编码模块14可以执行图3实施例中的S304。

[0253] 可选的,编码装置10还可以包括发送模块,用于发送编码后的信息。

[0254] 需要说明的是,本申请实施例所示的编码装置可以执行上述方法实施例所示的技术方案,其实现原理以及有益效果类似,此处不再进行赘述。

[0255] 在一种可能的实施方式中,所述线性无关度量为线性无关的可能性。

[0256] 在一种可能的实施方式中,所述确定模块13具体用于:

[0257] 初始化第一位置集合,初始化的第一位置集合中包括所述生成矩阵中行重量最大的行向量的行序号;

[0258] 初始化第二位置集合,初始化的第二位置集合中包括至少一个行序号;

[0259] 根据所述生成矩阵中所述第二位置集合中每个行序号对应的行向量,与所述生成矩阵中所述第一位置集合中的行序号对应的行向量之间的线性无关度量,确定所述信息比特的位置。

[0260] 在一种可能的实施方式中,所述初始化的第二位置集合中包括可靠度最高的K+L个子信道对应的行序号;

[0261] 其中,所述L为串行抵消列表SCL译码的保留路径数量,所述保留路径数量为所述SCL译码中每步译码保留的最大路径数量。

[0262] 在一种可能的实施方式中,所述K+L个子信道为N个子信道中可靠度最高的K+L个子信道;或者,

[0263] 所述K+L个子信道为N-X个子信道中可靠度最高的K+L个子信道,所述X为所述初始化的第一位置集合中包括的行序号的个数,所述N-X个子信道为所述N个子信道中除所述第一位置集合中行序号对应的子信道外的子信道。

[0264] 在一种可能的实施方式中,所述生成矩阵为所述待编码比特的极化码矩阵,所述

极化码矩阵包括N行和N列；

[0265] 所述初始化的第一位置集合包括所述生成矩阵中行重大于第一汉明距离的行的序号；其中，所述第一汉明距离为所述信息比特和所述固定比特按照不同方式排列时的最小汉明距离中的最大值，所述信息比特和所述固定比特按照一种方式排列对应一个最小汉明距离，所述信息比特和所述固定比特按照一种方式排列时的最小汉明距离为，所述信息比特和所述固定比特按照该方式排列时所述生成矩阵中信息比特位对应的行的最小行重。

[0266] 在一种可能的实施方式中，所述初始化的第二位置集合中包括所述生成矩阵中行重等于所述第一汉明距离的行的序号。

[0267] 在一种可能的实施方式中，所述初始化的第二位置集合包括所述生成矩阵中的全部行序号；或者，

[0268] 所述初始化的第二位置集合包括所述生成矩阵中除所述初始化的第一位置集合中的行序号之外的行序号。

[0269] 在一种可能的实施方式中，所述确定模块13用于：

[0270] 执行第一操作，所述第一操作包括：根据所述生成矩阵中当前第二位置集合中每个行序号对应的行向量，与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量，在当前第二位置集合中确定目标行序号；在当前第二位置集合中，所述目标行序号对应所述生成矩阵中的行向量与所述生成矩阵中当前第一位置集合中的行序号对应的行向量之间的线性无关度量最大；

[0271] 执行第二操作，所述第二操作包括：将所述目标行序号添加至当前第一位置集合，得到新的第一位置集合，并在当前第二位置集合中删除所述目标行序号，得到新的第二位置集合；

[0272] 重复执行所述第一操作和所述第二操作，直至新的第一位置集合中包括K个行序号时，将当前第一位置集合中的行序号确定为所述信息比特的位置。

[0273] 在一种可能的实施方式中，所述确定模块13用于：

[0274] 在Y大于Z时，在所述Y个目标行序号中确定Z个目标行序号，所述Y为所述目标行序号的个数，所述 $Z=K-T$ ，所述T为当前第一位置集合中包括的行序号的个数，所述Y为大于1的整数，所述Z为小于或等于所述K的正整数；

[0275] 将所述Z个目标行序号添加至当前第一位置集合，并在当前第二位置集合中删除所述Z个目标行序号。

[0276] 在一种可能的实施方式中，所述Z个目标行序号为所述Y个目标行序号中可靠度最高的Z个子信道对应的行序号；或者，

[0277] 所述Z个目标行序号为所述Y个目标行序号中行序号最大的Z个行序号；或者，

[0278] 所述Z个目标行序号为所述Y个目标行序号中行序号最小的Z个行序号。

[0279] 在一种可能的实施方式中，所述信息比特包括循环冗余校验CRC比特和/或奇偶校验PC比特。

[0280] 图9为本申请实施例提供的编码装置的硬件结构示意图。请参见图9，该编码装置20可以包括：处理器21以及存储器22；其中，

[0281] 存储器22，用于存储计算机程序，有时还用于存储中间数据；

[0282] 处理器21，用于执行存储器存储的计算机程序，以实现上述编码方法中的各个步

骤。具体可以参见前面方法实施例中的相关描述。

[0283] 可选地,存储器22既可以是独立的,也可以跟处理器21集成在一起。在有些实施方式中,存储器甚至还可以位于装置之外。

[0284] 当所述存储器22是独立于处理器21之外的器件时,所述接收设备20还可以包括总线23,用于连接所述存储器22和处理器21。

[0285] 图9的编码装置还可以进一步包括发送器,用于发送编码后的信息。

[0286] 本实施例提供的编码设备可以为终端设备,或者也以为网络设备,可用于执行上述的编码方法,其实现方式和技术效果类似,本实施例此处不再赘述。

[0287] 本申请实施例还提供一种存储介质,所述存储介质包括计算机程序,所述计算机程序用于实现如上所述的编码方法。

[0288] 本申请实施例还提供一种芯片或者集成电路,包括:存储器和处理器;

[0289] 所述存储器,用于存储程序指令,有时还用于存储中间数据;

[0290] 所述处理器,用于调用所述存储器中存储的所述程序指令以实现如上所述的编码方法。

[0291] 可选的,存储器可以是独立的,也可以跟处理器集成在一起。在有些实施方式中,存储器还可以位于所述芯片或者集成电路之外。

[0292] 本申请实施例还提供一种程序产品,所述程序产品包括计算机程序,所述计算机程序存储在存储介质中,所述计算机程序用于实现上述的编码方法。

[0293] 结合本发明实施例公开内容所描述的方法或者算法的步骤可以硬件的方式来实现,也可以是由处理器执行软件指令的方式来实现。软件指令可以由相应的软件模块组成,软件模块可以被存放于随机存取存储器(Random Access Memory,RAM)、闪存、只读存储器(Read Only Memory,ROM)、可擦除可编程只读存储器(Erasable Programmable ROM,EPR0M)、电可擦可编程只读存储器(Electrically EPROM,EEPROM)、寄存器、硬盘、移动硬盘、只读光盘(CD-ROM)或者本领域熟知的任何其它形式的存储介质中。一种示例性的存储介质耦合至处理器,从而使处理器能够从该存储介质读取信息,且可向该存储介质写入信息。当然,存储介质也可以是处理器的组成部分。处理器和存储介质可以位于ASIC中。另外,该ASIC可以位于基站或终端中。当然,处理器和存储介质也可以作为分立组件存在于接收设备中。

[0294] 应理解,上述处理器可以是中央处理单元(英文:Central Processing Unit,简称:CPU),还可以是其他通用处理器、数字信号处理器(英文:Digital Signal Processor,简称:DSP)、专用集成电路(英文:Application Specific Integrated Circuit,简称:ASIC)等。通用处理器可以是微处理器或者该处理器也可以是任何常规的处理器等。结合发明所公开的方法的步骤可以直接体现为硬件处理器执行完成,或者用处理器中的硬件及软件模块组合执行完成。

[0295] 存储器可能包含高速RAM存储器,也可能还包括非易失性存储NVM,例如至少一个磁盘存储器,还可以为U盘、移动硬盘、只读存储器、磁盘或光盘等。

[0296] 总线可以是工业标准体系结构(Industry Standard Architecture,ISA)总线、外部设备互连(Peripheral Component,PCI)总线或扩展工业标准体系结构(Extended Industry Standard Architecture,EISA)总线等。总线可以分为地址总线、数据总线、控制

总线等。为便于表示,本申请附图中的总线并不限定仅有一根总线或一种类型的总线。

[0297] 上述存储介质可以是由任何类型的易失性或非易失性存储设备或者它们的组合实现,如静态随机存取存储器(SRAM),电可擦除可编程只读存储器(EEPROM),可擦除可编程只读存储器(EPROM),可编程只读存储器(PROM),只读存储器(ROM),磁存储器,快闪存储器,磁盘或光盘。存储介质可以是通用或专用计算机能够存取的任何可用介质。

[0298] 本申请中,“至少一个”是指一个或者多个,“多个”是指两个或两个以上。“和/或”,描述关联对象的关联关系,表示可以存在三种关系,例如,A和/或B,可以表示:单独存在A,同时存在A和B,单独存在B的情况,其中A,B可以是单数或者复数。字符“/”一般表示前后关联对象是一种“或”的关系。“以下至少一项(个)”或其类似表达,是指的这些项中的任意组合,包括单项(个)或复数项(个)的任意组合。例如,a,b,或c中的至少一项(个),可以表示:a,b,c,a-b,a-c,b-c,或a-b-c,其中a,b,c可以是单个,也可以是多个。

[0299] 本领域技术人员应该可以意识到,在上述一个或多个示例中,本发明实施例所描述的功能可以用硬件、软件、固件或它们的任意组合来实现。当使用软件实现时,可以将这些功能存储在计算机可读介质中或者作为计算机可读介质上的一个或多个指令或代码进行传输。计算机可读介质包括计算机存储介质和通信介质,其中通信介质包括便于从一个地方向另一个地方传送计算机程序的任何介质。存储介质可以是通用或专用计算机能够存取的任何可用介质。

[0300] 在本发明所提供的几个实施例中,应该理解到,所揭露的设备和方法,可以通过其它的方式实现。例如,以上所描述的设备实施例仅仅是示意性的,例如,所述模块的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个模块可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或模块的间接耦合或通信连接,可以是电性,机械或其它的形式。

[0301] 所述作为分离部件说明的模块可以是或者也可以不是物理上分开的,作为模块显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部模块来实现本实施例方案的目的。

[0302] 另外,在本发明各个实施例中的各功能模块可以集成在一个处理单元中,也可以是各个模块单独物理存在,也可以两个或两个以上模块集成在一个单元中。上述模块成的单元既可以采用硬件的形式实现,也可以采用硬件加软件功能单元的形式实现。

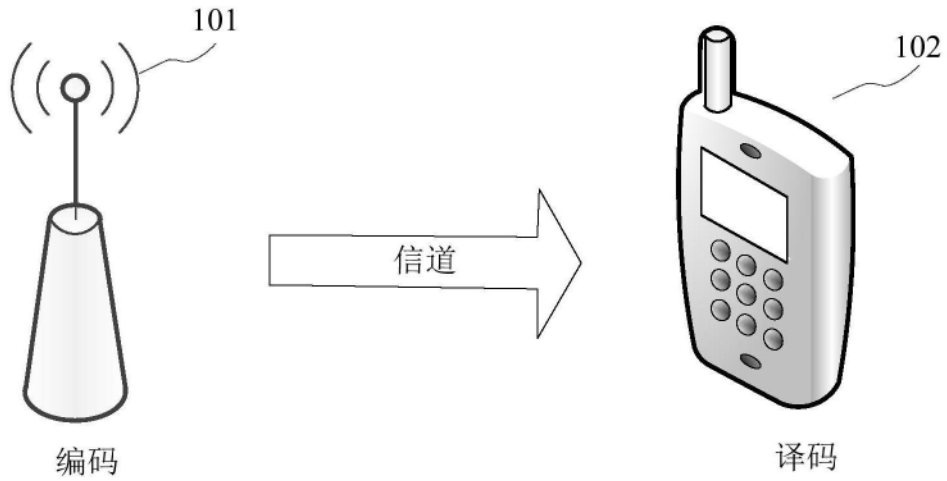


图1

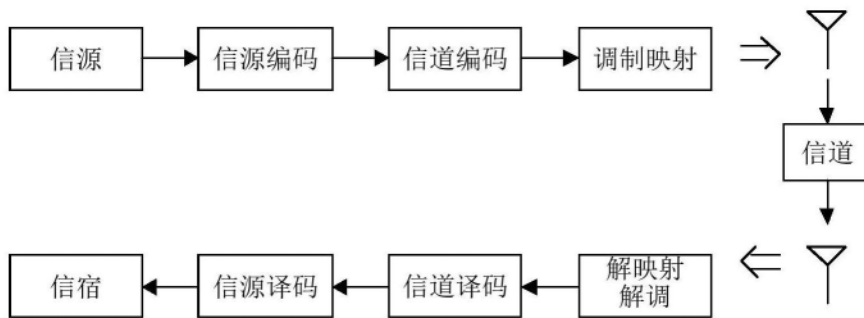


图2

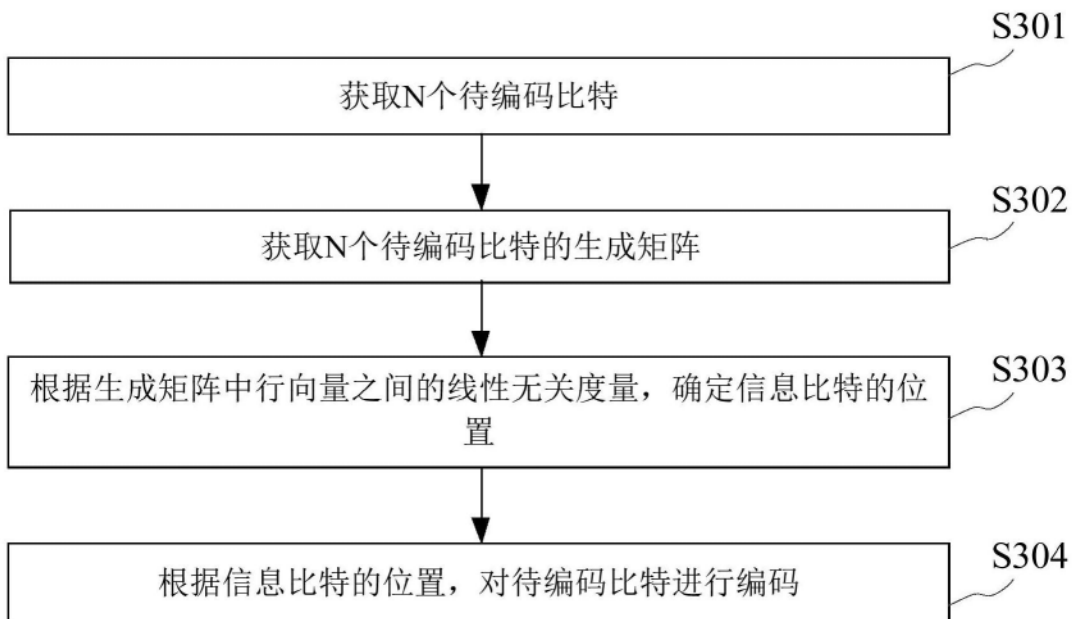


图3

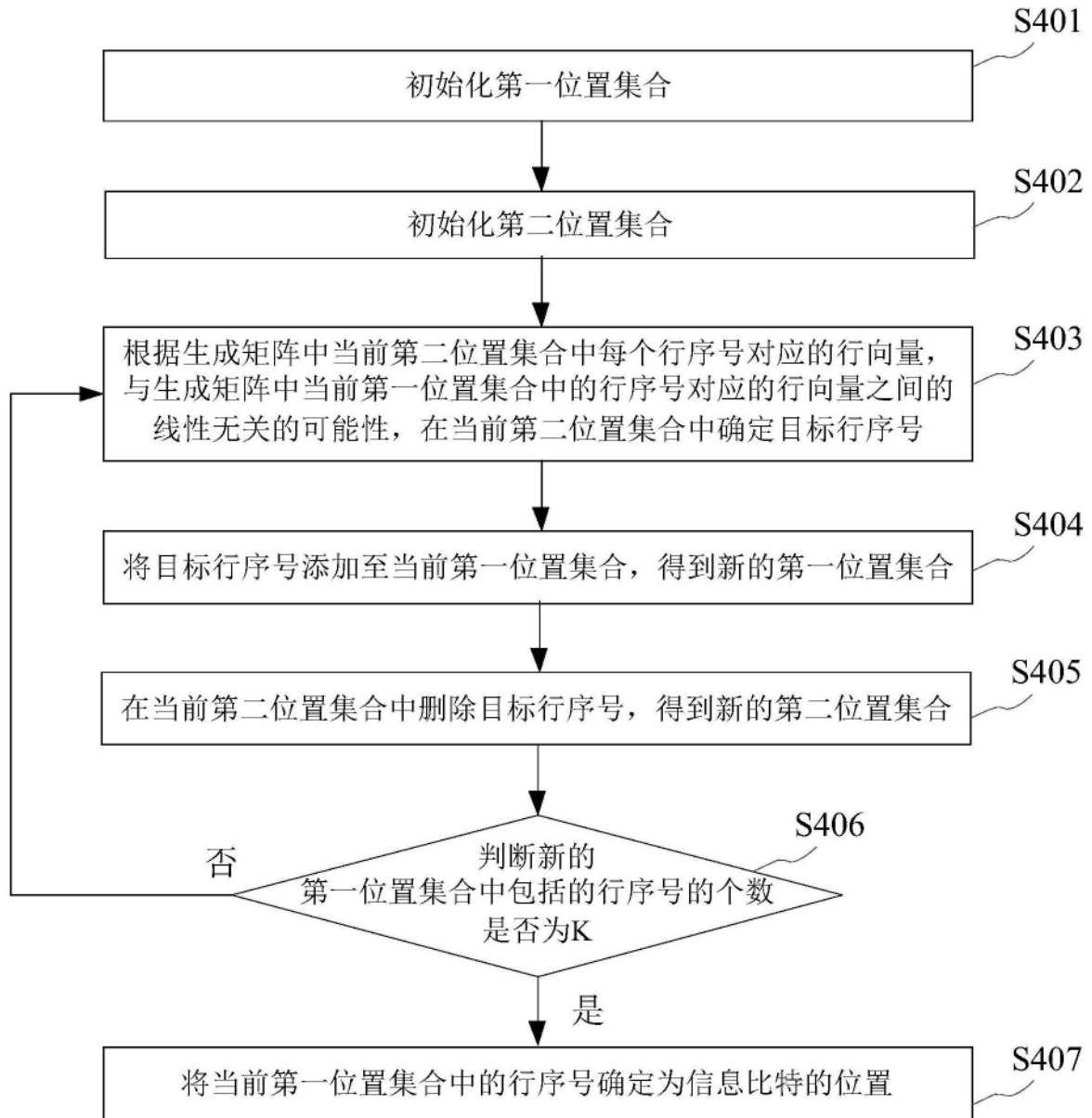


图4

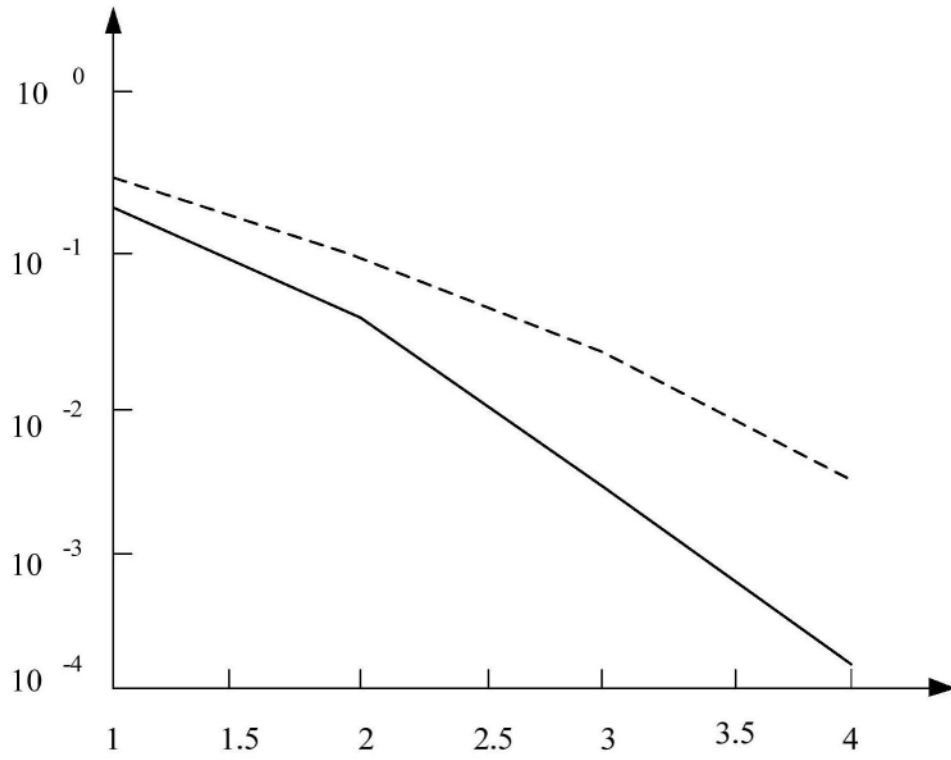


图5

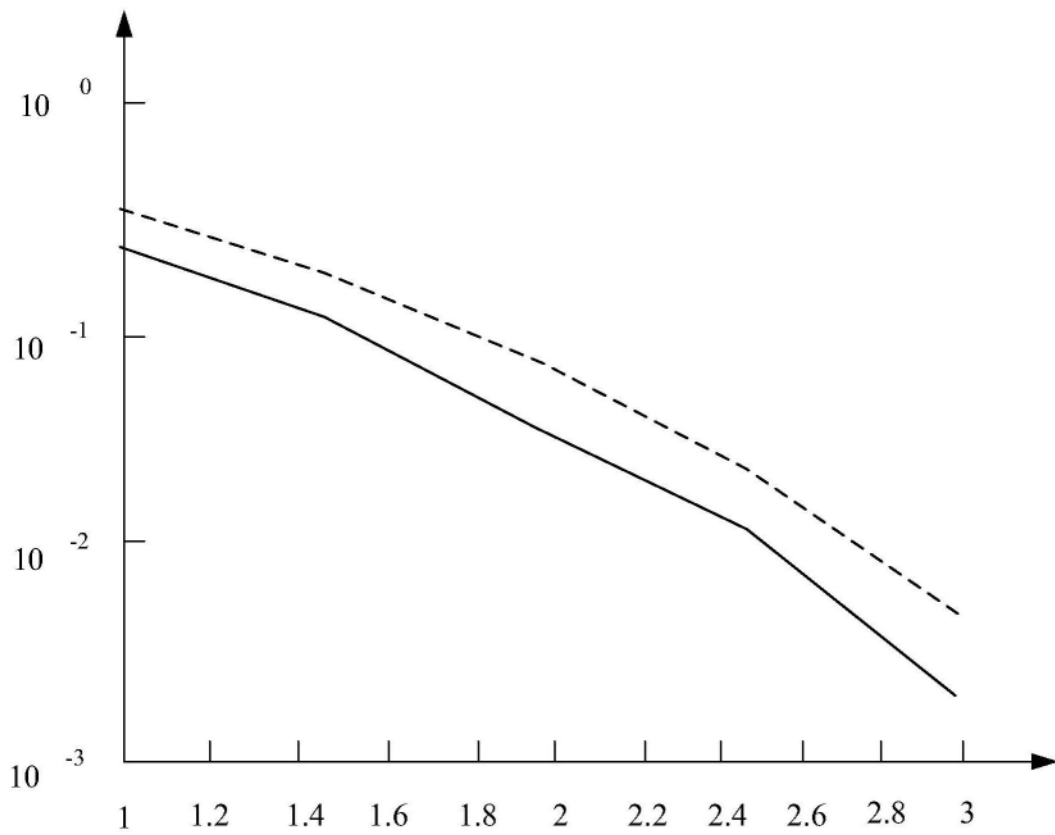


图6

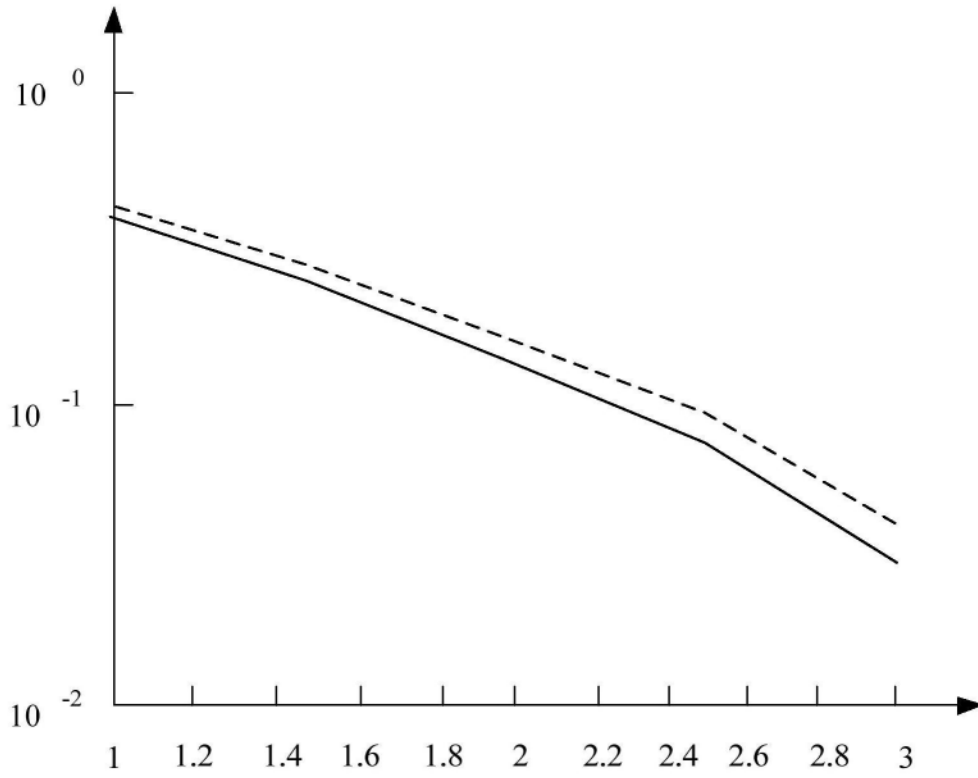


图7

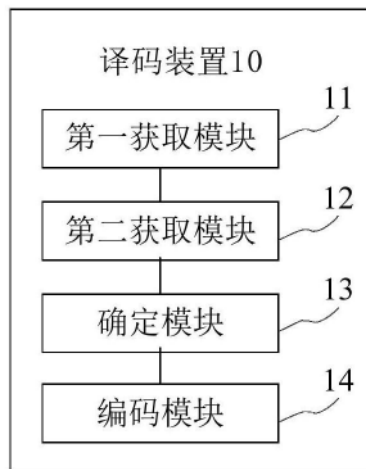


图8

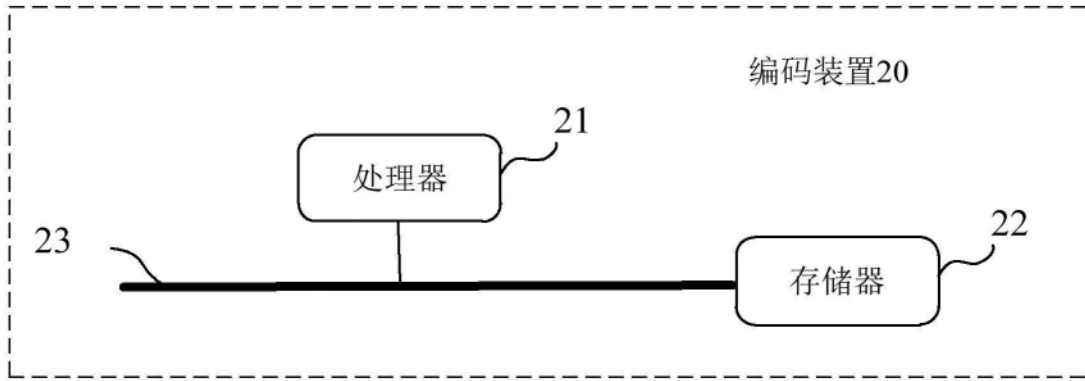


图9