

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5935672号  
(P5935672)

(45) 発行日 平成28年6月15日(2016.6.15)

(24) 登録日 平成28年5月20日(2016.5.20)

(51) Int.Cl.		F I			
HO 1 L 25/07	(2006.01)	HO 1 L	25/04		C
HO 1 L 25/18	(2006.01)	HO 2 M	7/48		Z
HO 2 M 7/48	(2007.01)				

請求項の数 8 (全 18 頁)

(21) 出願番号	特願2012-263052 (P2012-263052)	(73) 特許権者	000100768
(22) 出願日	平成24年11月30日(2012.11.30)		アイシン・エイ・ダブリュ株式会社
(65) 公開番号	特開2013-179261 (P2013-179261A)		愛知県安城市藤井町高根10番地
(43) 公開日	平成25年9月9日(2013.9.9)	(74) 代理人	100107308
審査請求日	平成26年3月13日(2014.3.13)		弁理士 北村 修一郎
(31) 優先権主張番号	特願2012-19132 (P2012-19132)	(74) 代理人	100120352
(32) 優先日	平成24年1月31日(2012.1.31)		弁理士 三宅 一郎
(33) 優先権主張国	日本国(JP)	(74) 代理人	100152087
			弁理士 伏木 和博
		(72) 発明者	戸谷 浩久
			愛知県安城市藤井町高根10番地 アイシン・エイ・ダブリュ株式会社内
		審査官	豊島 洋介

最終頁に続く

(54) 【発明の名称】 スイッチング素子ユニット

(57) 【特許請求の範囲】

【請求項1】

スイッチング素子と、当該スイッチング素子に供給される直流電圧の変動を抑制する平滑コンデンサと、を備えたスイッチング素子ユニットであって、

前記平滑コンデンサの外面に形成された素子配置面が、前記平滑コンデンサの電極の間に介在する誘電体部分と、一体的に形成されており、

前記素子配置面に、前記平滑コンデンサの端子に電氣的に接続される電極であるコンデンサ接続電極が形成されており、

前記スイッチング素子は、当該スイッチング素子の端子と前記コンデンサ接続電極とが電氣的に接続された状態で、前記素子配置面に配置されると共に、前記素子配置面に対向する対向配置面を有し、

さらに、前記対向配置面と前記素子配置面とが直接又は接合部材を介して当接するように、前記素子配置面に前記スイッチング素子が配置されており、

前記スイッチング素子は、前記対向配置面に、前記直流電圧の供給源に電氣的に接続される主端子を備え、

前記主端子が、前記コンデンサ接続電極に電氣的に接続され、

電氣的に互いに直列に接続されてスイッチング素子直列回路を形成する2つの前記スイッチング素子が、前記素子配置面に配置されており、

前記素子配置面に、前記スイッチング素子直列回路の第一端部と前記平滑コンデンサの第一端子とを電氣的に接続する第一コンデンサ接続電極と、前記スイッチング素子直列回

路の第二端部と前記平滑コンデンサの第二端子とを電氣的に接続する第二コンデンサ接続電極と、2つの前記スイッチング素子間を電氣的に接続する素子間接続電極と、が形成されているスイッチング素子ユニット。

【請求項2】

前記スイッチング素子は、前記素子配置面に対向する対向配置面を有し、  
前記対向配置面に、前記スイッチング素子の制御用の制御端子が形成され、  
前記素子配置面に、前記制御端子に電氣的に接続される制御用電極が形成されている請求項1に記載のスイッチング素子ユニット。

【請求項3】

前記スイッチング素子に対して電氣的に並列に接続されるダイオード素子を更に備え、  
前記ダイオード素子が、前記素子配置面に配置されている請求項1又は2に記載のスイッチング素子ユニット。

10

【請求項4】

前記スイッチング素子の前記素子配置面に対向する対向配置面が、第一対向配置面であり、

前記ダイオード素子は、前記素子配置面に対向する第二対向配置面に、前記コンデンサ接続電極と電氣的に接続される端子を備え、

前記第二対向配置面と前記素子配置面とが直接又は接合部材を介して当接するように、前記素子配置面に前記ダイオード素子が配置されている請求項3に記載のスイッチング素子ユニット。

20

【請求項5】

前記素子間接続電極が、前記素子配置面の延在方向における前記第一コンデンサ接続電極と前記第二コンデンサ接続電極との間に配置されている請求項1から4のいずれか一項に記載のスイッチング素子ユニット。

【請求項6】

前記スイッチング素子直列回路を形成する2つの前記スイッチング素子の内、前記第一端部側に配置されるスイッチング素子が第一スイッチング素子であり、前記第二端部側に配置されるスイッチング素子が第二スイッチング素子であり、

前記第一コンデンサ接続電極と前記第一スイッチング素子とを電氣的に接続する第一接続部材と、前記素子間接続電極と前記第二スイッチング素子とを電氣的に接続する第二接続部材と、を更に備え、

30

前記第一接続部材は、前記第一コンデンサ接続電極に直接又は接合部材を介して当接する第一部分と、前記第一スイッチング素子に直接又は接合部材を介して当接する第二部分とを有し、

前記第二接続部材は、前記素子間接続電極に直接又は接合部材を介して当接する第一部分と、前記第二スイッチング素子に直接又は接合部材を介して当接する第二部分とを有する請求項1から5のいずれか一項に記載のスイッチング素子ユニット。

【請求項7】

直流電圧を交流電圧に変換する直流交流変換回路を構成する6個の前記スイッチング素子が、前記素子配置面に配置されている請求項1から6のいずれか一項に記載のスイッチング素子ユニット。

40

【請求項8】

前記誘電体部分がセラミック材料で形成されている請求項1から7のいずれか一項に記載のスイッチング素子ユニット。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、スイッチング素子を備えたスイッチング素子ユニットに関する。

【背景技術】

【0002】

50

半導体集積回路においては、スイッチングノイズにより誤動作が生じるのを防止する必要がある。このような誤動作の防止に関して、例えば特開平8-181445号公報(特許文献1)に記載された技術がある。なお、この背景技術の欄の説明では、〔〕内に特許文献1における符号を引用して説明する。特許文献1の図1には、LSIチップ〔11〕が、セラミックス多層基板〔20〕を介してプリント配線基板〔14〕に配置される構成において、セラミックス多層基板〔20〕の内部にコンデンサ部〔23〕が内蔵される構成が記載されている。これにより、当該文献の段落0016~0017に記載のように、スイッチングノイズをコンデンサ部〔23〕によりフィルタリングして、LSIチップ〔11〕に誤動作が生じるのを防止することが可能とされている。

【0003】

ところで、スイッチング素子を備えたスイッチング素子ユニットにおいて、当該スイッチング素子に供給される直流電圧の変動を抑制する平滑コンデンサが備えられる場合がある。しかしながら、上記特許文献1に記載のコンデンサ部〔23〕は、LSIチップ〔11〕に誤動作が生じるのを防止することを目的として備えられるものであり、特許文献1には平滑コンデンサに言及した記載はない。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開平8-181445号公報(段落0016~0017、図1等)

【発明の概要】

【発明が解決しようとする課題】

【0005】

そこで、ユニット全体の小型化を図りつつ、平滑コンデンサを備えることが可能なスイッチング素子ユニットの実現が望まれる。

【課題を解決するための手段】

【0006】

本発明に係る、スイッチング素子と、当該スイッチング素子に供給される直流電圧の変動を抑制する平滑コンデンサと、を備えたスイッチング素子ユニットの特徴構成は、前記平滑コンデンサの外面に形成された素子配置面が、前記平滑コンデンサの電極の間に介在する誘電体部分と、一体的に形成されており、前記素子配置面に、前記平滑コンデンサの端子に電氣的に接続される電極であるコンデンサ接続電極が形成されており、前記スイッチング素子は、当該スイッチング素子の端子と前記コンデンサ接続電極とが電氣的に接続された状態で、前記素子配置面に配置されると共に、前記素子配置面に対向する対向配置面を有し、さらに、前記対向配置面と前記素子配置面とが直接又は接合部材を介して当接するように、前記素子配置面に前記スイッチング素子が配置されており、前記スイッチング素子は、前記対向配置面に、前記直流電圧の供給源に電氣的に接続される主端子を備え、

前記主端子が、前記コンデンサ接続電極に電氣的に接続され、

電氣的に互いに直列に接続されてスイッチング素子直列回路を形成する2つの前記スイッチング素子が、前記素子配置面に配置されており、

前記素子配置面に、前記スイッチング素子直列回路の第一端部と前記平滑コンデンサの第一端子とを電氣的に接続する第一コンデンサ接続電極と、前記スイッチング素子直列回路の第二端部と前記平滑コンデンサの第二端子とを電氣的に接続する第二コンデンサ接続電極と、2つの前記スイッチング素子間を電氣的に接続する素子間接続電極と、が形成されている点にある。

【0007】

上記の特徴構成によれば、スイッチング素子が平滑コンデンサとは分離して配置される場合に比べて、スイッチング素子と平滑コンデンサとを電氣的に接続する電氣的接続経路の長さを短く抑えることができる。これにより、当該電氣的接続経路のインダクタンスを小さく抑えて、スイッチング素子のスイッチング動作に伴うサージ電圧(一時的な電圧上

10

20

30

40

50

昇分)を低く抑えることができる。この結果、サージ電圧の低下に応じてスイッチング素子の発熱量を低下させることができ、放熱のために必要な冷却機構を簡素なものとしてユニット全体の小型化を図ることができる。

また、サージ電圧の低下に応じてスイッチング素子及び周辺部品に要求される耐電圧性能を低く抑えることができるため、ユニット全体のコストの低減を図ることもできる。

さらに、上記の特徴構成によれば、素子配置面が平滑コンデンサの誘電体部分と一体的に形成されるため、素子配置面を当該誘電体部分と同時に形成して、スイッチング素子ユニットの製造工程の簡素化を図ることができる。

また、上記の特徴構成によれば、スイッチング素子直列回路を構成する2つのスイッチング素子として、同じ構成のものを用いる場合に、これら2つのスイッチング素子の向きを揃えて素子配置面に配置することが可能となる。よって、2つのスイッチング素子の向きを異ならせて素子配置面に配置する必要がある場合に比べて、製造工程の簡素化を図ることができる。

10

#### 【0008】

上述したように、本特徴構成において、前記スイッチング素子は、前記素子配置面に対向する対向配置面を有し、前記対向配置面と前記素子配置面とが直接又は接合部材を介して当接するように、前記素子配置面に前記スイッチング素子が配置されている構成である。

#### 【0009】

この構成によれば、スイッチング素子と平滑コンデンサとを電氣的に接続する電氣的接続経路の長さを短く抑えることが容易となる。また、スイッチング素子を素子配置面に対して面で当接させることができるため、スイッチング素子を安定的に配置することができる。

20

#### 【0010】

さらに、本特徴構成においては、前記スイッチング素子は、前記対向配置面に、前記直流電圧の供給源に電氣的に接続される主端子を備え、前記主端子が、前記コンデンサ接続電極に電氣的に接続されている構成である。

#### 【0011】

この構成によれば、スイッチング素子の主端子とコンデンサ接続電極との電氣的接続構造を簡素なものとすることができる。

30

#### 【0012】

上記構成のスイッチング素子ユニットにおいて、前記スイッチング素子は、前記素子配置面に対向する対向配置面を有し、前記対向配置面に、前記スイッチング素子の制御用の制御端子が形成され、前記素子配置面に、前記制御端子に電氣的に接続される制御用電極が形成されている構成とすると好適である。

#### 【0013】

この構成によれば、素子配置面に制御用電極が形成されるため、スイッチング素子が配置される素子配置面を有効に利用して、制御端子とスイッチング素子を制御する制御ユニットとの間の制御信号の経路を形成することができ、当該経路を形成するために必要となる空間を小さく抑えることができる。更に、制御端子が対向配置面に形成されるため、制御端子と制御用電極との電氣的接続構造を簡素なものとすることができる。また、素子配置面に制御用抵抗が配置される場合に、制御端子と制御用抵抗との間の電氣的接続経路の長さを短く抑えて、サージ電圧を低く抑えることができる。

40

#### 【0014】

また、前記スイッチング素子に対して電氣的に並列に接続されるダイオード素子を更に備え、前記ダイオード素子が、前記素子配置面に配置されている構成とすると好適である。

#### 【0015】

この構成によれば、ダイオード素子が、素子配置面とは異なる面や平滑コンデンサとは異なる部材に配置される場合に比べて、スイッチング素子とダイオード素子とを電氣的に

50

並列に接続するための電氣的接続構造を簡素なものとし、結果、ユニット全体の小型化を図ることが容易となる。

【0016】

上記のように、前記ダイオード素子が前記素子配置面に配置される構成において、前記スイッチング素子の前記素子配置面に対向する対向配置面が、第一対向配置面であり、前記ダイオード素子は、前記素子配置面に対向する第二対向配置面に、前記コンデンサ接続電極と電氣的に接続される端子を備え、前記第二対向配置面と前記素子配置面とが直接又は接合部材を介して当接するように、前記素子配置面に前記ダイオード素子が配置されている構成とすると好適である。

【0017】

この構成によれば、ダイオード素子と平滑コンデンサとを電氣的に接続するための電氣的接続構造を簡素なものとし、また、ダイオード素子を素子配置面に対して面を当接させることができるため、ダイオード素子を安定的に配置することができる。

【0020】

上記のように、前記素子配置面に、前記第一コンデンサ接続電極、前記第二コンデンサ接続電極、及び素子間接続電極が形成されている構成において、素子間接続電極が、前記素子配置面の延在方向における前記第一コンデンサ接続電極と前記第二コンデンサ接続電極との間に配置されている構成とすると好適である。

【0021】

この構成によれば、第一コンデンサ接続電極、第二コンデンサ接続電極、及び素子間接続電極の素子配置面の延在方向における並び順が、スイッチング素子直列回路の第一端部と第二端部との間を結ぶ電氣的経路における各電極の配置順と一致する。よって、各電極間に必要となる絶縁距離を短く抑えることができるとともに、電極以外に設けられる配線構造の簡素化を図ることができる。

【0022】

また、前記スイッチング素子直列回路を形成する2つの前記スイッチング素子の内、前記第一端部側に配置されるスイッチング素子が第一スイッチング素子であり、前記第二端部側に配置されるスイッチング素子が第二スイッチング素子であり、前記第一コンデンサ接続電極と前記第一スイッチング素子とを電氣的に接続する第一接続部材と、前記素子間接続電極と前記第二スイッチング素子とを電氣的に接続する第二接続部材と、を更に備え、前記第一接続部材は、前記第一コンデンサ接続電極に直接又は接合部材を介して当接する第一部分と、前記第一スイッチング素子に直接又は接合部材を介して当接する第二部分とを有し、前記第二接続部材は、前記素子間接続電極に直接又は接合部材を介して当接する第一部分と、前記第二スイッチング素子に直接又は接合部材を介して当接する第二部分とを有する構成とすると好適である。

【0023】

この構成によれば、第一接続部材や第二接続部材の構成を簡素なものとして、第一コンデンサ接続電極と第一スイッチング素子とを電氣的に接続する電氣的接続経路の長さや、素子間接続電極と第二スイッチング素子とを電氣的に接続する電氣的接続経路の長さを短く抑えることが容易となる。

【0024】

上記の各構成のスイッチング素子ユニットにおいて、直流電圧を交流電圧に変換する直流交流変換回路を構成する6個の前記スイッチング素子が、前記素子配置面に配置されている構成とすると好適である。

【0025】

この構成によれば、本発明に係るスイッチング素子ユニットを、直流電圧と三相交流電圧との間の変換を行う直流交流変換回路に適用する場合において、ユニット全体の小型化を図るとともにユニット全体のコストの低減を図るのが容易となる。

【0026】

また、前記誘電体部分がセラミック材料で形成されている構成とすると好適である。

10

20

30

40

50

## 【 0 0 2 7 】

この構成によれば、平滑コンデンサの耐サージ電圧性能を高めることが容易となる。

## 【 図面の簡単な説明 】

## 【 0 0 2 8 】

【 図 1 】 本発明の実施形態に係るスイッチング素子ユニットの斜視図である。

【 図 2 】 本発明の実施形態に係るスイッチング素子ユニットの図 1 とは異なる方向から見た斜視図である。

【 図 3 】 本発明の実施形態に係るスイッチング素子ユニットの平面図である。

【 図 4 】 図 3 における I V - I V 断面図である。

【 図 5 】 図 3 における V - V 断面図である。

10

【 図 6 】 本発明の実施形態に係る第一平滑コンデンサの平面図である。

【 図 7 】 本発明の実施形態に係るインバータ回路の構成を示す模式図である。

【 図 8 】 本発明のその他の実施形態に係るスイッチング素子ユニットの平面図である。

## 【 発明を実施するための形態 】

## 【 0 0 2 9 】

本発明の実施形態について、図面を参照して説明する。ここでは、本発明に係るスイッチング素子ユニットを、回転電機 2 を制御するためのインバータ回路 9 1 ( 図 7 参照 ) に適用した場合を例として説明する。すなわち、本実施形態では、スイッチング素子ユニット 1 を構成するスイッチング素子 1 0 は、直流電力と交流電力との間の電力変換を行う電子素子とされる。

20

## 【 0 0 3 0 】

以下の説明では、特に断らない限り、「上」は図 1 における Z 方向を指し、「下」は図 1 における - Z 方向を指すものとする。なお、Z 方向は、図 2 及び図 4 に示すように、素子配置面 S 1 に直交する方向に沿って、素子配置面 S 1 から当該素子配置面 S 1 に配置されたスイッチング素子 1 0 側へ向かう方向 ( すなわち、素子配置面 S 1 の外方へ向かう法線ベクトルの方向 ) である。また、X 方向は、素子配置面 S 1 に平行な面において、第一平滑コンデンサ 5 0 の第一端子 5 1 から第二端子 5 2 へ向かう方向である。さらに、X 方向、Y 方向、及び Z 方向が順に右手系の直交座標系をなすように、Y 方向を規定している。すなわち、互いに直交する X 方向及び Y 方向の双方は、素子配置面 S 1 に平行な方向である。本実施形態では、インバータ回路 9 1 が本発明における「直流交流変換回路」に相当する。

30

## 【 0 0 3 1 】

## 1. スwitching素子ユニットの概略構成

図 1 ~ 図 3 に示すように、スイッチング素子ユニット 1 は、スイッチング素子 1 0 と第一平滑コンデンサ 5 0 とを備え、本実施形態では更に、スイッチング素子 1 0 に対して電氣的に並列に接続されるダイオード素子 2 0 を備えている。第一平滑コンデンサ 5 0 は、スイッチング素子 1 0 に供給される直流電圧の変動を抑制する ( すなわち、当該直流電圧を平滑化する ) 回路部品である。本実施形態では、図 7 に示すように、回転電機 2 を駆動する回転電機駆動回路は、インバータ回路 9 1 に加えて昇圧回路 9 2 を備えており、平滑コンデンサとして第一平滑コンデンサ 5 0 に加えて第二平滑コンデンサ 6 0 が回転電機駆動回路に備えられている。昇圧回路 9 2 は、直流電源 3 の直流電圧を昇圧するための回路であり、2 つのスイッチング素子 1 0、当該 2 つのスイッチング素子 1 0 のそれぞれに電氣的に並列に接続された合計 2 つのダイオード素子 2 0、及びリアクトル 8 2 を備えて構成されている。リアクトル 8 2 には、スイッチング素子 1 0 のスイッチングに応じて断続的にエネルギーが蓄積される。直流電源 3 は、例えば、バッテリー、キャパシタ等により構成される。

40

## 【 0 0 3 2 】

第一平滑コンデンサ 5 0 は、インバータ回路 9 1 の直流側に電氣的に並列に接続され、インバータ回路 9 1 を構成するスイッチング素子 1 0 に供給される直流電圧の変動を抑制する。第一平滑コンデンサ 5 0 には、電源のオフ時等に第一平滑コンデンサ 5 0 に蓄えら

50

れた電荷を放電するための放電抵抗 8 1 が電氣的に並列に接続されている。第二平滑コンデンサ 6 0 は、直流電源 3 に電氣的に並列に接続され、昇圧回路 9 2 を構成するスイッチング素子 1 0 に供給される直流電圧の変動を抑制する。すなわち、第一平滑コンデンサ 5 0 は、昇圧回路 9 2 による昇圧後の電圧を平滑化する昇圧後平滑コンデンサであり、第二平滑コンデンサ 6 0 は、昇圧回路 9 2 による昇圧前の電圧を平滑化する昇圧前平滑コンデンサである。本実施形態では、インバータ回路 9 1 を構成するスイッチング素子 1 0 (後述する上段側スイッチング素子 1 0 a 及び下段側スイッチング素子 1 0 b) が本発明における「スイッチング素子」に相当し、第一平滑コンデンサ 5 0 が本発明における「平滑コンデンサ」に相当する。

**【 0 0 3 3 】**

第一平滑コンデンサ 5 0 の外面には素子配置面 S 1 が形成されている。本実施形態では、第一平滑コンデンサ 5 0 は直方体状の外形を有し、第一平滑コンデンサ 5 0 の上側の外面である上面 (Z 方向側を向く面) に、平面状の素子配置面 S 1 が形成されている。図 6 に示すように、本実施形態では、素子配置面 S 1 は平面視で矩形状に形成されている。

**【 0 0 3 4 】**

素子配置面 S 1 には、詳細は後述するが、第一平滑コンデンサ 5 0 の端子に電氣的に接続される電極であるコンデンサ接続電極 P 1 , P 2 が形成されており、スイッチング素子 1 0 が、当該スイッチング素子 1 0 の端子とコンデンサ接続電極 P 1 , P 2 とが電氣的に接続された状態で、素子配置面 S 1 に配置 (言い換えれば、実装) されている。本実施形態では更に、スイッチング素子 1 0 に対して電氣的に並列に接続されるダイオード素子 2 0 も、当該ダイオード素子 2 0 の端子とコンデンサ接続電極 P 1 , P 2 とが電氣的に接続された状態で、素子配置面 S 1 に配置 (言い換えれば、実装) されている。これらのスイッチング素子 1 0 やダイオード素子 2 0 は、素子配置面 S 1 或いは当該素子配置面 S 1 に形成された電極に対して上側から載るように配置 (すなわち載置) されている。素子配置面 S 1 に形成されるコンデンサ接続電極 P 1 , P 2、並びに後述する素子間接続電極 P 3、制御用電極 P 4、及び放電抵抗用電極 P 5 は、例えば、導体箔 (銅箔等) により形成された電極とすることができる。また、このような電極は、例えば、印刷技術を用いて素子配置面 S 1 に形成することができる。

**【 0 0 3 5 】**

第一平滑コンデンサ 5 0 は、正極側の端子として第一端子 5 1 を備え、負極側の端子として第二端子 5 2 を備えている。これらの端子 5 1 , 5 2 は、直流電源 3 及び昇圧回路 9 2 との間で直流電力の入出力を行う端子として機能するとともに、インバータ回路 9 1 との間で直流電力の入出力を行う端子としても機能する。本実施形態では、図 4 に示すように、第一端子 5 1 は、第一平滑コンデンサ 5 0 の - X 方向側の端部に配置されており、第二端子 5 2 は、第一平滑コンデンサ 5 0 の X 方向側の端部に配置されている。そして、第一端子 5 1 及び第二端子 5 2 の双方は、第一平滑コンデンサ 5 0 の上面に露出するように形成されている。すなわち、本実施形態では、第一平滑コンデンサ 5 0 の上面には、第一端子 5 1 の上端部により形成される部分と、第二端子 5 2 の上端部により形成される部分とが含まれる。更に、本実施形態では、第一端子 5 1 は、図 1、図 2、図 4 に示すように、第一平滑コンデンサ 5 0 の - X 方向側の側面 (側方側の外面、以下同様) に露出するとともに、第一平滑コンデンサ 5 0 の Y 方向及び - Y 方向の両側の側面に露出するように形成されている。また、本実施形態では、第二端子 5 2 は、図 1、図 2、図 4 に示すように、第一平滑コンデンサ 5 0 の X 方向側の側面に露出するとともに、第一平滑コンデンサ 5 0 の Y 方向及び - Y 方向の両側の側面に露出するように形成されている。

**【 0 0 3 6 】**

本実施形態では、第一平滑コンデンサ 5 0 は、電極の間に介在する誘電体部分 5 3 がセラミック材料で形成されたセラミックコンデンサとされている。このセラミック材料は、例えば、チタン酸バリウム、チタン酸ストロンチウム、又はアルミナ等とされる。具体的には、図 4 及び図 5 に模式的に示すように、第一平滑コンデンサ 5 0 は、積層セラミックコンデンサとされ、誘電体部分 5 3 が内部電極 5 4 を介して積層方向 (ここでは上下方向

10

20

30

40

50

)に積層した構造を有している。内部電極54は、第一端子51に電氣的に接続された正極側の内部電極54と、第二端子52に電氣的に接続された負極側の内部電極54とが、積層方向に交互に配置されている。正極側の内部電極54は、第一平滑コンデンサ50の内部を、第一端子51からX方向側に延びるように形成されており、負極側の内部電極54は、第一平滑コンデンサ50の内部を、第二端子52から-X方向側に延びるように形成されている。本実施形態では、内部電極54は、素子配置面S1に平行に延びるように形成されている。第一端子51及び第二端子52の双方は外部電極として機能し、第一平滑コンデンサ50の積層方向の全域に亘って延びるように形成されている。なお、図4及び図5では、誘電体部分53の積層数が「5」となるように示しているが、誘電体部分53の実際の積層数は任意の値とすることができる。例えば、第一平滑コンデンサ50として、誘電体部分53の積層数が100以上のものを用いることができる。

10

#### 【0037】

そして、第一平滑コンデンサ50の外面に形成される素子配置面S1は、誘電体部分53と一体的に形成されている。具体的には、本実施形態では、第一平滑コンデンサ50の上面(具体的には端子51, 52を除く部分)は、上側の端部に配置された誘電体部分53により形成され、第一平滑コンデンサ50の下側の外面である下面(具体的には端子51, 52を除く部分)は、下側の端部に配置された誘電体部分53により形成されている。すなわち、本実施形態では、素子配置面S1が形成される第一平滑コンデンサ50の上面(具体的には、当該上面における端子51, 52を除く部分)と、第一平滑コンデンサ50の下面(具体的には、当該下面における端子51, 52を除く部分)とは、誘電体部分53と同じ材料で一体的に形成されている。このような第一平滑コンデンサ50として、公知の各種技術を用いて製造されたものを採用することができる。例えば、第一平滑コンデンサ50として、LTCC(Low Temperature Co-fired Ceramics)技術を用いて低温同時焼成により製造されたものを採用することができる。この場合、素子配置面S1に形成される電極(例えばコンデンサ接続電極P1, P2等)を構成する材料として、誘電体部分53を焼成により形成する際に当該電極も同時に形成することが可能な融点を持つ材料(例えば、内部電極54と同じ材料)を用いると好適である。

20

#### 【0038】

また、第一平滑コンデンサ50として、微粒子をエアロゾル化して噴射することにより膜を形成する技術(エアロゾルデポジション技術)を用いて製造されたものを採用することも可能である。具体的には、エアロゾルデポジション技術を用いて誘電体部分53と内部電極54とを積層方向に交互に形成することにより製造されたコンデンサを、第一平滑コンデンサ50として用いることができる。この場合、素子配置面S1上に形成される電極(例えばコンデンサ接続電極P1, P2等)も、エアロゾルデポジション技術を用いて形成された構成とすることができる。誘電体部分53を形成するための微粒子として、例えば、 $Al_2O_3$ 、 $AlN$ 、 $Si_3N_4$ 、 $BN$ 、 $MgO$ 、及び $BaTiO_3$ のうちの何れか1つ又は複数の材料により構成された微粒子を用いることができる。例えば、アルミナ微粒子(セラミック微粒子の一例)を用いて誘電体部分53が形成された構成とすることができる。また、内部電極54を形成するための微粒子として、例えば、 $Cu$ 又は $Ag$ 等の材料により構成された微粒子を用いることができる。

30

40

#### 【0039】

##### 2. スイッチング素子直列回路の構成

次に、スイッチング素子ユニット1が備えるスイッチング素子10により形成される、スイッチング素子直列回路70について説明する。図2及び図3に示すように、本実施形態では、素子配置面S1には2つのスイッチング素子10が配置されている。そして、以下に説明するように、これら2つのスイッチング素子10が電氣的に互いに直列に接続されることにより、図7に示すスイッチング素子直列回路70が形成されている。言い換えれば、スイッチング素子直列回路70を形成する2つのスイッチング素子10は、同じ素子配置面S1に配置されている。

#### 【0040】

50

図7に示すように、スイッチング素子直列回路70は、直流電源3の正極側に接続される第一端部71と、直流電源3の負極側（例えば、グランド側）に接続される第二端部72とを備えている。なお、本実施形態では、スイッチング素子直列回路70の第一端部71は、昇圧回路92を構成するスイッチング素子10及びリアクトル82を介して直流電源3の正極に電氣的に接続されており、昇圧回路92により昇圧された直流電圧が、スイッチング素子直列回路70の第一端部71に供給される。

#### 【0041】

スイッチング素子直列回路70は、直流電圧を交流電圧に変換するインバータ回路91の1つのレッグ（上段アームと下段アームとの組）を構成している。本実施形態では、図7に示すように、交流電圧の供給対象の回転電機2は、三相交流で駆動される交流電動機とされており、三相（U相、V相、W相）のそれぞれに対応する合計3つのレッグ（アーム組）が電氣的に並列に接続されて、インバータ回路91が形成されている。図7では煩雑さを避けるため、U相に対応するレッグにのみ、スイッチング素子直列回路を表す「70」の符号、第一端部を表す「71」の符号、及び第二端部を表す「72」の符号を付している。また、本実施形態では、各レッグ（各スイッチング素子直列回路70）に対して1つの第一平滑コンデンサ50が電氣的に並列に接続されているが、図7では煩雑さを避けるために、3つのレッグ全体に1つの第一平滑コンデンサ50を接続した例を示している。インバータ回路91の制御対象の回転電機2は、例えば、電動車両やハイブリッド車両等に車輪の駆動力源として備えられる回転電機とすることができる。本願明細書では、「回転電機」は、モータ（電動機）、ジェネレータ（発電機）、及び必要に応じてモータ及びジェネレータの双方の機能を果たすモータ・ジェネレータのいずれをも含む概念として用いている。

#### 【0042】

図7に示すように、スイッチング素子直列回路70の第一端部71は、第一平滑コンデンサ50の正極側の端子である第一端子51に電氣的に接続され、スイッチング素子直列回路70の第二端部72は、第一平滑コンデンサ50の負極側の端子である第二端子52に電氣的に接続されている。また、スイッチング素子直列回路70を構成する2つのスイッチング素子10のそれぞれには、ダイオード素子20が電氣的に並列に接続されている。以下、このような電氣的接続構成を実現するためのスイッチング素子ユニット1の構成について説明する。

#### 【0043】

上述したように、素子配置面S1には、第一平滑コンデンサ50の端子51, 52に電氣的に接続されたコンデンサ接続電極P1, P2が形成されている。具体的には、図6に示すように、第一端子51に電氣的に接続された第一コンデンサ接続電極P1と、第二端子52に電氣的に接続された第二コンデンサ接続電極P2とが、素子配置面S1に形成されている。本実施形態では更に、第一端子51に電氣的に接続された部分と第二端子52に電氣的に接続された部分との双方を有する放電抵抗用電極P5が、素子配置面S1に形成されている。第一コンデンサ接続電極P1、及び放電抵抗用電極P5の第一端子51に電氣的に接続される部分のそれぞれは、第一端子51の上面の一部を覆うように形成されることで、当該第一端子51と導通している。また、第二コンデンサ接続電極P2、及び放電抵抗用電極P5の第二端子52に電氣的に接続される部分のそれぞれは、第二端子52の上面の一部を覆うように形成されることで、当該第二端子52と導通している。

#### 【0044】

後述するように、第一コンデンサ接続電極P1や第二コンデンサ接続電極P2は、スイッチング素子10と第一平滑コンデンサ50とを電氣的に接続するための電極である。よって、本実施形態では、第一端子51及び第二端子52の上面により、第一平滑コンデンサ50の外部電極におけるインバータ回路91側との接続部が形成されている。なお、詳細な説明は省略するが、第一平滑コンデンサ50の外部電極における直流電源3側との接続部も、第一端子51及び第二端子52の上面により形成される構成とすることができる。第一平滑コンデンサ50の外部電極における直流電源3側との接続部が、第一端子51

10

20

30

40

50

及び第二端子 5 2 の側面又は下面により形成される構成とすることも可能である。

【 0 0 4 5 】

また、図 6 に示すように、素子配置面 S 1 には、上記 3 つの電極 P 1 , P 2 , P 5 に加えて、素子間接続電極 P 3 と制御用電極 P 4 とが形成されている。これらの電極 P 3 , P 4 は、第一平滑コンデンサ 5 0 の端子 5 1 , 5 2 とは電氣的に絶縁された電極である。ここで、「電氣的に絶縁」とは、素子配置面 S 1 上で電氣的に絶縁されていることを意味し、素子配置面 S 1 に配置される回路素子や配線部材等を介して第一平滑コンデンサ 5 0 の端子と電氣的に接続される場合を含む概念として用いている。

【 0 0 4 6 】

図 6 に示すように、素子間接続電極 P 3 は、素子配置面 S 1 の延在方向（ここでは X 方向）における第一コンデンサ接続電極 P 1 と第二コンデンサ接続電極 P 2 との間に配置されている。そして、本実施形態では、第一コンデンサ接続電極 P 1、第二コンデンサ接続電極 P 2、及び素子間接続電極 P 3 は、X 方向視で重複する部分を有するように形成されている。すなわち、第一コンデンサ接続電極 P 1 が形成されている Y 方向の領域、第二コンデンサ接続電極 P 2 が形成されている Y 方向の領域、及び素子間接続電極 P 3 が形成されている Y 方向の領域の 3 つの領域の全てに含まれる Y 方向の領域が存在し、素子間接続電極 P 3 は、第一コンデンサ接続電極 P 1 と第二コンデンサ接続電極 P 2 とにより X 方向の両側から挟まれるように形成されている。また、これら 3 つの電極 P 1 ~ P 3 のそれぞれは、矩形状に形成されている。なお、本例では、素子間接続電極 P 3 は、図 3 に示すように、第二接続部材 6 2（後述する）が配置される X 方向側の一部において、矩形状部分に対して - Y 方向側に突出する部分を有している。本実施形態では、この突出部分に、回転電機 2 のコイルに接続された接続部材（図示せず）が接続される。

【 0 0 4 7 】

図 3 に示すように、スイッチング素子直列回路 7 0 を構成する 2 つのスイッチング素子 1 0 は、X 方向に並ぶように素子配置面 S 1 に配置されている。本実施形態では、図 6 に示すように、素子配置面 S 1 は長辺と短辺とを有する長形状に形成されており、X 方向が長辺の延在方向と平行となり、Y 方向が短辺の延在方向と平行となっている。そして、スイッチング素子 1 0 に対して電氣的に並列に接続されるダイオード素子 2 0 が、当該スイッチング素子 1 0 と Y 方向に並ぶように素子配置面 S 1 に配置されている。具体的には、ダイオード素子 2 0 は、接続対象のスイッチング素子 1 0 の Y 方向側に、当該スイッチング素子 1 0 に隣接して配置されている。ここで、「隣接して配置」とは、素子配置面 S 1 の延在方向（ここでは Y 方向）におけるスイッチング素子 1 0 とダイオード素子 2 0 との間に他の回路素子が配置されていないことを意味し、また、スイッチング素子 1 0 とダイオード素子 2 0 との間の離間距離が零である状態（すなわち、それぞれの外面同士が接触している状態）と当該離間距離が零より大きい状態の双方を含む概念として用いている。

【 0 0 4 8 】

スイッチング素子 1 0 は、図 5 及び図 7 に示すように、一对の主端子 1 2 , 1 3 と制御端子 1 1 とを有している。なお、主端子 1 2 , 1 3 は、直流電圧の供給源（本例では直流電源 3）に電氣的に接続される端子である。ここで、一对の主端子 1 2 , 1 3 の内、高電位側の端子を正極側主端子 1 2 とし、低電位側の端子を負極側主端子 1 3 とする。そして、ダイオード素子 2 0 は、正極側主端子 1 2 にカソード端子が電氣的に接続され、負極側主端子 1 3 にアノード端子が電氣的に接続されるように、スイッチング素子 1 0 に対して電氣的に逆並列の関係で接続されている。すなわち、ダイオード素子 2 0 は、FWD (Free Wheel Diode) として機能する。制御端子 1 1 は、スイッチング素子 1 0 をオンオフ制御するための制御用の端子であり、スイッチング素子 1 0 のオン状態では、正極側主端子 1 2 と負極側主端子 1 3 とが導通し、スイッチング素子 1 0 のオフ状態では、正極側主端子 1 2 と負極側主端子 1 3 との導通が遮断される。

【 0 0 4 9 】

図 7 に示すように、2 つのスイッチング素子 1 0 の内の高電位側に配置された上段側ス

10

20

30

40

50

スイッチング素子 10 a の正極側主端子 12 が、スイッチング素子直列回路 70 の第一端部 71 に電氣的に接続されている。すなわち、上段側スイッチング素子 10 a は、スイッチング素子直列回路 70 を構成する 2 つのスイッチング素子 10 の内の、第一端部 71 側に配置されるスイッチング素子である。また、2 つのスイッチング素子 10 の内の低電位側に配置された下段側スイッチング素子 10 b の負極側主端子 13 が、スイッチング素子直列回路 70 の第二端部 72 に電氣的に接続されている。すなわち、下段側スイッチング素子 10 b は、スイッチング素子直列回路 70 を構成する 2 つのスイッチング素子 10 の内の、第二端部 72 側に配置されるスイッチング素子である。そして、上段側スイッチング素子 10 a の負極側主端子 13 と、下段側スイッチング素子 10 b の正極側主端子 12 との接続点（スイッチング素子直列回路 70 の直列接続点）が、回転電機 2 のコイルに電氣的に接続されている。本実施形態では、上段側スイッチング素子 10 a が本発明における「第一スイッチング素子」に相当し、下段側スイッチング素子 10 b が本発明における「第二スイッチング素子」に相当する。

10

**【0050】**

本実施形態では、図 7 に示すように、スイッチング素子 10 は IGBT (insulated gate bipolar transistor) とされ、正極側主端子 12 はコレクタ端子により構成され、負極側主端子 13 はエミッタ端子により構成され、制御端子 11 はゲート端子により構成されている。そして、制御端子 11 は、ゲート抵抗 83 (図 3、図 5 参照) を介して図示しない制御ユニットに電氣的に接続されており、各スイッチング素子 10 は制御端子 11 に印加されるゲート電圧に応じて、個別にスイッチング制御される。なお、スイッチング素子 10 として、MOSFET (metal oxide semiconductor field effect transistor) 等を用いることも可能である。

20

**【0051】**

図 5 に示すように、正極側主端子 12 と負極側主端子 13 とのそれぞれは、外形が直方体状に形成されたスイッチング素子 10 における、互いに反対側を向く外面に分かれて形成されている。具体的には、スイッチング素子 10 は、正極側主端子 12 が形成された外面と、負極側主端子 13 が形成された外面とを有し、これら 2 つの外面は、互いに逆方向を向くとともに互いに平行な面とされている。そして、スイッチング素子 10 は、負極側主端子 13 が形成された外面が素子配置面 S1 に対向する第一対向配置面 S2 となるように、素子配置面 S1 に配置されている。すなわち、スイッチング素子 10 が素子配置面 S1 に配置された状態で、スイッチング素子 10 の上面に正極側主端子 12 が配置され、スイッチング素子 10 の下面に負極側主端子 13 が配置される。そして、本実施形態では、制御端子 11 は、負極側主端子 13 が形成されているスイッチング素子 10 の外面において、当該負極側主端子 13 とは絶縁距離を隔てて配置されている。すなわち、本実施形態では、スイッチング素子 10 が有する第一対向配置面 S2 に、主端子 12, 13 (具体的には負極側主端子 13) が形成されており、更に本実施形態では、当該第一対向配置面 S2 に、制御端子 11 も形成されている。

30

**【0052】**

スイッチング素子 10 は、第一対向配置面 S2 と素子配置面 S1 とが直接又は接合部材を介して当接するように、素子配置面 S1 に配置されている。なお、「素子配置面 S1 と直接又は接合部材を介して当接」というときの素子配置面 S1 には、当該素子配置面 S1 に形成された電極が含まれる。具体的には、図 3 ~ 図 5 に示すように、上段側スイッチング素子 10 a は、接合材料 93 を介して素子間接続電極 P3 に上側から載るように配置されており、上段側スイッチング素子 10 a に対して電氣的に並列に接続されるダイオード素子 20 である上段側ダイオード素子 20 a も、接合材料 93 を介して素子間接続電極 P3 に上側から載るように配置されている。なお、本例では、ダイオード素子 20 の下面にはアノード端子が形成されており、ダイオード素子 20 の上面にはカソード端子が形成されている。すなわち、ダイオード素子 20 の下面は、素子配置面 S1 に対向する第二対向配置面 S3 とされ、第二対向配置面 S3 と素子配置面 S1 とが直接又は接合部材を介して当接するように、ダイオード素子 20 が素子配置面 S1 に配置されている。そして、本実

40

50

施形態では、第二対向配置面 S 3 にアノード端子が形成されている。なお、接合材料 9 3 は、例えばハンダや導電性ペースト等の、導電性材料により構成される。これにより、上段側スイッチング素子 1 0 a の下面に形成された負極側主端子 1 3 と、上段側ダイオード素子 2 0 a の下面に形成されたアノード端子とが、素子間接続電極 P 3 に対して電氣的に接続される。接合材料 9 3 が、本発明における「接合部材」に相当する。

**【 0 0 5 3 】**

また、下段側スイッチング素子 1 0 b は、接合材料 9 3 を介して第二コンデンサ接続電極 P 2 に上側から載るように配置されており、下段側スイッチング素子 1 0 b に対して電氣的に並列に接続されるダイオード素子 2 0 である下段側ダイオード素子 2 0 b も、接合材料 9 3 を介して第二コンデンサ接続電極 P 2 に上側から載るように配置されている。これにより、下段側スイッチング素子 1 0 b の下面に形成された負極側主端子 1 3 と、下段側ダイオード素子 2 0 b の下面に形成されたアノード端子とが、第二コンデンサ接続電極 P 2 に対して電氣的に接続される。なお、第二コンデンサ接続電極 P 2 は、第二端子 5 2 に電氣的に接続されており、下段側スイッチング素子 1 0 b の負極側主端子 1 3 と、下段側ダイオード素子 2 0 b のアノード端子とは、第二コンデンサ接続電極 P 2 を介して第二端子 5 2 に電氣的に接続される。このように、第二コンデンサ接続電極 P 2 は、下段側スイッチング素子 1 0 b の負極側主端子 1 3 により構成されるスイッチング素子直列回路 7 0 の第二端部 7 2 と、第一平滑コンデンサ 5 0 の第二端子 5 2 とを電氣的に接続するための電極である。

**【 0 0 5 4 】**

図 1 及び図 2 に示すように、上段側スイッチング素子 1 0 a の上面に形成された正極側主端子 1 2 ( 図 4 、 図 5 参照 ) と、上段側ダイオード素子 2 0 a の上面に形成されたカソード端子とを、第一コンデンサ接続電極 P 1 に対して電氣的に接続するように、導電性の第一接続部材 6 1 が配置されている。すなわち、第一接続部材 6 1 は、第一コンデンサ接続電極 P 1 と上段側スイッチング素子 1 0 a とを電氣的に接続する。具体的には、図 4 に示すように、第一接続部材 6 1 は、接合材料 9 3 を介して第一コンデンサ接続電極 P 1 に上側から載るように配置された第一部分 6 1 a と、接合材料 9 3 を介して上段側スイッチング素子 1 0 a 及び上段側ダイオード素子 2 0 a に上側から載るように配置された第二部分 6 2 b とを有する。すなわち、第一部分 6 1 a は、第一接続部材 6 1 における、第一コンデンサ接続電極 P 1 に直接又は接合部材を介して当接する部分である。また、第二部分 6 1 b は、第一接続部材 6 1 における、上段側スイッチング素子 1 0 a に直接又は接合部材を介して当接する部分であり、本実施形態では、上段側ダイオード素子 2 0 a に直接又は接合部材を介して当接する部分でもある。これにより、上段側スイッチング素子 1 0 a の正極側主端子 1 2 と、上段側ダイオード素子 2 0 a のカソード端子とが、第一コンデンサ接続電極 P 1 に対して電氣的に接続される。なお、第一コンデンサ接続電極 P 1 は、第一端子 5 1 に電氣的に接続されており、上段側スイッチング素子 1 0 a の正極側主端子 1 2 と、上段側ダイオード素子 2 0 a のカソード端子とは、第一コンデンサ接続電極 P 1 を介して第一端子 5 1 に電氣的に接続される。このように、第一コンデンサ接続電極 P 1 は、上段側スイッチング素子 1 0 a の正極側主端子 1 2 により構成されるスイッチング素子直列回路 7 0 の第一端部 7 1 と、第一平滑コンデンサ 5 0 の第一端子 5 1 とを電氣的に接続するための電極である。

**【 0 0 5 5 】**

また、図 1 及び図 2 に示すように、下段側スイッチング素子 1 0 b の上面に形成された正極側主端子 1 2 ( 図 4 参照 ) と、下段側ダイオード素子 2 0 b の上面に形成されたカソード端子とを、素子間接続電極 P 3 に対して電氣的に接続するように、導電性の第二接続部材 6 2 が配置されている。すなわち、第二接続部材 6 2 は、素子間接続電極 P 3 と下段側スイッチング素子 1 0 b とを電氣的に接続する。具体的には、図 4 に示すように、第二接続部材 6 2 は、接合材料 9 3 を介して素子間接続電極 P 3 に上側から載るように配置された第一部分 6 2 a と、接合材料 9 3 を介して下段側スイッチング素子 1 0 b 及び下段側ダイオード素子 2 0 b に上側から載るように配置された第二部分 6 2 b とを有する。すな

わち、第一部分62aは、第二接続部材62における、素子間接続電極P3に直接又は接合部材を介して当接する部分である。また、第二部分62bは、第二接続部材62における、下段側スイッチング素子10bに直接又は接合部材を介して当接する部分であり、本実施形態では、下段側ダイオード素子20bに直接又は接合部材を介して当接する部分でもある。これにより、下段側スイッチング素子10bの正極側主端子12と、下段側ダイオード素子20bのカソード端子とが、素子間接続電極P3に対して電氣的に接続される。この結果、素子間接続電極P3を介して、上段側スイッチング素子10aの負極側主端子13及び上段側ダイオード素子20aのアノード端子が、下段側スイッチング素子10bの正極側主端子12及び下段側ダイオード素子20bのカソード端子に電氣的に接続される。このように、素子間接続電極P3は、2つのスイッチング素子10間（具体的には、上段側スイッチング素子10aと下段側スイッチング素子10bとの間）を電氣的に接続するための電極である。

10

**【0056】**

本実施形態では、図1、図4等に示すように、第一接続部材61及び第二接続部材62は、上面に平坦部分を有する。そして、図示は省略するが、この平坦部分の上側に、絶縁部材を介してヒートシンクが配置されている。この絶縁部材は、電氣的絶縁性及び熱伝導性の双方を備える。これにより、スイッチング素子10とヒートシンクとの間の電氣的絶縁性を確保しつつ、スイッチング素子10の熱を効率良く接続部材61、62を介してヒートシンクに伝達させることが可能となっている。このように、接続部材61、62は、

20

**【0057】**

制御用電極P4は、制御端子11に電氣的に接続される制御用の電極である。具体的には、制御用電極P4は、図5に示すように、制御端子11の下側に配置されて当該制御端子11に電氣的に接続された部分と、当該部分とは-Y方向側に分離された部分（分離部分）とを有し、これら2つの部分を電氣的に接続するようにゲート抵抗83が上側から載るように配置されている。また、図示は省略するが、上記分離部分にはフレキシブルプリント基板の接続端子が形成されており、制御端子11は当該フレキシブルプリント基板を介して、スイッチング制御信号（本例ではゲート駆動信号）を生成する制御ユニット（図示せず）に電氣的に接続されている。なお、フレキシブルプリント基板は、柔軟性があり

30

**【0058】**

また、放電抵抗用電極P5は、第一平滑コンデンサ50に電氣的に並列に接続される放電抵抗81（図7参照）を配置するための電極である。具体的には、図6に示すように、放電抵抗用電極P5は、互いにX方向に分離された2つの部分である、第一端子51に電氣的に接続された部分と、第二端子52に電氣的に接続された部分とを有する。そして、図1に示すように、これら2つの部分を電氣的に接続するように、放電抵抗81が上側から載るように配置されている。

**【0059】****3. その他の実施形態**

40

最後に、本発明に係るスイッチング素子ユニットの、その他の実施形態について説明する。なお、以下のそれぞれの実施形態で開示される構成は、矛盾が生じない限り、他の実施形態で開示される構成と組み合わせて適用することが可能である。

**【0060】**

(1) 上記の実施形態では、素子配置面S1が、誘電体部分53と同じ材料で形成された構成を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、素子配置面S1が、当該誘電体部分53とは別の材料で形成された構成とすることも可能である。また、上記の実施形態では、素子配置面S1に2つのスイッチング素子10が配置された構成を例として説明したが、素子配置面S1に配置されるスイッチング素子10の個数は適宜変更可能であり、奇数個（例えば1個）のスイッチング素子10が素子配置

50

面 S 1 に配置された構成とすることも可能である。

【 0 0 6 1 】

( 2 ) 上記の実施形態では、スイッチング素子 1 0 が有する第一対向配置面 S 2 に、制御端子 1 1 が形成されている構成を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、スイッチング素子 1 0 における第一対向配置面 S 2 以外の外面 ( 例えば上側の外面である上面 ) に制御端子 1 1 が形成された構成とすることも可能である。この場合、例えば、ワイヤ部材を介して制御端子 1 1 が制御用電極 P 4 に電氣的に接続される構成とすることができる。また、この場合、素子配置面 S 1 に、制御用電極 P 4 が形成されず、制御端子 1 1 が素子配置面 S 1 を介することなく、スイッチング制御信号 ( 本例ではゲート駆動信号 ) を生成する制御ユニット ( 図示せず ) に電氣的に接続される構成とすることも可能である。

10

【 0 0 6 2 】

( 3 ) 上記の実施形態では、スイッチング素子 1 0 に対して電氣的に並列に接続されるダイオード素子 2 0 が、当該スイッチング素子 1 0 に隣接して素子配置面 S 1 に配置される構成を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、素子配置面 S 1 の延在方向におけるダイオード素子 2 0 とスイッチング素子 1 0 との間に他の回路素子が配置された構成とすることも可能である。また、ダイオード素子 2 0 が素子配置面 S 1 以外の外面 ( 例えば第一平滑コンデンサ 5 0 の - Z 方向側の外面である下面 ) に配置される構成や、第一平滑コンデンサ 5 0 とは別の部材に配置される構成とすることも可能である。また、スイッチング素子 1 0 に対して電氣的に並列に接続されるダイオード素子 2 0 を備えない構成とすることも可能である。

20

【 0 0 6 3 】

( 4 ) 上記の実施形態では、素子配置面 S 1 に、スイッチング素子直列回路 7 0 を構成する 2 つのスイッチング素子 1 0 が配置された構成を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、例えば、インバータ回路 9 1 を構成する 4 個又は 6 個のスイッチング素子 1 0 が、素子配置面 S 1 に配置された構成とすることも可能である。6 個のスイッチング素子 1 0 が素子配置面 S 1 に配置される構成として、例えば、図 8 に示すように、1 つのスイッチング素子直列回路 7 0 を構成するユニット ( 上記実施形態における図 3 に示される部分 ) が、Y 方向に沿って 3 つ並べられた配置構成を採用することが可能である。なお、図 8 では煩雑さを避けるため、放電抵抗 8 1 やゲート抵抗 8 3 に関する部分については図示を省略している。このような構成では、上記実施形態において各レッグ ( 各スイッチング素子直列回路 7 0 ) に対して 1 つずつ設けられている合計 3 つの第一平滑コンデンサ 5 0 が、一体的に 1 つの第一平滑コンデンサ 5 0 ( 但し、容量は 3 倍 ) として形成されている構成とすることができる。

30

【 0 0 6 4 】

( 5 ) 上記の実施形態では、第一コンデンサ接続電極 P 1、第二コンデンサ接続電極 P 2、及び素子間接続電極 P 3 が、X 方向視で重複する部分を有するように形成されている構成を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、第一コンデンサ接続電極 P 1、第二コンデンサ接続電極 P 2、及び素子間接続電極 P 3 が、X 方向視で重複しない 2 つ又は 3 つの領域 ( Y 方向に互いに分離された領域 ) に分かれて配置された構成とすることも可能である。また、上記の実施形態では、素子間接続電極 P 3 が、素子配置面 S 1 の延在方向における第一コンデンサ接続電極 P 1 と第二コンデンサ接続電極 P 2 との間に配置された構成を例として説明したが、素子間接続電極 P 3 が、第一コンデンサ接続電極 P 1 又は第二コンデンサ接続電極 P 2 に対して Y 方向側或いは - Y 方向側に、Y 方向視で重複する部分を有するように配置された構成とすることも可能である。

40

【 0 0 6 5 】

( 6 ) 上記の実施形態では、インバータ回路 9 1 が直流電圧を三相の交流電圧に変換する直流交流変換回路とされ、インバータ回路 9 1 が 6 個のスイッチング素子 1 0 を備える構成を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、イ

50

ンバータ回路 9 1 が直流電圧を单相の交流電圧に変換する直流交流変換回路とされ、インバータ回路 9 1 が 4 個のスイッチング素子 1 0 を備える構成とすることもできる。この場合において、上記実施形態と同様、2 個のスイッチング素子 1 0 が素子配置面 S 1 に配置された構成とし、或いは、上記実施形態とは異なり、4 個のスイッチング素子 1 0 が素子配置面 S 1 に配置された構成とすることが可能である。

【 0 0 6 6 】

( 7 ) 上記の実施形態では、本発明に係るスイッチング素子ユニットを、回転電機 2 を制御するためのインバータ回路 9 1 ( 図 7 参照 ) に適用した場合を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、本発明に係るスイッチング素子ユニットを、昇圧回路 9 2 等の他の回路に適用することも可能である。昇圧回路 9 2 に適用する場合には、例えば、第二平滑コンデンサ 6 0 の外面に素子配置面を形成し、当該素子配置面に昇圧回路 9 2 を構成するスイッチング素子 1 0 が配置された構成とすることができる。詳細は省略するが、このような構成では、上記実施形態における素子配置面 S 1 が第二平滑コンデンサ 6 0 の上記素子配置面に置き換わる点を除いて、上記実施形態と同様に構成することができる。

10

【 0 0 6 7 】

( 8 ) 上記の実施形態では、回転電機 2 を駆動する回転電機駆動回路が、インバータ回路 9 1 に加えて昇圧回路 9 2 を備えた構成を例として説明した。しかし、本発明の実施形態はこれに限定されるものではなく、回転電機 2 を駆動する回転電機駆動回路が昇圧回路 9 2 を備えない構成とすることも可能である。

20

【 0 0 6 8 】

( 9 ) 上記の実施形態では、第一平滑コンデンサ 5 0 が、電極の間に介在する誘電体部分 5 3 がセラミック材料で形成されたセラミックコンデンサである構成を例として説明した。しかし、本発明の実施形態はこれに限定されない。すなわち、第一平滑コンデンサ 5 0 の誘電体部分 5 3 が、セラミック材料以外の材料 ( 例えば合成樹脂等 ) で構成されても良い。

【 0 0 6 9 】

( 1 0 ) その他の構成に関しても、本明細書において開示された実施形態は全ての点で例示であって、本発明の実施形態はこれに限定されない。すなわち、本願の特許請求の範囲に記載されていない構成に関しては、本発明の目的を逸脱しない範囲内で適宜変更することが可能である。

30

【 産業上の利用可能性 】

【 0 0 7 0 】

本発明は、スイッチング素子を備えたスイッチング素子ユニットに好適に利用することができる。

【 符号の説明 】

【 0 0 7 1 】

1 : スwitchング素子ユニット

1 0 : スwitchング素子

1 0 a : 上段側スイッチング素子 ( 第一スイッチング素子 )

1 0 b : 下段側スイッチング素子 ( 第二スイッチング素子 )

1 1 : 制御端子

2 0 : ダイオード素子

5 0 : 第一平滑コンデンサ ( 平滑コンデンサ )

5 1 : 第一端子

5 2 : 第二端子

5 3 : 誘電体部分

6 1 : 第一接続部材

6 1 a : 第一部分

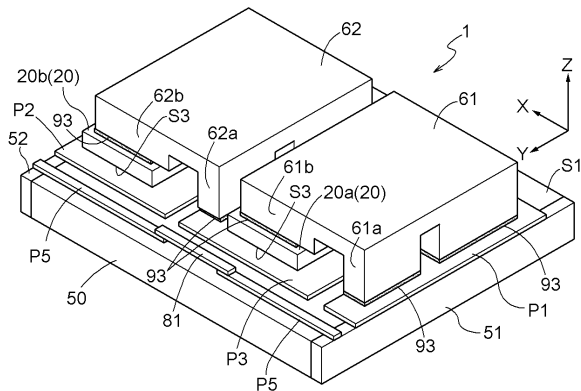
6 1 b : 第二部分

40

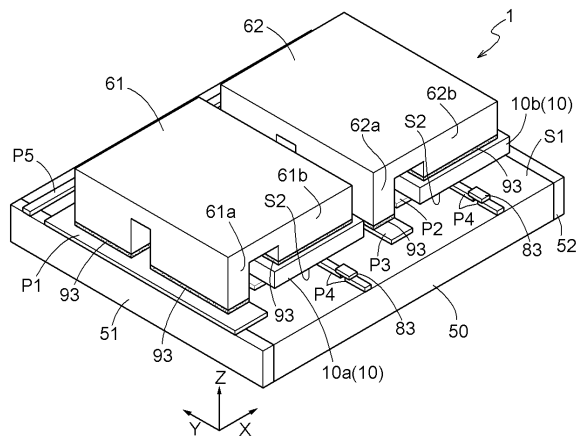
50

- 6 2 : 第二接続部材
- 6 2 a : 第一部分
- 6 2 b : 第二部分
- 7 0 : スイッチング素子直列回路
- 7 1 : 第一端部
- 7 2 : 第二端部
- 9 1 : インバータ回路 ( 直流交流変換回路 )
- P 1 : 第一コンデンサ接続電極
- P 2 : 第二コンデンサ接続電極
- P 3 : 素子間接続電極
- P 4 : 制御用電極
- S 1 : 素子配置面
- S 2 : 第一対向配置面
- S 3 : 第二対向配置面

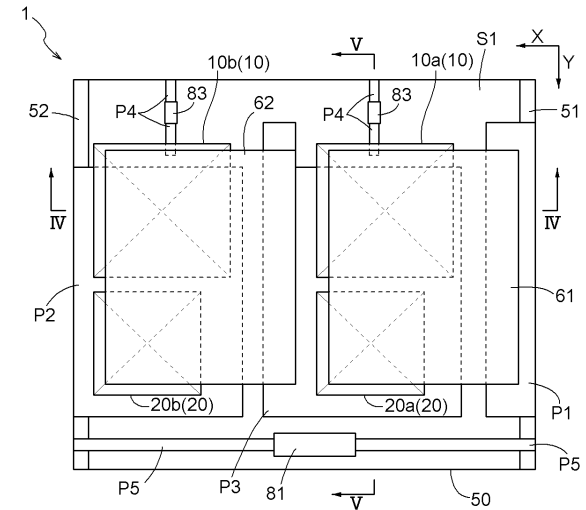
【 図 1 】



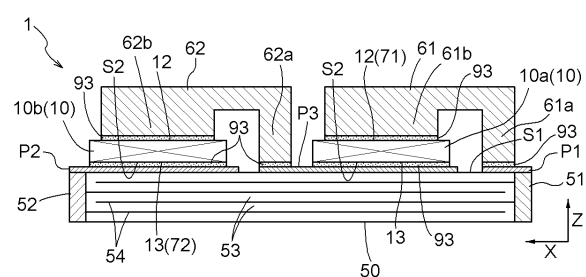
【 図 2 】



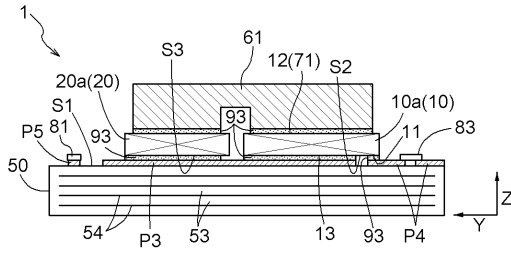
【 図 3 】



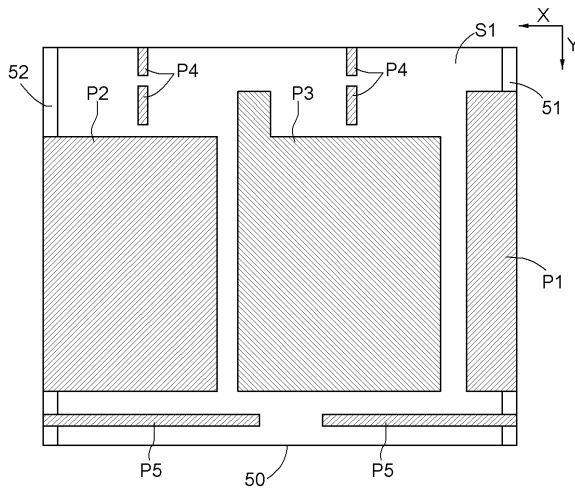
【 図 4 】



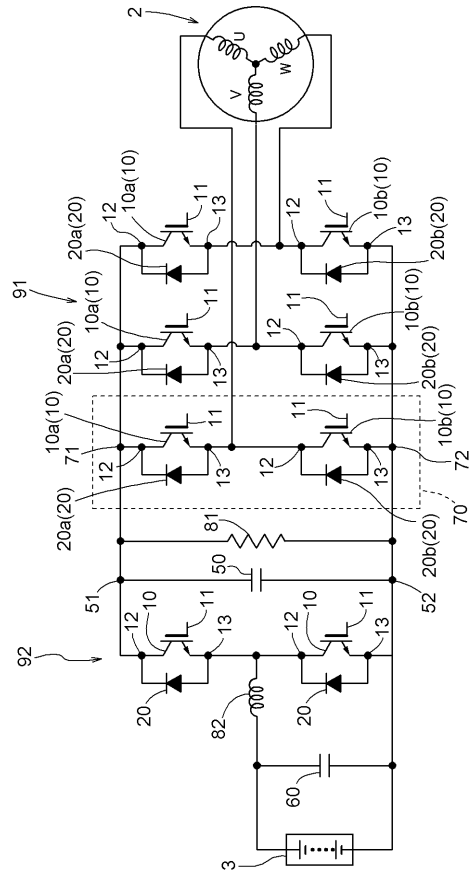
【図 5】



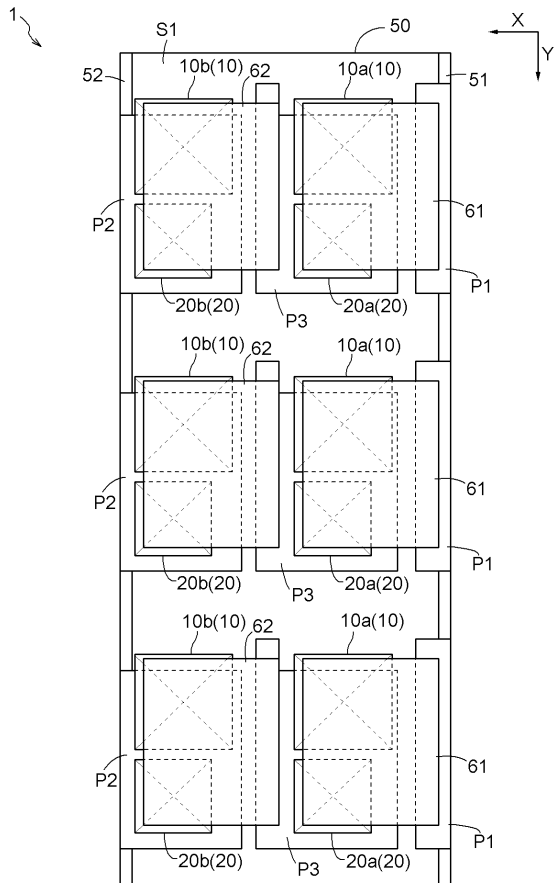
【図 6】



【図 7】



【図 8】



---

フロントページの続き

- (56)参考文献 特開2009-100514(JP,A)  
特開2002-176128(JP,A)  
特開2006-190972(JP,A)  
特開2005-072147(JP,A)  
特開昭59-061917(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L25/00-25/07  
25/10-25/11  
25/16-25/18  
H02M 7/48