



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2021년11월08일
(11) 등록번호 10-2322277
(24) 등록일자 2021년11월01일

(51) 국제특허분류(Int. Cl.)
H05B 47/16 (2020.01) F21S 45/10 (2018.01)
F21W 103/00 (2018.01) H05B 45/20 (2020.01)
H05B 45/37 (2020.01) F21Y 101/00 (2016.01)
(52) CPC특허분류
H05B 47/16 (2020.01)
F21S 45/10 (2018.01)
(21) 출원번호 10-2015-0080802
(22) 출원일자 2015년06월08일
심사청구일자 2020년06월02일
(65) 공개번호 10-2016-0144239
(43) 공개일자 2016년12월16일
(56) 선행기술조사문헌
KR1020080002852 A*
JP2007523587 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
주식회사 엘엑스세미콘
대전광역시 유성구 테크노2로 222 (탑림동)
(72) 발명자
김해봉
대전광역시 유성구 전민로30번길 28, 202호 (전민동)
구만원
대전광역시 유성구 테크노2로 222
(74) 대리인
(뒷면에 계속)
이철희

전체 청구항 수 : 총 13 항

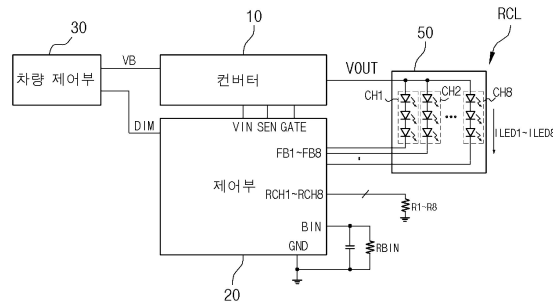
심사관 : 김재경

(54) 발명의 명칭 전원 구동 회로 및 이를 포함하는 조명 장치

(57) 요약

본 발명은 전원 구동 장치 및 이를 포함하는 조명 장치를 개시한다. 상기 전원 구동 장치는 제어전류를 생성하는 제어전류 생성 회로; 및 상기 제어전류를 수신하고, PWM신호에 대응하여 상기 제어전류의 전류패스를 형성하여 제어신호를 생성하며, 상기 제어신호를 이용하여 파워 스위치를 구동하는 게이트 구동부;를 포함한다.

대표도



(52) CPC특허분류

H05B 45/20 (2020.01)
H05B 45/37 (2020.01)
F21W 2103/00 (2021.08)
F21Y 2101/00 (2021.08)
Y02B 20/30 (2020.08)

(72) 발명자

이주현

대전광역시 유성구 관들1길 45, 301호

김성환

경상남도 양산시 양주로 97, 107동 2101호 (남부동, 양산신도시쌍용아파트)

유순건

충청북도 청주시 흥덕구 가로수로1379번길 83, A동 1210호 (북대동, 덕성아파트)

하주완

경기도 부천시 원미구 장말로 136, 1906동 2104호 (상동, 꿈동산아파트)

홍주표

대전광역시 서구 도안동 도안북로 125번길 13블럭 금성백조 예미지 105동 101호

정병호

대전광역시 유성구 관들5길 77-25, 202호 (관평동)

이세원

대전광역시 유성구 유성대로 1741, 111동 1201호 (전민동, 세종아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호	10041042
부처명	산업통상자원부
과제관리(전문)기관명	산업기술평가관리원
연구사업명	시스템반도체 상용화기술개발사업
연구과제명	국제 안전기준을 만족하는 자동차 제동장치용 기능 통합 SoC 개발
기 여 율	1/1
과제수행기관명	(주)실리콘웍스
연구기간	2011.12.01 ~ 2016.09.30

명세서

청구범위

청구항 1

제어전류를 생성하는 제어전류 생성 회로; 및

상기 제어전류를 제공받고, PWM신호에 대응하여 상기 제어전류를 갖는 제어신호를 생성하며, 상기 제어신호를 이용하여 파워 스위치를 구동하는 게이트 구동부;

를 포함하고,

상기 제어신호는 상승 구간 및 하강 구간 각각에 플랫 구간을 포함하고, 상기 플랫 구간은 상기 제어전류의 크기에 대응하는, 전원 구동 회로.

청구항 2

제 1 항에 있어서, 상기 제어신호는

상기 제어전류의 크기에 대응하여 상승 및 하강 시간이 설정되는 전원 구동 회로.

청구항 3

제 1 항에 있어서, 상기 제어전류 생성 회로는

전류를 생성하는 전류생성부; 및

상기 전류생성부와 전류미러 구조를 갖고, 상기 전류를 이용하여 상기 제어전류를 생성하며, 상기 제어전류를 상기 게이트 구동부에 제공하는 전류조절부;

를 포함하는 전원 구동 회로.

청구항 4

제 3 항에 있어서, 상기 전류생성부는

내부 또는 외부의 가변저항을 통해 상기 전류를 생성하고, 상기 전류는 상기 파워 스위치의 크기에 대응하여 값이 설정되는 전원 구동 회로.

청구항 5

제 1 항에 있어서, 상기 게이트 구동부는

상기 PWM신호에 대응하여 풀업 및 풀다운 구동하고, 상기 풀업 및 상기 풀다운 구동에 대응하여 제1전류패스 및 제2전류패스를 형성하며, 상기 제1전류패스 및 상기 제2전류패스에 의한 제1제어전류 및 제2제어전류를 상기 파워 스위치에 제공하는 전원 구동 회로.

청구항 6

제 5 항에 있어서, 상기 게이트 구동부는

상기 제1제어전류를 통해서 상기 파워 스위치의 드레인 전압이 그라운드 전압으로 떨어지는 시간을 조절하고, 상기 제2제어전류를 통해서 상기 파워 스위치의 그라운드 전압이 내부전압으로 올라가는 시간을 조절하는 전원 구동 회로.

청구항 7

엘이디 모듈;

상기 엘이디 모듈에 제공되는 출력전압을 레귤레이션하는 컨버터; 및

PWM신호에 대응하여 제어전류를 갖는 제어신호를 생성하며, 상기 제어신호를 통해서 상기 컨버터를 제어하는 제어부;

를 포함하고,

상기 제어신호는 상승 구간 및 하강 구간 각각에 플랫 구간을 포함하고, 상기 플랫 구간은 상기 제어전류의 크기에 대응하는, 조명 장치.

청구항 8

제 7 항에 있어서, 상기 제어부는

전류를 생성하고, 상기 전류를 이용하여 상기 제어전류를 생성하도록 설정된 조명 장치.

청구항 9

제 8 항에 있어서,

상기 제어신호는 상기 제어전류의 크기에 대응하여 상승 및 하강 시간이 설정되는 조명 장치.

청구항 10

제 7 항에 있어서, 상기 제어부는

전류를 생성하는 전류생성부;

상기 전류생성부와 전류미러 구조를 갖고, 상기 전류를 이용하여 상기 제어전류를 생성 및 제공하는 전류조절부; 및

상기 제어전류를 제공받고, 상기 PWM신호에 대응하여 상기 제어전류에 의해 상승 및 하강 시간이 설정되는 상기 제어신호를 생성하며, 상기 컨버터의 파워 스위치를 구동하는 게이트 구동부;

를 포함하는 조명 장치.

청구항 11

전류를 생성하는 전류생성부;

상기 전류생성부와 전류미러 구조를 갖고, 상기 전류를 이용하여 제1제어전류 및 제2제어전류를 생성하며, 상기 제1제어전류 및 상기 제2제어전류를 제공하는 전류 조절부; 및

상기 제1제어전류 및 상기 제2제어전류를 제공받고, PWM신호에 대응하여 풀업 및 풀다운 구동하며, 상기 풀업 및 풀다운 구동에 대응하여 제1전류패스 및 제2전류패스를 형성하여 상기 제1제어전류 및 상기 제2제어전류를 파워 스위치에 제공하고, 상기 제1제어전류 및 상기 제2제어전류에 대응하는 제어 신호를 생성하는 게이트 구동부

를 포함하고,

상기 제어 신호는 상승 구간 및 하강 구간을 포함하고,

상기 상승 구간은 상기 제1제어전류의 크기에 대응하는 제1 플랫 구간을 포함하고, 상기 하강 구간은 상기 제2제어 전류의 크기에 대응하는 제2 플랫 구간을 포함하는, 전원 구동 회로.

청구항 12

제 11 항에 있어서, 상기 게이트 구동부는

상기 제1전류패스가 형성되면 상기 제1제어전류에 의해 상승하는 제어신호를 생성하고, 상기 제2전류패스가 형성되면 상기 제2제어전류에 의해 하강하는 상기 제어신호를 생성하며, 상기 제어신호를 이용하여 상기 파워 스위치를 구동하는 전원 구동 회로.

청구항 13

제 12 항에 있어서,

상기 제어신호의 상승 및 하강 시간은 상기 제1제어전류 및 상기 제2제어전류의 크기에 대응하여 설정되는 전원 구동 회로.

발명의 설명

기술 분야

[0001] 본 발명은 전원 구동 회로에 관한 것으로, 더 상세하게는 EMI(Electro Magnetic Interference)를 줄일 수 있는 전원 구동 회로 및 이를 포함하는 조명 장치에 관한 것이다.

배경 기술

[0002] 일반적으로 전원 구동 회로는 파워 스위치의 스위칭 동작으로 부하에 공급되는 전원을 레귤레이션한다. 일례로, 엘이디(LED)를 광원으로 이용하는 조명 장치는 컨버터를 포함하고, 전원 구동 회로는 PWM(Pulse Width Modulation) 신호에 대응하여 컨버터의 파워 스위치를 구동한다.

[0003] 한편, 자동차는 다양한 용도의 조명 장치를 구비하고 있으며, 차량의 양측 후방에 설치되는 리어 콤비네이션 램프가 조명 장치에 포함될 수 있다.

[0004] 리어 콤비네이션 램프는 방향지시램프, 제동램프, 테일램프, 후진램프 등을 포함하며 후방에서 뒤따르는 타 차량의 운전자에게 자기 차량의 주행의사 및 주행상태를 알리기 위한 수단으로 사용된다.

[0005] 최근, 고휘도 엘이디(LED:Light Emitted Diode)의 급속한 발전으로 엘이디를 채용한 리어 콤비네이션 램프 및 헤드 램프가 개발되고 있다. 엘이디를 광원으로 채용하는 리어 콤비네이션 램프는 디자인이 다변화되고 있고, 사용하는 엘이디 개수도 많아지고 있는 추세이다.

[0006] 한편, 조명 장치의 엘이디 채널은 컨버터로부터 출력전압을 제공받는다. 컨버터는 PWM(Pulse Width Modulation)신호에 대응하여 반복적으로 스위칭하는 파워 스위치를 포함하고, 파워 스위치의 스위칭 동작으로 출력전압을 엘이디 채널에 제공한다.

[0007] 그런데, 파워 스위치의 반복적인 스위칭은 급격한 전압 변화를 수반하기 때문에 EMI(Electro Magnetic Interference)를 발생하는 주요 원인으로 작용할 수 있다. 따라서, 조명 장치 및 차량의 리어 콤비네이션 램프에 엘이디 채널을 채용하기 위해서는 반복적인 스위칭에 의한 EMI를 줄일 수 있는 기술이 절실히 요구되고 있다.

발명의 내용

해결하려는 과제

[0008] 본 발명이 해결하고자 하는 기술적 과제는 컨버터의 파워 스위치 구동을 위한 제어신호(GATE)의 상승 및 하강 시간을 제어함으로써 EMI(Electro Magnetic Interference)를 줄일 수 있는 전원 구동 회로 및 이를 포함하는 조명 장치를 제공하는데 그 목적이 있다.

[0009] 본 발명이 해결하고자 하는 다른 기술적 과제는 제어전류를 통해서 제어신호(GAET)의 상승 및 하강 시간을 조절하여 스위칭 시간을 정확히 제어할 수 있는 전원 구동 회로 및 이를 포함하는 조명 장치를 제공하는데 그 목적이 있다.

과제의 해결 수단

[0010] 본 발명의 전원 구동 회로는, 제어전류를 생성하는 제어전류 생성 회로; 및 상기 제어전류를 수신하고, PWM신호에 대응하여 상기 제어전류의 전류패스를 형성하여 제어신호를 생성하며, 상기 제어신호를 이용하여 파워 스위치를 구동하는 게이트 구동부;를 포함한다.

[0011] 본 발명의 조명 장치는, 엘이디 모듈; 상기 엘이디 모듈에 제공되는 출력전압을 레귤레이션하는 컨버터; 및 PWM 신호에 대응하여 제어전류의 전류패스를 형성하여 제어신호를 생성하며, 상기 제어신호를 통해서 상기 컨버터를 제어하는 제어부;를 포함한다.

[0012] 본 발명의 전원 구동 회로는, 전류를 생성하는 전류생성부; 상기 전류생성부와 전류미러 구조를 갖고, 상기 전류를 이용하여 상기 제1제어전류 및 상기 제2제어전류를 생성하며, 상기 제1제어전류 및 상기 제2제어전류를 제

공하는 전류 조절부; 및 상기 제1제어전류 및 상기 제2제어전류를 제공받고, PWM신호에 대응하여 풀업 및 풀다운 구동하며, 상기 풀업 및 풀다운 구동에 대응하여 제1전류패스 및 제2전류패스를 형성하여 상기 제1제어전류 및 상기 제2제어전류를 파워 스위치에 제공하는 게이트 구동부;를 포함한다.

발명의 효과

[0013] 본 발명은 PWM신호에 대응하여 일정한 제어전류를 갖는 제어신호를 생성하고, 제어신호를 통해서 컨버터의 출력 전압 레귤레이션을 제어하므로 파워 스위치의 반복적인 스위칭에 의해 발생할 수 있는 EMI(Electro Magnetic Interference)를 줄일 수 있다.

[0014] 본 발명은 제어전류를 통해서 제어신호의 상승 및 하강 시간 조절이 가능하므로 게이트 구동부의 출력 임피던스 편차와 무관하게 파워 스위치의 스위칭 시간을 정확히 제어할 수 있다. 따라서 본 발명은 파워 스위치의 스위칭에 의해 발생하는 EMI 특성을 개선할 수 있다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 조명 장치의 실시예를 설명하기 위한 도면이다.

도 2는 도 1의 제어부에 구비된 전원 구동 회로의 실시예를 설명하기 회로도이다.

도 3은 도 2의 동작 과정을 설명하기 위한 타이밍도이다.

발명을 실시하기 위한 구체적인 내용

[0016] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명한다. 본 명세서 및 특허청구범위에 사용된 용어는 통상적이거나 사전적 의미로 한정되어 해석되지 아니하며, 본 발명의 기술적 사항에 부합하는 의미와 개념으로 해석되어야 한다.

[0017] 본 명세서에 기재된 실시예와 도면에 도시된 구성은 본 발명의 바람직한 실시예이며, 본 발명의 기술적 사상을 모두 대변하는 것이 아니므로, 본 출원 시점에서 이들을 대체할 수 있는 다양한 균등물과 변형예들이 있을 수 있다.

[0018] 도 1은 본 발명의 조명 장치의 실시예를 설명하기 위한 도면이다. 본 실시예는 엘이디 채널을 갖는 조명 장치에 적용할 수 있고, 도 1의 실시예는 차량의 조명 장치 중 리어 콤비네이션 램프(RCL)에 적용된 것을 나타낸다.

[0019] 도 1을 참고하면, 본 실시예는 리어 콤비네이션 램프(RCL), 컨버터(10), 및 제어부(20)를 포함한다.

[0020] 리어 콤비네이션 램프(RCL)는 복수개의 엘이디 채널을 갖는 하나의 엘이디 모듈(50)을 포함한다. 엘이디 모듈(50) 내의 복수개의 엘이디 채널은 병렬로 구성될 수 있다. 도 1의 실시예는 하나의 제어부(20)가 엘이디 모듈(50)의 제1 내지 제8채널(CH1~CH8)의 엘이디를 구동하는 것을 예시하고 있다.

[0021] 차량 제어부(30) 방향지시신호, 급제동신호, 제동신호, 테일신호 중 적어도 어느 하나에 대응하여 배터리 전압(VB)이 컨버터(10)에 전달되도록 제어하고, 급제동신호 또는 제동신호에 대응하여 딤신호(DIM)를 제어부(20)에 전달한다.

[0022] 컨버터(10)는 차량 제어부(30)로부터 공급되는 배터리 전압(VB)을 이용하여 출력전압(VOUT)을 생성하고, 출력전압(VOUT)을 엘이디 모듈(50)에 공급한다. 일례로, 컨버터(10)는 벡 컨버터가 이용될 수 있다.

[0023] 제어부(20)는 차량의 배터리로부터 내부전압(VIN)이 공급되면 딤신호(DIM)의 로직 상태에 대응하여 미리 설정된 값을 통해서 엘이디 모듈(50)의 제1 내지 제8채널(CH1~CH8)을 점등 또는 점멸시킨다.

[0024] 이러한 제어부(20)는 제1 내지 제8채널(CH1~CH8)의 피드백 전압단(FB1~FB8)과 채널저항단(RCH1~RCH8) 사이에 전류경로를 형성하거나 차단하는 스위칭부를 포함하여 구성할 수 있다. 이러한 스위칭부는 채널 구동부(GD)의 구동신호(VGD)에 대응하여 피드백 전압단(FB1~FB8)과 채널저항단(RCH1~RCH8) 사이에 전류경로를 형성한다. 스위칭부는 채널 스위치(FET)들이 이용될 수 있다.

[0025] 도 1에 도시된 VIN은 제어부(20)의 동작을 위한 내부전압이고, SEN은 컨버터(10)에 흐르는 전류를 센싱한 센싱 전압이며, GATE는 출력전압(VOUT)의 레귤레이션을 위한 제어신호이다.

[0026] 본 발명은 PWM(Pulse Width Modulation)신호의 라이징(Rising) 및 폴링(Falling) 시점에 컨버터(10)에 구비된 파워 스위치(FET_P)의 드레인 전압이 그라운드 전압으로 떨어지는 시간과 그라운드 전압에서 내부전압(VIN)으로

올라가는 시간을 조절하여 EMI(Electro Magnetic Interference)를 줄일 수 있는 전원 구동 회로 및 이를 포함하는 조명 장치를 제공하고자 한다.

- [0027] 도 2는 도 1의 제어부(20)에 구비된 전원 구동 회로의 실시예를 설명하기 회로도이다. 도 2를 참고하면, 본 실시예는 제어전류 생성 회로 및 게이트 구동부(205)를 포함한다. 제어전류 생성 회로는 전류생성부(203) 및 전류조절부(204)를 포함한다.
- [0028] 전류생성부(203)는 내부 또는 외부의 저항을 통해 전류를 생성한다. 전류생성부(203)는 가변저항을 포함할 수 있으며, 전류의 크기는 파워 스위치(FET_P)의 크기에 대응하여 설정될 수 있다.
- [0029] 전류조절부(204)는 전류생성부(203)와 전류 미러(Current Mirror) 구조를 갖는다. 전류조절부(204)는 전류생성부(203)의 전류를 이용하여 제어전류(I1, I2)를 생성한다. 게이트 구동부(205)의 풀업 및 풀다운 구동에 대응하여 제어전류(I1, I2)의 전류패스가 형성된다. 일례로, 제어전류(I1)의 전류패스는 게이트 구동부(205)가 풀업 구동할 때 형성되고, 제어전류(I2)의 전류패스는 게이트 구동부(205)가 풀다운 구동할 때 형성된다. 제어전류(I1, I2)의 크기는 파워 스위치(FET_P)의 크기에 대응하여 설정될 수 있다.
- [0030] 상기와 같이 구성된 제어전류 생성 회로는 PWM신호의 라이징(Rising) 시점에 제어전류(I1)를 게이트 구동부(205)의 풀업 구동부(PMOS)에 제공하고, PWM신호의 폴링(Falling) 시점에 제어전류(I2)를 게이트 구동부(205)의 풀다운 구동부(NMOS)에 제공한다. 여기서, 제어신호(GATE)의 상승 및 하강 시간은 제어전류(I1, I2)의 크기에 대응하여 설정될 수 있다.
- [0031] 게이트 구동부(205)는 PWM신호에 대응하여 제어신호(GATE)를 파워 스위치(FET_P)에 제공한다. 게이트 구동부(205)는 PWM신호에 대응하여 딜레이(Delay) 등에 의해 신호를 중첩되지 않도록 출력하는 신호중첩 방지회로(Non-Overlap Circuit)(NOC1, NOC2)를 포함하고, 신호중첩 방지회로(NOC1, NOC2)의 신호에 대응하여 제어신호(GATE)를 풀업 및 풀다운 구동하는 풀업 구동부(PMOS)와 풀다운 구동부(NMOS)를 포함한다. 풀업 구동부(PMOS)가 풀업 구동시 제어전류(I1)에 의해 제어신호(GATE)가 도 3에 도시한 바와 같이 플랫(Flat) 구간을 갖고 상승하고, 풀다운 구동부(NMOS)가 풀다운 구동시 제어전류(I2)에 의해 제어신호(GATE)가 플랫 구간을 갖고 하강한다.
- [0032] 제어신호(GATE)의 상승 및 하강 시간은 제어전류(I1, I2)의 크기에 대응하여 조절될 수 있다. 일례로, 제어신호(GATE)는 PWM신호의 라이징 시점에 제어전류(I1)에 의해 설정된 슬로프를 갖고 상승하다가 게이트-드레인 사이의 캐패시터(Cgd)가 방전되는 동안 플랫 구간을 갖는다. 캐패시터(Cgd)의 방전이 완료되면 제어신호(GATE)는 다시 제어전류(I1)에 의해 설정된 슬로프를 갖고 상승한다. 파워 스위치(FET_P)의 턴온에 의해 제어전류(I1)의 전류패스가 차단되면 제어신호(GATE)는 상승을 멈춘다.
- [0033] 그리고, 제어신호(GATE)는 PWM신호의 폴링 시점에 제어전류(I2)에 의해 설정된 슬로프를 갖고 하강하다가 게이트-드레인 사이의 캐패시터(Cgd)가 충전되는 동안 플랫 구간을 갖는다. 캐패시터(Cgd)의 충전이 완료되면 제어신호(GATE)는 제어전류(I2)에 의해 설정된 슬로프를 갖고 다시 하강한다. 파워 스위치(FET_P)의 턴오프에 의해 제어전류(I2)의 전류패스가 차단되면 제어신호(GATE)는 하강을 멈춘다.
- [0034] 이와 같이 본 발명은 제어전류(I1, I2)를 이용하여 제어신호(GATE)의 상승 및 하강 시간을 목표한 시간으로 정확히 설정할 수 있다.
- [0035] 본 발명은 PWM신호의 천이 시점에 제어전류(I1, I2)에 의해 제어신호(GATE)의 상승 및 하강 시간을 조절함으로써 파워 스위치(FET_P)의 드레인 전압이 그라운드전압으로 내려가는 시간과 그라운드 전압이 내부전압으로 올라가는 시간을 조절할 수 있다. 파워 스위치(FET_P)의 드레인-소스 전압이 바뀌는 시간을 조절함으로써 파워 스위치(FET_P)의 반복적인 스위칭에 의해 발생할 수 있는 EMI를 줄일 수 있다.
- [0036] 도 2 및 도 3를 참고하여 상기와 같이 구성된 본 실시예의 동작을 설명하면 다음과 같다.
- [0037] 먼저 PWM신호의 라이징(Rising) 시점의 동작을 설명하면 다음과 같다.
- [0038] 도 2 및 도 3을 참고하면, 게이트 구동부(205)는 PWM신호가 라이징시 풀업 구동부(PMOS)가 턴온되고, 풀업 구동부(PMOS)의 턴온에 의해 제어전류(I1)의 전류패스가 형성된다. 제어전류(I1)의 전류패스에 의해 파워 스위치에(FET_P)의 게이트-소스 사이의 캐패시터(Cgs)가 충전되고, 캐패시터(Cgs)의 충전에 의해 제어신호(GATE)는 슬로프(Slope)를 갖고 상승한다.
- [0039] 제어신호(GATE)가 일정 레벨에 도달하면 파워 스위치에(FET_P)는 턴온되기 시작하고, 파워 스위치에(FET_P)의

턴온에 의해 파워 스위치(FET_P)의 게이트-드레인 사이의 캐패시터(Cgd)가 방전되기 시작하며, 캐패시터(Cgd)의 방전에 의해 제어신호(GATE)는 상승하지 않고 플랫(Flat) 구간을 갖는다. 캐패시터(Cgd)의 방전이 완료되면 제어신호(GATE)는 다시 슬로프를 갖고 상승하고, 제어신호(GATE)가 일정 레벨에 도달하면 파워 스위치에(FET_P)가 턴온되어 제어전류(I1)의 전류패스는 차단된다. 일례로, 제어신호(GATE)가 하프 전원전압(VDD)에 도달할 때 파워 스위치(FET_P)의 턴온에 의해 캐패시터(Cgd)가 방전되기 시작하며, 제어신호(GATE)가 전원전압(VDD)에 도달할 때 파워 스위치(FET_P)의 턴온에 의해 제어전류(I1)의 전류패스가 차단된다.

[0040] 이와 같이 제어신호(GATE)는 PWM신호의 라이징 시점에 슬로프를 갖고 상승하다가 게이트-드레인 사이의 캐패시터(Cgd)가 방전되는 동안 플랫 구간을 갖는다. 그리고, 캐패시터(Cgd)의 방전이 완료되면 제어신호(GATE)는 다시 슬로프를 갖고 상승한다. 그리고, 파워 스위치에(FET_P)의 턴온에 의해 제어전류(I1)의 전류패스가 차단되면 제어신호(GATE)는 상승을 멈춘다.

[0041] 다음으로, PWM신호의 폴링(Falling) 시점의 동작을 설명하면 다음과 같다.

[0042] 도 2 및 도 3을 참고하면, 게이트 구동부(205)는 PWM신호가 폴링 시점에 플다운 구동부(NMOS)가 턴온되고, 플다운 구동부(NMOS)의 턴온에 의해 제어전류(I2)의 전류패스가 형성된다. 제어전류(I2)의 전류패스에 의해 파워 스위치에(FET_P)의 게이트-소스 사이의 캐패시터(Cgs)가 방전되고, 캐패시터(Cgs)의 방전에 의해 제어신호(GATE)는 슬로프를 갖고 하강한다.

[0043] 제어신호(GATE)가 일정 레벨에 도달하면 파워 스위치에(FET_P)가 턴오프되기 시작하고, 파워 스위치에(FET_P)의 턴오프에 의해 파워 스위치(FET_P)의 게이트-드레인 사이의 캐패시터(Cgd)는 충전되기 시작하며 캐패시터(Cgd)의 충전에 의해 제어신호(GATE)는 하강하지 않고 플랫(Flat) 구간을 갖는다. 캐패시터(Cgd)의 충전이 완료되면 제어전류(I2)에 의해 제어신호(GATE)는 다시 슬로프를 갖고 하강하고, 제어신호(GATE)가 일정 레벨에 도달하면 파워 스위치에(FET_P)는 완전 턴오프되어 제어전류(I2)의 전류패스가 차단된다. 일례로, 제어신호(GATE)가 하프 전원전압(VDD)에 도달할 때 파워 스위치(FET_P)의 턴오프에 의해 캐패시터(Cgd)가 충전되기 시작하며, 제어신호(GATE)가 접지전압(GND)에 도달할 때 파워 스위치(FET_P)의 턴오프에 의해 제어전류(I2)의 전류패스가 차단된다.

[0044] 이와 같이 제어신호(GATE)는 PWM신호의 폴링시 슬로프를 갖고 하강하다가 게이트-드레인 사이의 캐패시터(Cgd)가 충전되는 동안 플랫 구간을 갖는다. 그리고, 캐패시터(Cgd)의 충전이 완료되면 제어신호(GATE)는 슬로프를 갖고 다시 하강한다. 그리고, 파워 스위치에(FET_P)의 턴오프에 의해 제어전류(I2)의 전류패스가 차단되면 제어신호(GATE)는 하강을 멈춘다.

[0045] 이와 같이 본 발명은 PWM신호의 천이 시점에 제어신호(GATE)의 상승 및 하강 시간을 조절함으로써 파워 스위치(FET_P)의 드레인 전압이 그라운드전압으로 내려가는 시간과 그라운드 전압이 내부전압(VIN)으로 올라가는 시간을 조절할 수 있다.

[0046] 본 발명은 파워 스위치(FET_P)의 드레인-소스 전압이 바뀌는 시간을 조절함으로써 파워 스위치(FET_P)의 반복적인 스위칭에 의해 발생할 수 있는 EMI(Electro Magnetic Interference)를 줄일 수 있다.

[0047] 본 발명은 제어전류를 통해서 제어신호(GATE)의 상승 및 하강 시간 조절이 가능하므로 게이트 구동부의 출력 임피던스 편차와 무관하게 스위칭 시간을 정확히 제어할 수 있다. 따라서 본 발명은 파워 스위치(FET_P)의 스위칭에 의해 발생하는 EMI 특성을 개선할 수 있다.

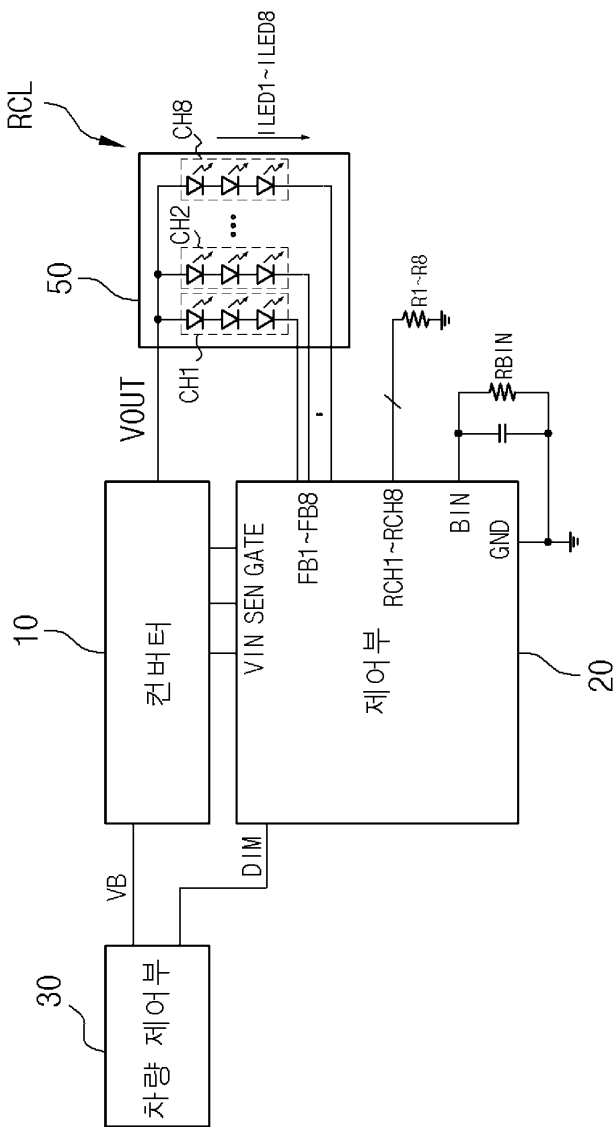
부호의 설명

[0048]

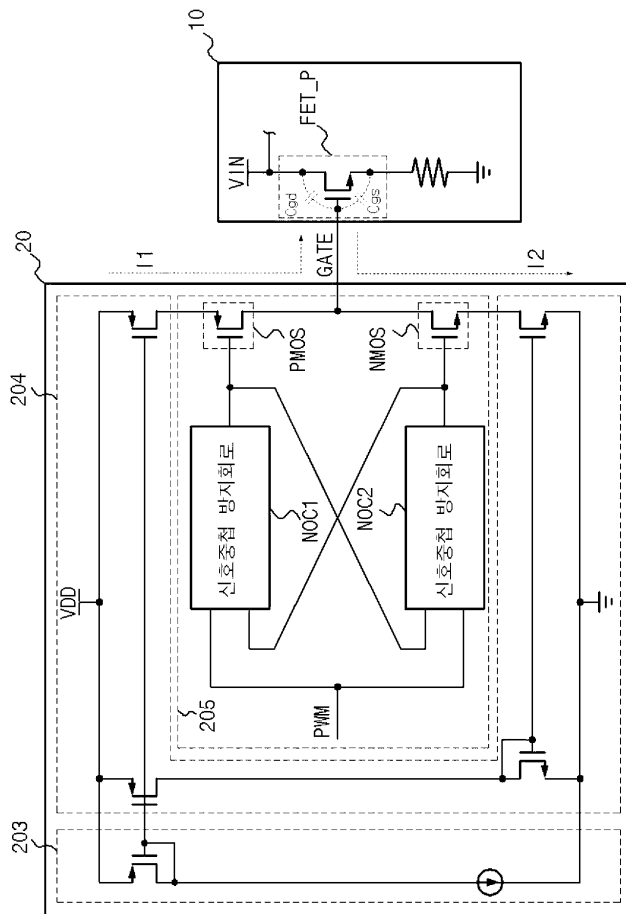
10 : 컨버터	20 : 제어부
30 : 차량 제어부	RCL : 리어 콤비네이션 램프
50 : 엘이디 모듈	GD : 채널 구동부
FET : 채널 스위치	

도면

도면1



도면2



도면3

