



(12) 发明专利申请

(10) 申请公布号 CN 102001616 A

(43) 申请公布日 2011.04.06

(21) 申请号 201010271089.7

(22) 申请日 2010.08.31

(30) 优先权数据

61/238,440 2009.08.31 US

(71) 申请人 上海丽恒光微电子科技有限公司

地址 201203 上海市张江高科技园区龙东大道 3000 号 5 号楼 501B 室

(72) 发明人 河·H·黄

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 臧建明

(51) Int. Cl.

B81C 1/00 (2006.01)

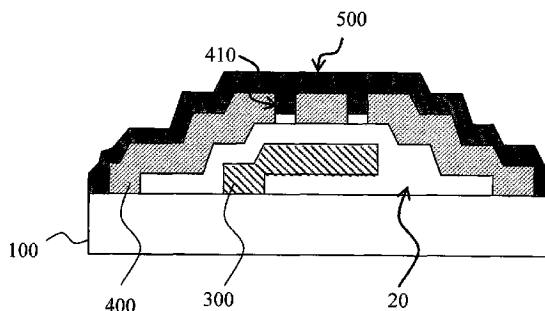
权利要求书 2 页 说明书 4 页 附图 3 页

(54) 发明名称

装配和封装微型机电系统装置的方法

(57) 摘要

本发明公开一种装配和封装 MEMS 装置的方法，其使用至少两个碳膜作为双牺牲层夹持 MEMS 结构膜，该 MEMS 结构膜锚定于衬底并被含有多个透膜牺牲释放孔的封装膜覆盖。穿过透膜牺牲释放孔通过等离子体增强氧或氮灰化法选择地去除该双牺牲碳膜，用于释放位于在封装膜和衬底之间形成的腔部内的 MEMS 结构膜。然后，通过以物理蒸发淀积工艺或化学蒸发淀积工艺或其结合，密封优选有较大粗糙度系数的透膜牺牲释放孔。



1. 一种将悬置微型结构装配和封装入衬底的方法,至少包括:
将第一牺牲碳膜淀积于所述衬底;
光刻地图案化所述第一牺牲碳膜;
淀积结构膜;
光刻地图案化所述结构膜,并局部地外露所述第一牺牲碳膜;
淀积第二牺牲碳膜;
光刻地图案化所述第二牺牲碳膜;
淀积覆盖所述第二牺牲碳膜、所述结构膜以及所述第一牺牲碳膜的封装膜;
光刻地图案化所述封装膜以形成多个透膜牺牲释放孔;
通过在反应器腔室中使用选择性气体刻蚀工艺,选择地去除所述第一牺牲碳膜和所述第二牺牲碳膜,使得将所述结构膜悬置于所述衬底之上的腔部中;以及
淀积孔密封膜,以便密封所述透膜牺牲释放孔。
2. 根据权利要求1所述的方法,其特征在于:所述选择性气体蚀刻工艺在所述反应器腔室中使用氧,该反应器腔室含有由等离子体源功率产生的等离子体。
3. 根据权利要求1所述的方法,其特征在于:所述选择性气体蚀刻工艺在所述反应器腔室中使用氮,该反应器腔室含有由等离子体源功率产生的等离子体。
4. 根据权利要求1所述的方法,其特征在于:通过以下步骤淀积所述第一牺牲碳膜和所述第二牺牲碳膜:
将所述衬底放置于反应器腔室内;
将含碳处理气体引入所述腔室,再引入增强所述第一牺牲碳膜和所述第二牺牲碳膜的热性能的层增强辅助气体;
通过将等离子体源功率耦合至回返路径外部部分在回返路径内产生回返环形 RF 等离子体流,其中该回返路径包括覆盖该衬底的处理区域;以及
将 RF 等离子体偏置功率或偏置电压耦合至所述衬底。
5. 根据权利要求1所述的方法,其特征在于:所述第一牺牲碳膜和所述第二牺牲碳膜包括小于9%的氢。
6. 根据权利要求1所述的方法,其特征在于:所述衬底包括材料选自固态半导体、介电和导体材料的层。
7. 根据权利要求1所述的方法,其特征在于:所述结构膜包括材料选自下述材料的层:多晶硅、非晶硅、单晶硅、二氧化硅、氮化硅、碳化硅、有机玻璃、钨、氮化钨、碳化钨、元素铝以及铝合金、氧化铝、氮化铝、碳化铝、元素钽及钽合金、氧化钽、元素钛及钛合金、氮化钛、二氧化钛、元素铜及铜合金、二氧化铜、钒及二氧化钒、元素钪及钪合金、二氧化钪、元素钴及钴合金、元素镍及镍合金、元素银及银合金、元素铂及铂合金、元素金及金合金。
8. 根据权利要求1所述的方法,其特征在于:所述封装膜包括材料选自下述材料的层:多晶硅、非晶硅、单晶硅、二氧化硅、氮化硅、碳化硅、有机玻璃、钨、氮化钨、碳化钨、元素铝以及铝合金、氧化铝、氮化铝、碳化铝、元素钽及钽合金、氧化钽、元素钛及钛合金、氮化钛、二氧化钛、元素铜及铜合金、二氧化铜、钒及二氧化钒、元素钪及钪合金、二氧化钪、元素钴及钴合金、元素镍及镍合金、元素银及银合金、元素铂及铂合金、元素金及金合金。
9. 根据权利要求1所述的方法,其特征在于:所述孔密封膜包括材料选自下述材料的

层：多晶硅、非晶硅、单晶硅、二氧化硅、氮化硅、碳化硅、有机玻璃、钨、氮化钨、碳化钨、元素铝以及铝合金、氧化铝、氮化铝、碳化铝、元素钽及钽合金、氧化钽、元素钛及钛合金、氮化钛、二氧化钛、元素铜及铜合金、氧化铜、钒及二氧化钒、元素铪及铪合金、二氧化铪、元素钴及钴合金、元素镍及镍合金、元素银及银合金、元素铂及铂合金、元素金及金合金。

10. 根据权利要求 1 所述的方法，其特征在于：所述透膜牺牲释放孔具有至少 1 比 1 的相对大的纵横比。

11. 根据权利要求 1 所述的方法，其特征在于：淀积所述孔密封膜的装置包括在淀积腔室内使用靶板的物理蒸汽淀积工艺。

12. 根据权利要求 1 所述的方法，其特征在于：淀积所述孔密封膜的装置包括在淀积腔室内使用靶板的化学蒸汽淀积工艺。。

13. 根据权利要求 11 所述的方法，其特征在于：所述淀积所述孔密封膜的装置采用溅射淀积工艺。

14. 根据权利要求 11 所述的方法，其特征在于：淀积所述孔密封膜的所述物理装置采用蒸发淀积工艺。

15. 根据权利要求 11 所述的方法，其特征在于：所述靶板与所述衬底在所述淀积腔室内形成倾斜角。

16. 根据权利要求 11 所述的方法，其特征在于：所述溅射淀积工艺使用气态氩，以便密封含有所述气态氩和所述透膜牺牲释放孔的所述腔室。

17. 根据权利要求 15 所述的方法，其特征在于：所述倾斜角为 0-30 度。

装配和封装微型机电系统装置的方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于 2009 年 8 月 31 日提交的美国临时申请号为 61/238,440、发明名称为“装配和封装微型机电系统装置的方法”的申请的优先权,在此将其全部内容引入作为参考。

技术领域

[0003] 本发明涉及在微型机电系统(下称“MEMS”)装置中处理悬置结构元件的方法,尤其涉及一种使用双牺牲碳膜在固态衬底之上的腔室内装配和封装 MEMS 装置中的悬置结构元件。

背景技术

[0004] MEMS 包括形成于衬底上的集成微型装置,比如机械、光学和热敏部件,该衬底由单层固态材料或复合层固态材料制成。MEMS 优选使用现有晶片批处理技术来装配,以在固态衬底比如硅晶片上形成尺寸为纳米到毫米的所述微型装置。这些 MEMS 装置运行来用于以单独单元分别地感测、控制和致动各种微观的机械、光学或化学功能,或者以阵列协作地运行以用于产生宏观的协同整体效果。此种 MEMS 装置的通常应用包括但不限于,其中有加速计、陀螺仪、压力传感器、化学和流动传感器、微型光学装置、光学扫描仪、流体流动控制装置、化学感测和化学输送系统以及生物传感器。

[0005] 而且, MEMS 装置优选在统一的工艺中用相同半导体衬底上的支撑集成电路(IC)装配在一起作为集成硅装置,即集成 MEMS。优点是,与将 MEMS 和支撑 IC 分开作为不同的微型装置的传统结构相比,单独芯片中的此集成 MEMS 不仅大大地减小了应用系统的尺寸、重量和功率消耗,而且增加了其性能。

[0006] MEMS 装置的装配采用许多与装配 IC 相同的处理步骤。尤其是, MEMS 装置的形成涉及在衬底比如硅晶片上淀积和图案化薄膜,以制作复杂微型装置。通常所用的固态薄膜包括但不限于二氧化硅、氮化硅、多晶硅、非晶硅、铝、铜、难熔金属及其氧化或氮化化合物。

[0007] 但是,为了实现 MEMS 装置的一定的机械、光学或热功能,必须在空间上将 MEMS 装置中选择的微型结构元件解耦合,以在该被解耦合的元件和其余元件之间形成间隙或腔部。对 MEMS 装置中微型结构元件的此种解耦合能按照要求实现机械、热、化学或光学功能。例如,一些 MEMS 运动传感器含有两个或更多个在空间上隔开但相对彼此能运动的微型结构元件。

[0008] 在许多 MEMS 装置中,封装下的、真空中的或选择气体填充的腔部或悬置结构元件必须仅通过晶片级微型机加工工艺装配。在 MEMS 装置中形成间隙或腔部从而悬置结构元件的最为广泛使用的方法之一涉及选择性刻蚀固态牺牲层或元件。该牺牲层首先在结构元件之前形成,然后作为下面物理支撑底部,能淀积淀积和图案化该结构元件。在淀积该牺牲层和形成该结构元件后,采用光刻掩膜、图案化和刻蚀步骤来完全或至少局部地去除该牺牲层。

[0009] 最后,在此种 MEMS 装置的整个装配工艺的任何一个随后阶段,都完全或至少局部地选择去除牺牲层以释放该结构元件。最终,在通常的 MEMS 包装工艺中,该结构元件需要封置于腔部中或以真空或选择性气体充填来封装。

[0010] 装配结构元件构造并去除牺牲层以及封装结构元件的方案是基于薄膜装配的核心。非常期望,在标准 CMOS 薄膜设备和加工线上使用适用的薄膜材料及其淀积和图案化工艺方法,此种方案基本与通常的 CMOS 晶片装配工艺兼容。这是目前为止现有技术未能成功地解决的。

发明内容

[0011] 本发明提供一种将悬置微型结构装配和封装入衬底的方法,至少包括:

[0012] 将第一牺牲碳膜淀积于所述衬底;

[0013] 光刻地图案化所述第一牺牲碳膜;

[0014] 淀积结构膜;

[0015] 光刻地图案化所述结构膜,并局部地外露所述第一牺牲碳膜;

[0016] 淀积第二牺牲碳膜;

[0017] 光刻地图案化所述第二牺牲碳膜;

[0018] 淀积覆盖所述第二牺牲碳膜、所述结构膜以及所述第一牺牲碳膜的封装膜;

[0019] 光刻地图案化所述封装膜以形成多个透膜牺牲释放孔;

[0020] 通过在反应器腔室中使用选择性气体刻蚀工艺,选择地去除所述第一牺牲碳膜和所述第二牺牲碳膜,使得将所述结构膜悬置于所述衬底之上的腔部中;以及

[0021] 淀积孔密封膜,以便密封所述透膜牺牲释放孔。

[0022] 在衬底比如单晶硅晶片上装配和封装 MEMS 装置的公开方法中,该工艺方案和材料完全与通常的 CMOS 装配工艺兼容,消除了 MEMS 中专用加工能力、加工材料、甚至专用包装的需要,这些在 CMOS 装配中是基本不兼容甚至不允许的。

附图说明

[0023] 结合附图,在考虑各个实施例的下述详细描述后,可以更为全面地理解本公开内容,其中:

[0024] 图 1a、1b、1c、1d、1e、1f 以剖视图示出使用第一牺牲碳膜和第二牺牲碳膜作为双牺牲层以顺序基本步骤装配和封装被悬置于衬底上的结构元件的公开方法的基本实施例;以及

[0025] 图 2 示出封装剖视图中悬置于衬底上的结构元件的公开方法的一个扩展实施例。

具体实施方式

[0026] 用于示意的附图不是严格地按照比例绘制,基本上示出了本发明的框架和原理。在下面的描述中,参照形成本描述一部分的附图,以示意的方式示出本发明的优选实施例。可以理解,可以采用其它实施例并作出一些结构变化而不会离开本发明的范围。

[0027] 图 1a、1b、1c、1d、1e、1f 以剖视图示出使用第一牺牲碳膜 210 和第二牺牲碳膜 220 作为双牺牲层以顺序基本步骤装配和封装被悬置于衬底 100 上的结构元件 300 的公开方法

的基本实施例。如图 1a 所示,淀积第一牺牲碳膜 210 的步骤为:将衬底 100 放置于反应器腔室内,把含碳处理气体引入该腔室,再将增强碳膜热性能的层增强辅助气体引入;通过将等离子体源功率耦合至回返路径外部部分在回返路径内产生回返环形 RF 等离子体流,其中该回返路径包括覆盖该衬底的处理区域;然后,将 RF 等离子体偏置功率或偏置电压耦合至衬底 100。该第一牺牲碳膜 210 可以包括小于 9% 的氢。一般考虑,该小于 9% 的氢与允许的杂度或掺杂相关。对于将碳膜作为第一 / 第二牺牲膜 210/220,申请人解释,本申请特别关注将薄膜淀积碳用作多层牺牲层的光限定牺牲材料;不是指其它任何牺牲材料。而且,申请人进一步解释,为了形成碳膜,必须将含碳反应气体或清洁气体引入反应腔室,可以优选引入辅助剂比如层增强辅助剂以增强碳膜层的形成以进行淀积。

[0028] 通过应用光致抗蚀剂光刻术,由光刻限定的第一光致抗蚀剂 610 局部保护该第一牺牲碳膜 210。相应地,使用氧等离子体灰化工艺或氮等离子体灰化工艺,对该第一牺牲碳膜 210 进行图案化,然后,不是用含氧或氮的等离子体灰化方法而是用其它光致抗蚀剂去除方法比如湿化学光致抗蚀剂剥离法,将第一光致抗蚀剂 610 选择地从第一牺牲碳膜 210 和衬底 100 剥离。

[0029] 然后,将可以包括单层或多层固态薄膜材料的结构膜 300,与第一牺牲碳膜 210 的剩余部分(图 1b)和衬底 100 的外露部分共形地淀积且与其粘附。该结构膜 300 也由第二光致抗蚀剂 620 光刻地限定,且在优选由湿剥离光致抗蚀剂工艺去除该第二光致抗蚀剂 620 之前由湿或干刻蚀工艺来选择地刻蚀。以如上所述的用于第一牺牲碳膜 210 的相同的淀积工艺,将第二牺牲碳膜 220 淀积于结构膜 300、第一牺牲碳膜 210 的外露部分和衬底 100。类似地,第二牺牲碳膜 220 可以包括小于 9% 的氢。然后,由光刻地限定的第三光致抗蚀剂 630 通过选择性刻蚀工艺来图案化第二牺牲碳膜 220,这与如上所述的用于图案化第一牺牲碳膜 210 的方法相同(图 1c)。

[0030] 然后,淀积可以包括单层或多层固态薄膜材料的封装膜 400,完全地覆盖第二牺牲碳膜 220、结构膜 300、第一牺牲碳膜 210 的外部部分和衬底 100。涂覆第四光致抗蚀剂 640 并对其光刻地进行限定以选择地穿过封装膜 400 来进行刻蚀来形成多个透膜牺牲释放孔 410(图 1d)。

[0031] 该公开处理方法的第一关键部分是,通过含氧或氮的等离子体灰化方法(图 1e)完全地去除局部由封装膜 400 覆盖但是透过透膜牺牲释放孔 410 暴露的第一牺牲碳膜 210 和第二牺牲碳膜 220,使得形成腔部 20,其中结构膜 300 机械地锚定于该腔部 20 但局部地悬置于衬底 100 之上。该等离子体灰化法可以在反应器腔室中以此种选择性气体刻蚀工艺实施。该选择性气体刻蚀工艺可以包括反应器腔室中的氧或氮,该反应器腔室含有由等离子体源功率产生的等离子体。在一个扩展实施例中,在去除光刻地限定的第四光致抗蚀剂 640 的同时,也去除第一牺牲碳膜 210 和第二牺牲碳膜 220。在等离子体灰化工艺中,压力为从大气压到 10⁻³ 毫托 (mtorr),氧或氮的体积密度与压力成正比。

[0032] 最后,孔密封膜 500 被淀积于封装膜 400,所有的透膜牺牲释放孔 410 被密封或堵塞(图 1f)但是仅仅非常少的淀积被诱导至腔部、结构膜 300 或衬底 100。此孔密封淀积工艺是包括蒸发工艺和溅射工艺的物理蒸汽淀积法 (PVD)、化学蒸汽淀积法 (CVD)、或其结合,以完全透膜牺牲释放孔 410。一般地,孔密封膜包括材料选自下述材料的层:多晶硅、非晶硅、单晶硅、二氧化硅、氮化硅、碳化硅、有机玻璃、钨、氮化钨、碳化钨、元素铝以及铝合

金、氧化铝、氮化铝、碳化铝、元素钽及钽合金、氧化钽、元素钛及钛合金、氮化钛、二氧化钛、元素铜及铜合金、二氧化铜、钒及二氧化钒、元素钪及钪合金、二氧化钪、元素钴及钴合金、元素镍及镍合金、元素银及银合金、元素铂及铂合金、元素金及金合金。但是，申请人指出，用于孔密封膜 500 的材料优选包括但不限于：硅、二氧化硅、氮化硅、碳化硅、氮氧化硅、氮氧碳化硅、锗、锗化硅、碳、铝、氧化铝、钛、氮化钛、钨、钴、镍、铜、银、金、铂。申请人指出，为了具有较好的效果，密封孔的优选温度范围是室温 25 摄氏度到 1200 摄氏度，气压可以是低于大气压到 1.0 微托 (μ Torr)。

[0033] 图 2 示出封装剖视图 (图 1f) 中悬置于衬底 100 上的结构元件 300 的公开方法的一个扩展实施例，尤其是填充透膜牺牲释放孔 410。因此，在淀积腔室 800 内，衬底 100 以相对于含有淀积材料的靶板 810 的一个倾斜角度 α 放置，使得来自靶板 810 的溅射物质的主运动方向 820 与封装膜 400 的表面形成此倾斜角度 α ，因此不平行于透膜牺牲释放孔 410，以改进所述填充并减少进入腔部 20 的不需要的淀积。透膜牺牲释放孔 410 也限定于优选构型中，该优选构型具有相对大的粗糙度系数，即大于 1 比 1，以用进入腔部 20 最小的淀积来更好地密封。释放孔尺寸的优选范围是：高度 (H) 是从 5 纳米 -100 微米，直径 (D) 是从 2 纳米 -5 微米，纵横比 (D : H) 为 1 : 0.5 到 1 : 20。进一步，申请人指出，倾斜角度 α 足够的覆盖范围优选为 0 度 -30 度。在提供期望的机械、光学和 / 或化学功能以及淀积孔密封膜 500 方面，一些固态薄膜材料适合于用来形成结构膜 300 和封装膜 400。这些固态薄膜材料包括但不限于：多晶硅、非晶硅、单晶硅、二氧化硅、氮化硅、碳化硅、有机玻璃、钨、氮化钨、碳化钨、元素铝以及铝合金、氧化铝、氮化铝、碱式碳酸铝、元素钽及钽合金、氧化钽、元素钛及钛合金、氮化钛、二氧化钛、元素铜及铜合金、二氧化铜、钒及二氧化钒、元素钪及钪合金、二氧化钪、元素钴及钴合金、元素镍及镍合金、元素银及银合金、元素铂及铂合金、元素金及金合金。一些含有小于 60% 的碳的碳化物也是潜在的候选物，比如碳化硅、碳化钨、碳化铝以及氮化碳。

[0034] 已描述了一种有用于装配和封装 MEMS 装置晶片的悬置薄膜结构元件的工艺。尽管已示出和讨论了本发明的具体应用和示例，在此公开的原理对于以不同方法和在不同 IC 和 MEMS 结构中实施该发明提供了基础。在发明的范围内可以进行许多变型。

[0035] 最后，应当理解：以上实施例仅用以说明本发明的技术方案，而非对其限制。尽管参照前述优选实施例对本发明进行了详细的描述，应当理解：本领域的技术人员可以进行各种改型、修改或者等同替换，而不脱离本发明的范围和本发明权利要求书覆盖的范围。

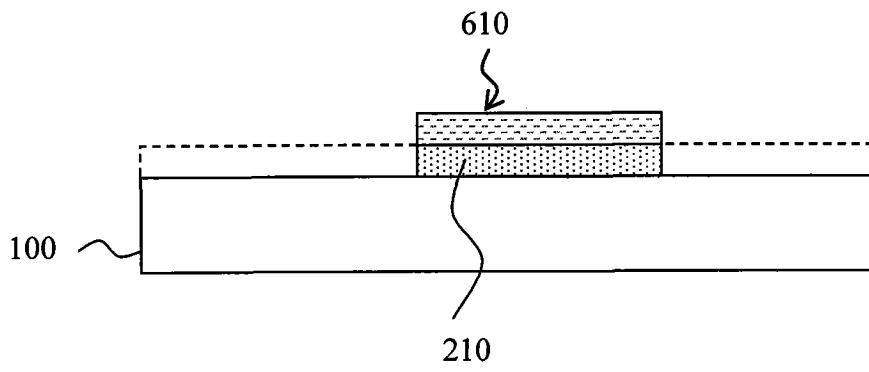


图 1a

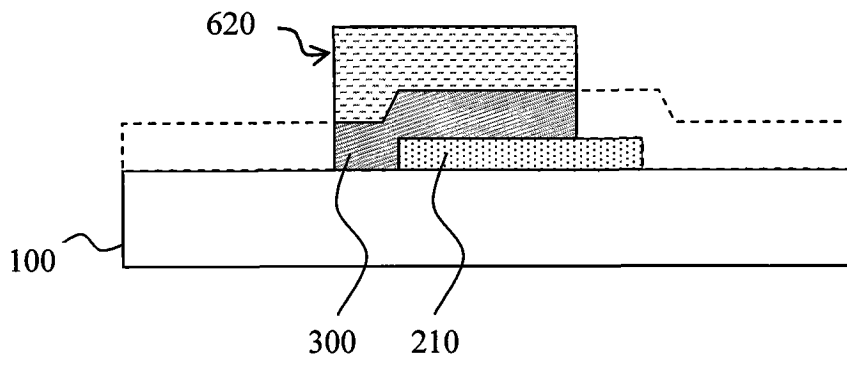


图 1b

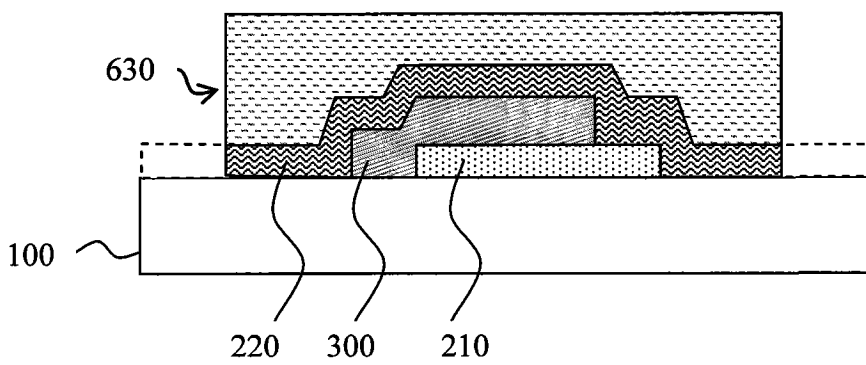


图 1c

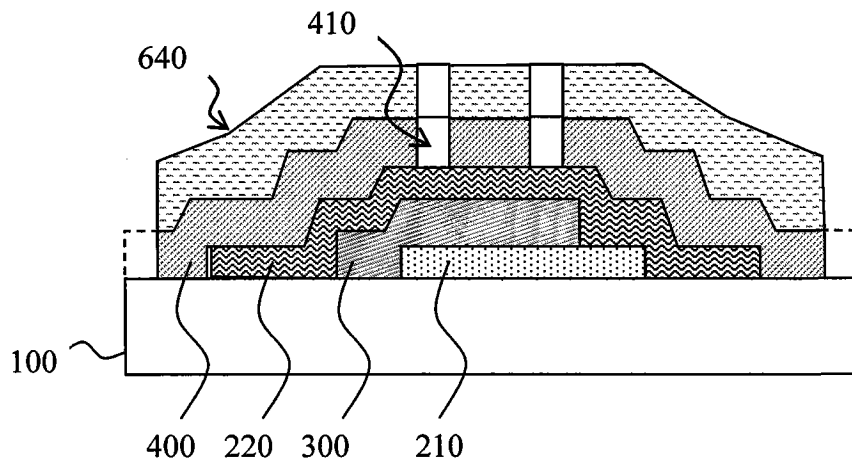


图 1d

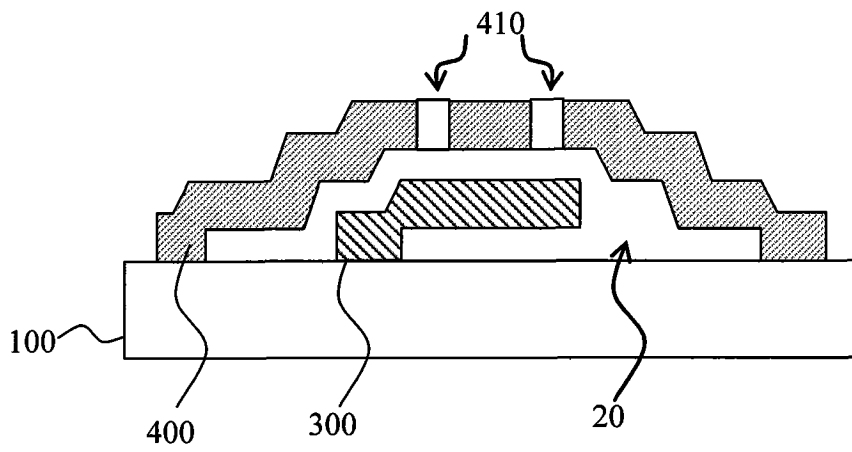


图 1e

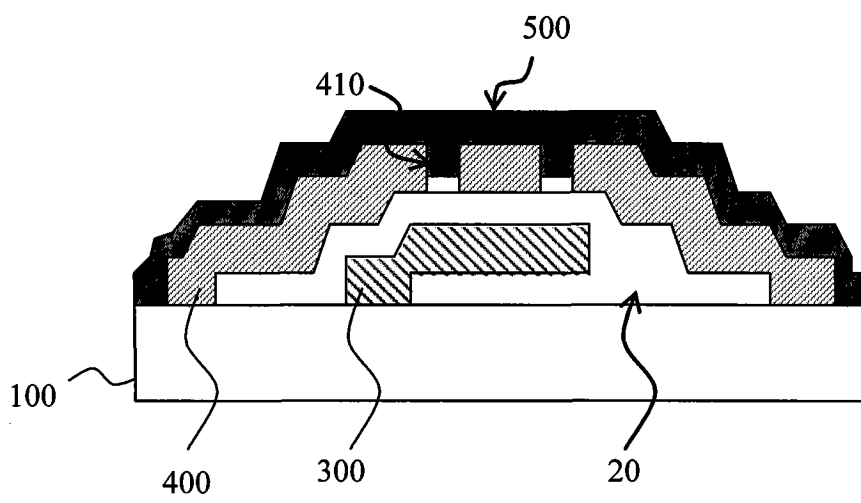


图 1f

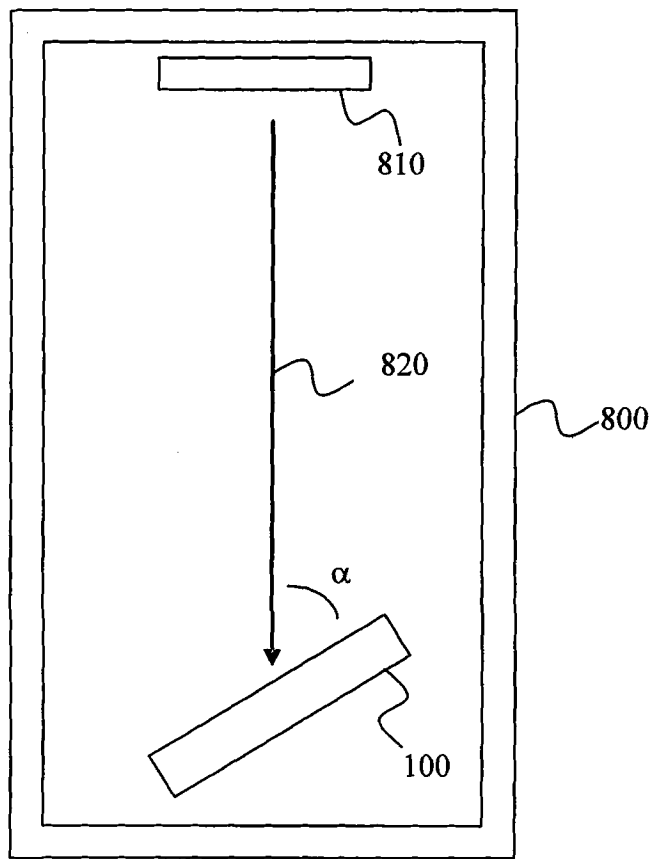


图 2